

MOSFET, IGBT, FRD

パワーデバイスのベアダイ・ウエハ製品に関する取扱い注意事項

要旨

ルネサスパワーデバイス製品はベアダイ、ウエハでの提供をしています。半完成品ですので、取り扱い上さまざまな注意事項があります。本資料では、そのガイドを提供します。

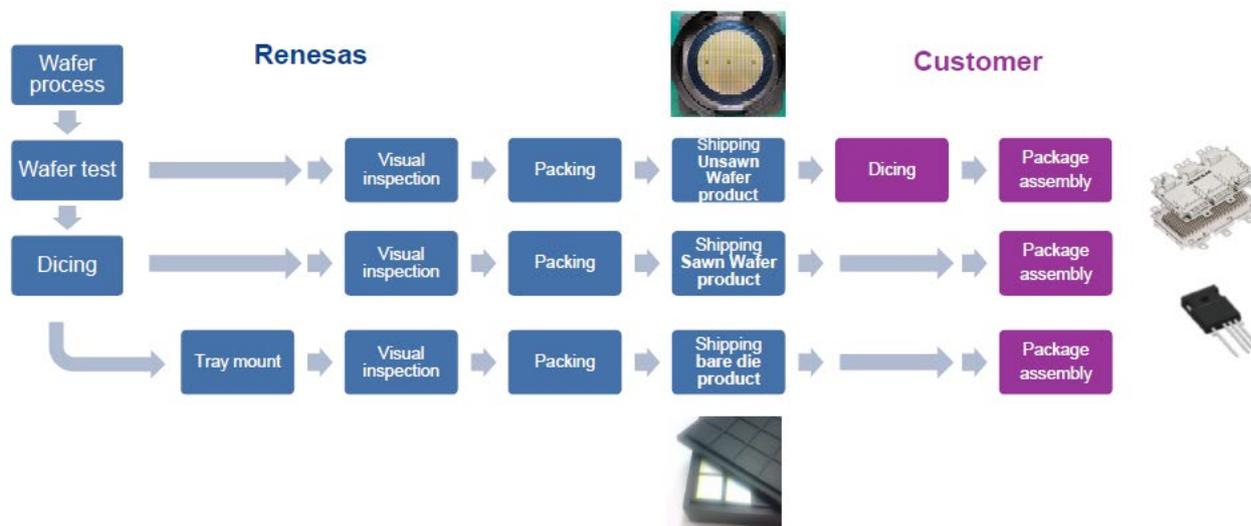
目次

1.	ベアダイ製品の概要	2
1.1	ベアチップ製品の概要.....	2
1.2	ベアチップ製品の構造.....	2
2.	ベアダイ製品使用上の注意事項.....	3
2.1	はじめに	3
2.2	ベアダイ製品取り扱い.....	3
2.2.1	ハンドリングについて	3
2.2.2	静電気について	3
3.	ベアダイ製品データシート内容についての説明.....	4
3.1	製品型名及び機能.....	4
3.2	特長	5
3.3	外観図.....	6
3.4	機械的パラメーター	6
3.5	絶対最大定格	8
3.6	電気的特性.....	9
3.7	チップ寸法図	11
3.8	ウエハ寸法図	12
3.9	注文情報	12
	改訂記録	13

1. ベアダイ製品の概要

1.1 ベアチップ製品の概要

お客様にてチップ状態での基板実装を実現するため、お客様のご要望に応じ、ウエハ状態もしくはダイシング（個片化）されたチップ状態で出荷するのが、ウエハ製品およびベアチップ製品となります。当社でのウエハプロセスからプローブ検査工程（電気的特性検査）を実施しウエハ状態でお客様に出荷するウエハ製品および、当社で更にダイシングまで実施しチップがダイシングテープに張り付いた状態で出荷する Sawn Wafer 製品、チップをトレイに収納して出荷するチップ製品があります。



1.2 ベアチップ製品の構造

当社ベアチップ製品の一般的な構造イメージ例は下記となります。パワーデバイスは、チップ裏面から表面へ縦方向に電流を流すため、チップ表面だけでなく裏面も電極となります。

以下 IGBT の例だと、表面はゲートパッドとエミッタパッドが開口されており、裏面側は全面がコレクタ電極となります。お客様にて、チップのダイボンディング、各パッドから外部端子へのワイヤーボンディング接続を実施頂きます。

- エミッタパッド下の Si にはアクティブセル形成されています。ボンディング時のストレス等によりアクティブセルへダメージが入らないようご注意ください。
- 保護膜下には内部配線や耐圧保持構造（チップ外周部）が形成されています。保護膜は外部からの物理的なストレスから保護するためのものではないため、取り扱いには十分ご注意ください。

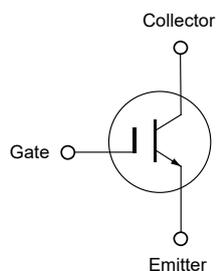
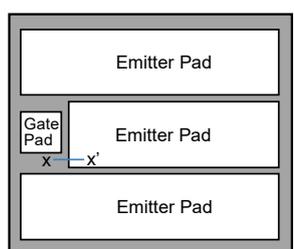


図1 チップ等価回路



※裏面側: Collector

図2 チップ表面

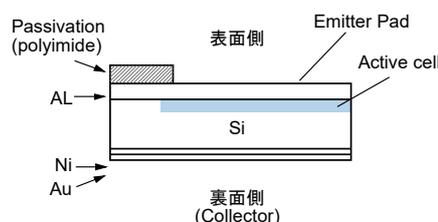


図3 チップ断面構造 x-x'

2. ベアダイ製品使用上の注意事項

2.1 はじめに

ベアダイ製品は、チップがそのままの状態出荷される都合上、取り扱い方法によっては故障が起きやすい製品となっております。ベアチップ製品の十分な品質を確保するために本項目の事項について十分な注意をお願いいたします。

2.2 ベアダイ製品取り扱い

2.2.1 ハンドリングについて

- (1) ベアチップ製品の開封・実装はウエハ表面が汚染された雰囲気・物質にさらされないクリーンな環境下で行ってください。たとえクリーンルーム内であっても一般の作業環境にさらすとで、ベアチップ製品にごみの付着や損傷の恐れがあり、汚染には十分に注意する必要があります。
- (2) ベアチップ製品を手動でピックアップする場合、吸着タイプのベアチップ用コレット・真空セットの使用をお願いいたします。一般的な挟み込みタイプのピンセットではチップを傷つける恐れがありますので、使用される場合には樹脂製のピンセットでベアダイ端面を挟むようお願いいたします。
- (3) ベアダイ側面に接触する治具等（例えば実装時の位置規制治具等）は、可能な限り接触面積を小さくし、傷が付かないようお願いいたします。

2.2.2 静電気について

ベアチップ製品は、静電気に対する取り扱いに注意が必要です。特にベアチップ製品の梱包開封時に発生する静電気やダイボンディング装置等で発生する静電気にも配慮する必要があります。取り扱いの際は、人体アース、除電装置（イオナイザ等）の活用や、作業場所、装置等の除電対策、アース等の徹底にご配慮頂きますようお願いいたします。尚、管理レベルは 100 V 以下とすることを 推奨いたします。また、チップ表面の電極や保護膜、裏面電極へ傷がつかないように取り扱いにご注意をお願いいたします。以下に対策内容例を紹介いたしますので、参考にさせていただきますようお願いいたします。

(1) 作業環境

作業台・椅子・作業場所の床へ導電シートや導電マットを施設し、アース接続をお願いいたします。また、作業者は静電気除去リストストラップや帯電防止服等を利用し、アース接続をお願いいたします。

(2) 装置・治具への対応

装置や治具等のアース接続をお願いいたします。

(3) 保管環境への対応

ベアチップ製品の保管などを行う容器は静電気拡散性材料の使用をお願いいたします。

3. ベアダイ製品データシート内容についての説明

ベアダイ製品のデータシートは、以下の項目で構成されます。お客様の実装のために必要となるパッドの材料や寸法情報が提供されます。ウエハ製品についてはウエハ寸法図が追加されます。最大定格、電気的特性については、パッケージ製品に対して電気的特性項目等の内容が限定的です。

3.1 項から 3.9 項で各項目について説明します。

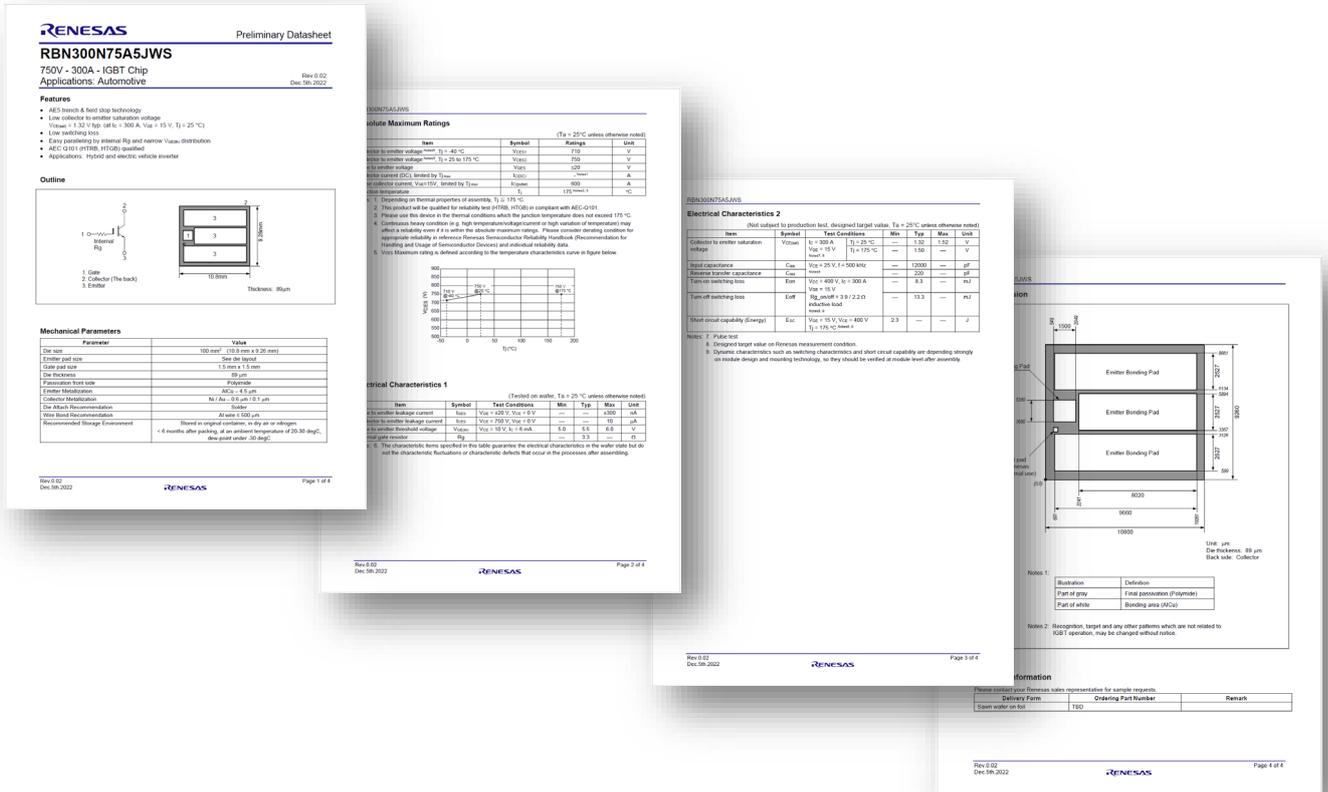
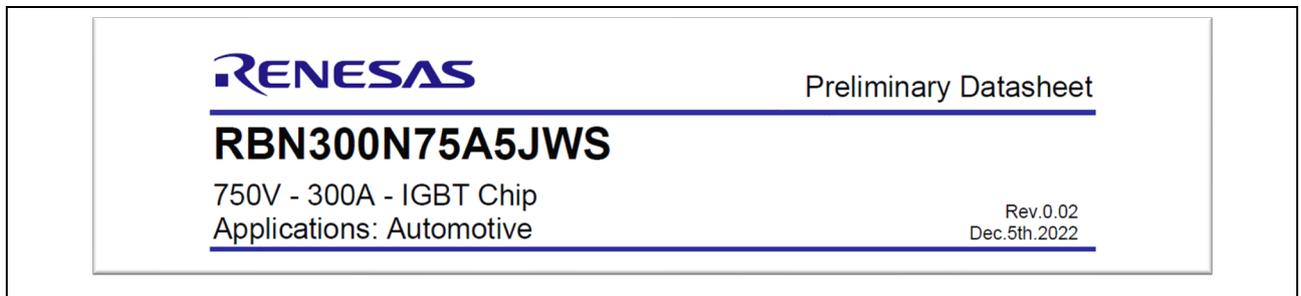


図 4 IGBT ベアダイ品の構成例

3.1 製品型名及び機能

ベアダイ製品は、型名の末尾 2 桁の Package code から識別することができます。



型名説明 (例)

RBN300N75A5JWS

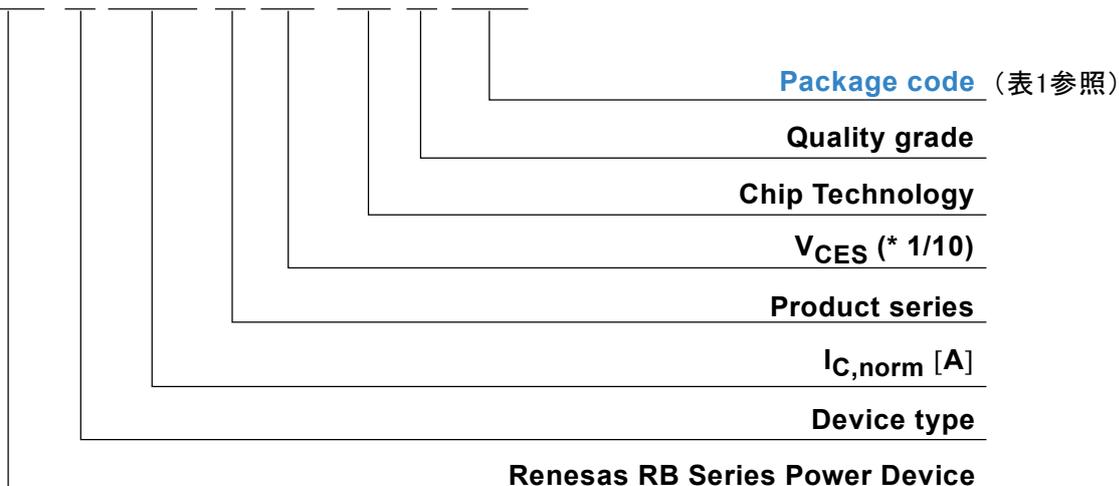


表 1 パッケージコード

Package code	Delivery form
WA	Wafer (unsawn)
WS	Wafer (sawn)
WT	Chip

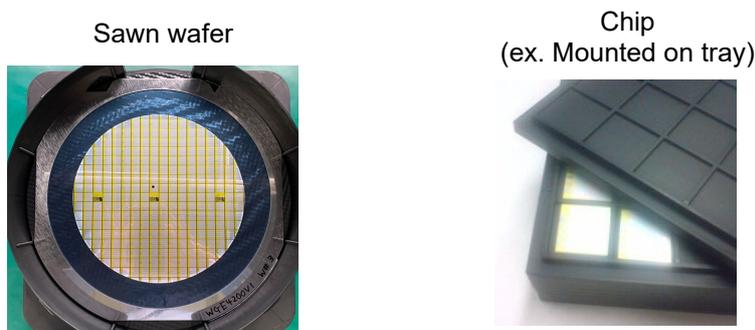


図 5 梱包例

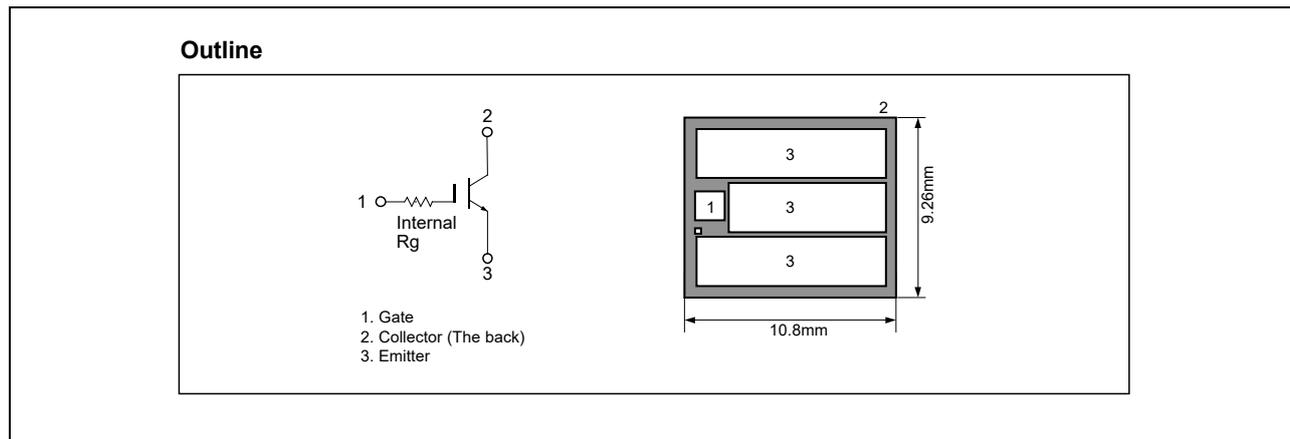
3.2 特長

製品の特長ある機能、構造、特性、対応している基準、推奨用途等を記載しています。

Features

- 750V trench & field stop AE5 technology
- Low collector to emitter saturation voltage
 $V_{CE(sat)} = 1.35 \text{ V typ. (at } I_C = 300 \text{ A, } V_{GE} = 15 \text{ V, } T_j = 25 \text{ °C)}$
- Low switching loss
- Easy paralleling by internal Rg and narrow $V_{GE(th)}$ distribution
- AEC Q101 (HTRB, HTGB) qualified
- Applications: Hybrid and electric vehicle inverter

3.3 外観図



製品の等価回路やダイサイズやパッドレイアウト（イメージ）です。
この IGBT の例の場合、チップ表面側は、ゲート及びエミッタのパッドが配置されています。
チップ裏面側は全面がコレクタの電極となっています。

3.4 機械的パラメーター

Mechanical Parameters

Parameter	Value
Die size	100 mm ² (10.8 mm x 9.26 mm)
Emitter pad size	See Die Dimension
Gate pad size	1.5 mm x 1.5 mm

ダイサイズやパッドサイズです。
詳細はデータシートの“Die Dimension”の項目に示されます。
パッドサイズ、レイアウトに従って、ワイヤー径やボンディングレイアウトをご確認ください。

Wafer size	300 mm
Maximum possible chips per wafer	Xxx pcs

Unsaun wafer 品 及び Sawn wafer 品の場合、そのウエハの直径と最大取得数が示されます。

- ウエハサイズは、主に 150 mm (6 inch) , 200 mm (8 inch) , 300 mm (12 inch) があります。
実際のウエハはこのサイズより若干小さい場合があります。薄ウエハの製品の場合、製造プロセスの都合でウエハの再外周部が切り落とされるためです。
- 最大取得数はウエハ上のチップが 100 % 良品の場合のチップ数です。
実際は出荷検査において一定の不良チップがスクリーニングされるため、出荷数量はこの数量より小さくなります。

Die thickness	89 μm
Passivation front side	Polyimide
Pad Metallization	AlCu – 4.5 μm
Backside Metallization	Ni / Au – 0.6 μm / 0.1 μm

チップの各層の材質及びその厚みです。パッドメタライズにあった、ボンディング方法、材料をご検討ください。

- エミッタパッド下の Si にはアクティブセル形成されています。ボンディング時のストレス等によりアクティブセルへダメージが入らないようご注意ください。
- 保護膜下には内部配線や耐圧保持構造（チップ外周部）が形成されています。保護膜は外部からの物理的なストレスから保護するためのものではないため、取り扱いには十分ご注意ください。

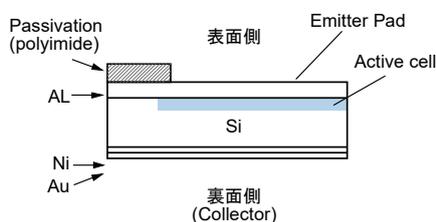
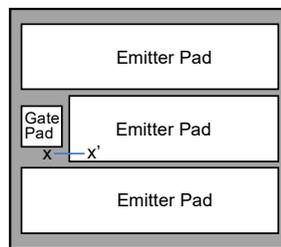


図 6 チップ断面構造 x-x'



※裏面側: Collector

図 7 チップ表面

Die Attach Recommendation	Solder
Wire Bond Recommendation	Al wire \leq 500 μm

パッドメタライズからくる推奨されるボンディング方法です。ここに記載される以外の方法でも使用できる場合はあるため、ご検討される場合はお問い合わせください。

Recommended Storage Environment	Stored in original container, in dry air or nitrogen. < 12 months after packing, at an ambient temperature of 20 to 30 °C, dew-point under -30 °C
---------------------------------	---

品質を保つために、本推奨保管条件、期限でのご使用をお願いします。これを逸脱した場合、パッケージ組立において不具合が発生する場合があります。（チップのピックアップ異常やパッドメタライズの劣化など）

Ink mark for failure die	> $\phi 300 \mu\text{m}$
Ink mark for failure die	Inkless

Sawn wafer 及び Unsaun wafer 品の場合、ルネサスの出荷テストの不良チップもウエハ上で一緒に出荷されます。お客様のダイマウント・ピックアップ工程で不良チップを識別できるようにチップにはインクマークがされています（下図参照）。不良チップをご使用にならないようご注意ください。

また、一部の製品では“インクレス”が適用されるものもあります。

その場合、不良チップの識別のために“e-wafer map (*1)” データが提供されます。

*1 不良チップのウエハ上の座標情報データ

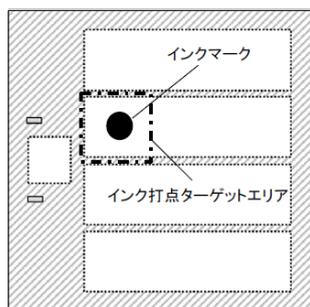


図 8 インクマーク例

3.5 絶対最大定格

Absolute Maximum Ratings

(Ta = 25 °C unless otherwise noted)

Item	Symbol	Ratings	Unit	
Collector to emitter voltage	V _{CES}	T _j = -40 °C	710 ^{Notes1, 5}	V
		T _j = 25 to 185 °C	750 ^{Notes5}	V
Gate to emitter voltage	V _{GES}	±30	V	
Collector current (DC)	I _{C(DC)}	- ^{Notes2}	A	
Pulse collector current	I _{C(pulse)}	900 ^{Notes1}	A	
Junction temperature	T _j	185 ^{Notes3}	°C	

Notes: 1. Not subject to production test - verified by design/characterization.

2. Depending on thermal properties of assembly, T_j ≤ 185 °C.

ベアダイ製品とパッケージ製品の違いは、定格電流の規定や許容損失の項目が無いことです。いずれもパッケージレベルでの放熱性能（熱抵抗）に強く依存、ベアダイ製品自身では放熱性能を定義できないためです。

そのため、お客様のパッケージレベルで検証して頂く必要があります。

製品概要や型名から読み取れる定格電流は、チップデザインからくる参考値であり、目安でしかありません。

※[IGBT アプリケーションノート \(renewas.com\)](http://renewas.com)

3.1 定格電流、許容損失

図 3 に RBN40H125S1FPQ のコレクタ損失温度特性を示します。

異なるケース温度において許容されるコレクタ損失を示しており、 $T_c=25^\circ\text{C}$ 以上の場合に次の式が成り立ちます。

$$P_c = \frac{(T_{jmax} - T_c)}{R_{th(j-c)}}$$

なお $T_c=25^\circ\text{C}$ 以下の場合には絶対最大定格にて規定されているコレクタ損失となります。

定格電流は上記式を用いて、以下の様に求める事が出来ます。

$$I_c = \frac{(T_{jmax} - T_c)}{R_{th(j-c)} \times V_{CE(sat)}}$$

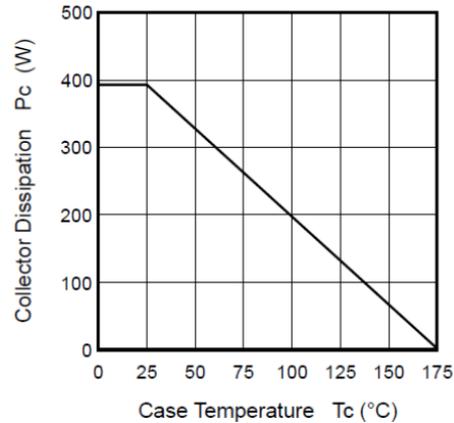


図 3. コレクタ損失-ケース温度特性

3.6 電気的特性

Electrical Characteristics 1

(Tested on wafer, $T_a = 25^\circ\text{C}$ unless otherwise noted)

Item	Symbol	Test Conditions	Min	Typ	Max	Unit
Gate to emitter leakage current	I_{GES}	$V_{GE} = \pm 30\text{ V}, V_{CE} = 0\text{ V}$	—	—	± 300	nA
Collector to emitter leakage current	I_{CES}	$V_{CE} = 750\text{ V}, V_{GE} = 0\text{ V}$	—	—	10	μA
Gate to emitter threshold voltage	$V_{GE(th)}$	$V_{CE} = 10\text{ V}, I_c = 6\text{ mA}$	5.0	5.5	6.0	V
Collector to emitter saturation voltage	$V_{CE(sat)}$	$I_c = 100\text{ A}, V_{GE} = 15\text{ V}$	—	1.00	1.15	V
Internal gate resistor	R_g		—	3.3	—	Ω

Notes: 6. The characteristic items specified in this table guarantee the electrical characteristics in the wafer state but do not the characteristic fluctuations or characteristic defects that occur in the processes after assembling.

ウエハ状態で検査される電気的特性項目です。

ウエハテストではプローブコンタクトのため検査電流に制限があります。それは数十 A 程度です。それゆえ、定格電流がそれ以上の製品では、定格電流での特性検査やスクリーニングができません。

お客様でのパッケージレベルで検査、スクリーニング頂く必要があります。

Electrical Characteristics 2

(Not subject to production test, designed target value, $T_j = 25\text{ }^\circ\text{C}$ unless otherwise noted)

Item	Symbol	Test Conditions	Min	Typ	Max	Unit	
Collector to emitter saturation voltage	$V_{CE(sat)}$	$I_C = 300\text{ A}$, $V_{GE} = 15\text{ V}$ Notes7	$T_j = 25\text{ }^\circ\text{C}$	—	1.35	1.55	V
			$T_j = 175\text{ }^\circ\text{C}$	—	1.56	—	V
Input capacitance	C_{ies}	$V_{CE} = 25\text{ V}$, $f = 500\text{ kHz}$	—	11000	—	pF	
Reverse transfer capacitance	C_{res}	Notes7	—	240	—	pF	
Turn-on switching loss	E_{on}	$V_{CC} = 400\text{ V}$, $I_C = 300\text{ A}$ $V_{GE} = 15\text{ V}$	—	9.5	—	mJ	
Turn-off switching loss	E_{off}	$R_{g_on/off} = 3.9 / 2.2\ \Omega$ inductive load Notes7, 8	—	12.0	—	mJ	
Short circuit capability time	t_{sc}	$V_{GE} = 15\text{ V}$, $V_{CE} = 450\text{ V}$	3.4	—	—	μs	
Short circuit capability energy	E_{sc}	$T_j = 175\text{ }^\circ\text{C}$ Notes7, 8	2.2	—	—	J	

Notes: 7. Designed target value on Renesas measurement condition.

8. This value is influenced by parasitic inductance and assembly condition.

ウエハテスト（出荷検査）では実施できない電気的特性項目です。ここでのスペックはチップデザインによるターゲット値として規定されます。

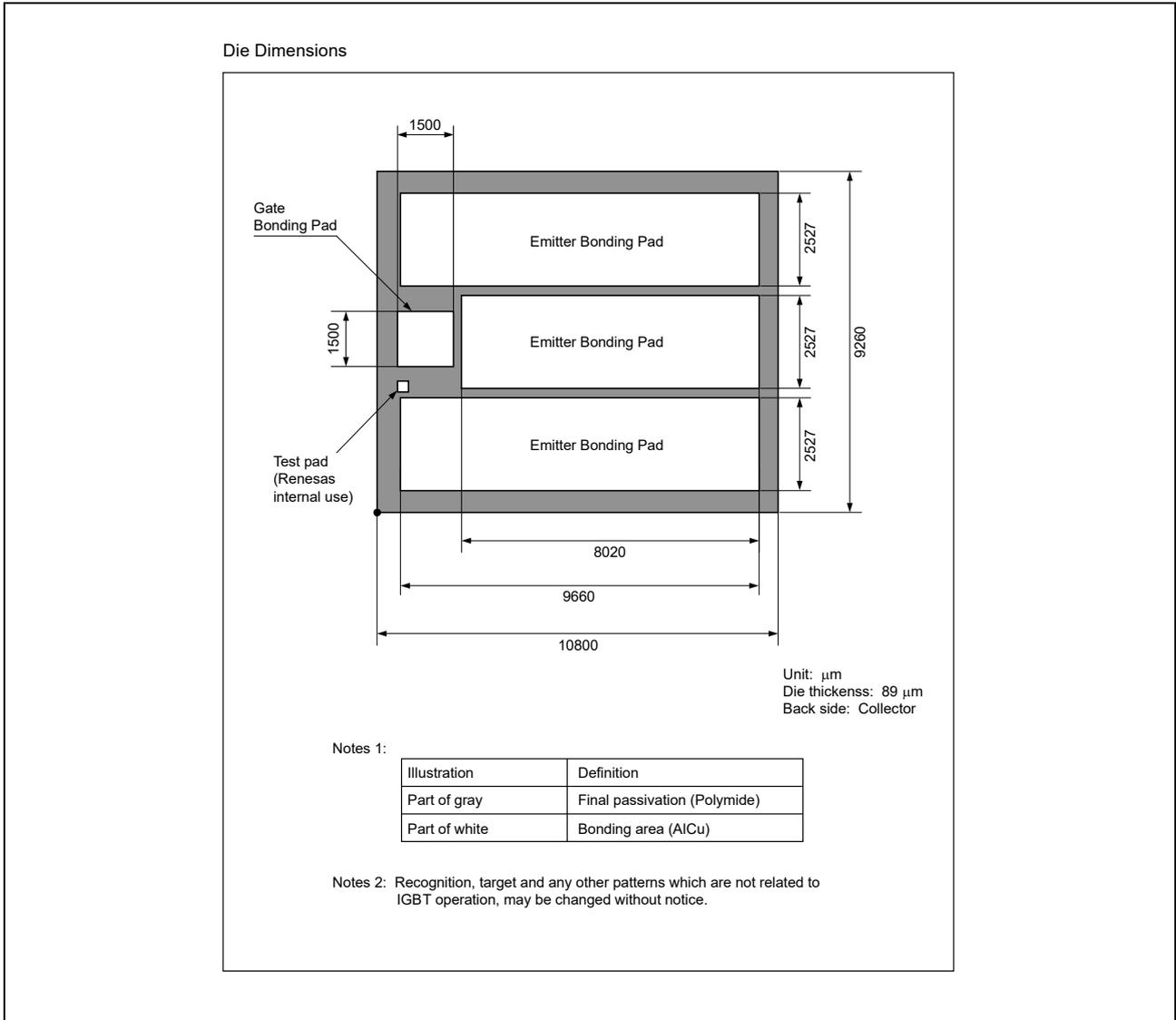
保証項目ではありません。

主に大電流条件の $V_{CE(sat)}$ / オン抵抗やスイッチング等の動特性項目がリストされます。

特に、スイッチング等の動特性項目に関しては、パッケージデザインや実装技術に強く依存するため、お客様のパッケージレベルでの検証ください。

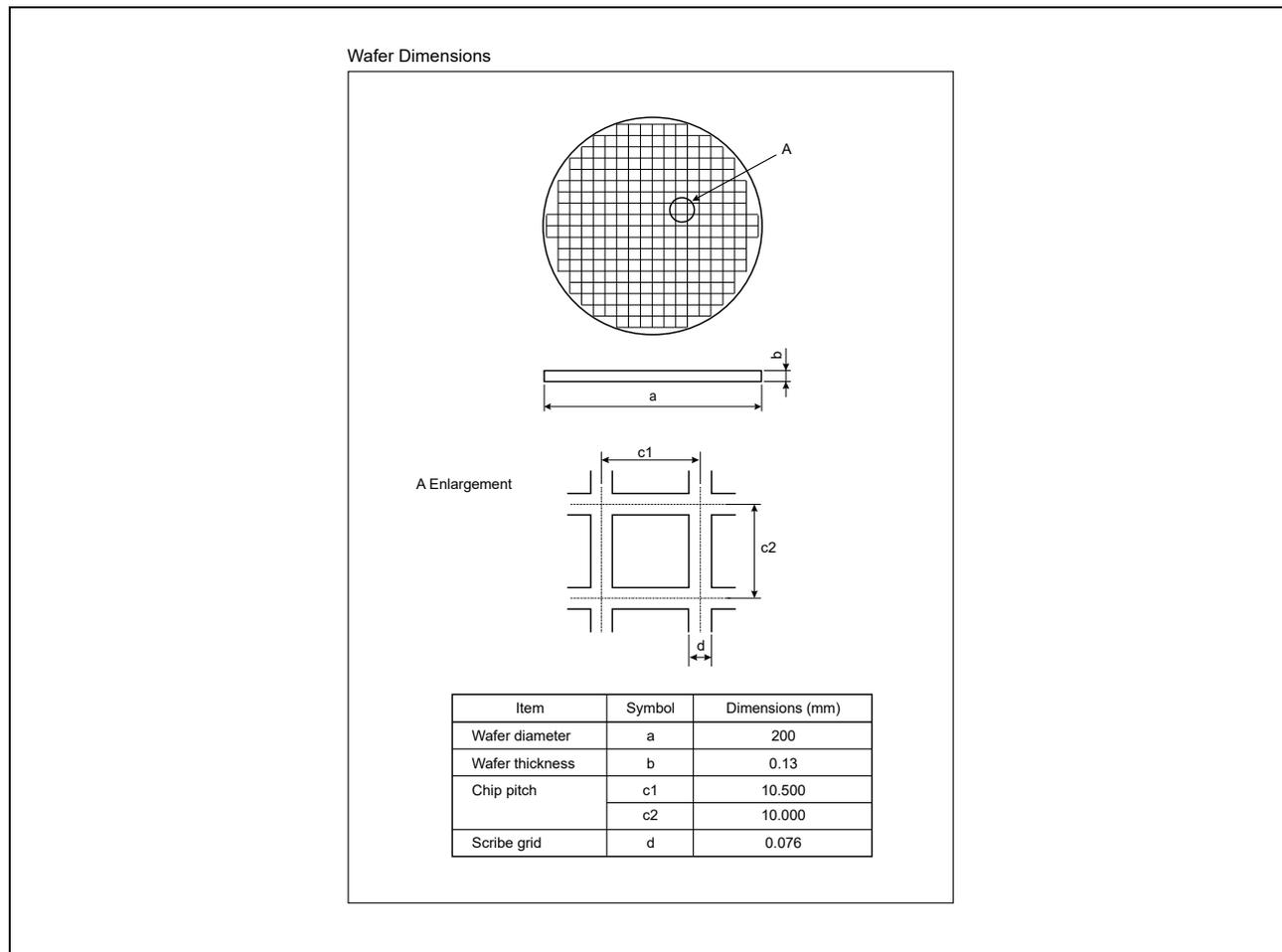
ウエハテストで検査できない項目及びその他、データシートで規定されない項目、条件については、お客様のパッケージレベルでの代替検査を実施して頂くよう推奨致します。

3.7 チップ寸法図



チップ寸法、パッド寸法の詳細が示されます。
 本図面に従って、ワイヤー径やボンディングレイアウトをご検討ください。

3.8 ウエハ寸法図



ウエハ外觀、ウエハサイズ、ウエハ厚さを示しています。また UnsaWn ウエハの場合は、ウエハ状態からダイシングするためのスクライブグリッド値を示しています。上図 A Enlargement に示すようにチップサイズを規定しています。

3.9 注文情報

Ordering Information

Please contact your Renesas sales representative for sample requests.

Delivery Form	Ordering Part Number	Ordering Quantity Unit
UnsaWn wafer	RBN40N65T1UFWA-850#FF0	9900 (5 wafers)
UnsaWn wafer	RBN40N65T1UFWA-8F0#FF0	49500 (25 wafers)

Note. The order quantities indicate the maximum quantity of chips for each part number, and the actual quantity of chips shipped will be reduced due to yield. There also a possibility that the number of wafers may decrease during the manufacturing process. The quantity shipped will be indicated on the label as the number of good chips.

出荷形態毎の量産の受注型名です。

ウエハ・ベアダイ製品の場合、主な出荷形態は、UnsaWn Wafer（ウエハケース）、SawWn Wafer（ウエハケース）、チップトレイ、テープ&リールとなります。

少量のサンプルをご供給の場合は、本量産型名では無く、サンプル用の型名でオーダー頂く必要があります。お問合せ下さい。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2024.10.22	-	初版

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。