

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシアル
 ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	SOC	発行番号	TN-RE*-A0005A/J	Rev.	第1版
題名	RE01グループ ユーザーズマニュアル ハードウェア編の誤記訂正		情報分類	技術情報	
適用製品	RE01 256KB フラッシュメモリ搭載製品	対象ロット等 全ロット	関連資料	RE01 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0894JJ0100)	

RE01 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 において、誤記がありましたので、以下のとおり連絡いたします。

No	章番号	章タイトル	内容
1	1 章	概要	表 1.4 端子機能一覧 クロックの項目の説明を変更
2	9 章	クロック発生回路	9.2.10 発振安定フラグレジスタ (OSCSF) HOCOSF フラグを変更
3	22 章	I/O ポート	22.5.5 レギュレータ (LDO) 停止 を追加
4	28 章	リアルタイムクロック (RTC)	28.2.28 RTCCRn: 時間キャプチャコントロールレジスタ n (n = 0~2) TCEN ビット (時間キャプチャイベント入力端子許可)を変更
5	30 章	ウォッチドッグタイマ (WDT)	30.3.4 ステータスフラグ 説明を変更
6	31 章	独立ウォッチドッグタイマ (IWDG)	31.3.3 ステータスフラグ 説明を変更

1. 1.4 機能の比較

Page 56 of 1337

「表 1.4 端子機能一覧」に誤記がありましたので、以下の通り訂正いたします。

【変更前】

機能	端子名	入出力	説明
省略			
クロック	XTAL	入力	MOSC 発振子接続端子。EXTAL は外部クロック入力端子
	EXTAL	出力	
	XCIN	入力	SOSC 発振子接続端子
	XCOU	出力	
	CLKOUT	出力	クロック出力端子
CLKOUT32K	出力	SOSC クロック出力端子	
省略			

【変更後】

機能	端子名	入出力	説明
省略			
クロック	XTAL	出力	MOSC 発振子接続端子。EXTAL は外部クロック入力端子
	EXTAL	入力	
	XCIN	入力	SOSC 発振子接続端子
	XCOU	出力	
	CLKOUT	出力	クロック出力端子
CLKOUT32K	出力	SOSC クロック出力端子	
省略			

2. 9.2.10 OSCSF:発振安定フラグレジスタ

Page 140 of 1337

OSCSF.HOCOSF フラグに誤記がありましたので、以下の通り訂正いたします。

【変更前】

HOCOSFフラグ (HOCO クロック発振安定フラグ)

HOCOSF フラグは、高速クロック発振器 (HOCO) の待機時間を計測するカウンタの動作状態を示します。
OFS1.HOCOEN ビットが1 になっている場合、OSCSF.HOCOSF フラグも1 になっていることを確認してから、HOCO クロックを使用してください。

【変更後】

HOCOSFフラグ (HOCO クロック発振安定フラグ)

HOCOSF フラグは、高速クロック発振器 (HOCO) の待機時間を計測するカウンタの動作状態を示します。
OFS1.HOCOEN ビットが0 になっている場合、OSCSF.HOCOSF フラグも1 になっていることを確認してから、HOCO クロックを使用してください。

3. 22.5 使用上の注意

Page 426 of 1337

「22.5.5 レギュレータ (LDO) 停止」を以下の通り追加いたします。

22.5.5 レギュレータ (LDO) 停止

LDOCR.LDOCUT ビットが1 に設定された場合、P208 およびP209 の出力は固定されます。なお、一部リセット要因では、LDOCR レジスタは0 に初期化されないため、該当のリセットが発生した場合、P208 およびP209 の出力は保持されます。詳細は「6. リセット」をご参照ください。

4. 28.2.28 RTCCRn：時間キャプチャコントロールレジスタ n (n = 0~2)

Page 614 of 1337

RTCCRn.TCEN ビットに誤記がありましたので、以下の通り訂正いたします。

【変更前】

TCEN ビット (時間キャプチャイベント入力端子許可)

TCEN ビットは時間キャプチャイベント入力端子(RTCICn (n=0~2)) の有効/無効を制御します。

表 28.3 に RTCICn 端子の有効条件を示します。本ビットの値を 1 にする前に、RTC 時間キャプチャイベント許可ビット (RCPE.RTCEN)、ポート制御設定ビット (PmnPFS.PSEL[4:0]、PmnPFS.PMR) を必ず設定してください。ポート制御設定ビット (PmnPFS.PSEL[4:0]、PmnPFS.PMR) の詳細については「22. I/O ポート」を参照してください。

表 28.3 RTCICn 端子の有効条件

PmnPFS.PSEL[4:0] PmnPFS.PMR	RCPE.RTCEN	RTCCRn.TCEN	時間キャプチャイベント入力端子有効/無効
RTCICn 端子非選択	Don't care	Don't care	無効
RTCICn 端子選択	0 (入力禁止)	Don't care	
	1 (入力許可)	0 (入力無効)	有効
		1 (入力有効)	

【変更後】

TCEN ビット (時間キャプチャイベント入力端子許可)

TCEN ビットは時間キャプチャイベント入力端子(RTCICn (n=0~2)) の有効/無効を制御します。

表 28.3 に RTCICn 端子の有効条件を示します。本ビットの値を 1 にする前に、RTC 時間キャプチャイベント許可ビット (RCPE.RTCEN)、ポート制御設定ビット (PmnPFS.PDR、PmnPFS.PMR) を必ず設定してください。ポート制御設定ビット (PmnPFS.PDR、PmnPFS.PMR) の詳細については「22. I/O ポート」を参照してください。

表 28.3 RTCICn 端子の有効条件

PmnPFS	RCPE.RTCEN	RTCCRn.TCEN	時間キャプチャイベント入力端子有効/無効
PMR = 0 PDR = 0	0 (入力無効)	Don't care	無効
	1 (入力有効)	0 (入力無効)	
			1 (入力有効)

5. 30.3.4 ステータスフラグ

Page 646 of 1337

「30.3.4 ステータスフラグ」に誤記がありましたので、以下の通り訂正いたします。

【変更前】

30.3.4 ステータスフラグ

リフレッシュエラーフラグ(WDTSR.REFEEF)とアンダフローフラグ(WDTSR.UNDFE)は、WDT がリセット信号を出力した場合のリセット要因、または WDT の割り込み要求が発生した場合の割り込み要因を保持します。リセット状態の解除後、または割り込み要求の発生後に、WDTSR.REFEEF フラグと WDTSR.UNDFE フラグを読み出すことで、リセット要因や割り込み要因の発生状態を確認できます。各フラグは、0 を書くことによってクリアされます。1 の書き込みは無効です。ステータスフラグをそのままにしておいても、動作に影響を与えません。次に WDT リセットまたは割り込み要求を出力したとき、フラグがクリアされていなければ、古いリセット要因や割り込み要因はクリアされて、新しいリセット要因や割り込み要因が書き込まれます。なお、各フラグに 0 を書いてから、その値が反映されるまでの時間は、「30.2.3. WDTSR : WDT ステータスレジスタ」を参照してください。

【変更後】

30.3.4 ステータスフラグ

リフレッシュエラーフラグ(WDTSR.REFEEF)とアンダフローフラグ(WDTSR.UNDFE)は、**WDT の割り込み要求が発生**した場合の割り込み要因を保持します。**割り込み要求の発生後に**、WDTSR.REFEEF フラグと WDTSR.UNDFE フラグを読み出すことで、**割り込み要因の発生状態**を確認できます。各フラグは、0 を書くことによってクリアされます。1 の書き込みは無効です。ステータスフラグをそのままにしておいても、動作に影響を与えません。次に**割り込み要求を出力**したとき、フラグがクリアされていなければ、**古い割り込み要因**はクリアされて、**新しい割り込み要因**が書き込まれます。なお、各フラグに 0 を書いてから、その値が反映されるまでの時間は、「30.2.3. WDTSR : WDT ステータスレジスタ」を参照してください。

6. 31.3.3 ステータスフラグ

Page 654 of 1337

「31.3.3 ステータスフラグ」に誤記がありましたので、以下の通り訂正いたします。

【変更前】

31.3.3 ステータスフラグ

リフレッシュエラーフラグ(IWDTSR.REFEF)とアンダフローフラグ (IWDTSR.UNDF)は、IWDT がリセット信号を出力した場合のリセット要因、または IWDT の割り込み要求が発生した場合の割り込み要因を保持します。リセット状態の解除後、または割り込み要求の発生後に、IWDTSR.REFEF フラグと IWDTSR.UNDF フラグを読み出すことで、リセット要因や割り込み要因の発生状態を確認できます。各フラグは、0 を書くことによってクリアされます。1 の書き込みは無効です。

ステータスフラグをそのままにしても、動作に影響を与えません。次に IWDT がリセットまたは割り込み要求を出力したときに、現在のフラグの値にかかわらず、新しいリセット要因は割り込み要因が書き込まれます。なお、各フラグに 0 を書いてから、その値が反映されるまでの時間は、「31.2.2. IWDTSR : IWDT ステータスレジスタ」を参照してください。

【変更後】

31.3.3 ステータスフラグ

リフレッシュエラーフラグ(IWDTSR.REFEF)とアンダフローフラグ (IWDTSR.UNDF)は、**IWDT の割り込み要求が発生した場合**の割り込み要因を保持します。**割り込み要求の発生後に**、IWDTSR.REFEF フラグと IWDTSR.UNDF フラグを読み出すことで、**割り込み要因の発生状態**を確認できます。各フラグは、0 を書くことによってクリアされます。1 の書き込みは無効です。

ステータスフラグをそのままにしても、動作に影響を与えません。次に **IWDT が割り込み要求を出力**したときに、現在のフラグの値にかかわらず、**新しい割り込み要因**が書き込まれます。なお、各フラグに 0 を書いてから、その値が反映されるまでの時間は、「31.2.2. IWDTSR : IWDT ステータスレジスタ」を参照してください。

以上