

SH7262/SH7264 グループ

R01AN0215JJ0100

Rev. 1.00

2010.09.30

FIFO 内蔵シリアルコミュニケーションインタフェース

ダイレクトメモリアクセスコントローラを用いた調歩同期式モード設定例

要旨

本アプリケーションノートでは、FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF) 機能の調歩同期式モードで送受信したデータを、ダイレクトメモリアクセスコントローラ (DMAC) を使用して内蔵 RAM へ格納する設定例について説明しています。

動作確認デバイス

SH7262/SH7264

以下、総称して「SH7264」として説明します。

目次

1. はじめに.....	2
2. 応用例の説明.....	3
3. 参考プログラムリスト.....	16
4. 参考ドキュメント.....	26

1. はじめに

1.1 仕様

- FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF) のチャンネル0を使用します。
- SCIF を調歩同期式モードに設定し、データの送信および受信を行います。
- ダイレクトメモリアクセスコントローラ (DMAC) のチャンネル4を用いて送信データを転送し、チャンネル5を用いて受信データを転送します。

1.2 使用機能

- FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF)
- ダイレクトメモリアクセスコントローラ (DMAC)

1.3 適用条件

マイコン	SH7262/SH7264
動作周波数	内部クロック : 144 MHz バスクロック : 72 MHz 周辺クロック : 36 MHz
統合開発環境	ルネサスエレクトロニクス製 High-performance Embedded Workshop Ver.4.07.00
Cコンパイラ	ルネサスエレクトロニクス製SuperH RISC engineファミリ C/C++コンパイラパッケージ Ver.9.03 Release00
コンパイルオプション	High-performance Embedded Workshopでのデフォルト設定 (-cpu=sh2afpu -fpu=single -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

1.4 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。合わせて参照してください。

- SH7262/SH7264 グループ 初期設定例
- SH7262/SH7264 グループ FIFO 内蔵シリアルコミュニケーションインタフェース 調歩同期式モード送信設定例
- SH7262/SH7264 グループ FIFO 内蔵シリアルコミュニケーションインタフェース 調歩同期式モード受信設定例
- SH7262/SH7264 グループ FIFO 内蔵シリアルコミュニケーションインタフェース クロック同期式シリアル通信設定例 (全二重)

1.5 "L"アクティブ端子 (信号) の表記について

端子名(信号名)末尾の#は"L"アクティブ端子(信号)であることを示します。

2. 応用例の説明

本応用例では、FIFO内蔵シリアルコミュニケーションインタフェース (SCIF) を使用します。送信データおよび受信データはダイレクトメモリアクセスコントローラ (DMAC) を用いて転送します。

2.1 使用機能の動作概要

(1) FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF)

SCIF の調歩同期式モードでは、通信開始を意味するスタートビットと通信終了を意味するストップビットをデータに付加したキャラクタを送信/受信し、1キャラクタ単位で同期をとりながら通信を行います。クロックソースとして内部クロックまたは、SCK 端子からの外部クロック入力を選択できます。通信モードとして転送データフォーマット、転送速度などを設定することができます。

表 1 に調歩同期式モードの特長を、図 1 に SCIF のブロック図を示します。SCIF についての詳細は、「SH7262 グループ、SH7264 グループ ハードウェアマニュアル FIFO内蔵シリアルコミュニケーションインタフェース」の章を参照してください。

表1 SCIF (調歩同期式モード) の特長

項目	概要
チャンネル数	8 チャンネル (SCIF0~SCIF7)
クロックソース	内部クロック : P ϕ , P ϕ /4, P ϕ /16, P ϕ /64 P ϕ : 内蔵周辺クロック 外部クロック : SCK0~SCK3 端子入力クロック (端子入力の 16 分周または 8 分周クロックが SCIF 動作クロックとなります)
データフォーマット	転送データ長 : 7 ビット、または 8 ビット 転送順序 : LSB ファースト固定 スタートビット : 1 ビット固定 ストップビット : 1 ビット、または 2 ビット パリティビット : 偶数パリティ、奇数パリティ、またはパリティなし
ボーレート	内部クロックを選択時 : 68.66bps~4500kbps (P ϕ =36MHz 動作時) 外部クロックを選択時 : 最大 1125kbps (P ϕ =36MHz 外部入力クロック 9MHz 動作時)
エラー検出	パリティエラー、フレーミングエラー、オーバランエラー
割り込み要求	送信 FIFO データエンプティ (TDFE) による割り込み (TXI) ブレーク (BRK) またはオーバランエラー (ORER) による割り込み (BRI) 受信 FIFO データフル (RDF) またはデータレディ (DR) による割り込み (RXI) 受信エラー (ER) による割り込み (ERI)
その他	<ul style="list-style-type: none"> • ブレークの検出が可能 • 消費電力低減のために、未使用チャンネルのクロック供給を停止させることが可能 • モデムコントロール機能 (RTS および CTS) を内蔵 (チャンネル 1 および 3 のみ。ただし SH7262 はチャンネル 1 のみ使用可能。) • 送信および受信 FIFO データレジスタ内に格納されている有効データ数、および受信 FIFO データレジスタ内に格納されている受信エラー数を検出可能 • 受信時のタイムアウトエラー (DR) を検出可能 • ビットレートの 16/8 倍の基本クロックでの動作を選択可能 • ボーレートジェネレータ倍速モード選択可能 (SCK 端子未使用時のみ)

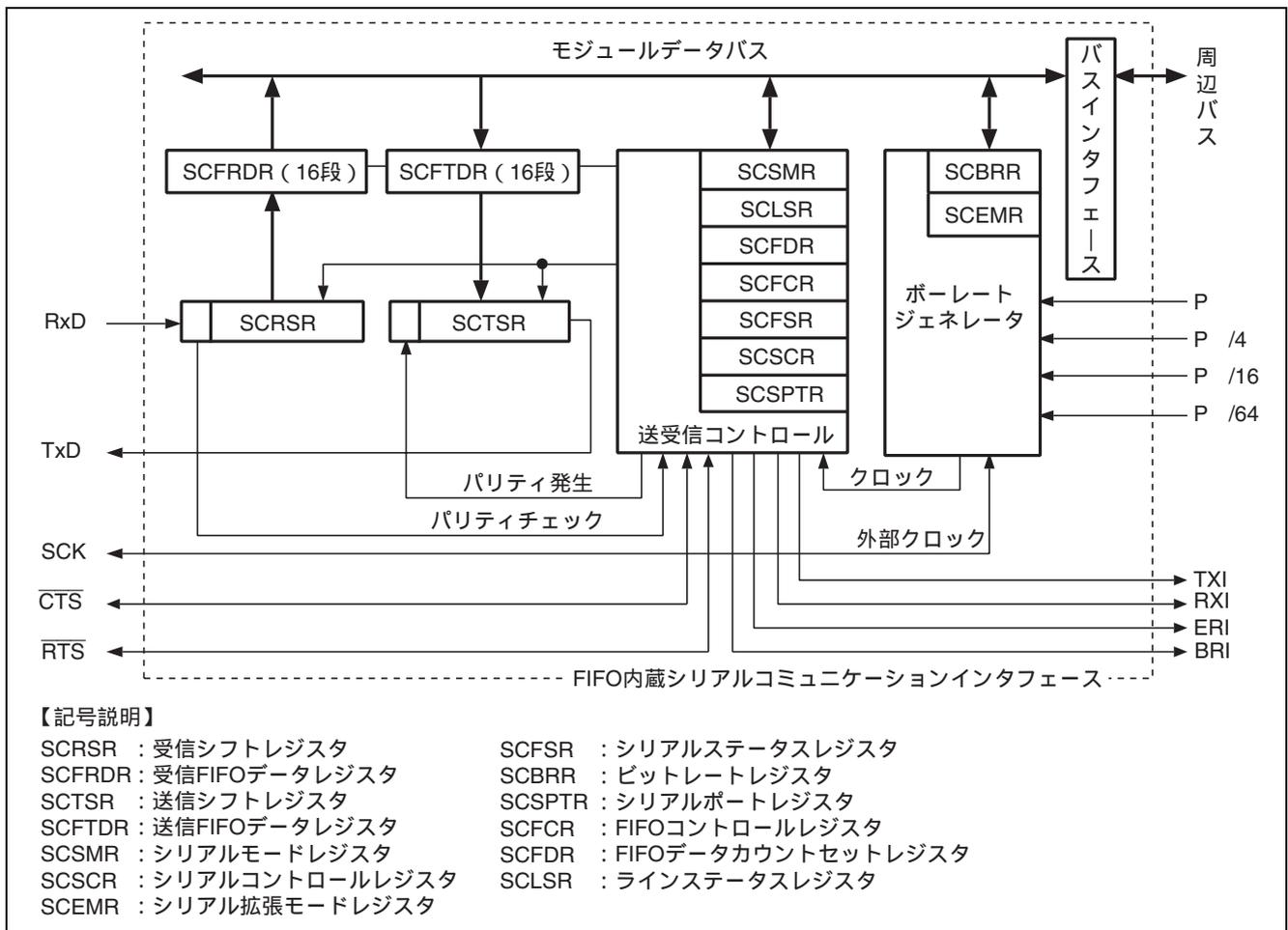


図1 SCIFのブロック図

ダイレクトメモリアクセスコントローラを用いた調歩同期式モード設定例

(2) ダイレクトメモリアクセスコントローラ (DMAC)

DMAC は、DACK (転送要求受け付け信号) 付き外部デバイス、外部メモリ、内蔵メモリ、メモリマップト外部デバイス、および内蔵周辺モジュール間のデータ転送を CPU に代わって高速に行うことができます。

DMAC のバスモードにはサイクルスチールモードとバーストモードがあります。

サイクルスチールモードでは、DMAC は一回の転送単位 (バイト、ワード、ロングワード、または 16 バイト単位) の転送を終了するたびにバス権を他のバスマスタに渡します。その後転送要求があれば、他のバスマスタからバス権を取り戻し、再び 1 転送単位の転送を行い、その転送を終了するとまたバス権を他のバスマスタに渡します。これを転送終了条件が満たされるまで繰り返します。

本応用例ではサイクルスチールモードを用いて SCIF のチャンネル 0 の送信データおよび受信データを転送します。送信データの転送元と受信データの転送先は高速内蔵 RAM に設定します。

表 2 に DMAC の特長を、図 2 にブロック図を示します。DMAC についての詳細は、「SH7262 グループ、SH7264 グループ ハードウェアマニュアル ダイレクトメモリアクセスコントローラ」の章を参照してください。

表2 DMAC の特長

項目	内容
チャンネル数	16チャンネル
アドレス空間	アーキテクチャ上は4Gバイト
転送データ単位	バイト、ワード、ロングワード、16バイト
最大転送回数	16,777,216 (24ビット) 回
アドレスモード	シングルアドレスモード、デュアルアドレスモード
転送要求	外部リクエスト、内蔵周辺モジュールリクエスト、オートリクエスト
バスモード	サイクルスチールモード (通常モードとインターミットモード)、バーストモード
優先順位	チャンネル優先順位固定モードの2種類から選択可能
割り込み要求	データ転送1/2終了、データ転送終了
リロード機能	実行中のDMA転送と同じ設定でのDMA転送を再設定することなく繰り返し実行することができます。また、DMA転送中にリロードレジスタをあらかじめ設定しておくことで、次回のDMA転送を異なる設定で実行することができます。このリロード機能は、チャンネルごと、リロードレジスタごとにON/OFFの設定が可能です。

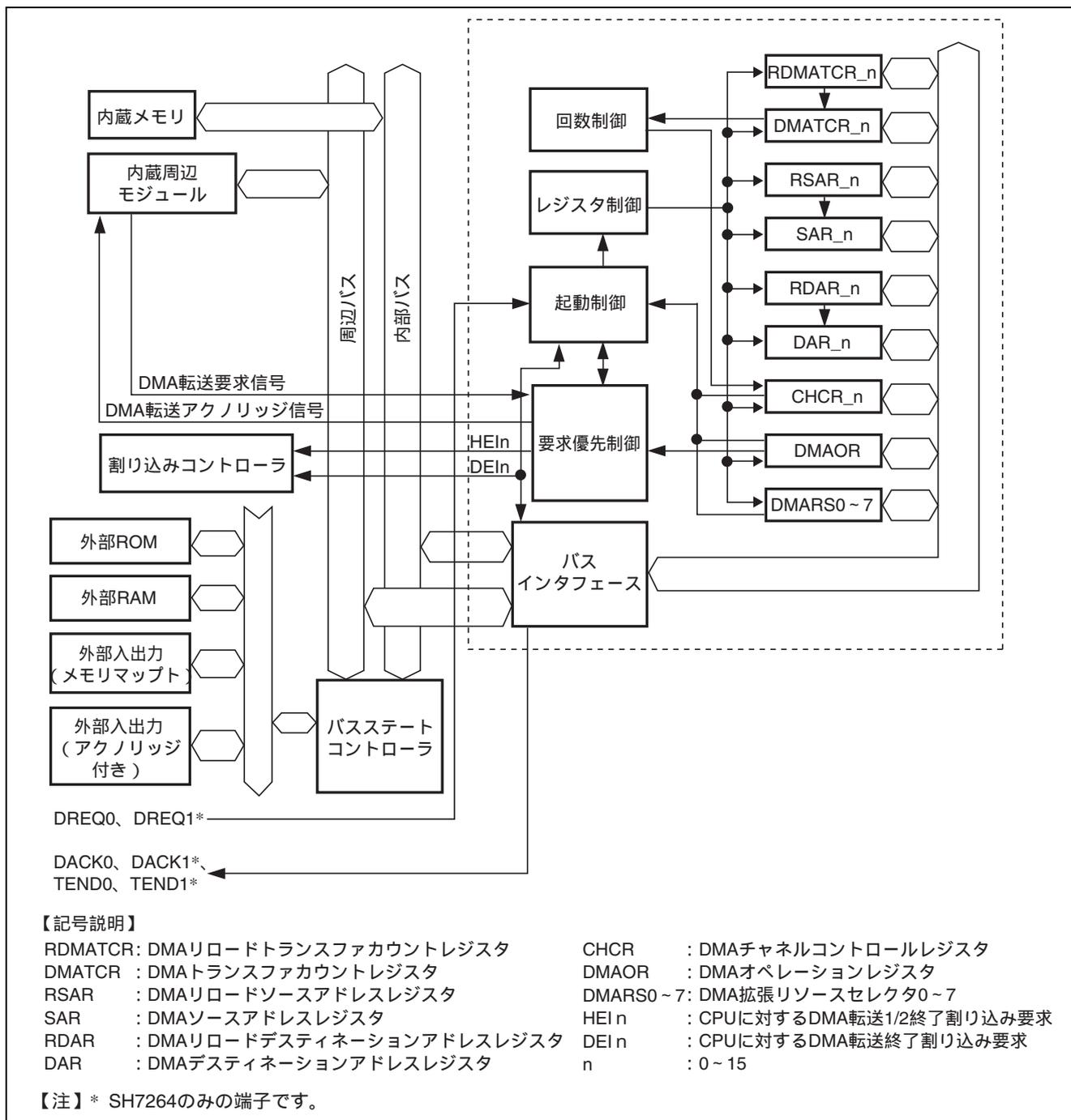


図2 DMAC のブロック図

ダイレクトメモリアクセスコントローラを用いた調歩同期式モード設定例

2.2 使用機能の設定手順

(1) FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF) の設定手順

ここでは、SCIFの調歩同期式モード（調歩同期式）通信動作の基本的な設定手順について説明します。
図3、図4に調歩同期式モード送受信初期設定フロー例を示します。

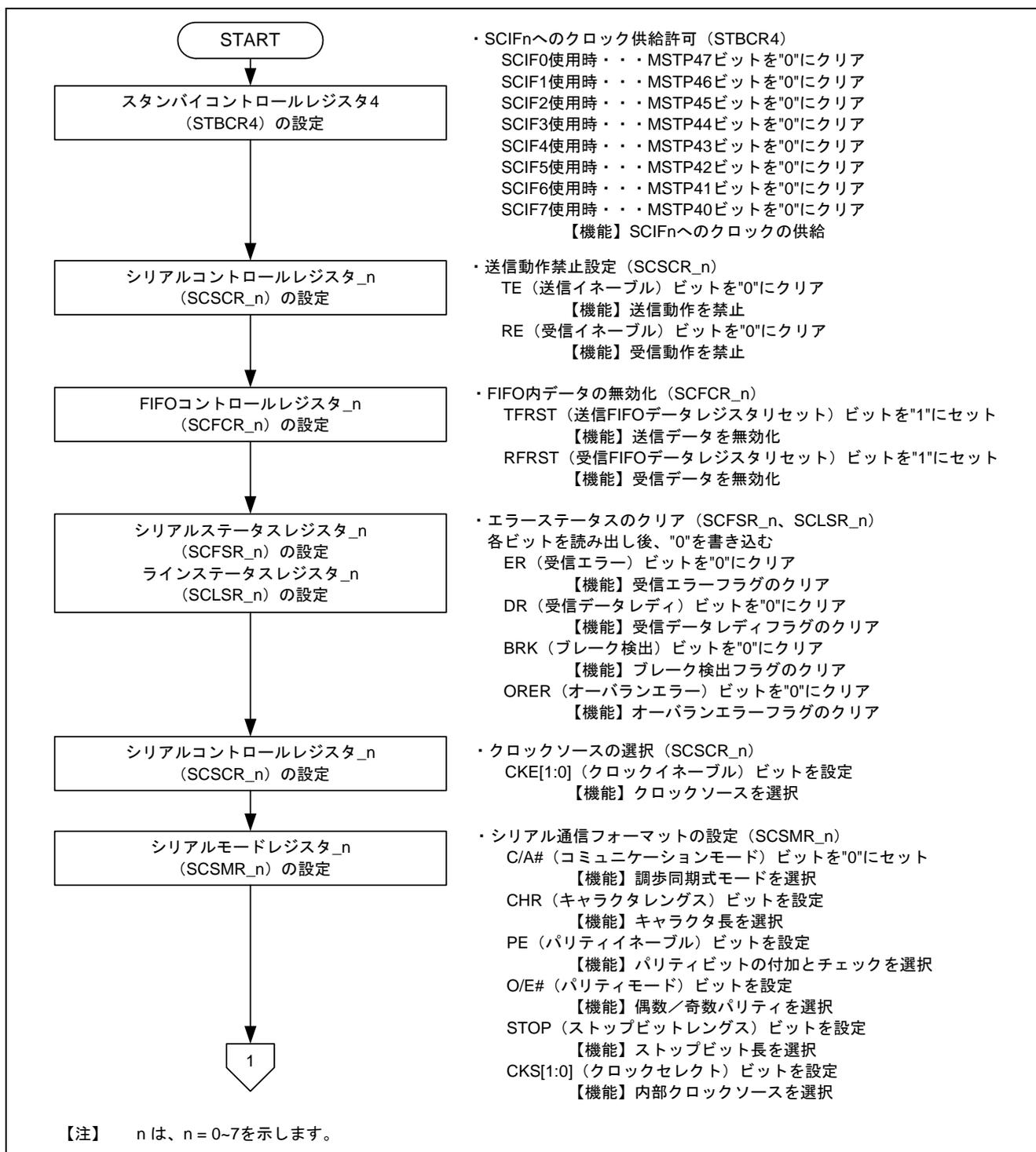


図3 調歩同期式モード送受信初期設定フロー例 (1)

ダイレクトメモリアクセスコントローラを用いた調歩同期式モード設定例

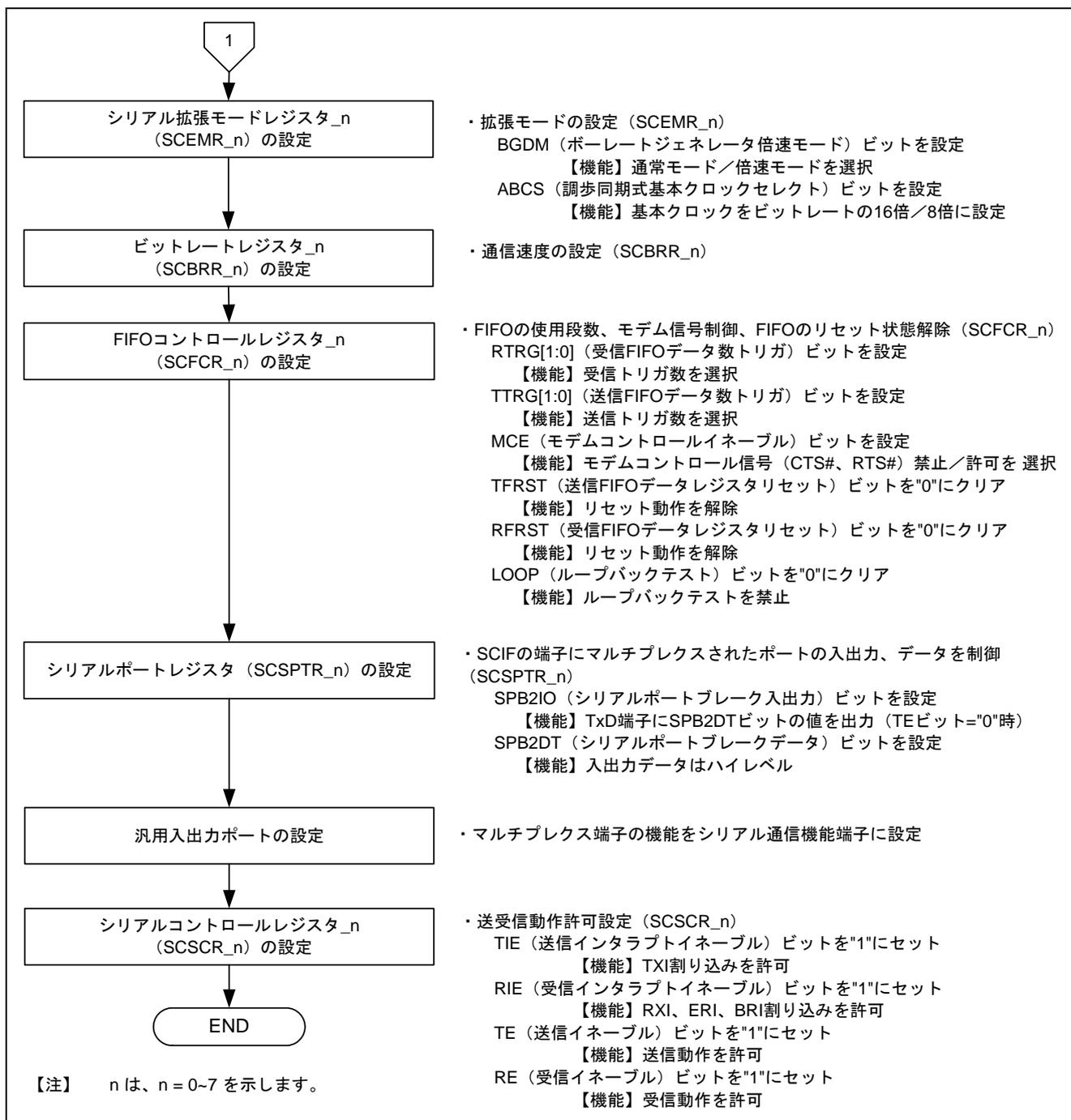


図4 調歩同期式モード送受信初期設定フロー例 (2)

ダイレクトメモリアクセスコントローラを用いた調歩同期式モード設定例

(2) ダイレクトメモリアクセスコントローラ (DMAC) の設定手順

SCIFの送信FIFOデータエンティ割り込み (TXI) または受信FIFOデータフル割り込み (RXI) を起動要因とした場合、使用できるバスモードはサイクルスチールモードです。図5にDMACの初期設定フロー例を示します。なお、各レジスタ設定の詳細は、「SH7262 グループ、SH7264 グループ ハードウェアマニュアル」を参照してください。

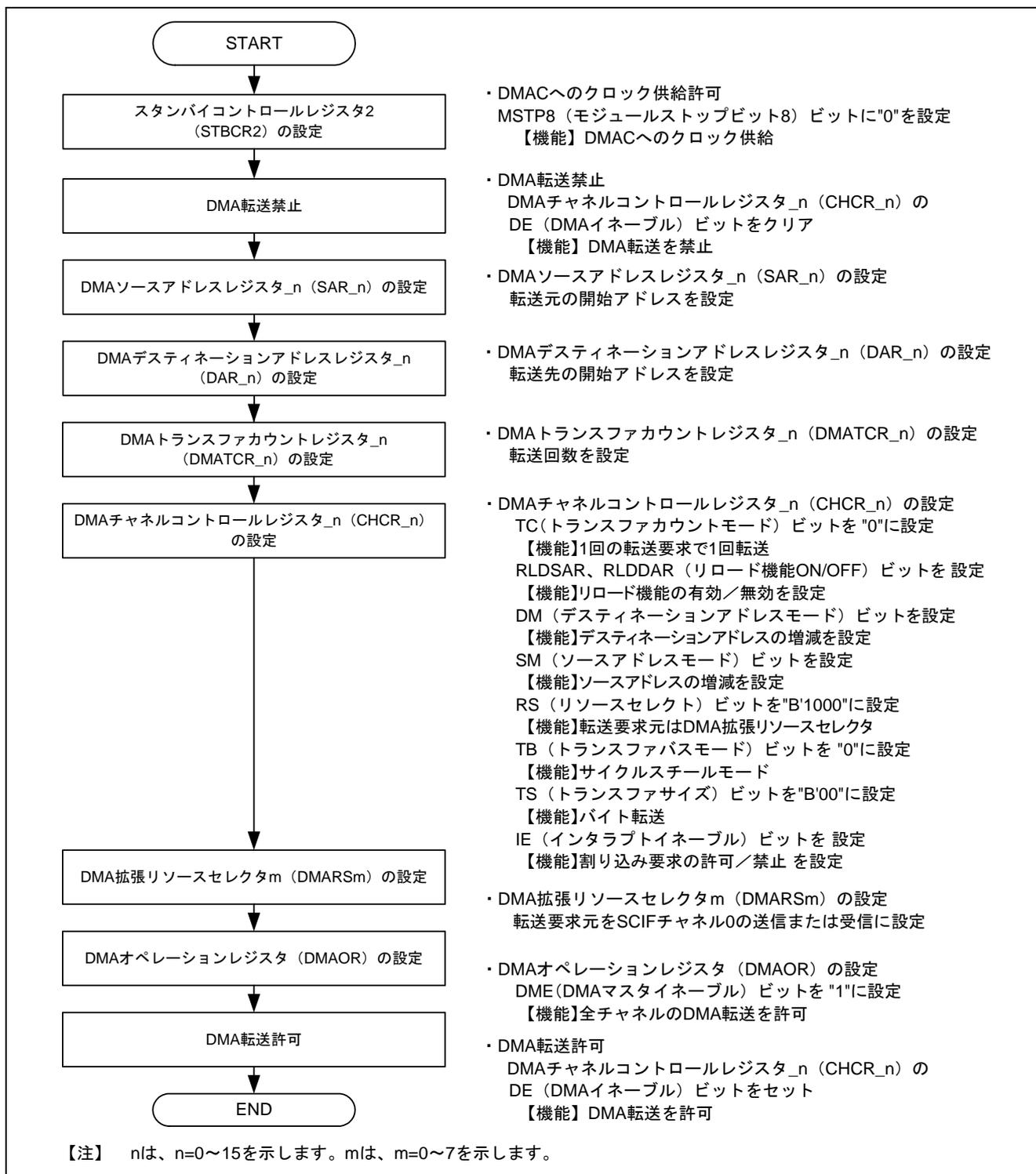


図5 DMAC の初期設定フロー例

2.3 参考プログラムの動作

本参考プログラムでは、SCIF チャンネル 0 を調歩同期式モードとして使用し、送信および受信処理を行います。送信データの転送には DMAC チャンネル 4、受信データの転送には DMAC チャンネル 5 を使用します。

送信 FIFO データエンプティ割り込み (TXI) を起動要因として DMAC で送信データを高速内蔵 RAM から転送します。このとき、CPU への割り込み要求は発生しません。送信 FIFO データエンプティフラグ (TDFE) は DMAC の起動によって自動的にクリアされます。また送信エンドフラグ (TEND) の状態は不定となりますので、TEND フラグは転送終了フラグとして使用できません。

受信 FIFO データフルまたはデータレディ割り込み (RXI) を起動要因として DMAC で受信データを高速内蔵 RAM に転送します。このとき、CPU への割り込みは発生しません。受信 FIFO データフルフラグ (RDF) および受信データレディフラグ (DR) は DMAC の起動によって自動的にクリアされます。

転送先の領域にキャッシュ有効領域を指定する場合は、キャッシュとメモリ間のコヒーレンスをソフトウェアで保証してください。

表 3 に参考プログラムの通信機能設定を示します。また、図 6、図 7 に参考プログラムの動作タイミングを示します。

表3 参考プログラムの通信機能設定

通信フォーマット	設定機能
通信モード	調歩同期式モード
使用チャンネル	チャンネル 0
割り込み	送信 FIFO データエンプティ割り込み (TXI) による DMAC 起動 受信 FIFO データフルまたはデータレディ割り込み (RXI) による DMAC 起動
通信速度	19200bps
データ長	8 ビット
パリティ	なし
ストップビット	1 ストップビット
モデムコントロール	RTS/CTS 機能無効
ビット順序	LSB ファースト
FIFO データ数トリガ	送信 : 0 (未送信データが 0 で送信 FIFO データエンプティ) 受信 : 1 (受信済みデータが 1 つ以上で受信 FIFO データフル)

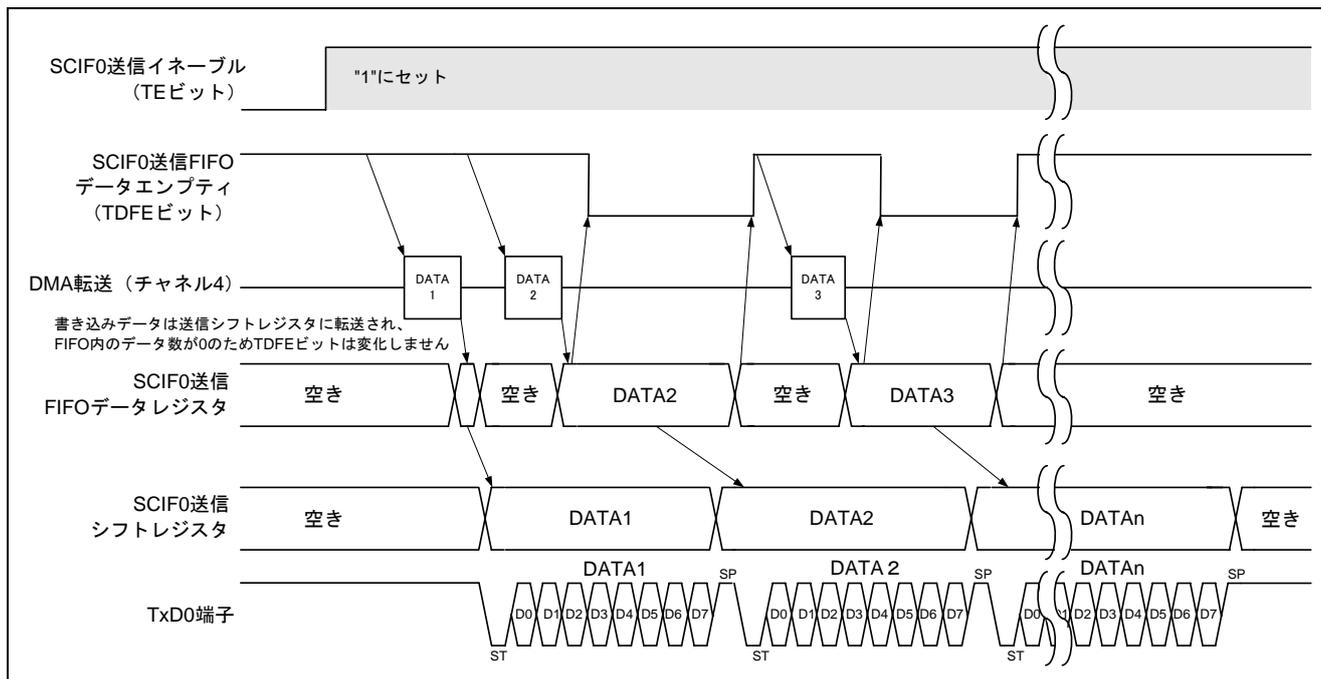


図6 参考プログラムの送信動作タイミング

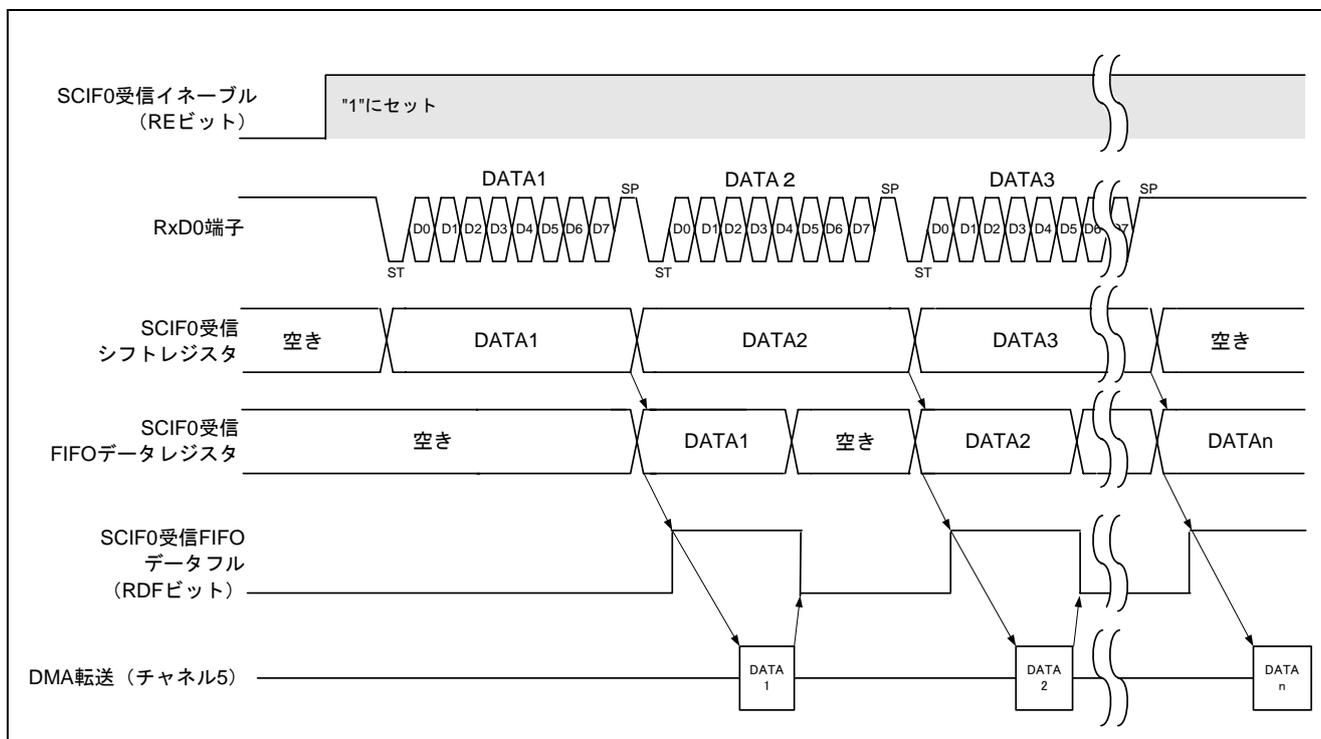


図7 参考プログラムの受信動作タイミング

ダイレクトメモリアクセスコントローラを用いた調歩同期式モード設定例

2.4 参考プログラムの処理手順

参考プログラムでは、SCIF チャンネル 0 および DMAC チャンネル 4、チャンネル 5 を初期化します。初期化後、送信データは、DMAC チャンネル 4 によって 1 バイト単位で転送されます。受信データは DMAC チャンネル 5 によって転送されます。送信および受信データは全部で 16 バイト転送します。

表 4 に参考プログラムでの SCIF チャンネル 0 のレジスタ設定例を、表 5 と表 6 に DMAC チャンネル 4 およびチャンネル 5 の設定例を示します。また、図 8 に参考プログラムの処理フローを示します。

表4 参考プログラムのレジスタ設定 (SCIF)

レジスタ名	アドレス	設定値	機能と設定値
スタンバイコントロール レジスタ 4 (STBCR4)	H'FFFE 040C	H'00	<ul style="list-style-type: none"> MSTP47="0" : SCIF0 は動作 (クロック供給)
ポート J コントロール レジスタ 0 (PJCR0)	H'FFFE 390E	H'0044	<ul style="list-style-type: none"> PJ0MD[2:0]= "B'100" : TxD0 出力 (SCIF0) PJ1MD[2:0]= "B'100" : RxD0 出力 (SCIF0)
シリアルコントロール レジスタ_0 (SCSCR_0)	H'FFFE 8008	H'0000	<ul style="list-style-type: none"> TE="0" : 送信動作を禁止 RE="0" : 受信動作を禁止 CKE[1:0]="B'00" : 内部クロック/SCK 端子は入力端子
		H'00F0	<ul style="list-style-type: none"> TIE="1" : TXI 割り込みを許可 RIE="1" : RXI、ERI、BRI 割り込みを許可 TE="1" : 送信動作を許可 RE="1" : 受信動作を許可
FIFO コントロール レジスタ_0 (SCFCR_0)	H'FFFE 8018	H'0006	<ul style="list-style-type: none"> TFRST="1" : 送信 FIFO データレジスタリセット動作を許可 RFRST="1" : 受信 FIFO データレジスタリセット動作を許可
		H'0030	<ul style="list-style-type: none"> RTRG[1:0]= "B'00" : 受信 FIFO のデータ数が 1 以上になったときに、RDF フラグをセット TTRG[1:0]= "B'11" : 送信 FIFO のデータ数が 0 以下になったときに、TDFE フラグをセット MCE="0" : モデム信号を禁止 TFRST="0" : 送信 FIFO データレジスタリセット動作を禁止 RFRST="0" : 受信 FIFO データレジスタリセット動作を禁止 LOOP="0" : ループバックテストを禁止
シリアルモードレジスタ _0 (SCSMR_0)	H'FFFE 8000	H'0000	<ul style="list-style-type: none"> C/A#="0" : 調歩同期式モード CHR="0" : 8 ビットデータ PE="0" : パリティビットを禁止 STOP="0" : 1 ストップビット CKS[1:0]="B'00" : Pφクロック (分周なし)
シリアル拡張モード レジスタ_0 (SCEMR_0)	H'FFFE 8028	H'0000	<ul style="list-style-type: none"> BGDM="0" : 通常モード ABCS="0" : ビットレート×16 の周波数の基本クロックで動作
ビットレートレジスタ_0 (SCBRR_0)	H'FFFE 8004	H'3A	<ul style="list-style-type: none"> 19200bps に設定 (誤差 -0.69% Pφ=36MHz 時)
シリアルポート レジスタ_0 (SCSPTR_0)	H'FFFE 8020	H'0053	<ul style="list-style-type: none"> SPB2IO="1" : TE="0" の場合、TxD 端子に SPB2DT ビットの値を出力する SPB2DT="1" : 入出力データがハイレベル

表5 参考プログラムのレジスタ設定 (DMAC チャンネル 4)

レジスタ名	アドレス	設定値	機能
スタンバイコントロールレジスタ 2 (STBCR2)	H'FFFE 0018	H'00	<ul style="list-style-type: none"> MSTP8="0" : DMAC は動作
DMA ソースアドレスレジスタ_4 (SAR_4)	H'FFFE 1040	&snd_data[0]	<ul style="list-style-type: none"> 転送元の開始アドレス : 高速内蔵 RAM
DMA デスティネーションアドレスレジスタ_4 (DAR_4)	H'FFFE 1044	H'FFFE 800C	<ul style="list-style-type: none"> 転送先の開始アドレス : 送信 FIFO データレジスタ_0
DMA トランスファカウンタレジスタ_4 (DMATCR_4)	H'FFFE 1048	H'0000 0010	<ul style="list-style-type: none"> 転送回数 : 16 回
DMA チャンネルコントロールレジスタ_4 (CHCR_4)	H'FFFE 104C	H'0000 0000	<ul style="list-style-type: none"> DE = "0" : DMA 転送禁止
		H'0000 1800	<ul style="list-style-type: none"> TC = "0" : 1 回の DMA 要求で 1 回転送 RLDSAR = "0" : ソースアドレスリロード機能無効 RLDDAR = "0" : デスティネーションアドレスリロード機能無効 DM = "B'00" : デスティネーションアドレス固定 SM = "B'01" : ソースアドレス増加 RS = "B'1000" : 転送要求元は拡張リソースセクタ TB = "0" : サイクルスチールモード TS = "B'00" : バイト転送 IE = "0" : 割り込み要求禁止
		H'0000 1801	<ul style="list-style-type: none"> DE = "1" : DMA 転送許可
DMA 拡張リソースセクタ 2 (DMARS2)	H'FFFE 1308	H'8281	<ul style="list-style-type: none"> チャンネル 4 の転送要求元は SCIF0 の送信
DMA オペレーションレジスタ (DMAOR)	H'FFFE 1200	H'0001	<ul style="list-style-type: none"> DME = "1" : 全チャンネルの DMA 転送を許可

表6 参考プログラムのレジスタ設定 (DMAC チャンネル 5)

レジスタ名	アドレス	設定値	機能
スタンバイコントロールレジスタ 2 (STBCR2)	H'FFFE 0018	H'00	<ul style="list-style-type: none"> MSTP8="0": DMAC は動作
DMA ソースアドレスレジスタ_5 (SAR_5)	H'FFFE 1050	H'FFFE 8014	<ul style="list-style-type: none"> 転送元の開始アドレス: 受信 FIFO データレジスタ_0
DMA デスティネーションアドレスレジスタ_5 (DAR_5)	H'FFFE 1054	&rcv_data[0]	<ul style="list-style-type: none"> 転送先の開始アドレス: 高速内蔵 RAM
DMA トランスファカウントレジスタ_5 (DMATCR_5)	H'FFFE 1058	H'0000 0010	<ul style="list-style-type: none"> 転送回数: 16 回
DMA チャンネルコントロールレジスタ_5 (CHCR_5)	H'FFFE 105C	H'0000 0000	<ul style="list-style-type: none"> DE = "0": DMA 転送禁止
		H'0000 4800	<ul style="list-style-type: none"> TC = "0": 1 回の DMA 要求で 1 回転送 RLDSAR = "0": ソースアドレスリロード機能無効 RLDDAR = "0": デスティネーションアドレスリロード機能無効 DM = "B'01": デスティネーションアドレス増加 SM = "B'00": ソースアドレス固定 RS = "B'1000": 転送要求元は拡張リソースセクタ TB = "0": サイクルスチールモード TS = "B'00": バイト転送 IE = "0": 割り込み要求禁止
		H'0000 4801	<ul style="list-style-type: none"> DE = "1": DMA 転送許可
DMA 拡張リソースセクタ 2 (DMARS2)	H'FFFE 1308	H'8281	<ul style="list-style-type: none"> チャンネル 5 の転送要求元は SCIF0 の受信
DMA オペレーションレジスタ (DMAOR)	H'FFFE 1200	H'0001	<ul style="list-style-type: none"> DME = "1": 全チャンネルの DMA 転送を許可

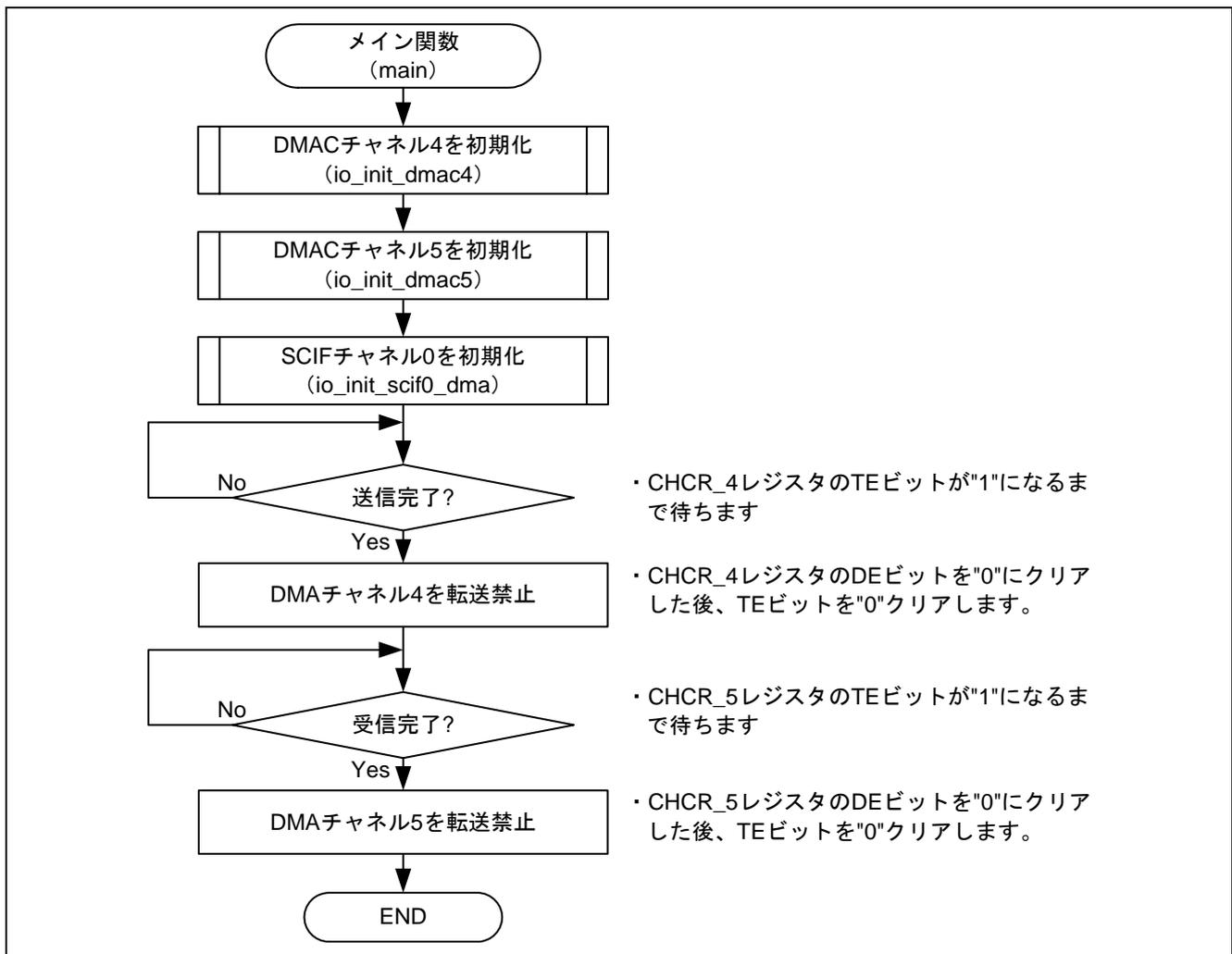


図8 参考プログラムの処理フロー

3. 参考プログラムリスト

3.1 参考プログラムについての補足

SH7264 は、製品によって大容量内蔵 RAM の容量が 1MB または 640KB と異なるため、参考プログラムのセクション配置やレジスタの設定を一部変更する必要があります。そのため本アプリケーションノートでは 1MB 用と 640KB 用の 2 つのワークスペースを用意しています。

640KB 版はライトプロテクトを解除しなければ保持用内蔵 RAM へ書き込むことができないため、640KB 版のワークスペースは、システムコントロールレジスタ 5 (SYSCR5) にライトプロテクトの解除を設定しています。

使用する製品を確認した上で、対応するワークスペースを使用してください。

3.2 サンプルプログラムリスト "main.c" (1)

```
1  /*****
2  *  DISCLAIMER
3  *
4  *  This software is supplied by Renesas Electronics Corp. and is only
5  *  intended for use with Renesas products. No other uses are authorized.
6  *
7  *  This software is owned by Renesas Electronics Corp. and is protected under
8  *  all applicable laws, including copyright laws.
9  *
10 *  THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *  REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *  INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *  PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *  DISCLAIMED.
15 *
16 *  TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *  ELECTRONICS CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *  FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *  FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *  AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *  Renesas reserves the right, without notice, to make changes to this
23 *  software and to discontinue the availability of this software.
24 *  By using this software, you agree to the additional terms and
25 *  conditions found by accessing the following link:
26 *  http://www.renesas.com/disclaimer
27 *****/
28 *  Copyright (C) 2010 Renesas Electronics Corporation. All rights reserved.
29 *  "FILE COMMENT"***** Technical reference data *****
30 *  System Name : SH7264 Sample Program
31 *  File Name   : main.c
32 *  Abstract    : FIFO内蔵シリアルコミュニケーションインターフェース(SCIF)
33 *              : ダイレクトメモリアクセスコントローラを使用した調歩同期式モード設定例
34 *  Version     : 1.00.00
35 *  Device      : SH7262/SH7264
36 *  Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
37 *              : C/C++ compiler package for the SuperH RISC engine family
38 *              : (Ver.9.03 Release00).
39 *  OS          : None
40 *  H/W Platform: M3A-HS64G50(CPU board)
41 *  Description :
42 *****/
43 *  History     : Sep.06,2010 ver.1.00.00
44 *  "FILE COMMENT END"*****
45 #include "iodefine.h"      /* SH7264 iodefine */
46
47 /* ==== プロトタイプ宣言 ==== */
48 void main(void);
49 void io_init_scif0_dma(int bps);
50 void io_init_dmac4(void *src, void *dst, int count);
51 void io_init_dmac5(void *src, void *dst, int count);
52
```

3.3 サンプルプログラムリスト "main.c" (2)

```
53  /* ==== 型宣言 ==== */
54  /* SCIF ボーレート設定 */
55  typedef struct {
56      unsigned char scbrr;          /* SCBRR レジスタへの設定値 */
57      unsigned short scsmr;        /* SCSMR レジスタへの設定値 */
58  } SH7264_BAUD_SET;
59
60  /* ---- ボーレート指定値 ---- */
61  enum{
62      CBR_1200,
63      CBR_2400,
64      CBR_4800,
65      CBR_9600,
66      CBR_19200,
67      CBR_31250,
68      CBR_38400,
69      CBR_57600,
70      CBR_115200
71  };
72
73  /* ==== レジスタ設定値テーブル(Pφ=36MHz) ==== */
74  static SH7264_BAUD_SET scif_baud[] = {
75      {233, 1}, /* 1200bps (誤差:0.16%) */
76      {116, 1}, /* 2400bps (誤差:0.16%) */
77      {233, 0}, /* 4800bps (誤差:0.16%) */
78      {116, 0}, /* 9600bps (誤差:0.16%) */
79      { 58, 0}, /* 19200bps (誤差:-0.69%) */
80      { 35, 0}, /* 31250bps (誤差:0.00%) */
81      { 28, 0}, /* 38400bps (誤差:1.02%) */
82      { 19, 0}, /* 57600bps (誤差:-2.34%) */
83      {  9, 0} /*115200bps (誤差:-2.34%) */
84  };
85
86  /* ==== データバッファ ==== */
87  unsigned char snd_data[16] = "0123456789abcdef";
88  unsigned char rcv_data[16];
89
```

3.4 サンプルプログラムリスト "main.c" (3)

```
90  /*"FUNC COMMENT"*****
91  * ID          :
92  * Outline     : サンプルプログラムメイン
93  *-----
94  * Include     :
95  *-----
96  * Declaration : void main(void);
97  *-----
98  * Description : SCIF0 を所定の通信フォーマット/動作モードで初期化後に、16 バイトの
99  *              : データを送受信します。データの転送には DMA 転送を使用します。
100 *-----
101 * Argument    : void
102 *-----
103 * Return Value : void
104 *-----
105 * Note        : None
106 *"FUNC COMMENT END"*****/
107 void main(void)
108 {
109     /* ==== DMAC を初期化 ==== */
110     io_init_dmac4( snd_data, &SCIF0.SCFTDR.BYTE, 16);
111     io_init_dmac5( &SCIF0.SCFRDR.BYTE, rcv_data, 16);
112
113     /* ==== SCIF0 を調歩同期式モードに初期化 (送受信許可) ==== */
114     io_init_scif0_dma(CBR_19200); /* ビットレートを 19200bps に設定 */
115
116     /* ==== 送信完了待ち ==== */
117     while(DMAC.CHCR4.BIT.TE == 0) {
118         /* wait */
119     }
120     DMAC.CHCR4.BIT.DE = 0; /* 転送禁止 */
121     DMAC.CHCR4.BIT.TE = 0; /* TE フラグのクリア */
122
123     /* ==== 受信完了待ち ==== */
124     while(DMAC.CHCR5.BIT.TE == 0) {
125         /* wait */
126     }
127     DMAC.CHCR5.BIT.DE = 0; /* 転送禁止 */
128     DMAC.CHCR5.BIT.TE = 0; /* TE フラグのクリア */
129
130     while (1) {
131         /* Program end */
132     }
133 }
134
```

3.5 サンプルプログラムリスト "main.c" (4)

```
135  /*"FUNC COMMENT"*****
136  * ID          :
137  * Outline     : SCIF0 の初期化
138  *-----
139  * Include     : iodefine.h
140  *-----
141  * Declaration : void io_init_scif0_dma(int bps);
142  *-----
143  * Description : SCIF0 を調歩同期式(UART)モジュールとして初期設定します。
144  *              : 設定は 調歩同期式(UART)/ 8 ビット/
145  *              : パリティなし/ 1 ストップビット/ RTS/CTS 無効 です。
146  *              : ボーレートは引数 bps で指定します。
147  *-----
148  * Argument    : int bps ; I : ボーレート選択値 (テーブルインデックス)
149  *-----
150  * Return Value : void
151  *-----
152  * Note        : ボーレート設定値は内部クロックを使った周辺モジュール用動作周波数
153  *              : P $\phi$ =36MHz の場合です。他のクロックを使用する場合はボーレート
154  *              : 設定値を変更してください
155  *"FUNC COMMENT END"*****/
156  void io_init_scif0_dma(int bps)
157  {
158  /* ==== 低消費電力モードの解除 ==== */
159  /* ---- スタンバイコントロールレジスタ 4 (STBCR4) の設定 ---- */
160  CPG.STBCR4.BIT.MSTP47 = 0; /* SCIF0 への、クロック供給開始 */
161
162  /* ==== SCIF0 の初期設定 ==== */
163  /* ---- シリアルコントロールレジスタ(SCSCRi)の設定 ---- */
164  SCIF0.SCSCR.WORD = 0x0000; /* SCIF0 送/受信動作停止 */
165
166  /* ---- FIFO コントロールレジスタ(SCFCRi)の設定 ---- */
167  SCIF0.SCFCR.BIT.TFRST = 1; /* 送信 FIFO リセット */
168  SCIF0.SCFCR.BIT.RFRST = 1; /* 受信 FIFO リセット */
169
170  /* ---- シリアルステータスレジスタ(SCFSRi)の設定 ---- */
171  SCIF0.SCFSR.WORD &= 0xff6eu; /* ER,BRK,DR ビットクリア */
172
173  /* ---- ラインステータスレジスタ(SCLSRi)の設定 ---- */
174  SCIF0.SCLSR.BIT.ORER = 0; /* ORER ビットクリア */
175
176  /* ---- シリアルコントロールレジスタ(SCSCRi)の設定 ---- */
177  SCIF0.SCSCR.BIT.CKE = 0x0; /* B'00:内部クロック */
178
```

3.6 サンプルプログラムリスト "main.c" (5)

```
179  /* ---- シリアルモードレジスタ(SCSMRi)の設定 ---- */
180  SCIF0.SCSMR.WORD = scif_baud[bps].scsmr;
181          /* コミュニケーションモード 0 : 調歩同期式 */
182          /* キャラクタレングス      0 : 8 ビットデータ */
183          /* パリティイネーブル      0 : 付加とチェックを禁止 */
184          /* パリティモード          0 : 偶数パリティ */
185          /* ストップビットレングス  0 : 1 ストップビット */
186          /* クロックセレクト        : テーブル値 */
187
188  /* ---- シリアル拡張モードレジスタ(SCEMRi)の設定 ---- */
189  SCIF0.SCEMR.WORD = 0x0000; /* ボーレートジェネレータ倍速モード 0 : 通常モード */
190          /* 調歩同期式基本クロックセレクト */
191          /* 0 : ビットレートの 16 倍の周波数の基本クロックで動作 */
192
193  /* ---- ビットレートレジスタ(SCBRRi)の設定 ---- */
194  SCIF0.SCBRR.BYTE = scif_baud[bps].scbrr;
195
196  /* ---- FIFO コントロールレジスタ(SCFCRi)の設定 ---- */
197  SCIF0.SCFCR.WORD = 0x0030; /* RTS 出力アクティブトリガ      : 初期値 */
198          /* 受信 FIFO データ数トリガ      : データ数 1 */
199          /* 送信 FIFO データ数トリガ      : データ数 0 */
200          /* モデムコントロールイネーブル : 禁止 */
201          /* 送信 FIFO データレジスタリセット : 禁止 */
202          /* 受信 FIFO データレジスタリセット : 禁止 */
203          /* ループバックテスト          : 禁止 */
204
205  /* ---- シリアルポートレジスタ(SCSPTRi)の設定 ---- */
206  SCIF0.SCSPTR.WORD = 0x0053; /* シリアルポートブレイク入出力 1 : TxD 端子に SPB2DT ビットの値を出力 */
207          /* シリアルポートブレイクデータ 1 : 入出力データがハイレベル */
208
209  /* ==== 汎用入出力ポートの設定 ==== */
210  PORT.PJCR0.BIT.PJ0MD = 4; /* TxD0 端子に切り替え */
211  PORT.PJCR0.BIT.PJ1MD = 4; /* RxD0 端子に切り替え */
212
213  /* ---- シリアルコントロールレジスタ(SCSCRi)の設定 ---- */
214  SCIF0.SCSCR.WORD |= 0x00F0; /* SCIF0 送信/受信動作を許可 */
215          /* TXI 要求を許可 */
216          /* RXI, ERI, BRI 要求を許可 */
217 }
```

3.7 サンプルプログラムリスト "main.c" (6)

```
218 /*"FUNC COMMENT"*****
219 * ID :
220 * Outline : DMAC setting
221 *-----
222 * Include : iodef.h
223 *-----
224 * Declaration : void io_init_dmac4(void *src, void *dst, int count);
225 *-----
226 * Description : ダイレクトメモリアクセスコントローラ(DMAC)チャンネル4の初期設定を行います。
227 * : 内蔵周辺モジュールリクエスト(TXI0)を使用して、SCIF0に送信データを
228 * : 転送します。リロード機能は使用しません。
229 *-----
230 * Argument : void *src ; I : 転送元アドレス
231 * : void *dst ; O : 転送先アドレス
232 * : int count ; I : 転送回数
233 *-----
234 * Return Value : void
235 *-----
236 * Note :
237 /*"FUNC COMMENT END"*****/
238 void io_init_dmac4(void *src, void *dst, int count)
239 {
240 /* ==== スタンバイコントロールレジスタ2の設定 ==== */
241 CPG.STBCR2.BIT.MSTP8 = 0; /* DMACのモジュールスタンバイ解除 */
242
243 /* ====DMA_ch4 転送禁止 ==== */
244 DMAC.CHCR4.BIT.DE = 0x0; /* DMA禁止 */
245
246 /* ====DMA ソースアドレスレジスタ_4(SAR_4)の設定 ==== */
247 DMAC.SAR4.LONG = (unsigned long)src;
248
249 /* ====DMA デスティネーションアドレスレジスタ_4(DAR_4)の設定 ==== */
250 DMAC.DAR4.LONG = (unsigned long)dst;
251
252 /* ====DMA トランスファカウンタレジスタ_4(DMATCR_4)の設定 ==== */
253 DMAC.DMATCR4.LONG = count;
254
```

3.8 サンプルプログラムリスト "main.c" (7)

```
255  /* ====DMA チャンネルコントロールレジスタ_4 (CHCR_4) の設定 ==== */
256  DMAC.CHCR4.LONG = 0x00001800;
257      /*
258          bit31   : TC DMATCR 転送 : 0----- 1 回転送
259          bit30   : reserve 0
260          bit29   : RLDSAR ON : 0----- リロード機能無効 (RSAR)
261          bit28   : RLDDAR ON : 0----- リロード機能無効 (RDAR)
262          bit27   : reserve 0
263          bit26   : DAF : 0----- 未使用
264          bit25   : SAF : 0----- 未使用
265          bit24-21 : reserve 0
266          bit20   : TEMASK : 0----- 未使用
267          bit19   : HE : 0----- 未使用
268          bit18   : HIE : 0----- 未使用
269          bit17-16 : reserve 0
270          bit15-14 : DM1:0 DM0:0----- デスティネーションアドレス固定
271          bit13-12 : SM1:0 SM0:1----- ソースアドレス増加
272          bit11-8  : RS : B'1000----- 転送要求元は 拡張リソースセクタ
273          bit7-6   : reserve 0
274          bit5    : TB :cycle : 0----- サイクルスチールモード
275          bit4-3   : TS : transfer size : B'00--- バイト単位転送
276          bit2    : IE : interrupt enable : 0--- 割り込み禁止
277          bit1    : TE : transfer end : 0----- TE フラグのクリア
278                                     (1 リード後の 0 クリアのみ有効)
279          bit0    : DE : DMA enable bit : 0----- DMA 転送禁止
280      */
281  /* ====DMA 拡張リソースセクタ 2 (DMARS2) の設定 ==== */
282  DMAC.DMARS2.BYTE.CH4 = 0x81; /* SCIF0 送信 */
283
284  /* ----DMA オペレーションレジスタ (DMAOR) の設定---- */
285  DMAC.DMAOR.WORD |= 0x0007; /* DME ビットをセット。アドレスエラーフラグ、*/
286                          /* NMI フラグのクリア防止のため、AE ビット、*/
287                          /* NMIF フラグには 1 をライト*/
288  /* =====DMA_ch4 転送許可===== */
289  DMAC.CHCR4.BIT.DE = 0x1;
290 }
```

3.9 サンプルプログラムリスト "main.c" (8)

```
291 /*"FUNC COMMENT"*****
292 * ID :
293 * Outline : DMAC setting
294 *-----
295 * Include : iodef.h
296 *-----
297 * Declaration : void io_init_dmac5(void *src, void *dst, int count);
298 *-----
299 * Description : ダイレクトメモリアクセスコントローラ(DMAC)チャンネル5の初期設定を行います。
300 * : 内蔵周辺モジュールリクエスト(RXI0)を使用して、SCIF0から受信データを
301 * : 転送します。リロード機能は使用しません。
302 *-----
303 * Argument : void *src ; I : 転送元アドレス
304 * : void *dst ; O : 転送先アドレス
305 * : int count ; I : 転送回数
306 *-----
307 * Return Value : void
308 *-----
309 * Note :
310 /*"FUNC COMMENT END"*****/
311 void io_init_dmac5(void *src, void *dst, int count)
312 {
313 /* ==== スタンバイコントロールレジスタ2の設定 ==== */
314 CPG.STBCR2.BIT.MSTP8 = 0; /* DMACのモジュールスタンバイ解除 */
315
316 /* ====DMA_ch5 転送禁止 ==== */
317 DMAC.CHCR5.BIT.DE = 0x0; /* DMA 禁止 */
318
319 /* ====DMA ソースアドレスレジスタ_5 (SAR_5) の設定 ==== */
320 DMAC.SAR5.LONG = (unsigned long)src;
321
322 /* ====DMA デスティネーションアドレスレジスタ_5 (DAR_5) の設定 ==== */
323 DMAC.DAR5.LONG = (unsigned long)dst;
324
325 /* ====DMA トランスファカウンタレジスタ_5 (DMATCR_5) の設定 ==== */
326 DMAC.DMATCR5.LONG = count;
327
```

3.10 サンプルプログラムリスト "main.c" (9)

```
328  /* ====DMA チャンネルコントロールレジスタ_5 (CHCR_5) の設定 ==== */
329  DMAC.CHCR5.LONG = 0x00004800;
330      /*
331          bit31   : TC DMATCR 転送 : 1----- 1 回転送
332          bit30   : reserve 0
333          bit29   : RLDSAR ON : 0----- リロード機能無効 (RSAR)
334          bit28   : RLDDAR ON : 0----- リロード機能無効 (RDAR)
335          bit27   : reserve 0
336          bit26   : DAF : 0----- 未使用
337          bit25   : SAF : 0----- 未使用
338          bit24-21 : reserve 0
339          bit20   : TEMASK : 0----- 未使用
340          bit19   : HE : 0----- 未使用
341          bit18   : HIE : 0----- 未使用
342          bit17-16 : reserve 0
343          bit15-14 : DM1:0 DM0:1----- デスティネーションアドレス増加
344          bit13-12 : SM1:0 SM0:0----- ソースアドレス固定
345          bit11-8  : RS : B'1000----- 転送要求元は 拡張リソースセクタ
346          bit7-6   : reserve 0
347          bit5     : TB :cycle : 0----- サイクルスチールモード
348          bit4-3   : TS : transfer size : B'00--- バイト単位転送
349          bit2     : IE : interrupt enable : 0--- 割り込み禁止
350          bit1     : TE : transfer end : 0----- TE フラグのクリア
351                                     (1 リード後の 0 クリアのみ有効)
352          bit0     : DE : DMA enable bit : 0----- DMA 転送禁止
353      */
354  /* ====DMA 拡張リソースセクタ 2 (DMARS2) の設定 ==== */
355  DMAC.DMARS2.BYTE.CH5 = 0x82; /* SCIF0 受信 */
356
357  /* ----DMA オペレーションレジスタ (DMAOR) の設定---- */
358  DMAC.DMAOR.WORD |= 0x0007; /* DME ビットをセット。アドレスエラーフラグ、*/
359                          /* NMI フラグのクリア防止のため、AE ビット、*/
360                          /* NMIF フラグには 1 をライト*/
361  /* =====DMA_ch5 転送許可===== */
362  DMAC.CHCR5.BIT.DE = 0x1;
363  }
364  /* End of File */
```

4. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A、SH2A-FPU ソフトウェアマニュアル Rev.3.00
(最新版をルネサスエレクトロニクスのホームページから入手してください。)
- ハードウェアマニュアル
SH7262 グループ、SH7264 グループ ハードウェアマニュアル Rev.2.00
(最新版をルネサスエレクトロニクスのホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.09.30	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続きを行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>