

【注意事項】**CS+用 RX スマート・コンフィグレータ,
e² studio Smart Configurator プラグイン****概要**

タイトルに記載している製品の使用上の注意事項を連絡します。

1. 周辺機能のバス使用時の注意事項**1. 周辺機能のバス使用時の注意事項****1.1 該当製品**

- CS+用 RX スマート・コンフィグレータ V1.3.0
- e² studio V6.2.0 (Smart Configurator プラグイン)

1.2 該当 MCU

- RX ファミリ : RX230 および 231 グループ

1.3 内容

1.2 項の該当製品で外部バスを使用するように指定した場合、それに関連するアドレス出力許可レジスタ 0/1 (PFAOE0/PFAOE1) が誤った設定になります。そのため、外部バスで使用しないビットにも関わらず、外部バスと兼用端子となっている以下の周辺機能の端子が使用できません。外部バスと兼用端子になっている周辺機能の端子は、表 1 をご参照ください。

- 外部バスを使用した場合に影響のある周辺機能
 - マルチファンクションタイマパルスユニット 2 (MTU2a)
 - 8 ビットタイマ (TMR)
 - 16 ビットタイマパルスユニット (TPUa)
 - ポートアウトプットイネーブル (POE2a)
 - シリアルコミュニケーションインタフェース (SCIg, SCIf)
 - シリアルペリフェラルインタフェース (RSPIa)
 - IrDA インタフェース
 - USB2.0 ホスト/ファンクションモジュール (USBd)
 - クロック周波数精度測定回路 (CAC)
 - SD ホストインタフェース (SDHIa)
 - 静電容量式タッチセンサ (CTSU)
 - 割り込みコントローラ (ICUb)
 - コンパレータ B (CMPBa)

表 1 外部バスの入出力端子と周辺機能の兼用端子一覧

端子名	外部バス端子	MTU	TMR	POE	TPU
PC7	A23/CS0#	MTIOC3A(MTU3)/MTCLKB	TMO2(TMR2)		
PC6	A22/CS1#	MTIOC3C(MTU3)/MTCLKA	TMCI2(TMR2)		
PC5	A21/CS2#/WAIT#	MTIOC3B(MTU3)/MTCLKD	TMRI2(TMR2)		
PC4	A20/CS3#	MTIOC3D(MTU3)/MTCLKC	TMCI1(TMR1)	POE0#(POE)	
PC3	A19	MTIOC4D(MTU4)			TCLKB
PC2	A18	MTIOC4B(MTU4)			TCLKA
PC1	A17	MTIOC3A(MTU3)			TCLKD
PC0	A16	MTIOC3C(MTU3)			TCLKC
PB7	A15	MTIOC3B(MTU3)			TIOC5(TPU5)
PB6	A14	MTIOC3D(MTU3)			TIOCA5(TPU5)
PB5	A13	MTIOC2A(MTU2)/MTIOC1B(MTU1)	TMR11(TMR1)	POE1#(POE)	TIOCB4(TPU4)
PB4	A12				TIOCA4(TPU4)
PB3	A11	MTIOC0A(MTU0)/MTIOC4A(MTU4)	TMO0(TMR0)	POE3#(POE)	TIOC3(TPU3)/TCLKD
PB2	A10				TIOCC3(TPU3)/TCLKC
PB1	A9	MTIOC0C(MTU0)/MTIOC4C(MTU4)	TMCI0(TMR0)		TIOCB3(TPU3)
PB0	A8	MTIC5W(MTU5)			TIOCA3(TPU3)

端子名	外部バス端子	SCI	RSPI	IrDA	USBd
PC7	A23/CS0#	TXD8/SMOSI8/SSDA8(SCI8)	MISOA(RSPI0)		
PC6	A22/CS1#	RXD8/SMISO8/SSCL8(SCI8)	MOSIA(RSPI0)		
PC5	A21/CS2#/WAIT#	SCK8(SCI8)	RSPCKA(RSPI0)		
PC4	A20/CS3#	SCK5(SCI5)/CTS8#/RTS8#/SS8#(SCI8)	SSLA0(RSPI0)		
PC3	A19	TXD5/SMOSI5/SSDA5(SCI5)		IRTXD5	
PC2	A18	RXD5/SMISO5/SSCL5(SCI5)	SSLA3(RSPI0)	IRRXD5	
PC1	A17	SCK5(SCI5)	SSLA2(RSPI0)		
PC0	A16	CTS5#/RTS5#/SS5#(SCI5)	SSLA1(RSPI0)		
PB7	A15	TXD9/SMOSI9/SSDA9(SCI9)			
PB6	A14	RXD9/SMISO9/SSCL9(SCI9)			
PB5	A13	SCK9(SCI9)			USB0_VBUS
PB4	A12	CTS9#/RTS9#/SS9#(SCI9)			
PB3	A11	SCK6(SCI6)			
PB2	A10	CTS6#/RTS6#/SS6#(SCI6)			
PB1	A9	TXD6/SMOSI6/SSDA6(SCI6)			
PB0	A8	RXD6/SMISO6/SSCL6(SCI6)	RSPCKA(RSPI0)		

端子名	外部バス端子	CAC	SDHI	CTSUS	ICU	CMPBa
PC7	A23/CS0#	CACREF				
PC6	A22/CS1#			TS22		
PC5	A21/CS2#/WAIT#			TS23		
PC4	A20/CS3#		SDHI_D1	TSCAP		
PC3	A19		SDHI_D0	TS27		
PC2	A18		SDHI_D3	TS30		
PC1	A17			TS33		
PC0	A16			TS35		
PB7	A15		SDHI_D2			
PB6	A14		SDHI_D1			
PB5	A13		SDHI_CD			
PB4	A12					
PB3	A11		SDHI_WP			
PB2	A10					
PB1	A9		SDHI_CLK		IRQ4	CMPOB1
PB0	A8		SDHI_CM			

1.4 回避策

ユーザ初期化関数 void R_Config_BSC_Create_UserInit(void)で、アドレス出力端子設定に合わせてアドレス出力許可レジスタ 0/1(PFAOE0/PFAOE1)を修正してください。

以下の(1)に外部アドレスバス出力端子 A0 から A7 を使用する場合、(2)に外部アドレスバス出力端子 A0 から A15 を使用する場合の修正例を記します。

(1) アドレス出力端子 A0 から A7 を使用する場合の修正例

アドレス出力端子設定

A7-A0, BC0#

A8 A9 A10 A11

A12 A13 A14 A15

A16 A17 A18 A19

A20 A21 A22 A23

外部アドレスバスA0～A7の設定:PA0～PA7を設定

図1 スマート・コンフィグレータのバス設定の画面

Config_BSC_user.cにある関数 void R_Config_BSC_Create_UserInit(void)で、アドレス出力許可レジスタ 0/1(PFAOE0/PFAOE1)を“0”(出力禁止)に設定するコードを追加してください。赤文字の部分が修正内容です。

```
void R_Config_BSC_Create_UserInit(void)
{
    /* Start user code. Do not edit comment generated here */
    MPC.PFAOE0.BYTE = 0;
    MPC.PFAOE1.BYTE = 0;
    /* End user code. Do not edit comment generated here */
}
```

(2) アドレス出力端子 A0 から A15 を使用する場合の修正例

アドレス出力端子設定

A7-A0, BC0#

A8 A9 A10 A11

A12 A13 A14 A15

A16 A17 A18 A19

A20 A21 A22 A23

外部アドレスバスA0～A7の設定:PA0～PA7を設定

図2 スマート・コンフィグレータのバス設定の画面

Config_BSC_user.cにある関数 void R_Config_BSC_Create_UserInit(void)で、アドレス出力許可レジスタ 0(PFAOE0)を“1”(出力許可)、アドレス出力許可レジスタ 1(PFAOE1)を“0”(出力禁止)に設定するコードを追加してください。赤文字の部分が修正内容です。

```
void R_Config_BSC_Create_UserInit(void)
{
    /* Start user code. Do not edit comment generated here */
    MPC.PFAOE0.BYTE = 0xFF;
    MPC.PFAOE1.BYTE = 0;
    /* End user code. Do not edit comment generated here */
}
```

1.5 恒久対策

次期バージョンで改修予定です。

1.6 参考情報

アドレス出力許可レジスタ 0/1 (PFAOE0/PFAOE1) の参考情報です。

詳細については、下記 URL をご参照ください。

<https://www.renesas.com/search/keyword-search.html#genre=document&q=r01uh0496>

RX230 グループ、RX231 グループ ユーザーズマニュアル ハードウェア編

アドレス出力許可レジスタ 0 (PFAOE0)							
b7	b6	b5	b4	b3	b2	b1	b0
A15E	A14E	A13E	A12E	A11E	A10E	A9E	A8E
ビット	シンボル	ビット名		機能			R/W
b0	A8E	アドレスA8出力許可ビット		0 : A8出力禁止 1 : A8出力許可			R/W
b1	A9E	アドレスA9出力許可ビット		0 : A9出力禁止 1 : A9出力許可			R/W
b2	A10E	アドレスA10出力許可ビット		0 : A10出力禁止 1 : A10出力許可			R/W
b3	A11E	アドレスA11出力許可ビット		0 : A11出力禁止 1 : A11出力許可			R/W
b4	A12E	アドレスA12出力許可ビット		0 : A12出力禁止 1 : A12出力許可			R/W
b5	A13E	アドレスA13出力許可ビット		0 : A13出力禁止 1 : A13出力許可			R/W
b6	A14E	アドレスA14出力許可ビット		0 : A14出力禁止 1 : A14出力許可			R/W
b7	A15E	アドレスA15出力許可ビット		0 : A15出力禁止 1 : A15出力許可			R/W

PFAOE0 レジスタは、アドレス出力の許可 / 禁止を選択するレジスタです。

アドレス出力許可レジスタ 1 (PFAOE1)							
b7	b6	b5	b4	b3	b2	b1	b0
A23E	A22E	A21E	A20E	A19E	A18E	A17E	A16E
ビット	シンボル	ビット名		機能			R/W
b0	A16E	アドレスA16出力許可ビット		0 : A16出力禁止 1 : A16出力許可			R/W
b1	A17E	アドレスA17出力許可ビット		0 : A17出力禁止 1 : A17出力許可			R/W
b2	A18E	アドレスA18出力許可ビット		0 : A18出力禁止 1 : A18出力許可			R/W
b3	A19E	アドレスA19出力許可ビット		0 : A19出力禁止 1 : A19出力許可			R/W
b4	A20E	アドレスA20出力許可ビット		0 : A20出力禁止 1 : A20出力許可			R/W
b5	A21E	アドレスA21出力許可ビット		0 : A21出力禁止 1 : A21出力許可			R/W
b6	A22E	アドレスA22出力許可ビット		0 : A22出力禁止 1 : A22出力許可			R/W
b7	A23E	アドレスA23出力許可ビット		0 : A23出力禁止 1 : A23出力許可			R/W

PFAOE1 レジスタは、アドレス出力の許可 / 禁止を選択するレジスタです。

以上

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2018.04.01	-	新規発行

ルネサスエレクトロニクス株式会社

〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

■総合お問い合わせ先

<https://www.renesas.com/contact/>

本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。

過去のニュース内容は発行当時の情報をもとにしており、現時点では変更された情報や無効な情報が含まれている場合があります。

ニュース本文中の URL を予告なしに変更または中止することがありますので、あらかじめご承知ください。

すべての商標および登録商標は、それぞれの所有者に帰属します。