

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-SH7-A848A/J	Rev.	第1版
題名	SH7786 例外処理およびレジスタの状態に関するマニュアル訂正		情報分類	技術情報	
適用製品	SH7786 グループ	対象ロット等	関連資料	SH7786 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 2010年11月30日発行 (RJJ09B0533-0100)	
		全ロット			

SH7786 の例外処理およびマニュアルリセット時のレジスタの状態に関してユーザーズマニュアルの訂正があります。
取り消し線部分が削除、網掛け部分が追加になります。

【訂正内容】

1. 5章 例外処理 5.3.2 例外処理ベクタアドレス

関連資料 p5-6 本文1行目：リセットベクタアドレス

リセットベクタアドレスはパワーオンリセットおよび H-UDI リセット時は H'A000 0000 に固定されています。マニュアルリセット、命令 TLB 多重ヒット例外およびデータ TLB 多重ヒット例外時は CnRESETVEC レジスタに設定されたアドレスになります。例外、割り込みのベクタアドレスはベクタベースアドレスに～。

2. 5章 例外処理 5.4 例外の種類と優先順位 表 5.3 例外一覧

1) 関連資料 p5-7 表例外遷移先 ベクタベース マニュアルリセット、命令 TLB 多重ヒット例外、データ TLB 多重ヒット例外 レジスタ略号：CPU_n CnRESETVEC

2) 関連資料 p5-8 表下欄外説明3行目：例外遷移先

例外遷移先：~~リセット~~パワーオンリセットおよび H-UDI リセットでは H'A000 0000、マニュアルリセット、命令 TLB 多重ヒット例外およびデータ TLB 多重ヒット例外時は CnRESETVEC レジスタに設定されたアドレスに、その他では (VBR+オフセット) へ制御が移ります。

3. 5章 例外処理 5.6.1 リセット (2) マニュアルリセット

関連資料 p5-12 動作

• 動作：

EXPEVT に H'020 を設定し、CPU_n(n=0, 1)および内蔵周辺モジュールの初期化を行った後、リセットベクタ (CPU_n CnRESETVEC レジスタに設定されたアドレス) に分岐します。パワーオンリセットとマニュアルリセットでは初期化されるレジスタが異なります。SH7786 のマニュアルリセットでは CPU_n のレジスタ^{注)}に対してのみ初期化が行われ、内蔵周辺モジュールのレジスタは保持されます。詳細は、各章のレジスタの説明を参照してください。

注) CPU_n のレジスタ：関連資料 p2-3 表 2.1 の全レジスタです。これらのレジスタは全て CPU0、CPU1 それぞれにあります。詳細は2章および6章を参照してください。それ以外の CPU_n のレジスタについては、5章、7～9章および付録 A のレジスタの説明を参照してください。

4. 5章 例外処理 5.6.1 リセット (4) 命令 TLB 多重ヒット例外

関連資料 p5-12 遷移先アドレスおよび遷移時動作

- 遷移先アドレス：~~H'A000 0000~~ CnRESETVEC レジスタに設定されたアドレス
- 遷移時動作：

本例外を発生させた仮想アドレス (32 ビット) を TEA に、対応する仮想ページ番号 (22 ビット) を PTEH[31:10] にセットします。PTEH の ASID は本例外発生時の ASID を示します。

例外コード H'140 を EXPEVT にセットします。VBR、SR の初期化を行った後、リセットベクタ (~~CPU_n~~ CnRESETVEC レジスタに設定されたアドレス) に分岐します。

CPU_n (n=0、1) ~~および内蔵周辺モジュール~~ の初期化をマニュアルリセットの場合と同様に行います。詳細は、各章のレジスタの説明を参照してください。

5. 5章 例外処理 5.6.1 リセット (5) データ TLB 多重ヒット例外

関連資料 p5-13 遷移先アドレスおよび遷移時動作

- 遷移先アドレス：~~H'A000 0000~~ CnRESETVEC レジスタに設定されたアドレス
- 遷移時動作：

本例外を発生させた仮想アドレス (32 ビット) を TEA に、対応する仮想ページ番号 (22 ビット) を PTEH[31:10] にセットします。PTEH の ASID は本例外発生時の ASID を示します。

例外コード H'140 を EXPEVT にセットします。VBR、SR の初期化を行った後、リセットベクタ (~~CPU_n~~ CnRESETVEC レジスタに設定されたアドレス) に分岐します。

CPU_n (n=0、1) ~~および内蔵周辺モジュール~~ の初期化をマニュアルリセットの場合と同様に行います。詳細は、各章のレジスタの説明を参照してください。

6. 5章 例外処理 5.6.3 割り込み (1) NMI(ノンマスカブル割り込み)

関連資料 p5-23 注追加

- 要因：NMI 端子のエッジ検出*

【注】 検出された NMI 入力は CPU0 にのみ入力されます。CPU1 に入力するには、NMI セットレジスタを用いて NMI 割り込み要求を設定してください。詳細は 10 章 割り込みコントローラ 10.3.1 (12) NMI セットレジスタ (NMISSET) を参照してください。

7. 10章 割り込みコントローラ 10.3 レジスタの説明 表 10.4 各処理モードにおけるレジスタの状態

関連資料 p10-18~22 表 10.4 ヘッダ：マニュアルリセット条件、レジスタの状態：マニュアルリセット

(#: ローアクティブ 8 項以降も同様)

名称	略称	パワーオンリセット PRESET#端子 /WDT/H-UDIによる	マニュアルリセット WDT CnWDTCNT (n=0、1)のオーバフロー /多重例外による	スリープ/ライトスリープ SLEEP 命令による
割り込みコントロールレジスタ	ICR0	H'x000 0000	H'x000 0000 等 初期化 保持 (全レジスタ)	保持
:	:	:		:
温度センサ割り込み設定レジスタ	INT2THSC	H'0000 0000		保持

8. 11章 ローカルバスステートコントローラ 11.4 レジスタの説明 表 11.5 レジスタ構成(2)

関連資料 p11-13 表 11.6 ヘッダ：マニュアルリセット条件、MMSELR レジスタの状態：マニュアルリセット

名称	略称	パワーオンリセット	マニュアルリセット	スリープ/ライトスリープ
		PRESET#端子/WDT/H-UDIによる	WDT CnWDTCNT (n=0、1)のオーバフロー/多重例外による	SLEEP 命令による
メモリアドレスマップ選択レジスタ	MMSELR	H'0000 0000	H'00000000 保持	保持
:	:	:	:	:

9. 12章 DDR3-SDRAM インタフェース 12.4 レジスタの説明 表 12.4 各処理モードにおけるレジスタの状態

関連資料 p12-12,13 表 12.7 ヘッダ：マニュアルリセット条件

名称	略称	パワーオンリセット	マニュアルリセット	スリープ/ライトスリープ
		PRESET#端子/WDT/H-UDIによる	WDT CnWDTCNT (n=0、1)のオーバフロー/多重例外による	SLEEP 命令による

10. 14.1章 USB 14.1.4 レジスタ一覧 表 14.2 レジスタ一覧

関連資料 p14-4 表 14.2 の後：下記レジスタ一覧(2)追加

名称	略称	パワーオンリセット PRESET#端子/WDT/H-UDIによる	マニュアルリセット CnWDTCNT(n=0、1)のオーバフロー/多重例外による	スリープ/ライトスリープ SLEEP 命令による	モジュールスタンバイ
Port Control 0	USBCTRL0	初期化*	保持	保持	保持
Port Control 1	USBCTRL1	初期化*	保持	保持	保持
Port Status	USBST	初期化*	保持	保持	保持
EHCI Control 0	USBEH0	初期化*	保持	保持	保持
OHCI Control 0	USBOH0	初期化*	保持	保持	保持
USB Control 0	USBCTL0	初期化*	保持	保持	保持

【注】 *：初期値詳細はそれぞれのレジスタの説明を参照してください。USB モジュールの初期化については、パワーオンリセット後、各レジスタの説明に従って行ってください。

11. 14.2章 USB2.0-HOST コントローラ 14.2.2 レジスタの説明 表 14.4 Host Controller Operational Registers

関連資料 p14-13 表 14.4 の後：下記レジスタ一覧(2)追加

名称	パワーオンリセット PRESET#端子/WDT/H-UDIによる	マニュアルリセット CnWDTCNT(n=0、1)のオーバフロー/多重例外による	スリープ/ライトスリープ SLEEP 命令による	モジュールスタンバイ
HCVERSION/CAPLENGTH	初期化*	保持	保持	保持
HCSPARAMS	初期化*	保持	保持	保持
HCCPARAMS	初期化*	保持	保持	保持
HCSP-PORTROUTE	初期化*	保持	保持	保持
USBCMD	初期化*	保持	保持	保持

名称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット CnWDTCNT(n=0、1) のオーバフロー/ 多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
USBSTS	初期化*	保持	保持	保持
USBINTR	初期化*	保持	保持	保持
FRINDEX	初期化*	保持	保持	保持
CTRLDSSEGMENT	初期化*	保持	保持	保持
PERIODICLISTBASE	初期化*	保持	保持	保持
ASYNCLISTADDR	初期化*	保持	保持	保持
CONFIGFLAG	初期化*	保持	保持	保持
PORTSC (1 - N_PORT)	初期化*	保持	保持	保持

【注】 *：初期値詳細はそれぞれのレジスタの説明を参照してください。USBモジュールの初期化については、パワーオンリセット後、各レジスタの説明に従って行ってください。

1 2. 14.3 章 USB1.0-HOST コントローラ 14.3.2 レジスタの説明

関連資料 p14-39 表 14.5 の後：下記 Open HCI レジスタ一覧(2)追加

名称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット CnWDTCNT(n=0、1) のオーバフロー/ 多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
HcRevision レジスタ	初期化*	保持	保持	保持
HcControl レジスタ	初期化*	保持	保持	保持
HcCommandStatus レジスタ	初期化*	保持	保持	保持
HcInterruptStatus レジスタ	初期化*	保持	保持	保持
HcInterruptEnable レジスタ	初期化*	保持	保持	保持
HcInterruptDisable レジスタ	初期化*	保持	保持	保持
HcHCCA レジスタ	初期化*	保持	保持	保持
HcPeriodCurrentED レジスタ	初期化*	保持	保持	保持
HcControlHeadED レジスタ	初期化*	保持	保持	保持
HcControlCurrentED レジスタ	初期化*	保持	保持	保持
HcBulkHeadED レジスタ	初期化*	保持	保持	保持
HcBulkCurrentED レジスタ	初期化*	保持	保持	保持
HcDoneHead レジスタ	初期化*	保持	保持	保持
HcFmInterval レジスタ	初期化*	保持	保持	保持
HcFmRemaining レジスタ	初期化*	保持	保持	保持
HcFmNumber レジスタ	初期化*	保持	保持	保持

名称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット CnWDTCNT(n=0、1) のオーバフロー/ 多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
HcPeriodicStart レジスタ	初期化*	保持	保持	保持
HcLSThreshold レジスタ	初期化*	保持	保持	保持
HcRhDescriptorA レジスタ	初期化*	保持	保持	保持
HcRhDescriptorB レジスタ	初期化*	保持	保持	保持
HcRhStatus レジスタ	初期化*	保持	保持	保持
HcRhPortStatus1 レジスタ	初期化*	保持	保持	保持
HcRhPortStatus2 レジスタ	初期化*	保持	保持	保持

【注】 *：初期値詳細はそれぞれのレジスタの説明を参照してください。USB モジュールの初期化については、パワーオンリセット後、各レジスタの説明に従って行ってください。

1 3. 14.4 章 USB2.0-ファンクションコントローラ 14.4.4 レジスタ

関連資料 p14-64~66 表 14.6 の後：下記レジスタ一覧(2)追加

レジスタ名	名称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット CnWDTCNT(n=0、1) のオーバフロー/ 多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
SYSCFG0	システムコンフィグレーション コントロールレジスタ	初期化*	保持	保持	保持
BUSWAIT	CPU バスウェイトレジスタ	初期化*	保持	保持	保持
SYSSTS0	システムコンフィグレーション ステータスレジスタ	初期化*	保持	保持	保持
DVSTCTR0	デバイスコントロールレジスタ	初期化*	保持	保持	保持
TESTMODE	テストモードレジスタ	初期化*	保持	保持	保持
D0FBCFG	DMA0-FIFO バスコンフィグ レーションレジスタ	初期化*	保持	保持	保持
D1FBCFG	DMA1-FIFO バスコンフィグ レーションレジスタ	初期化*	保持	保持	保持
CFIFO	CFIFO ポートレジスタ	初期化*	保持	保持	保持
D0FIFO	D0FIFO ポートレジスタ	初期化*	保持	保持	保持
D1FIFO	D1FIFO ポートレジスタ	初期化*	保持	保持	保持
CFIFOSEL	CFIFO ポート選択レジスタ	初期化*	保持	保持	保持
CFIFOCTR	CFIFO ポートコントロールレ ジスタ	初期化*	保持	保持	保持
D0FIFOSEL	D0FIFO ポート選択レジスタ	初期化*	保持	保持	保持
D0FIFOCTR	D0FIFO ポートコントロールレ ジスタ	初期化*	保持	保持	保持
D1FIFOSEL	D1FIFO ポート選択レジスタ	初期化*	保持	保持	保持

レジスタ名	名称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット CnWDTCNT(n=0、1) のオーバフロー/ 多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
D1FIFOCTR	D1FIFO ポートコントロールレジスタ	初期化*	保持	保持	保持
INTENB0	割り込み許可レジスタ0	初期化*	保持	保持	保持
INTENB1	割り込み許可レジスタ1	初期化*	保持	保持	保持
BRDYENB	BRDY 割り込み許可レジスタ	初期化*	保持	保持	保持
NRDYENB	NRDY 割り込み許可レジスタ	初期化*	保持	保持	保持
BEMPENB	BEMP 割り込み許可レジスタ	初期化*	保持	保持	保持
SOFCFG	SOF 出力コンフィグレーションレジスタ	初期化*	保持	保持	保持
INTSTS0	割り込みステータスレジスタ0	初期化*	保持	保持	保持
INTSTS1	割り込みステータスレジスタ1	初期化*	保持	保持	保持
BRDYSTS	BRDY 割り込みステータスレジスタ	初期化*	保持	保持	保持
NRDYSTS	NRDY 割り込みステータスレジスタ	初期化*	保持	保持	保持
BEMPSTS	BEMP 割り込みステータスレジスタ	初期化*	保持	保持	保持
FRMNUM	フレームナンバレジスタ	初期化*	保持	保持	保持
UFRMNUM	マイクロフレームナンバレジスタ	初期化*	保持	保持	保持
USBADDR	USB アドレスレジスタ	初期化*	保持	保持	保持
USBREQ	USB リクエストタイプレジスタ	初期化*	保持	保持	保持
USBVAL	USB リクエストバリューレジスタ	初期化*	保持	保持	保持
USBINDX	USB リクエストインデックスレジスタ	初期化*	保持	保持	保持
USBLENG	USB リクエストレングスレジスタ	初期化*	保持	保持	保持
DCPCFG	DCP コンフィグレーションレジスタ	初期化*	保持	保持	保持
DCPMAXP	DCP マックスパケットサイズレジスタ	初期化*	保持	保持	保持
DCPCTR	DCP コントロールレジスタ	初期化*	保持	保持	保持
PIPESEL	パイプウィンドウ選択レジスタ	初期化*	保持	保持	保持
PIPECFG	パイプコンフィグレーションレジスタ	初期化*	保持	保持	保持
PIPEBUF	パイプバッファ指定レジスタ	初期化*	保持	保持	保持
PIPEMAXP	パイプマックスパケットサイズレジスタ	初期化*	保持	保持	保持
PIPEPERI	パイプ周期制御レジスタ	初期化*	保持	保持	保持

レジスタ名	名称	パワーオンリセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット CnWDTCNT(n=0、1) のオーバフロー/ 多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
PIPE1~9 CTR	PIPE1~9コントロール レジスタ	初期化*	保持	保持	保持
PIPE1~5TRE	PIPE1~5 トランザクションカ ウンタイネーブルレジスタ	初期化*	保持	保持	保持
PIPE1~5 TRN	PIPE1 ~5 トランザクションカ ウンタレジスタ	初期化*	保持	保持	保持
DEVADD0~A	デバイスアドレス 0~A コンフ ィグレーションレジスタ	初期化*	保持	保持	保持
SUSPMODE	UTMI サスペンドモード レジスタ	初期化*	保持	保持	保持

【注】 *：初期値詳細はそれぞれのレジスタの説明を参照してください。なお、レジスタの説明ではパワーオンリセットによる初期化を H/W(ハードウェア)リセットと呼んでいます。USB モジュールの初期化については、パワーオンリセット後、各レジスタの説明に従って行ってください。

1 4. 15 章 DMAC0 15.5 レジスタ構成 表 15.2 レジスタ構成(2)

関連資料 p15-6,7 表 15.2 ヘッダ：マニュアルリセット条件

チャ ネル	名 称	略 称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット WDT CnWDTCNT (n=0、1)のオーバフロー /多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ

1 5. 17 章 HPB-DMAC 17.4 レジスタの説明 表 17.2 HPB-DMAC レジスタ一覧(2)

関連資料 p17-5 表 17.2 ヘッダ：パワーオン/マニュアルリセット条件、レジスタの状態：マニュアルリセット

アドレス	レジスタ名	略称	パワーオンリセット RESET# PRESET#端子 /WDT/H-UDI による	マニュアルリセット RESET# 端子 CnWDTCNT (n=0、1)のオーバフロー /多重例外による
H'FFC00300	SD モード選択レジスタ	SDMDR	H'0000_0000	H'0000_0000 等 初期化 保持 (全レジスタ)
:	:	:	:	
H'FFC08894	[HPB-DMAC 共通] HPB-DMA SuperHywa プライオリティコントロール 1	HPBDMASPR1	H'0088_8888	

1 6. 18 章 クロック発振器 18.4 レジスタの説明 表 18.5 各処理状態におけるレジスタの状態

関連資料 p18-6 表 18.5 ヘッダ：マニュアルリセット条件

名 称	略 称	パワーオンリセット	マニュアルリセット	スリープ/ライトスリープ
		PRESET#端子 /WDT/H-UDI による	WDT CnWDTCNT (n=0、1)のオーバフロー /多重例外による	SLEEP 命令による

17. 19章 リセット、ウォッチドッグタイマ(WDT、WDT(CPU0)、WDT(CPU1)) 19.3.11 CPU_n リセットベクタセットレジスタ(CnRESETVEC) (n=0, 1)

関連資料 p19-17 19.3.11 図：ビット 31~0 R/W

ビット:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
	RESTVEC[31:16]															
初期値:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W:	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
ビット:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	RESTVEC[15:0]															
初期値:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R/W:	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

18. 21章 タイマユニット 21.3 レジスタの説明 表 21.2 レジスタ構成(2)

関連資料 p21-6, 7 表 21.2 ヘッダ：マニュアルリセット条件

チャンネル	名称	略称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット WDT CnWDTCNT (n=0、1)のオーバーフロー /多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ

19. 22章 Ethernet MAC コントローラ(Ether) 22.4.2 レジスタの構成 表 22.5 HDMAC レジスタ構成(2)

関連資料 p22-9 表 22.5 ヘッダ：パワーオン/マニュアルリセット/ライトスリープ条件、レジスタの状態：マニュアルリセット

名称	略称	パワーオン リセット RESET# PRESET#端子 /WDT/H-UDIによる	マニュアル リセット WDT CnWDTCNT (n=0、1)のオーバーフロー /多重例外による	スリープ SLEEP 命令 による	モジュール スタンバイ	ライト スリープ SLEEP 命令 による
HDMAC 動作モード 設定レジスタ	CXR0	H'00000000	H'00000000 等 初期化	保持	保持	保持
:	:	:	保持(予約レジスタを除く 全レジスタ)	:	:	:
送信割り込みモード 設定レジスタ	CXR18	H'00000000		保持	保持	保持

20. 22章 Ethernet MAC コントローラ(Ether) 22.4.2 レジスタの構成 表 22.6 feLic レジスタ構成(2)

関連資料 p22-10 表 22.6 ヘッダ：パワーオン/マニュアルリセット/ライトスリープ条件、レジスタの状態：マニュアルリセット

名称	略称	パワーオン リセット RESET# PRESET# 端子 /WDT/H-UDIによる	マニュアル リセット WDT CnWDTCNT (n=0、1)のオーバフロー /多重例外による	スリープ SLEEP 命令 による	モジュール スタンバイ	ライト スリープ SLEEP 命令 による
feLic 動作モード 設定レジスタ	CXR20	H'00000000	H'00000000 等 初期化 保持(予約レジスタを除く 全レジスタ)	保持	保持	保持
:	:	:		:	:	:
RINT8 カウントレ ジスタ	CXR55	H'00000000		保持	保持	保持

2 1. 24 章 FIFO 内蔵シリアルコミュニケーションインタフェース(SCIF) 24.3 レジスタの説明 表 24.2 レジスタ構成(2)

関連資料 p24-11~13 表 24.2 ヘッダ：マニュアルリセット条件、レジスタの状態：マニュアルリセット

チャンネル	名称	略称	パワーオン リセット PRESET# 端子/WDT/ H-UDI による	マニュアル リセット WDT CnWDTCNT (n=0、1)のオーバフロー /多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
0~5	トランスミット FIFO データレ ジスタ 0~5	SCFTDR0~5	不定	不定 保持	保持	保持
0~5	レシーブ FIFO データレジスタ 0~5	SCFRDR0~5	不定	不定 保持	保持	保持

2 2. 25 章シリアルペリフェラルインタフェース(HSPD) 25.3 レジスタの説明 表 25.2 レジスタ構成(2)

関連資料 p25-3 表 25.2 ヘッダ：パワーオン/マニュアルリセット条件

名称	略称	パワーオン リセット RESET# PRESET# 端子/WDT/ H-UDIによる	マニュアル リセット WDT CnWDTCNT (n=0、1)のオーバフロー /多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ による	ソフト リセット による

2 3. 26 章 NAND フラッシュメモリコントローラ(FLCTL) 26.3 レジスタの説明 表 26.3 レジスタ構成

関連資料 p26-5, 6 表 26.3 ヘッダ：パワーオン/マニュアルリセットおよびスリープ/ライトスリープ条件、レジスタの状態：
マニュアルリセット

名称	略称	パワーオン リセット PRESET#端子 /WDT/H-UDIによる	マニュアル リセット CnWDTCNT (n=0、1)のオーバフロー /多重例外による	スリープ/ ライトスリープ SLEEP 命令 による	モジュール スタンバイ
共通コントロール レジスタ	FLCMNCR	H'00000000	初期化/不定 保持	保持	保持
:	:	:		:	:
ローカルバスエリア 選択レジスタ	FLCSLR	H'00000000		保持	保持

2 4. 27章オーディオコーデック(HAC) 27.3 レジスタの説明 表 27.2 レジスタ構成(2)

関連資料 p27-4 表 27.2 ヘッダ：マニュアルリセットおよびライトスリープ条件

チャンネル	名称	略称	パワーオン リセット PRESET#端子/ WDT/H-UDI による	マニュアル リセット WDT CnWDTCNT (n=0, 1)のオーパフロー /多重例外による	スリープ SLEEP 命令 による	モジュール スタンバイ による	ライト スリープ SLEEP 命令 による

2 5. 28章シリアルサウンドインタフェース(SSI) 28.3 レジスタの説明 表 28.2 レジスタ構成(2)

関連資料 p28-4 表 28.2 ヘッダ：マニュアルリセットおよびライトスリープ条件

チャンネル	名称	略称	パワーオン リセット PRESET#端子/ WDT/H-UDI による	マニュアル リセット WDT CnWDTCNT (n=0, 1)のオーパフロー /多重例外による	スリープ SLEEP 命令 による	モジュール スタンバイ による	ライト スリープ SLEEP 命令 による

2 6. 29章I2Cバスインタフェース 29.3 レジスタの説明 表 29.2 レジスタ構成(2)

関連資料 p29-4 表 29.2 ヘッダ：マニュアルリセット条件

名称	略称	パワーオン リセット PRESET#端子 /WDT/H-UDIによる	マニュアル リセット WDT CnWDTCNT (n=0, 1)のオーパフロー /多重例外による	スリープ/ ライトスリープ SLEEP 命令による	モジュール スタンバイ

2 7. 30章汎用入出力ポート(GPIO) 30.2 レジスタの説明 表 30.2 レジスタ構成(2)

関連資料 p30-5 表 30.2 ヘッダ：マニュアルリセット条件

名称	略称	パワーオン リセット PRESET#端子 /WDT/H-UDIによる	マニュアル リセット WDT CnWDTCNT (n=0, 1)のオーパフロー /多重例外による	スリープ/ ライトスリープ SLEEP 命令による	モジュール スタンバイ

2 8. 付録 A.9 バリア同期レジスタ

関連資料 付録 A 付録-67 表の後：下記レジスタの状態追加

名称	略称	パワーオン リセット PRESET#端子/ WDT/H-UDIによる	マニュアルリセット CnWDTCNT (n=0, 1)のオーパフロー/ 多重例外による	スリープ/ ライトスリープ SLEEP 命令による
バリアライトレジスタ 0~2	BARW0~2	H'0000 0000	H'0000 0000	不定
バリアリードレジスタ 0~2	BARR0~2	H'0000 0000	H'0000 0000	不定

(補 足)

マニュアルリセット、スリープ/ライトスリープでは内蔵周辺モジュールは直前の動作を継続します。したがって、それらレジスタの状態で「保持」と記載されているものの中には動作によりレジスタ値が更新されるものも含まれます。

以上