

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>

E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RZ*-A055A/J	Rev.	第1版
題名	RZ/T1グループユーザーズマニュアル イーサネットMACに関する注意事項の追加と誤記訂正		情報分類	技術情報	
適用製品	RZ/T1 グループ	対象ロット等	関連資料	RZ/T1 グループユーザーズマニュアル ハードウェア編 Rev1.40 R01UH0483JJ0140 Rev.1.40	
		全ロット			

ユーザーズマニュアルにおいてイーサネット MAC に関する誤記や注意事項の不足があることが判明致しました。

本内容をご配慮の上、使用頂けますようお願い致します。

【イーサネット MAC の訂正内容】

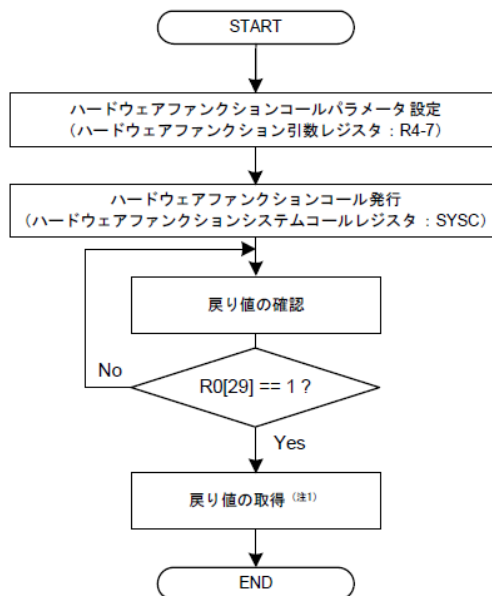
項番	頁	現在の記述	訂正後の記述					
1	1353	28.2.2.1 MIIM レジスタ (GMAC_MIIM) 注. GMAC_MIIM レジスタは、MAC セレクトレジスタ (MACSEL) で設定されたマネージメントインタフェースにおいて有効です。その他の場合、書き込みは無効で読み出し値も不定になります。	28.2.2.1 MIIM レジスタ (GMAC_MIIM) 注. GMAC_MIIM レジスタは、MAC セレクトレジスタ (MACSEL) で EthernetMAC または Ethernet Switch Port が選択されている場合のみ 有効です。その他の場合、書き込みは無効で読み出し値も不定になります。					
2	1357	【現在の記述】 28.2.2.5 RX MODE レジスタ (GMAC_RXMODE)						
		<table border="1"> <tr> <td>b29</td> <td>SFRXFIFO</td> <td>Store & Forward For RX FIFO ビット</td> <td>1 : Store & Forwardモード フレームの最後までRX FIFOに書き込まれるまで、受信DMAコントローラは動作を開始しません 0 : Cut Through モード</td> <td>R/W</td> </tr> </table>	b29	SFRXFIFO	Store & Forward For RX FIFO ビット	1 : Store & Forwardモード フレームの最後までRX FIFOに書き込まれるまで、受信DMAコントローラは動作を開始しません 0 : Cut Through モード	R/W	
b29	SFRXFIFO	Store & Forward For RX FIFO ビット	1 : Store & Forwardモード フレームの最後までRX FIFOに書き込まれるまで、受信DMAコントローラは動作を開始しません 0 : Cut Through モード	R/W				
		【訂正後の記述】 28.2.2.5 RX MODE レジスタ (GMAC_RXMODE)						
		<table border="1"> <tr> <td>b29</td> <td>SFRXFIFO</td> <td>Store & Forward For RX FIFO ビット</td> <td>1 : Store & Forwardモード RX FIFOにフレームの終わりまで書き込まれてから受信DMAコントローラが動作を開始します 0 : Cut Through モード RX FIFO に RRTTH[2:0]ビットで設定したワード数書き込まれると受信DMA コントローラが動作を開始します</td> <td>R/W</td> </tr> </table>	b29	SFRXFIFO	Store & Forward For RX FIFO ビット	1 : Store & Forwardモード RX FIFOにフレームの終わりまで書き込まれてから受信DMAコントローラが動作を開始します 0 : Cut Through モード RX FIFO に RRTTH[2:0]ビットで設定したワード数書き込まれると受信DMA コントローラが動作を開始します	R/W	
b29	SFRXFIFO	Store & Forward For RX FIFO ビット	1 : Store & Forwardモード RX FIFOにフレームの終わりまで書き込まれてから受信DMAコントローラが動作を開始します 0 : Cut Through モード RX FIFO に RRTTH[2:0]ビットで設定したワード数書き込まれると受信DMA コントローラが動作を開始します	R/W				

3

1381

【現在の記述】

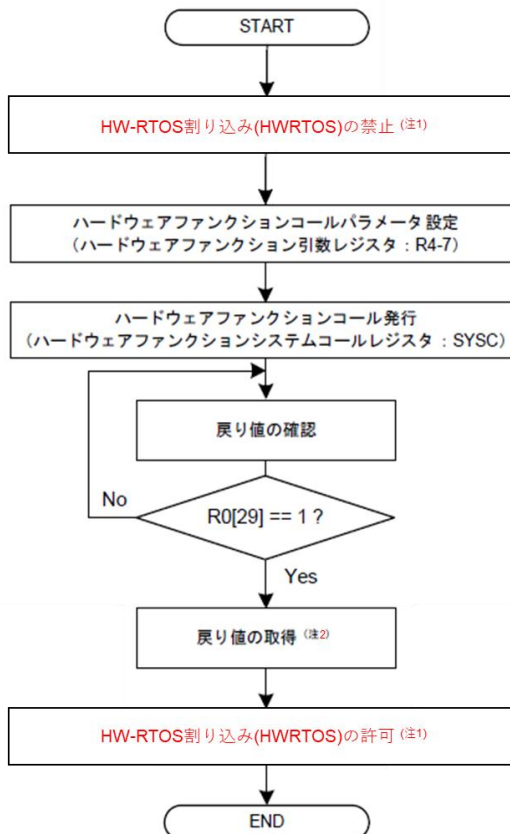
28.3.1.2 図 28.4 ハードウェアファンクションコール発行処理フロー



注1. ハードウェアファンクションは R0、R1 レジスタをリードすることで結果レジスタの読み出しを認識します。戻り値として R1 を使用しないシステムコールでも必ず R1 レジスタのリードも行ってください。

【訂正後の記述】

28.3.1.2 図 28.4 ハードウェアファンクションコール発行処理フロー



注1. ハードウェアリアルタイム OS を使用している場合のみ必要な処理です。

注2. ハードウェアファンクションは R0、R1 レジスタをリードすることで結果レジスタの読み出しを認識します。戻り値として R1 を使用しないシステムコールでも必ず R1 レジスタのリードも行ってください。

4	1382	<p>28.3.1.3 Buffer Allocator (1) 機能概要 Buffer RAM を使用するには、Buffer Allocator が提供する HW Function Call を行い、必要な領域（以下 Buffer）をあらかじめ確保しなければなりません。確保していない領域に書き込みを行った場合、CPU からの書き込みは無視されますが、ハードウェアファンクションの DMA がアクセスした場合には Exception が発生します。</p>	<p>28.3.1.3 Buffer Allocator (1) 機能概要 Buffer RAM を使用するには、Buffer Allocator が提供する HW Function Call を行い、必要な領域（以下 Buffer）をあらかじめ確保しなければなりません。確保していない領域に書き込みを行った場合、CPU と MAC DMA コントローラからのアクセスは割り込みを発生します。Buffer RAM DMA コントローラからのアクセスの場合は、HW Function Call の種類により、割り込みを発生するタイプと、戻り値レジスタ R0 に Exception を返すタイプがあります。</p>						
5	1385	<p>【現在の記述】 28.3.1.3 (2) (e) 表 28.7 HWFNC_LongBuffer_Get</p> <table border="1" data-bbox="325 584 1433 696"> <tr> <td data-bbox="325 584 411 696">R1</td> <td data-bbox="411 584 703 696">[31:0] Buffer 先頭論理アドレス</td> <td data-bbox="703 584 1433 696">[31:27] 00001b [26] 1 [25:18] LLID [17:0] 0</td> </tr> </table> <p>【訂正後の記述】 28.3.1.3 (2) (e) 表 28.7 HWFNC_LongBuffer_Get</p> <table border="1" data-bbox="325 813 1433 925"> <tr> <td data-bbox="325 813 411 925">R1</td> <td data-bbox="411 813 703 925">[31:0] Buffer 先頭論理アドレス</td> <td data-bbox="703 813 1433 925">[31:27] 00001b [26:24] 100b [23:18] LLID [17:0] 0</td> </tr> </table>		R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26] 1 [25:18] LLID [17:0] 0	R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26:24] 100b [23:18] LLID [17:0] 0
R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26] 1 [25:18] LLID [17:0] 0							
R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26:24] 100b [23:18] LLID [17:0] 0							
6	1386	<p>【現在の記述】 28.3.1.3 (2) (e) 表 28.8 HWFNC_ShortBuffer_Get</p> <table border="1" data-bbox="325 1048 1433 1160"> <tr> <td data-bbox="325 1048 411 1160">R1</td> <td data-bbox="411 1048 703 1160">[31:0] Buffer 先頭論理アドレス</td> <td data-bbox="703 1048 1433 1160">[31:27] 00001b [26] 0 [25:18] SBID [17:0] 0</td> </tr> </table> <p>【訂正後の記述】 28.3.1.3 (2) (e) 表 28.8 HWFNC_ShortBuffer_Get</p> <table border="1" data-bbox="325 1276 1433 1388"> <tr> <td data-bbox="325 1276 411 1388">R1</td> <td data-bbox="411 1276 703 1388">[31:0] Buffer 先頭論理アドレス</td> <td data-bbox="703 1276 1433 1388">[31:27] 00001b [26:25] 00b [24:18] SBID [17:0] 0</td> </tr> </table>		R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26] 0 [25:18] SBID [17:0] 0	R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26:25] 00b [24:18] SBID [17:0] 0
R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26] 0 [25:18] SBID [17:0] 0							
R1	[31:0] Buffer 先頭論理アドレス	[31:27] 00001b [26:25] 00b [24:18] SBID [17:0] 0							
7	1392	<p>28.3.1.4 (2) (b) 使用方法 [バッファ読み出しと解放手順の例] ① BUFID レジスタを Read します。 ② Read された BUFID の[27:16] を、16 ビット右シフトすると受信ワード数になります。 ③ Read された BUFID の[15:0] は、獲得したバッファ先頭アドレスの[26:11] です。 獲得したバッファ先頭アドレスの各ビットは、以下のように構成されます。 [31:27] : 00001b [26:19] : BUFID の[15:8] に相当（先頭アドレスの[26] は常に 1、[25:19] は LLID[6:0]） [18:11] : BUFID の[7:0] に相当（常に 0） [10: 0] : 常に 0 ④ バッファ使用後は、先頭アドレスを引数にして BufferRelease ファンクションコールを発行し、バッファを解放します。</p>	<p>28.3.1.4 (2) (b) 使用方法 [バッファ読み出しと解放手順の例] ① BUFID レジスタを Read します。 ② Read された BUFID の[27:16] を、16 ビット右シフトすると受信ワード数になります。 ③ Read された BUFID の[15:0] は、獲得したバッファ先頭アドレスの[26:11] です。 獲得したバッファ先頭アドレスの各ビットは、以下のように構成されます。 [31:27] : 00001b [26:18] : BUFID の[15:7] に相当 [17:11] : BUFID の[6:0] に相当 [10: 0] : 常に 0 ④ バッファ使用後は、先頭アドレスを引数にして BufferRelease ファンクションコールを発行し、バッファを解放します。</p>						

8	1393	<p>28.3.1.4 (2) (c) Hardware Function Call 一覧 Hardware Function Call の引数が不正である場合には、Invalid System Call を戻り値レジスタ R0 に返します。 Hardware Function Call の動作中にアクセス禁止領域（Buffer RAM 以外の領域、等）へアクセスが発生した場合には、Exception を戻り値レジスタ R0 に返します。</p>	<p>28.3.1.4 (2) (c) Hardware Function Call 一覧 Hardware Function Call の引数が不正である場合には、Invalid System Call を戻り値レジスタ R0 に返します。Hardware Function Call の動作中にエラーが発生した場合には、割り込みが発生します。</p>												
9	1398	<p>28.3.1.4 (3) (d) Hardware Function Call 一覧 Hardware Function Call の引数が不正である場合には、Invalid System Call を戻り値レジスタ R0 に返します。</p>	<p>28.3.1.4 (3) (d) Hardware Function Call 一覧 Hardware Function Call の引数が不正である場合には、Invalid System Call を戻り値レジスタ R0 に返します。Hardware Function Call の動作中にエラーが発生した場合には、割り込みが発生します。</p>												
10	1398	<p>【現在の記述】 28.3.1.4 (3) (d) 表 28.16 HWFNC_MACDMA_TX_Errstat</p> <table border="1" data-bbox="325 674 1433 734"> <tr> <td>R0</td> <td>[1:0] Result</td> <td>[0]: Memory Access Violation [1]: Memory Access Timeout</td> </tr> </table> <p>【訂正後の記述】 28.3.1.4 (3) (d) 表 28.16 HWFNC_MACDMA_TX_Errstat</p> <table border="1" data-bbox="325 853 1433 1189"> <tr> <td>R0</td> <td>[1:0] Result</td> <td>[0]: 0 : 成功 1 : Memory Access Violation ・未獲得のバッファへのアクセス ・転送バイト数不正 ・ディスクリプタの先頭アドレスが 64 ビット境界でない</td> </tr> <tr> <td></td> <td></td> <td>[1]: 0 : 成功 1 : Memory Access Timeout ・送信用ディスクリプタの最初のアドレスが終了値 (FFFF FFFFh) ・Buffer の自動開放機能による Buffer のリリースが失敗</td> </tr> </table>		R0	[1:0] Result	[0]: Memory Access Violation [1]: Memory Access Timeout	R0	[1:0] Result	[0]: 0 : 成功 1 : Memory Access Violation ・未獲得のバッファへのアクセス ・転送バイト数不正 ・ディスクリプタの先頭アドレスが 64 ビット境界でない			[1]: 0 : 成功 1 : Memory Access Timeout ・送信用ディスクリプタの最初のアドレスが終了値 (FFFF FFFFh) ・Buffer の自動開放機能による Buffer のリリースが失敗			
R0	[1:0] Result	[0]: Memory Access Violation [1]: Memory Access Timeout													
R0	[1:0] Result	[0]: 0 : 成功 1 : Memory Access Violation ・未獲得のバッファへのアクセス ・転送バイト数不正 ・ディスクリプタの先頭アドレスが 64 ビット境界でない													
		[1]: 0 : 成功 1 : Memory Access Timeout ・送信用ディスクリプタの最初のアドレスが終了値 (FFFF FFFFh) ・Buffer の自動開放機能による Buffer のリリースが失敗													
11	1400	<p>【現在の記述】 28.3.1.5 (2) (c) 表 28.17 HWFNC_Direct_Memory_Transfer 引数レジスタ</p> <table border="1" data-bbox="325 1339 1433 1406"> <tr> <td>R4</td> <td>[31:0] 転送先先頭アドレス</td> <td>転送先アドレスを指定します。</td> </tr> <tr> <td>R5</td> <td>[31:0] 転送元先頭アドレス</td> <td>転送元アドレスを指定します。</td> </tr> </table> <p>【訂正後の記述】 28.3.1.5 (2) (c) 表 28.17 HWFNC_Direct_Memory_Transfer 引数レジスタ</p> <table border="1" data-bbox="325 1559 1433 1626"> <tr> <td>R4</td> <td>[31:0] 転送元先頭アドレス</td> <td>転送元アドレスを指定します。</td> </tr> <tr> <td>R5</td> <td>[31:0] 転送先先頭アドレス</td> <td>転送先アドレスを指定します。</td> </tr> </table>		R4	[31:0] 転送先先頭アドレス	転送先アドレスを指定します。	R5	[31:0] 転送元先頭アドレス	転送元アドレスを指定します。	R4	[31:0] 転送 元 先頭アドレス	転送 元 アドレスを指定します。	R5	[31:0] 転送 先 先頭アドレス	転送 先 アドレスを指定します。
R4	[31:0] 転送先先頭アドレス	転送先アドレスを指定します。													
R5	[31:0] 転送元先頭アドレス	転送元アドレスを指定します。													
R4	[31:0] 転送 元 先頭アドレス	転送 元 アドレスを指定します。													
R5	[31:0] 転送 先 先頭アドレス	転送 先 アドレスを指定します。													
12	1402	<p>28.3.2 表 28.19 送信動作に関する割り込み MACDMA 送信エラー割り込みの発生条件/クリア条件</p> <p>ディスクリプタのアドレスフィールドがバッファ範囲外、または転送バイト数が不正、またはディスクリプタの先頭アドレスが 64 ビット境界でない場合に発生します。 送信ディスクリプタを修正し、再度送信を行ってください。 パルスで発生するため、要因のクリア処理は不要です。</p>	<p>28.3.2 表 28.19 送信動作に関する割り込み MACDMA 送信エラー割り込みの発生条件/クリア条件</p> <p>送信 MACDMA 動作時にエラーが発生したことを示します。 エラー要因は複数あり HWFNC_MACDMA_TX_Errstat でエラー要因を取得します。 送信ディスクリプタを修正し、再度送信を行ってください。 パルスで発生するため、要因のクリア処理は不要です。</p>												

以上