

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24

豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A0103A/J	Rev.	第1版
題名	誤記訂正通知 RL78/G23 ユーザーズマニュアル Rev.1.21 の記載変更		情報分類	技術情報	
適用製品	RL78/G23 グループ	対象ロット等	関連資料	RL78/G23 ユーザーズマニュアル ハードウェア編 Rev.1.21 R01UH0896JJ0121 (Nov.2022)	
		全ロット			

RL78/G23 ユーザーズマニュアル ハードウェア編 Rev.1.21 (R01UH0896JJ0121) において、下記訂正がございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
8.3.4 リアルタイム・クロック・コントロール・レジスタ1 (RTCC1)	p.488	誤記訂正
図8-19 リアルタイム・クロックの読み出し手順	p.501	誤記訂正
図8-20 リアルタイム・クロックの書き込み手順	p.502	誤記訂正
37.3.2 電源電流特性	p.1432 ~ p.1447	誤記訂正
37.6.4 コンパレータ特性	p.1495	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメント No.	和文	R01UH0896JJ0121	
1	8.3.4	リアルタイム・クロック・コントロール・レジスタ1 (RTCC1)	p.488	p.3
2	図8-19	リアルタイム・クロックの読み出し手順	p.501	p.4
3	図8-20	リアルタイム・クロックの書き込み手順	p.502	p.4
4	37.3.2	電源電流特性	p.1432 ~ p.1447	p.5 ~ p.16
5	37.6.4	コンパレータ特性	p.1495	p.17

誤記訂正の該当箇所は、誤 太字下線、正 グレー・ハッチングで記載します。

発行文書履歴

RL78/G23 ユーザーズマニュアル Rev.1.21 誤記訂正通知 発行文書履歴

文書番号	発行日	記事
TN-RL*-A0103A/J	2023年1月19日	初版発行 訂正一覧の No.1 ~ No.5 の誤記訂正 (本通知です。)

1. **7.3.4 リアルタイム・クロック・コントロール・レジスタ 1 (RTCC1)**
(p.488)

誤)

図8-5 リアルタイム・クロック・コントロール・レジスタ1 (RTCC1) のフォーマット (2/2)

RWST	リアルタイム・クロックのウエイト状態フラグ ^{※3}
0	カウンタ動作中
1	カウンタ値の読み出し、書き込みモード中

RWAIT ビットの設定が有効であるかを示すステータスです。
 カウンタ値の読み出し、書き込みは、このフラグの値が1になっていることを確認したあとに行ってください。

RWAIT	リアルタイム・クロックのウエイト制御
0	カウンタ動作設定
1	SEC~YEAR カウンタ停止設定。カウンタ値読み出し、書き込みモード。

カウンタの動作を制御します。
 カウンタ値を読み出し、書き込みを行う際は必ず1 を書き込んでください。
 内部カウンタ (16ビット) は動作を継続するので、1秒以内に読み出しや書き込みを終了し、0に戻してください。
 RWAIT=1に設定後、カウンタ値の読み出し、書き込みが可能 (RWST=1) となるまで最大 f_{RTCC1} の1クロックの時間がかかります。^{※1,2}
 内部カウンタ (16ビット) のオーバフローがRWAIT=1のときに起きた場合は、オーバフローが起きたことを保持してRWAIT=0になったあと、カウント・アップします。
 ただし、秒カウント・レジスタへの書き込みを行った場合は、オーバフローが起きたことを保持しません。

正)

図8-5 リアルタイム・クロック・コントロール・レジスタ1 (RTCC1) のフォーマット (2/2)

RWST	リアルタイム・クロックのウエイト状態フラグ ^{※3}
0	カウンタ動作中
1	カウンタ値の読み出し、書き込みモード中

RWAIT ビットの設定が有効であるかを示すステータスです。
 カウンタ値の読み出し、書き込みは、このフラグの値が1になっていることを確認したあとに行ってください。

RWAIT	リアルタイム・クロックのウエイト制御
0	カウンタ動作設定
1	SEC~YEAR カウンタ停止設定。カウンタ値読み出し、書き込みモード。

カウンタの動作を制御します。
 カウンタ値を読み出し、書き込みを行う際は必ず1 を書き込んでください。
 内部カウンタ (16ビット) は動作を継続するので、1秒以内に読み出しや書き込みを終了し、0に戻してください。アラーム割り込みを使用するときに、カウンタの読み出し／書き込みを行う場合は、RTCC0レジスタのCT2~CT0ビットを010B (1秒毎に定周期割り込み発生) にして、RWAIT = 1 からRWAIT = 0までの処理を次の定周期割り込みが発生するまでに行ってください。
 RWAIT=1に設定後、カウンタ値の読み出し、書き込みが可能 (RWST=1) となるまで最大 f_{RTCC1} の1クロックの時間がかかります。^{※1,2}
 内部カウンタ (16ビット) のオーバフローがRWAIT=1のときに起きた場合は、オーバフローが起きたことを保持してRWAIT=0になったあと、カウント・アップします。
 ただし、秒カウント・レジスタへの書き込みを行った場合は、オーバフローが起きたことを保持しません。

2. 図 8 - 19 リアルタイム・クロックの読み出し手順 (p.501)

誤)

注 STOP モードに移行する前には、必ず RWST = 0 であることを確認してください。

注意 RWAIT = 1 から RWAIT = 0 までの処理を 1 秒以内で行ってください。

備考 秒カウント・レジスタ (SEC)、分カウント・レジスタ (MIN)、時カウント・レジスタ (HOUR)、曜日カウント・レジスタ (WEEK)、日カウント・レジスタ (DAY)、月カウント・レジスタ (MONTH)、年カウント・レジスタ (YEAR) の読み出しの順番に制限はありません。

また、すべてのレジスタを読み出す必要はなく、一部のレジスタのみを読み出しても構いません。

3. 図 8 - 20 リアルタイム・クロックの書き込み手順 (p.502)

誤)

注 STOP モードに移行する前には、必ず RWST = 0 であることを確認してください。

注意 1. RWAIT = 1 から RWAIT = 0 とするまでを 1 秒以内で行ってください。

注意 2. カウンタ動作中 (RTCE = 1) に SEC, MIN, HOUR, WEEK, DAY, MONTH, YEAR レジスタを書き換える場合は、INTRTC を割り込みマスク・フラグ・レジスタで割り込み処理禁止にしてから書き換えてください。また、書き換え後に WAFG フラグ、RIFG フラグ、RTCIF フラグをクリアしてください。

備考 秒カウント・レジスタ (SEC)、分カウント・レジスタ (MIN)、時カウント・レジスタ (HOUR)、曜日カウント・レジスタ (WEEK)、日カウント・レジスタ (DAY)、月カウント・レジスタ (MONTH)、年カウント・レジスタ (YEAR) の書き込みの順番に制限はありません。

また、すべてのレジスタを設定する必要はなく、一部のレジスタのみを書き換えても構いません。

正)

注 STOP モードに移行する前には、必ず RWST = 0 であることを確認してください。

注意 RWAIT = 1 から RWAIT = 0 までの処理を 1 秒以内で行ってください。アラーム割り込みを使用するときに、カウンタ読み出しを行う場合は、RTCC0 レジスタの CT2~CT0 ビットを 010B (1 秒毎に定周期割り込み発生) にして、RWAIT = 1 から RWAIT = 0 までの処理を次の定周期割り込みが発生するまでに行ってください。

備考 秒カウント・レジスタ (SEC)、分カウント・レジスタ (MIN)、時カウント・レジスタ (HOUR)、曜日カウント・レジスタ (WEEK)、日カウント・レジスタ (DAY)、月カウント・レジスタ (MONTH)、年カウント・レジスタ (YEAR) の読み出しの順番に制限はありません。

また、すべてのレジスタを読み出す必要はなく、一部のレジスタのみを読み出しても構いません。

正)

注 STOP モードに移行する前には、必ず RWST = 0 であることを確認してください。

注意 1. RWAIT = 1 から RWAIT = 0 とするまでを 1 秒以内で行ってください。アラーム割り込みを使用するときに、カウンタ書き込みを行う場合は、RTCC0 レジスタの CT2~CT0 ビットを 010B (1 秒毎に定周期割り込み発生) にして、RWAIT = 1 から RWAIT = 0 までの処理を次の定周期割り込みが発生するまでに行ってください。

注意 2. カウンタ動作中 (RTCE = 1) に SEC, MIN, HOUR, WEEK, DAY, MONTH, YEAR レジスタを書き換える場合は、INTRTC を割り込みマスク・フラグ・レジスタで割り込み処理禁止にしてから書き換えてください。また、書き換え後に WAFG フラグ、RIFG フラグ、RTCIF フラグをクリアしてください。

備考 秒カウント・レジスタ (SEC)、分カウント・レジスタ (MIN)、時カウント・レジスタ (HOUR)、曜日カウント・レジスタ (WEEK)、日カウント・レジスタ (DAY)、月カウント・レジスタ (MONTH)、年カウント・レジスタ (YEAR) の書き込みの順番に制限はありません。

また、すべてのレジスタを設定する必要はなく、一部のレジスタのみを書き換えても構いません。

4. 37.3.2 電源電流特性 (p.1432 ~ p.1447)

誤)

37.3.2 電源電流特性

(1) 30~64ピン製品のフラッシュROM96~128KBの製品

(TA = -40~+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(1/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD1}	動作モード	HS (高速メイン)モード	f _H = 32 MHz ^{注2}	基本動作	VDD = 5.0 V		1.3	—	mA
						VDD = 1.8 V		1.3	—	
					通常動作	VDD = 5.0 V		3.0	5.0	mA
						VDD = 1.8 V		3.0	5.0	
				f _{MX} = 8 MHz ^{注4} , 方形波入力	通常動作	VDD = 5.0 V		0.8	1.3	mA
						VDD = 1.8 V		0.7	1.3	
				f _{MX} = 8 MHz ^{注4} , 発振子接続	通常動作	VDD = 5.0 V		0.9	1.4	mA
						VDD = 1.8 V		0.8	1.4	

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_H: 高速オンチップ・オシレータ・クロック周波数

備考2. f_M: 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

正)

37.3.2 電源電流特性

(1) 30~64ピン製品のフラッシュROM96~128KBの製品

(TA = -40~+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(1/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD1}	動作モード	HS (高速メイン)モード	f _H = 32 MHz ^{注2}	基本動作	VDD = 5.0 V		1.3	—	mA
						VDD = 1.8 V		1.3	—	
					通常動作	VDD = 5.0 V		3.0	5.0	mA
						VDD = 1.8 V		3.0	5.0	
				f _{MX} = 8 MHz ^{注4} , 方形波入力	通常動作	VDD = 5.0 V		0.8	1.3	mA
						VDD = 1.8 V		0.7	1.3	
				f _{MX} = 8 MHz ^{注4} , 発振子接続	通常動作	VDD = 5.0 V		0.9	1.4	mA
						VDD = 1.8 V		0.8	1.4	

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

HS (高速メイン) モード、LS (低速メイン) モード、LP (低電力メイン) モード時、電源電流のTYP.値は周辺動作電流を含みません。MAX.値は周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_H: 高速オンチップ・オシレータ・クロック周波数

備考2. f_M: 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

(1) 30～64ピン製品のフラッシュROM96～128 KBの製品

(TA = -40～+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(2/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD1}	動作モード	サブシステム・ クロック動作 モード	f _{SUB} = 32.768 kHz ^{注2} , 低速オンチップ・ オシレータ動作	通常動作	TA = -40°C	3.2	5.5	μA
						TA = +25°C	3.5	5.8	
						TA = +50°C	3.8	8.5	
						TA = +85°C	5.2	20.9	
						7.7	38.5		

注1. V_{DD}, EVDD0に流れるトータル電流です。入力端子をV_{DD}, EVDD0またはV_{SS}, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウ抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

注3. 高速オンチップ・オシレータ、高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータは停止時。

低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

(1) 30～64ピン製品のフラッシュROM96～128 KBの製品

(TA = -40～+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(2/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD1}	動作モード	サブシステム・ クロック動作 モード	f _{SUB} = 32.768 kHz ^{注2} , 低速オンチップ・ オシレータ動作	通常動作	TA = -40°C	3.2	5.5	μA
						TA = +25°C	3.5	5.8	
						TA = +50°C	3.8	8.5	
						TA = +85°C	5.2	20.9	
						7.7	38.5		

注1. V_{DD}, EVDD0に流れるトータル電流です。入力端子をV_{DD}, EVDD0またはV_{SS}, EVSS0に固定した状態での入力リーク電流を含みます。

サブシステム・クロック動作モード時、電源電流のTYP.値とMAX.値は周辺動作電流を含みません。

注2. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータは停止時。

低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

(1) 30～64ピン製品のフラッシュROM96～128 KBの製品

(TA = -40～+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(3/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位		
電源電流 ^{注1}	I _{DD2} ^{注2}	HALTモード	HS (高速メイン)モード	f _{IH} = 32 MHz ^{注3}	VDD = 5.0 V		0.54	1.93	mA		
				VDD = 1.8 V		0.53	1.92				
		LS (低速メイン)モード	f _{IH} = 24 MHz ^{注3}	VDD = 5.0 V		0.45	1.50	mA			
			VDD = 1.8 V		0.44	1.49					
						f _{MX} = 8 MHz ^{注5} , 方形波入力	VDD = 5.0 V		0.12	0.47	mA
						VDD = 1.8 V		0.10	0.44		
f _{MX} = 8 MHz ^{注5} , 発振子接続	VDD = 5.0 V						0.21	0.58	mA		
VDD = 1.8 V						0.20	0.57				

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウ抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_{IH} : 高速オンチップ・オシレータ・クロック周波数

備考2. f_{IM} : 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX} : 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

(1) 30～64ピン製品のフラッシュROM96～128 KBの製品

(TA = -40～+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(3/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位		
電源電流 ^{注1}	I _{DD2} ^{注2}	HALTモード	HS (高速メイン)モード	f _{IH} = 32 MHz ^{注3}	VDD = 5.0 V		0.54	1.93	mA		
					VDD = 1.8 V		0.53	1.92			
		LS (低速メイン)モード	f _{IH} = 24 MHz ^{注3}	VDD = 5.0 V		0.45	1.50	mA			
				VDD = 1.8 V		0.44	1.49				
						f _{MX} = 8 MHz ^{注5} , 方形波入力	VDD = 5.0 V		0.12	0.47	mA
							VDD = 1.8 V		0.10	0.44	
f _{MX} = 8 MHz ^{注5} , 発振子接続	VDD = 5.0 V							0.21	0.58	mA	
	VDD = 1.8 V							0.20	0.57		

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

HS (高速メイン)モード、LS (低速メイン)モード、LP (低電力メイン)モード時、電源電流のTYP.値は周辺動作電流を含みません。MAX.値は周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウ抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_{IH} : 高速オンチップ・オシレータ・クロック周波数

備考2. f_{IM} : 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX} : 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

(1) 30～64ピン製品のフラッシュROM96～128 KBの製品

(TA = -40～+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(4/4)

項目	略号	条件		MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD2} ^{注2}	HALTモード	サブシステム・ クロック動作モード	f _{SUB} = 32.768 kHz ^{注3} , 低速オンチップ・ オシレータ動作	TA = -40°C	0.53	2.31	μA
					TA = +25°C	0.65	2.38	
					TA = +50°C	0.80	4.95	
					TA = +85°C	1.55	15.15	
				TA = +105°C	3.40	30.20		

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウ抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

RTC、32ビット・インターバル・タイム、ウォッチドッグ・タイムに流れる電流は含みません。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

RTC、32ビット・インターバル・タイム、ウォッチドッグ・タイムに流れる電流は含みません。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTC、32ビット・インターバル・タイム、ウォッチドッグ・タイムに流れる電流は含みません。

注6. 全領域のRAMを保持。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

RTC、32ビット・インターバル・タイム、ウォッチドッグ・タイムに流れる電流は含みません。

STOPモード時にサブシステム・クロックを動作させる場合の電流値は、HALTモード時にサブシステム・クロックを動作させる場合の電流値を参照してください。

注7. 4 KバイトのRAMを保持。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

RTC、32ビット・インターバル・タイム、ウォッチドッグ・タイムに流れる電流は含みません。

注8. 4 KバイトのRAMを保持。

低速オンチップ・オシレータは停止時。RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTCに流れる電流は含みます。32ビット・インターバル・タイム、ウォッチドッグ・タイムに流れる電流は含みません。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

(1) 30～64ピン製品のフラッシュROM96～128 KBの製品

(TA = -40～+105° C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(4/4)

項目	略号	条件			MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD2} ^{注2}	HALTモード	サブシステム・ クロック動作モード	f _{SUB} = 32.768 kHz ^{注3} , 低速オンチップ・ オシレータ動作	TA = -40°C	0.53	2.31	μA
					TA = +25°C	0.65	2.38	
					TA = +50°C	0.80	4.95	
					TA = +85°C	1.55	15.15	
				TA = +105°C	3.40	30.20		

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

サブシステム・クロック動作モードおよびSTOPモード時、電源電流のTyp.値とMax.値は周辺動作電流を含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。

注6. 全領域のRAMを保持。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

STOPモード時にサブシステム・クロックを動作させる場合の電流値は、HALTモード時にサブシステム・クロックを動作させる場合の電流値を参照してください。

注7. 4 KバイトのRAMを保持。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

注8. 4 KバイトのRAMを保持。

低速オンチップ・オシレータは停止時。RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTCに流れる電流は含みます。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(TA = -40～+105°C, 1.6 V ≦ EVDD0 ≦ VDD ≦ 5.5 V, VSS = EVSS0 = 0 V)

(1/4)

(TA = -40～+105°C, 1.6 V ≦ EVDD0 ≦ VDD ≦ 5.5 V, VSS = EVSS0 = 0 V)

(1/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD1}	動作モード	HS (高速メイン)モード	f _H = 32 MHz ^{注2}	基本動作	VDD = 5.0 V		1.4	—	mA
						VDD = 1.8 V		1.4	—	
					通常動作	VDD = 5.0 V		3.0	5.0	mA
						VDD = 1.8 V		3.0	5.0	
				f _M = 8 MHz ^{注4} , 方形波入力			0.8	1.3	mA	
							0.7	1.3		
				f _M = 8 MHz ^{注4} , 発振子接続			0.9	1.4	mA	
							0.8	1.4		

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD1}	動作モード	HS (高速メイン)モード	f _H = 32 MHz ^{注2}	基本動作	VDD = 5.0 V		1.4	—	mA
						VDD = 1.8 V		1.4	—	
					通常動作	VDD = 5.0 V		3.0	5.0	mA
						VDD = 1.8 V		3.0	5.0	
				f _M = 8 MHz ^{注4} , 方形波入力			0.8	1.3	mA	
							0.7	1.3		
				f _M = 8 MHz ^{注4} , 発振子接続			0.9	1.4	mA	
							0.8	1.4		

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

HS (高速メイン) モード、LS (低速メイン) モード、LP (低電力メイン) モード時、電源電流のTYP.値は周辺動作電流を含みません。MAX.値は周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注2. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_H: 高速オンチップ・オシレータ・クロック周波数

備考1. f_H: 高速オンチップ・オシレータ・クロック周波数

備考2. f_M: 中速オンチップ・オシレータ・クロック周波数

備考2. f_M: 中速オンチップ・オシレータ・クロック周波数

備考3. f_M: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考3. f_M: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(TA = -40～+105°C, 1.6 V ≦ EVDD0 ≦ VDD ≦ 5.5 V, VSS = EVSS0 = 0 V)

(2/4)

(TA = -40～+105°C, 1.6 V ≦ EVDD0 ≦ VDD ≦ 5.5 V, VSS = EVSS0 = 0 V)

(2/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD1}	動作モード	サブシステム・ クロック動作 モード	f _{SUB} = 32.768 kHz ^{注2} , 低速オンチップ・ オシレータ動作	通常動作	TA = -40°C	3.3	6.1	μA
						TA = +25°C	3.6	6.3	
						TA = +50°C	3.9	9.6	
						TA = +85°C	5.3	25.6	
						7.9	55.3		

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD1}	動作モード	サブシステム・ クロック動作 モード	f _{SUB} = 32.768 kHz ^{注2} , 低速オンチップ・ オシレータ動作	通常動作	TA = -40°C	3.3	6.1	μA
						TA = +25°C	3.6	6.3	
						TA = +50°C	3.9	9.6	
						TA = +85°C	5.3	25.6	
						7.9	55.3		

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

注3. 高速オンチップ・オシレータ、高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータは停止時。

低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

サブシステム・クロック動作モード時、電源電流のTYP.値とMAX.値は周辺動作電流を含みません。

注2. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータは停止時。

低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(T_A = -40～+105°C, 1.6 V ≦ EV_{DD0} ≦ V_{DD} ≦ 5.5 V, V_{SS} = EV_{SS0} = 0 V)

(3/4)

(T_A = -40～+105°C, 1.6 V ≦ EV_{DD0} ≦ V_{DD} ≦ 5.5 V, V_{SS} = EV_{SS0} = 0 V)

(3/4)

項目	略号	条件			MIN.	TYP.	MAX.	単位		
電源電流 ^{注1}	I _{DD2} ^{注2}	HALT モード	HS (高速メイン) モード	f _{IH} = 32 MHz ^{注3}	V _{DD} = 5.0 V	0.57	1.97	mA		
				V _{DD} = 1.8 V	0.56	1.96				
			LS (低速メイン) モード	f _{IH} = 24 MHz ^{注3}	V _{DD} = 5.0 V	0.47	1.53	mA		
				V _{DD} = 1.8 V	0.47	1.52				
						f _{MX} = 8 MHz ^{注5} , 方形波入力	V _{DD} = 5.0 V	0.12	0.47	mA
						V _{DD} = 1.8 V	0.10	0.44		
f _{MX} = 8 MHz ^{注5} , 発振子接続	V _{DD} = 5.0 V					0.21	0.58	mA		
	V _{DD} = 1.8 V					0.20	0.57			

項目	略号	条件			MIN.	TYP.	MAX.	単位		
電源電流 ^{注1}	I _{DD2} ^{注2}	HALT モード	HS (高速メイン) モード	f _{IH} = 32 MHz ^{注3}	V _{DD} = 5.0 V	0.57	1.97	mA		
				V _{DD} = 1.8 V	0.56	1.96				
			LS (低速メイン) モード	f _{IH} = 24 MHz ^{注3}	V _{DD} = 5.0 V	0.47	1.53	mA		
				V _{DD} = 1.8 V	0.47	1.52				
						f _{MX} = 8 MHz ^{注5} , 方形波入力	V _{DD} = 5.0 V	0.12	0.47	mA
						V _{DD} = 1.8 V	0.10	0.44		
f _{MX} = 8 MHz ^{注5} , 発振子接続	V _{DD} = 5.0 V					0.21	0.58	mA		
	V _{DD} = 1.8 V					0.20	0.57			

注1. V_{DD}, EV_{DD0}に流れるトータル電流です。入力端子をV_{DD}, EV_{DD0}またはV_{SS}, EV_{SS0}に固定した状態での入力リーク電流を含みます。

注1. V_{DD}, EV_{DD0}に流れるトータル電流です。入力端子をV_{DD}, EV_{DD0}またはV_{SS}, EV_{SS0}に固定した状態での入力リーク電流を含みます。

またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

HS (高速メイン) モード、LS (低速メイン) モード、LP (低電力メイン) モード時、電源電流のTYP.値は周辺動作電流を含みません。MAX.値は周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_{IH}: 高速オンチップ・オシレータ・クロック周波数

備考1. f_{IH}: 高速オンチップ・オシレータ・クロック周波数

備考2. f_{IM}: 中速オンチップ・オシレータ・クロック周波数

備考2. f_{IM}: 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、T_A = 25°Cです。

備考4. 特に指定がない場合のTYP.値の温度条件は、T_A = 25°Cです。

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(2) 30～64 ピン製品のフラッシュ ROM192～256 KB の製品および 80 ピン製品のフラッシュ ROM128～256 KB の製品

(TA = -40～+105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(4/4)

(TA = -40～+105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(4/4)

項目	略号	条件			MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD2} ^{注2}	HALT モード	サブシステム・ クロック動作モード	f _{SUB} = 32.768 kHz ^{注3} , 低速オンチップ・ オシレータ動作	TA = -40°C	0.62	2.94	μA
					TA = +25°C	0.74	3.00	
					TA = +50°C	0.88	6.00	
					TA = +85°C	2.14	19.14	
					TA = +105°C	4.16	45.16	

項目	略号	条件			MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD2} ^{注2}	HALT モード	サブシステム・ クロック動作モード	f _{SUB} = 32.768 kHz ^{注3} , 低速オンチップ・ オシレータ動作	TA = -40°C	0.62	2.94	μA
					TA = +25°C	0.74	3.00	
					TA = +50°C	0.88	6.00	
					TA = +85°C	2.14	19.14	
					TA = +105°C	4.16	45.16	

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

サブシステム・クロック動作モードおよびSTOPモード時、電源電流のTyp.値とMax.値は周辺動作電流を含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。

RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータは停止時。

RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。

注6. 全領域のRAMを保持。

注6. 全領域のRAMを保持。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

STOPモード時にサブシステム・クロックを動作させる場合の電流値は、HALTモード時にサブシステム・クロックを動作させる場合の電流値を参照してください。

STOPモード時にサブシステム・クロックを動作させる場合の電流値は、HALTモード時にサブシステム・クロックを動作させる場合の電流値を参照してください。

注7. 4 KバイトのRAMを保持。

注7. 4 KバイトのRAMを保持。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

低速オンチップ・オシレータ、サブシステム・クロック発振は停止時。

RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

注8. 4 KバイトのRAMを保持。

注8. 4 KバイトのRAMを保持。

低速オンチップ・オシレータは停止時。RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTCに流れる電流は含みます。32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

低速オンチップ・オシレータは停止時。RTCLPC = 1、かつ低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTCに流れる電流は含みます。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1 クロック発振周波数)

備考2. f_{SUB} : サブシステム・クロック周波数 (XT1 クロック発振周波数)

(3) 44~80 ピン製品のフラッシュ ROM384~768 KB の製品および 100~128 ピン製品 (TA

(3) 44~80 ピン製品のフラッシュ ROM384~768 KB の製品および 100~128 ピン製品

= -40~+105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(TA = -40~+105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(1/4)

(1/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD1}	動作モード	HS (高速メイン)モード	f _{IH} = 32 MHz ^{注2}	基本動作	VDD = 5.0 V		1.6	—	mA
						VDD = 1.8 V		1.5	—	
				通常動作	VDD = 5.0 V		3.5	5.6	mA	
					VDD = 1.8 V		3.5	5.6		
				f _{MX} = 8 MHz ^{注4} , 方形波入力	通常動作	VDD = 5.0 V		0.9	1.5	mA
						VDD = 1.8 V		0.9	1.5	
				f _{MX} = 8 MHz ^{注4} , 発振子接続	通常動作	VDD = 5.0 V		1.0	1.6	mA
						VDD = 1.8 V		1.0	1.6	

項目	略号	条件				MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD1}	動作モード	HS (高速メイン)モード	f _{IH} = 32 MHz ^{注2}	基本動作	VDD = 5.0 V		1.6	—	mA
						VDD = 1.8 V		1.5	—	
				通常動作	VDD = 5.0 V		3.5	5.6	mA	
					VDD = 1.8 V		3.5	5.6		
				f _{MX} = 8 MHz ^{注4} , 方形波入力	通常動作	VDD = 5.0 V		0.9	1.5	mA
						VDD = 1.8 V		0.9	1.5	
				f _{MX} = 8 MHz ^{注4} , 発振子接続	通常動作	VDD = 5.0 V		1.0	1.6	mA
						VDD = 1.8 V		1.0	1.6	

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_{IH}: 高速オンチップ・オシレータ・クロック周波数

備考2. f_{IM}: 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

注1. VDD, EVDD0, EVDD1に流れるトータル電流です。入力端子をVDD, EVDD0, EVDD1またはVSS, EVSS0, EVSS1に固定した状態での入力リーク電流を含みます。HS (高速メイン) モード、LS (低速メイン) モード、LP (低電力メイン) モード時、電源電流のTYP.値は周辺動作電流を含みません。MAX.値は周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注3. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_{IH}: 高速オンチップ・オシレータ・クロック周波数

備考2. f_{IM}: 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

(3) 44~80 ピン製品のフラッシュ ROM384~768 KB の製品および 100~128 ピン製品 (TA = -40~+105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V) (2/4)

(3) 44~80 ピン製品のフラッシュ ROM384~768 KB の製品および 100~128 ピン製品 (TA = -40~+105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V) (2/4)

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD1}	動作モード	サブシステム・クロック動作モード	f _{SUB} = 32.768 kHz ^{注2} , 低速オンチップ・オシレータ動作	通常動作	TA = -40°C	3.8	7.7	μA
						TA = +25°C	4.1	8.0	
						TA = +50°C	4.6	13.5	
						TA = +85°C	6.8	39.8	
						10.8	87.4		

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流 ^{注1}	I _{DD1}	動作モード	サブシステム・クロック動作モード	f _{SUB} = 32.768 kHz ^{注2} , 低速オンチップ・オシレータ動作	通常動作	TA = -40°C	3.8	7.7	μA
						TA = +25°C	4.1	8.0	
						TA = +50°C	4.6	13.5	
						TA = +85°C	6.8	39.8	
						10.8	87.4		

- 注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。
またMAX値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。
- 注2. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。
RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。
- 注3. 高速オンチップ・オシレータ、高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータは停止時。
 低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。RTC、32ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。

- 注1. VDD, EVDD0, EVDD1に流れるトータル電流です。入力端子をVDD, EVDD0, EVDD1またはVSS, EVSS0, EVSS1に固定した状態での入力リーク電流を含みます。サブシステム・クロック動作モード時、電源電流のTYP.値とMAX.値は周辺動作電流を含みません。
- 注2. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、高速システム・クロック、サブシステム・クロックは停止時。
- 注3. 高速オンチップ・オシレータ、高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータは停止時。
 低消費発振3 (AMPHS1, AMPHS0 = 1, 1) 設定時。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数
 備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数
 備考2. f_{SUB} : サブシステム・クロック周波数 (XT1クロック発振周波数)

(3) 44～80 ピン製品のフラッシュ ROM384～768 KB の製品および 100～128 ピン製品 (TA

= -40～+105°C, 1.6 V ≤ EVDD0 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = 0 V)

(3/4)

項目	略号	条件			MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD2} ^{注2}	HALT モード	HS (高速メイン) モード	f _{IH} = 32 MHz ^{注3}	VDD = 5.0 V		0.60	2.00	mA
					VDD = 1.8 V		0.59	1.99	
		LS (低速メイン) モード	f _{IH} = 24 MHz ^{注3}	VDD = 5.0 V		0.49	1.56	mA	
				VDD = 1.8 V		0.48	1.55		
			f _{MX} = 8 MHz ^{注5} , 方形波入力	VDD = 5.0 V		0.13	0.48	mA	
				VDD = 1.8 V		0.11	0.45		
			f _{MX} = 8 MHz ^{注5} , 発振子接続	VDD = 5.0 V		0.22	0.59	mA	
				VDD = 1.8 V		0.21	0.58		

注1. VDD, EVDD0に流れるトータル電流です。入力端子をVDD, EVDD0またはVSS, EVSS0に固定した状態での入力リーク電流を含みます。

またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_{IH}: 高速オンチップ・オシレータ・クロック周波数

備考2. f_{IM}: 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

(3) 44～80 ピン製品のフラッシュ ROM384～768 KB の製品および 100～128 ピン製品

(TA = -40～+105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

(3/4)

項目	略号	条件			MIN.	TYP.	MAX.	単位	
電源電流 ^{注1}	I _{DD2} ^{注2}	HALT モード	HS (高速メイン) モード	f _{IH} = 32 MHz ^{注3}	VDD = 5.0 V		0.60	2.00	mA
					VDD = 1.8 V		0.59	1.99	
		LS (低速メイン) モード	f _{IH} = 24 MHz ^{注3}	VDD = 5.0 V		0.49	1.56	mA	
				VDD = 1.8 V		0.48	1.55		
			f _{MX} = 8 MHz ^{注5} , 方形波入力	VDD = 5.0 V		0.13	0.48	mA	
				VDD = 1.8 V		0.11	0.45		
			f _{MX} = 8 MHz ^{注5} , 発振子接続	VDD = 5.0 V		0.22	0.59	mA	
				VDD = 1.8 V		0.21	0.58		

注1. VDD, EVDD0, EVDD1に流れるトータル電流です。入力端子をVDD, EVDD0, EVDD1またはVSS, EVSS0, EVSS1に固定した状態での入力リーク電流を含みます。

HS (高速メイン) モード、LS (低速メイン) モード、LP (低電力メイン) モード時、電源電流のTYP.値は周辺動作電流を含みません。MAX.値は周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵ブルアップ/ブルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。

注2. フラッシュ・メモリでのHALT命令実行時。

注3. 高速システム・クロック、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注4. 高速オンチップ・オシレータ、高速システム・クロック、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

注5. 高速オンチップ・オシレータ、中速オンチップ・オシレータ、低速オンチップ・オシレータ、サブシステム・クロックは停止時。

備考1. f_{IH}: 高速オンチップ・オシレータ・クロック周波数

備考2. f_{IM}: 中速オンチップ・オシレータ・クロック周波数

備考3. f_{MX}: 高速システム・クロック周波数 (X1クロック発振周波数または外部メイン・システム・クロック周波数)

備考4. 特に指定がない場合のTYP.値の温度条件は、TA = 25°Cです。

5. 37.6.4 コンパレータ特性 (p.1495)

誤)

37.6.4 コンパレータ特性

(TA = -40~+105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力電圧範囲	IVREF	IVREF0端子、IVREF1端子入力 C0LVL, C1LVL = 0	0		VDD - 1.4 かつ EVDD0	V
		IVREF0端子、IVREF1端子入力 C0LVL, C1LVL = 1	1.4		EVDD0	V
	IVCMP	IVCMP0, IVCMP1端子入力	-0.3		EVDD0 + 0.3	V
出力遅延	td	VDD = 3.0 V, 入カスルーレート > 1 V/μs	高速モード*		1.5	μs
			低速モード*	3.0		μs
オフセット電圧	—	高速モード*			50	mV
		低速モード*			40	mV
動作安定待ち時間	tcMP		30			μs
内部基準電圧	VbGR2		1.4		1.6	V

正)

37.6.4 コンパレータ特性

(TA = -40~+105°C, 1.6 V ≤ EVDD0 = EVDD1 ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力電圧範囲	IVREF	IVREF0端子、IVREF1端子入力 C0LVL, C1LVL = 0	0		VDD - 1.4 かつ EVDD0	V
		IVREF0端子、IVREF1端子入力 C0LVL, C1LVL = 1	1.4		EVDD0	V
	IVCMP	IVCMP0, IVCMP1端子入力	-0.3		EVDD0 + 0.3	V
出力遅延	td	VDD = 3.0 V, 入カスルーレート > 1 V/μs	高速モード		1.5	μs
			低速モード	3.0		μs
オフセット電圧	—	高速モード			50	mV
		低速モード			40	mV
動作安定待ち時間	tcMP		30			μs
内部基準電圧 ^{注1}	VbGR2		1.4		1.6	V

注1. コンパレータ基準電圧に内部基準電圧を選択した場合は、1.8V ≤ VDD ≤ 5.5V の範囲内で使用してください。