

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU		発行番号	TN-RH8-B0245B/J		Rev.	第2版
題名	RH850/C1x ユーザーズマニュアルハードウェア編 Rev1.60 正誤表			情報分類	技術情報		
適用製品	RH850/C1x	対象ロット等	—	関連資料	下記関連資料参照		

1. 説明

RH850/C1x ユーザーズマニュアル ハードウェア編 Rev1.60 に対する正誤表を示します。

No.1～No.9 は前版(TN-RH8-B0245A/J)で通知済の項目です。

No.10～No.36 は新規追加した項目です。

【関連資料】

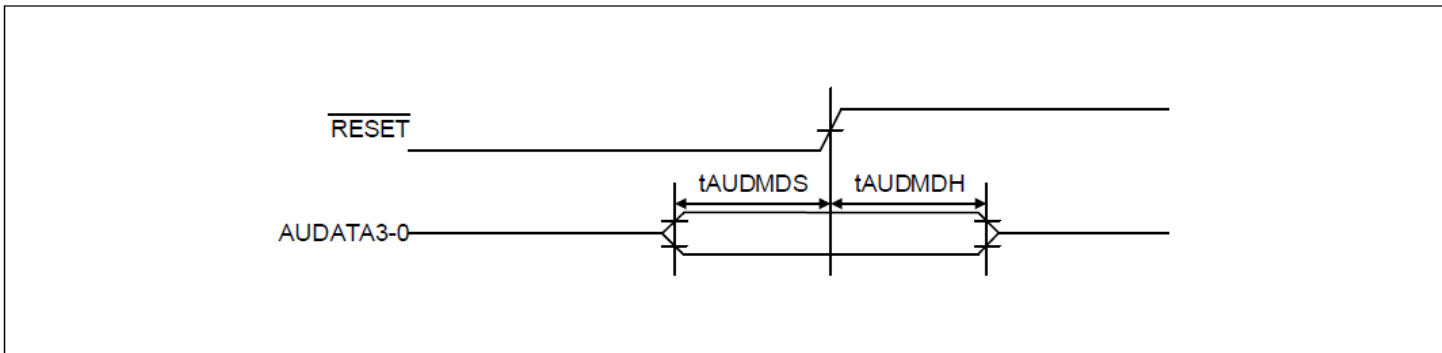
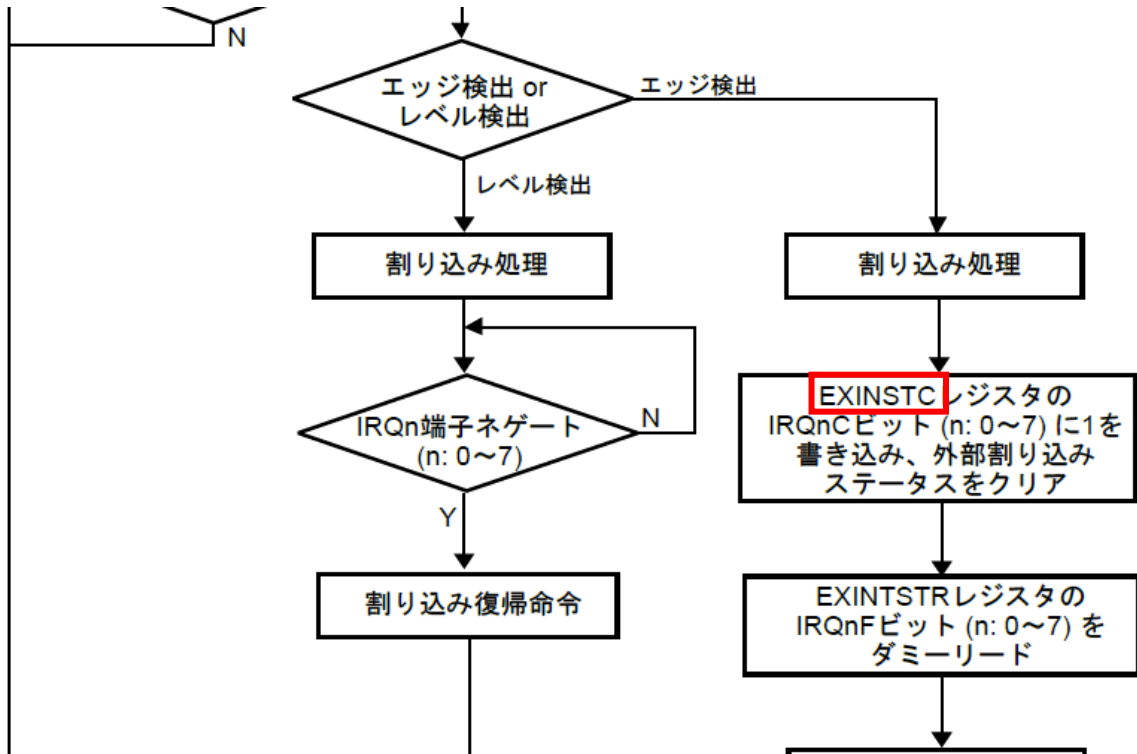
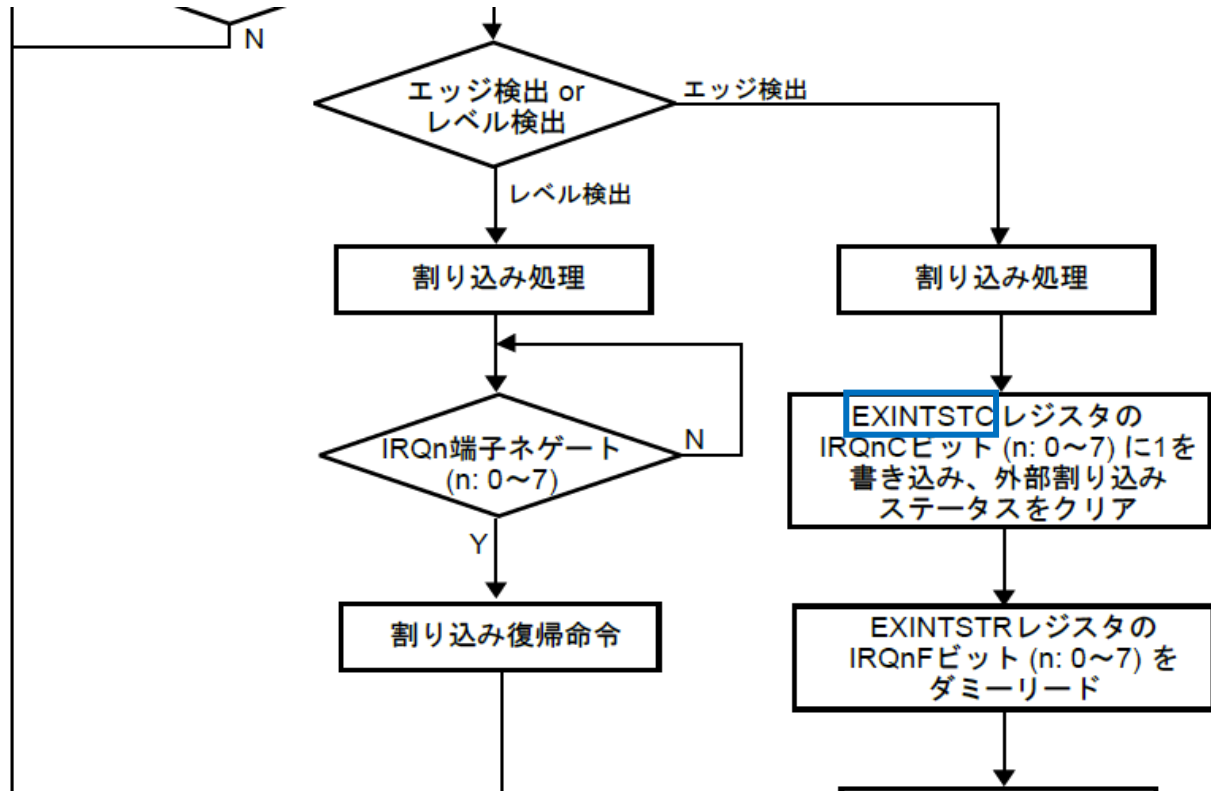
シリーズ	グループ	関連資料	Rev.	管理番号
RH850	C1x	RH850/C1x ユーザーズマニュアル ハードウェア編	1.60	R01UH0414JJ0160

変更箇所を以下に示します。(誤:赤文字、正:青文字)

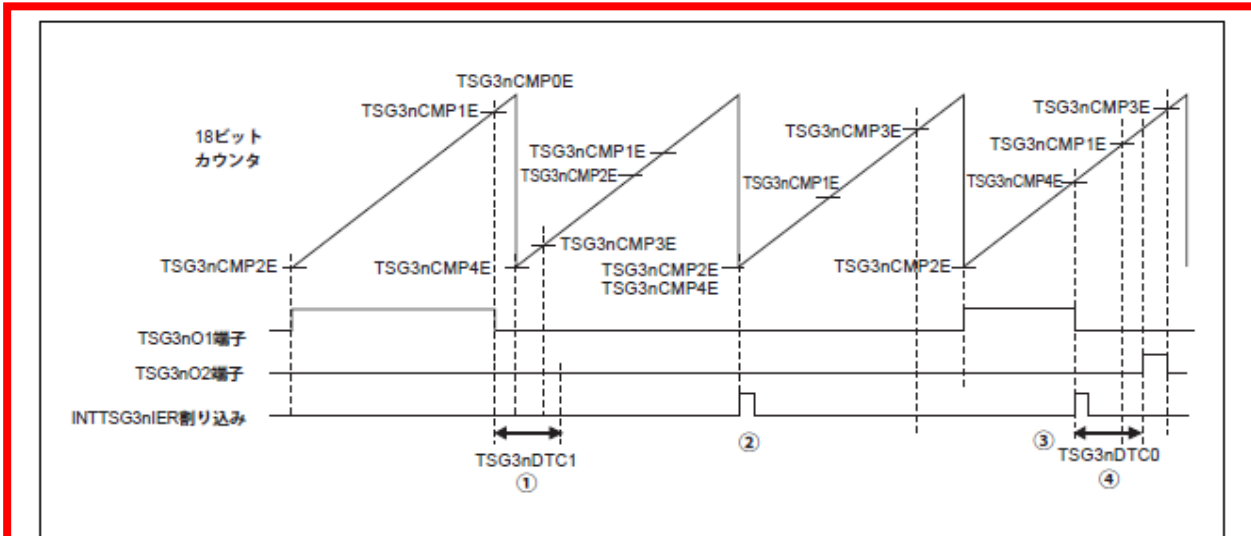
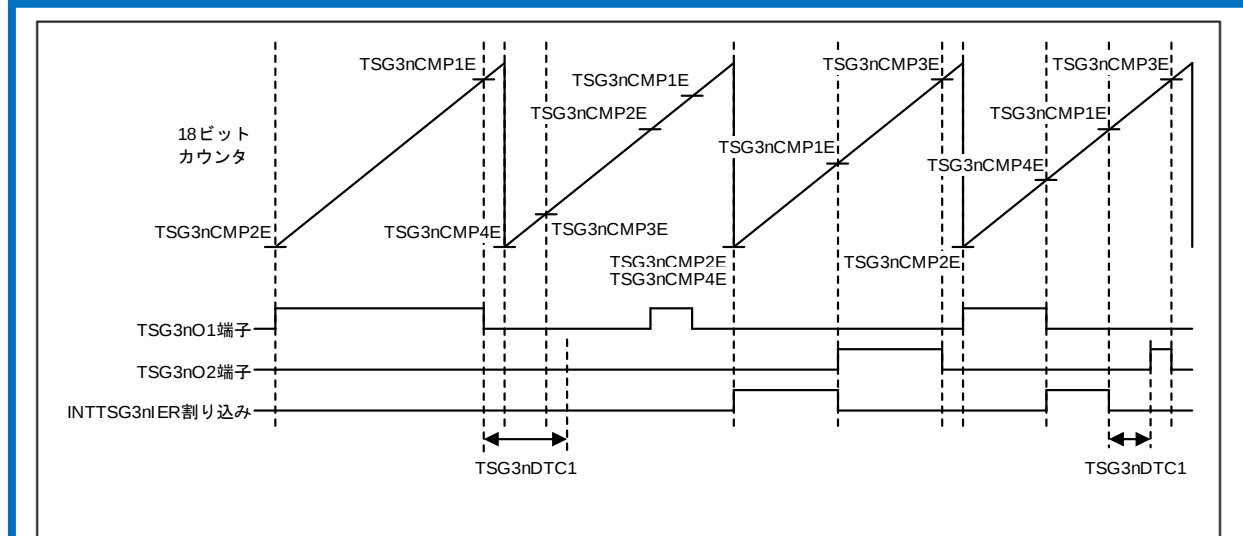
1 / 8

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																																																																																																																												
1	2147	ファンクシ ョナルセーフ ティ	(4) ERRSLVxxADDR — PBGxx エラーアド レスレジスタ	(4) ERRSLVxxADDR — PBGxx エラーアドレスレジスタ PBGxx においてプロテクトした不正アクセスのアドレスを保持するためのレジスタです。 ビット 31302928272625242322212019181716 — — — — — — — — ADDR[23:16] リセット後の値 000000000000000000 R/W R R R R R R R R R R R R R R R ビット 1514131211109876543210 ADDR[15:0] リセット後の値 000000000000000000 R/W R R R R R R R R R R R R R R R 表 27.97 ERRSLVxxADDR レジスタの内容 <table><tr><th>ビット位置</th><th>ビット名</th><th>機能</th></tr><tr><td>31 ～ 24</td><td>—</td><td>予約です。読み出すと常に 0 が読み出されます。書き込む値も常に 0 にしてくだ さい。</td></tr><tr><td>23 ～ 0</td><td>ADDR[23:0]</td><td>不正アクセス発生時のアクセスアドレスは、本ビットの読み出し値に FF00 0000_Hを加算して算出してください。</td></tr></table> <td> (4) ERRSLVxxADDR — PBGxx エラーアドレスレジスタ PBGxx においてプロテクトした不正アクセスのアドレスを保持するためのレジスタです。 ビット 31302928272625242322212019181716 ADDR[31:16] リセット後の値 000000000000000000 R/W R R R R R R R R R R R R R R R ビット 1514131211109876543210 ADDR[15:0] リセット後の値 000000000000000000 R/W R R R R R R R R R R R R R R R 表 27.97 ERRSLVxxADDR レジスタの内容 <table><tr><th>ビット位置</th><th>ビット名</th><th>機能</th></tr><tr><td>31～0</td><td>ADDR[31:0]</td><td>不正アクセス発生時のアクセスアドレス 注 意 PBG2～5 の ADDR[31:24]は 0 固定です。 読み出し値に FF00 0000_Hを加算してアドレスを算出してください。</td></tr></table><td>説明変更</td><td>TN-RH8- B0195A/J</td><td>—</td></td>	ビット位置	ビット名	機能	31 ～ 24	—	予約です。読み出すと常に 0 が読み出されます。書き込む値も常に 0 にしてくだ さい。	23 ～ 0	ADDR[23:0]	不正アクセス発生時のアクセスアドレスは、本ビットの読み出し値に FF00 0000 _H を加算して算出してください。	(4) ERRSLVxxADDR — PBGxx エラーアドレスレジスタ PBGxx においてプロテクトした不正アクセスのアドレスを保持するためのレジスタです。 ビット 31302928272625242322212019181716 ADDR[31:16] リセット後の値 000000000000000000 R/W R R R R R R R R R R R R R R R ビット 1514131211109876543210 ADDR[15:0] リセット後の値 000000000000000000 R/W R R R R R R R R R R R R R R R 表 27.97 ERRSLVxxADDR レジスタの内容 <table><tr><th>ビット位置</th><th>ビット名</th><th>機能</th></tr><tr><td>31～0</td><td>ADDR[31:0]</td><td>不正アクセス発生時のアクセスアドレス 注 意 PBG2～5 の ADDR[31:24]は 0 固定です。 読み出し値に FF00 0000_Hを加算してアドレスを算出してください。</td></tr></table> <td>説明変更</td> <td>TN-RH8- B0195A/J</td> <td>—</td>	ビット位置	ビット名	機能	31～0	ADDR[31:0]	不正アクセス発生時のアクセスアドレス 注 意 PBG2～5 の ADDR[31:24]は 0 固定です。 読み出し値に FF00 0000 _H を加算してアドレスを算出してください。	説明変更	TN-RH8- B0195A/J	—																																																																																																													
ビット位置	ビット名	機能																																																																																																																																		
31 ～ 24	—	予約です。読み出すと常に 0 が読み出されます。書き込む値も常に 0 にしてくだ さい。																																																																																																																																		
23 ～ 0	ADDR[23:0]	不正アクセス発生時のアクセスアドレスは、本ビットの読み出し値に FF00 0000 _H を加算して算出してください。																																																																																																																																		
ビット位置	ビット名	機能																																																																																																																																		
31～0	ADDR[31:0]	不正アクセス発生時のアクセスアドレス 注 意 PBG2～5 の ADDR[31:24]は 0 固定です。 読み出し値に FF00 0000 _H を加算してアドレスを算出してください。																																																																																																																																		
2	2130	ファンクシ ョナルセーフ ティ	27.3 ロックステップ	記載なし	27.3.3 使用上の注意 リセット後の値が不定のCPU内のレジスタを初期化せずにリードした場合、ロックステップコンペアエラーが発生する可能性 がありますので、必ず初期化（設定値は任意）してください。 またリセット後は、分岐命令と後方の命令の並列実行においても、不定レジスタによるロックステップコンペアエラーが発生 する可能性があります。先行する命令で分岐する場合でも後方の命令が参照するレジスタを初期化するまでは下記方 法を適用してください。 ● 下記に示す分岐命令の直後にNOP命令またはSYNCl命令またはRIE命令を挿入してください。（C言語の場合、最適化 され意図通りの処理とならない可能性がありますので、アセンブラで実施してください） 該当分岐命令: Bcond,JARL,JMP,JR	説明変更	TN-RH8- B0183C/J	—																																																																																																																												
3	215	動作モード	表5.1 動作モード の選択	表 5.1 動作モードの選択 <table><tr><th colspan="3">端子設定値</th><th colspan="2">オプション バイト 0 設定値</th><th rowspan="2">動作モード</th><th rowspan="2">起動領域</th><th rowspan="2">IF の種類^{注 1}</th><th rowspan="2">備考</th></tr><tr><th>MD1</th><th>MD0</th><th>FLMODE</th><th>STM SEL1</th><th>STM SEL0</th></tr><tr><td rowspan="3">0</td><td rowspan="3">0</td><td rowspan="3">0</td><td>0</td><td>0</td><td>ユーザブートモード</td><td>ユーザ領域</td><td>オプションバイトの OPBT2 で I/F を選 択可能。詳細は 「31.10.2 OPBT2 — オプションバ イト 2 レジスタ」を参 照。</td><td>オンチップデバッグ 可能</td></tr><tr><td>0</td><td>1</td><td>ユーザブートモード</td><td>ユーザ ブート領域</td><td></td><td></td></tr><tr><td>1</td><td>X</td><td>シリアルプログラミング モード</td><td>ブート領域</td><td>ライタ I/F (2 線 UART)</td><td>シリアルプログラミ ング可能</td></tr><tr><td>0</td><td>0</td><td>1</td><td>X</td><td>X</td><td>バウンダリスキャン モード</td><td>—</td><td>JTAG</td><td>バウンダリスキャン 可能</td></tr><tr><td>0</td><td>1</td><td>0</td><td>X</td><td>X</td><td>シリアルプログラミング モード</td><td>ブート領域</td><td>ライタ I/F (2 線 UART)</td><td>シリアルプログラミ ング可能</td></tr><tr><td>0</td><td>1</td><td>1</td><td>X</td><td>X</td><td>シリアルプログラミング モード</td><td>ブート領域</td><td>ライタ I/F (3 線クロック同期)</td><td>シリアルプログラミ ング可能</td></tr></table> 備考 X = Don't care 注 1. 各 I/F での端子機能や端子状態との対応は「2.4.3 端子状態」を参照してください。	端子設定値			オプション バイト 0 設定値		動作モード	起動領域	IF の種類 ^{注 1}	備考	MD1	MD0	FLMODE	STM SEL1	STM SEL0	0	0	0	0	0	ユーザブートモード	ユーザ領域	オプションバイトの OPBT2 で I/F を選 択可能。詳細は 「31.10.2 OPBT2 — オプションバ イト 2 レジスタ」を参 照。	オンチップデバッグ 可能	0	1	ユーザブートモード	ユーザ ブート領域			1	X	シリアルプログラミング モード	ブート領域	ライタ I/F (2 線 UART)	シリアルプログラミ ング可能	0	0	1	X	X	バウンダリスキャン モード	—	JTAG	バウンダリスキャン 可能	0	1	0	X	X	シリアルプログラミング モード	ブート領域	ライタ I/F (2 線 UART)	シリアルプログラミ ング可能	0	1	1	X	X	シリアルプログラミング モード	ブート領域	ライタ I/F (3 線クロック同期)	シリアルプログラミ ング可能	表 5.1 動作モードの選択 <table><tr><th colspan="3">端子設定値</th><th colspan="2">オプション バイト 0 設定値</th><th rowspan="2">動作モード</th><th rowspan="2">起動領域</th><th rowspan="2">IF の種類^{注 1}</th><th rowspan="2">備考</th></tr><tr><th>MD1^{注 2}</th><th>MD0</th><th>FLMODE</th><th>STM SEL1</th><th>STM SEL0</th></tr><tr><td rowspan="3">0</td><td rowspan="3">0</td><td rowspan="3">0</td><td>0</td><td>0</td><td>ユーザブートモード</td><td>ユーザ領域</td><td>オプションバイトの OPBT2 で I/F を選択可 能。詳細は「31.10.2 OPBT2 - オプション バイト 2 レジスタ」を 参照。</td><td>オンチップデバッグ 可能</td></tr><tr><td>0</td><td>1</td><td>ユーザブートモード</td><td>ユーザ ブート領域</td><td></td><td></td></tr><tr><td>1</td><td>X</td><td>シリアルプログラミ ングモード</td><td>ブート領域</td><td>ライタ I/F(2線 UART)</td><td>シリアルプログラミ ング可能</td></tr><tr><td>0</td><td>0</td><td>1</td><td>X</td><td>X</td><td>バウンダリスキャン モード</td><td>—</td><td>JTAG</td><td>バウンダリスキャン 可能</td></tr><tr><td>0</td><td>1</td><td>0</td><td>X</td><td>X</td><td>シリアルプログラミ ングモード</td><td>ブート領域</td><td>ライタ I/F (2 線 UART)</td><td>シリアルプログラミ ング可能</td></tr><tr><td>0</td><td>1</td><td>1</td><td>X</td><td>X</td><td>シリアルプログラミ ングモード</td><td>ブート領域</td><td>ライタ I/F (3 線クロック同期)</td><td>シリアルプログラミ ング可能</td></tr></table> 備考 X = Don't care 注 1. 各 I/F での端子機能や端子状態との対応は「2.4.3 端子状態」を参照してください。 注 2. MD1 は常に Low レベルを入力してください。	端子設定値			オプション バイト 0 設定値		動作モード	起動領域	IF の種類 ^{注 1}	備考	MD1 ^{注 2}	MD0	FLMODE	STM SEL1	STM SEL0	0	0	0	0	0	ユーザブートモード	ユーザ領域	オプションバイトの OPBT2 で I/F を選択可 能。詳細は「31.10.2 OPBT2 - オプション バイト 2 レジスタ」を 参照。	オンチップデバッグ 可能	0	1	ユーザブートモード	ユーザ ブート領域			1	X	シリアルプログラミ ングモード	ブート領域	ライタ I/F(2線 UART)	シリアルプログラミ ング可能	0	0	1	X	X	バウンダリスキャン モード	—	JTAG	バウンダリスキャン 可能	0	1	0	X	X	シリアルプログラミ ングモード	ブート領域	ライタ I/F (2 線 UART)	シリアルプログラミ ング可能	0	1	1	X	X	シリアルプログラミ ングモード	ブート領域	ライタ I/F (3 線クロック同期)	シリアルプログラミ ング可能	追加説明	—	—
端子設定値			オプション バイト 0 設定値		動作モード	起動領域	IF の種類 ^{注 1}	備考																																																																																																																												
MD1	MD0	FLMODE	STM SEL1	STM SEL0																																																																																																																																
0	0	0	0	0	ユーザブートモード	ユーザ領域	オプションバイトの OPBT2 で I/F を選 択可能。詳細は 「31.10.2 OPBT2 — オプションバ イト 2 レジスタ」を参 照。	オンチップデバッグ 可能																																																																																																																												
			0	1	ユーザブートモード	ユーザ ブート領域																																																																																																																														
			1	X	シリアルプログラミング モード	ブート領域	ライタ I/F (2 線 UART)	シリアルプログラミ ング可能																																																																																																																												
0	0	1	X	X	バウンダリスキャン モード	—	JTAG	バウンダリスキャン 可能																																																																																																																												
0	1	0	X	X	シリアルプログラミング モード	ブート領域	ライタ I/F (2 線 UART)	シリアルプログラミ ング可能																																																																																																																												
0	1	1	X	X	シリアルプログラミング モード	ブート領域	ライタ I/F (3 線クロック同期)	シリアルプログラミ ング可能																																																																																																																												
端子設定値			オプション バイト 0 設定値		動作モード	起動領域	IF の種類 ^{注 1}	備考																																																																																																																												
MD1 ^{注 2}	MD0	FLMODE	STM SEL1	STM SEL0																																																																																																																																
0	0	0	0	0	ユーザブートモード	ユーザ領域	オプションバイトの OPBT2 で I/F を選択可 能。詳細は「31.10.2 OPBT2 - オプション バイト 2 レジスタ」を 参照。	オンチップデバッグ 可能																																																																																																																												
			0	1	ユーザブートモード	ユーザ ブート領域																																																																																																																														
			1	X	シリアルプログラミ ングモード	ブート領域	ライタ I/F(2線 UART)	シリアルプログラミ ング可能																																																																																																																												
0	0	1	X	X	バウンダリスキャン モード	—	JTAG	バウンダリスキャン 可能																																																																																																																												
0	1	0	X	X	シリアルプログラミ ングモード	ブート領域	ライタ I/F (2 線 UART)	シリアルプログラミ ング可能																																																																																																																												
0	1	1	X	X	シリアルプログラミ ングモード	ブート領域	ライタ I/F (3 線クロック同期)	シリアルプログラミ ング可能																																																																																																																												
4	2241	OCD	表30.2 端子構成	表 30.2 端子構成 <table><tr><th>端子名</th><th>入出力</th><th>機能</th></tr><tr><td>AUDRST</td><td>入力</td><td>本端子は AUDR リセット入力端子です。 本端子に L を入力すると AUDR がリセット状態となります。ただし、 AUDISR と AUDMBR/AUDMBRC（後述）は初期化されません。 また、何も接続しないときは内部でプルダウンします。</td></tr></table>	端子名	入出力	機能	AUDRST	入力	本端子は AUDR リセット入力端子です。 本端子に L を入力すると AUDR がリセット状態となります。 ただし、 AUDISR と AUDMBR/AUDMBRC（後述）は初期化されません。 また、何も接続しないときは内部でプルダウンします。	表 30.2 端子構成 <table><tr><th>端子名</th><th>入出力</th><th>機能</th></tr><tr><td>AUDRST</td><td>入力</td><td>本端子は AUDR リセット入力端子です。 本端子に L を入力すると AUDR がリセット状態となります。 AUDR の利用有無にかかわらず、電源投入時は本端子を L にしてください。 また、何も接続しないときは内部でプルダウンします。 本端子を H 入力する場合は、必ず AUDR を初期化してから行ってください。 注意 AUDR は、本端子が L かつ AUDCK を一定サイクル数入力する事で初期化されます。た だし、AUDISR と AUDMBR/AUDMBRC（後述）は初期化されません。 初期化に必要なサイクル数については「30.4.4.3 AUDR 機能に関する使用上の注意事 項」および「第 35 章 電気的特性」を参照してください。</td></tr></table>	端子名	入出力	機能	AUDRST	入力	本端子は AUDR リセット入力端子です。 本端子に L を入力すると AUDR がリセット状態となります。 AUDR の利用有無にかかわらず、電源投入時は本端子を L にしてください。 また、何も接続しないときは内部でプルダウンします。 本端子を H 入力する場合は、必ず AUDR を初期化してから行ってください。 注意 AUDR は、本端子が L かつ AUDCK を一定サイクル数入力する事で初期化されます。 た だし、AUDISR と AUDMBR/AUDMBRC（後述）は初期化されません。 初期化に必要なサイクル数については「30.4.4.3 AUDR 機能に関する使用上の注意事 項」および「第 35 章 電気的特性」を参照してください。	説明変更	TN-RH8- B0228A/J	—																																																																																																																
端子名	入出力	機能																																																																																																																																		
AUDRST	入力	本端子は AUDR リセット入力端子です。 本端子に L を入力すると AUDR がリセット状態となります。 ただし、 AUDISR と AUDMBR/AUDMBRC（後述）は初期化されません。 また、何も接続しないときは内部でプルダウンします。																																																																																																																																		
端子名	入出力	機能																																																																																																																																		
AUDRST	入力	本端子は AUDR リセット入力端子です。 本端子に L を入力すると AUDR がリセット状態となります。 AUDR の利用有無にかかわらず、電源投入時は本端子を L にしてください。 また、何も接続しないときは内部でプルダウンします。 本端子を H 入力する場合は、必ず AUDR を初期化してから行ってください。 注意 AUDR は、本端子が L かつ AUDCK を一定サイクル数入力する事で初期化されます。 た だし、AUDISR と AUDMBR/AUDMBRC（後述）は初期化されません。 初期化に必要なサイクル数については「30.4.4.3 AUDR 機能に関する使用上の注意事 項」および「第 35 章 電気的特性」を参照してください。																																																																																																																																		

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考
5	2255	OCD	30.4.4.3 AUDR 機能に関する使用上の注意事項	30.4.4.3 AUDR 機能に関する使用上の注意事項 • $\overline{\text{AUDSYNC}}$ 端子は AUDATA 端子にコマンドが入力されて、Ready 返却後の 1AUDCK 期間までネゲートしないでください。 • 未初期化のメモリへ AUDR でアクセスした場合、ECC エラーの検出によりバスエラーとなる場合があります。	30.4.4.3 AUDR 機能に関する使用上の注意事項 • $\overline{\text{AUDSYNC}}$ 端子は AUDATA 端子にコマンドが入力されて、Ready 返却後の 1AUDCK 期間までネゲートしないでください。 • 未初期化のメモリへ AUDR でアクセスした場合、ECC エラーの検出によりバスエラーとなる場合があります。 • AUDR によるデータ転送中($\overline{\text{AUDSYNC}} = \text{L}$)に、 $\overline{\text{AUDRST}} = \text{L}$ で AUDR をリセット状態にしないでください。 System Interconnect で、AUDR のデータ転送が完了せず、他バスマスタのデータ転送を阻害する可能性があります。 • 外部/内部リセット状態の時、AUDR によるデータ転送は出来ません。 • $\overline{\text{AUDRST}} = \text{H}$ で AUDR リセット解除後、2AUDCK サイクル以上の期間、 $\overline{\text{AUDSYNC}}$ 端子をアサートしないでください。 • 電源投入からデータ転送までのタイミングを図 30.xx に示します。 図 30.xx 電源投入からデータ転送までのタイミング	説明変更	TN-RH8-B0228A/J	-
6	2255	OCD	30.5 オンチップデバッグ使用上の注意	記載なし	(5)電源投入時の/DCUTRST端子処理 オンチップデバッグ機能の利用有無にかかわらず、電源投入時に/DCUTRST端子をロウレベルにしてください。	追加説明	-	-
7	2312	電气的特性	図35.6 制御信号タイミング	図 35.6 制御信号タイミング	図 35.6 制御信号タイミング	誤記	-	-

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																																																																																																																								
8	2328	電気的特性	表35.31 AUD RAM モニタタイミング	表 35.31 AUD RAM モニタタイミング 条件：Tj = -40℃～150℃、CL = 30 pF <table><tr><th>項目</th><th>略号</th><th>Min.</th><th>Max.</th><th>単位</th></tr><tr><td>AUDCK 周期（モニタモード）</td><td>tAUCKMcy</td><td>50</td><td>—</td><td>ns</td></tr><tr><td>AUDCK ハイレベル幅（モニタモード）</td><td>tAUCKMH</td><td>0.4 × tAUCKMcy</td><td>—</td><td>ns</td></tr><tr><td>AUDCK ロウレベル幅（モニタモード）</td><td>tAUCKML</td><td>0.4 × tAUCKMcy</td><td>—</td><td>ns</td></tr><tr><td>AUDRST セットアップ時間 （モニタモード、対 AUDCK ↑）</td><td>tAURSTMS</td><td>30</td><td>—</td><td>ns</td></tr><tr><td>AUDRST 入力パルス幅（モニタモード）</td><td>tAURSTMW</td><td>5 × tAUCKMcy</td><td>—</td><td>ns</td></tr><tr><td>モニタデータ出力遅延時間（対 AUDCK ↑）</td><td>tAUDTMD</td><td>—</td><td>35</td><td>ns</td></tr><tr><td>モニタデータ入力セットアップ時間 （対 AUDCK ↑）</td><td>tAUDTMS</td><td>15</td><td>—</td><td>ns</td></tr><tr><td>モニタデータ入力ホールド時間（対 AUDCK ↑）</td><td>tAUDTMH</td><td>5</td><td>—</td><td>ns</td></tr><tr><td>AUDSYNC 入力セットアップ時間 （対 AUDCK ↑）</td><td>tAUDSYS</td><td>15</td><td>—</td><td>ns</td></tr><tr><td>AUDSYNC 入力ホールド時間（対 AUDCK ↑）</td><td>tAUDSYH</td><td>5</td><td>—</td><td>ns</td></tr></table>	項目	略号	Min.	Max.	単位	AUDCK 周期（モニタモード）	tAUCKMcy	50	—	ns	AUDCK ハイレベル幅（モニタモード）	tAUCKMH	0.4 × tAUCKMcy	—	ns	AUDCK ロウレベル幅（モニタモード）	tAUCKML	0.4 × tAUCKMcy	—	ns	AUDRST セットアップ時間 （モニタモード、対 AUDCK ↑）	tAURSTMS	30	—	ns	AUDRST 入力パルス幅（モニタモード）	tAURSTMW	5 × tAUCKMcy	—	ns	モニタデータ出力遅延時間（対 AUDCK ↑）	tAUDTMD	—	35	ns	モニタデータ入力セットアップ時間 （対 AUDCK ↑）	tAUDTMS	15	—	ns	モニタデータ入力ホールド時間（対 AUDCK ↑）	tAUDTMH	5	—	ns	AUDSYNC 入力セットアップ時間 （対 AUDCK ↑）	tAUDSYS	15	—	ns	AUDSYNC 入力ホールド時間（対 AUDCK ↑）	tAUDSYH	5	—	ns	表 35.31 AUD RAM モニタタイミング 条件： Tj = -40℃～150℃、CL = 30 pF <table><tr><th>項目</th><th>略号</th><th>Min.</th><th>Max.</th><th>単位</th></tr><tr><td>AUDCK 周期（モニタモード）</td><td>tAUCKMcy</td><td>50</td><td>—</td><td>ns</td></tr><tr><td>AUDCK ハイレベル幅（モニタモード）</td><td>tAUCKMH</td><td>0.4 × tAUCKMcy</td><td>—</td><td>ns</td></tr><tr><td>AUDCK ロウレベル幅（モニタモード）</td><td>tAUCKML</td><td>0.4 × tAUCKMcy</td><td>—</td><td>ns</td></tr><tr><td>AUDRST セットアップ時間 （モニタモード、対 AUDCK ↑）</td><td>tAURSTMS</td><td>30</td><td>—</td><td>ns</td></tr><tr><td>AUDRST 入力パルス幅（モニタモード）</td><td>tAURSTMW</td><td>5 × tAUCKMcy</td><td>—</td><td>ns</td></tr><tr><td>モニタデータ出力遅延時間（対 AUDCK ↑）</td><td>tAUDTMD</td><td>—</td><td>35</td><td>ns</td></tr><tr><td>モニタデータ入力セットアップ時間 （対 AUDCK ↑）</td><td>tAUDTMS</td><td>15</td><td>—</td><td>ns</td></tr><tr><td>モニタデータ入力ホールド時間（対 AUDCK ↑）</td><td>tAUDTMH</td><td>5</td><td>—</td><td>ns</td></tr><tr><td>AUDSYNC 入力セットアップ時間 （対 AUDCK ↑）</td><td>tAUDSYS</td><td>15</td><td>—</td><td>ns</td></tr><tr><td>AUDSYNC 入力ホールド時間（対 AUDCK ↑）</td><td>tAUDSYH</td><td>5</td><td>—</td><td>ns</td></tr><tr><td>AUDISR セットアップ時間</td><td>tAUDMDS</td><td>1</td><td>—</td><td>ms</td></tr><tr><td>AUDISR ホールド時間</td><td>tAUDMDH</td><td>1</td><td>—</td><td>ms</td></tr></table>	項目	略号	Min.	Max.	単位	AUDCK 周期（モニタモード）	tAUCKMcy	50	—	ns	AUDCK ハイレベル幅（モニタモード）	tAUCKMH	0.4 × tAUCKMcy	—	ns	AUDCK ロウレベル幅（モニタモード）	tAUCKML	0.4 × tAUCKMcy	—	ns	AUDRST セットアップ時間 （モニタモード、対 AUDCK ↑）	tAURSTMS	30	—	ns	AUDRST 入力パルス幅（モニタモード）	tAURSTMW	5 × tAUCKMcy	—	ns	モニタデータ出力遅延時間（対 AUDCK ↑）	tAUDTMD	—	35	ns	モニタデータ入力セットアップ時間 （対 AUDCK ↑）	tAUDTMS	15	—	ns	モニタデータ入力ホールド時間（対 AUDCK ↑）	tAUDTMH	5	—	ns	AUDSYNC 入力セットアップ時間 （対 AUDCK ↑）	tAUDSYS	15	—	ns	AUDSYNC 入力ホールド時間（対 AUDCK ↑）	tAUDSYH	5	—	ns	AUDISR セットアップ時間	tAUDMDS	1	—	ms	AUDISR ホールド時間	tAUDMDH	1	—	ms	追加説明	—	—
項目	略号	Min.	Max.	単位																																																																																																																												
AUDCK 周期（モニタモード）	tAUCKMcy	50	—	ns																																																																																																																												
AUDCK ハイレベル幅（モニタモード）	tAUCKMH	0.4 × tAUCKMcy	—	ns																																																																																																																												
AUDCK ロウレベル幅（モニタモード）	tAUCKML	0.4 × tAUCKMcy	—	ns																																																																																																																												
AUDRST セットアップ時間 （モニタモード、対 AUDCK ↑）	tAURSTMS	30	—	ns																																																																																																																												
AUDRST 入力パルス幅（モニタモード）	tAURSTMW	5 × tAUCKMcy	—	ns																																																																																																																												
モニタデータ出力遅延時間（対 AUDCK ↑）	tAUDTMD	—	35	ns																																																																																																																												
モニタデータ入力セットアップ時間 （対 AUDCK ↑）	tAUDTMS	15	—	ns																																																																																																																												
モニタデータ入力ホールド時間（対 AUDCK ↑）	tAUDTMH	5	—	ns																																																																																																																												
AUDSYNC 入力セットアップ時間 （対 AUDCK ↑）	tAUDSYS	15	—	ns																																																																																																																												
AUDSYNC 入力ホールド時間（対 AUDCK ↑）	tAUDSYH	5	—	ns																																																																																																																												
項目	略号	Min.	Max.	単位																																																																																																																												
AUDCK 周期（モニタモード）	tAUCKMcy	50	—	ns																																																																																																																												
AUDCK ハイレベル幅（モニタモード）	tAUCKMH	0.4 × tAUCKMcy	—	ns																																																																																																																												
AUDCK ロウレベル幅（モニタモード）	tAUCKML	0.4 × tAUCKMcy	—	ns																																																																																																																												
AUDRST セットアップ時間 （モニタモード、対 AUDCK ↑）	tAURSTMS	30	—	ns																																																																																																																												
AUDRST 入力パルス幅（モニタモード）	tAURSTMW	5 × tAUCKMcy	—	ns																																																																																																																												
モニタデータ出力遅延時間（対 AUDCK ↑）	tAUDTMD	—	35	ns																																																																																																																												
モニタデータ入力セットアップ時間 （対 AUDCK ↑）	tAUDTMS	15	—	ns																																																																																																																												
モニタデータ入力ホールド時間（対 AUDCK ↑）	tAUDTMH	5	—	ns																																																																																																																												
AUDSYNC 入力セットアップ時間 （対 AUDCK ↑）	tAUDSYS	15	—	ns																																																																																																																												
AUDSYNC 入力ホールド時間（対 AUDCK ↑）	tAUDSYH	5	—	ns																																																																																																																												
AUDISR セットアップ時間	tAUDMDS	1	—	ms																																																																																																																												
AUDISR ホールド時間	tAUDMDH	1	—	ms																																																																																																																												
9	2328	電気的特性	35.3.13 AUD RAM モニタ	記載なし	 図 35.xx AUDISR 反映タイミング	追加説明	—	—																																																																																																																								
10	70	端子	2.1.2.3 端子データ 入力／出力	・ PBDCn.PBDCn_m 出力モード時、このビットを1 に設定すると、ポートは双方向モードになります。双方向モード時、 PPPn.PPRn_m からPn_m 端子のレベルを読み出すことができます。	・ PBDCn.PBDCn_m 出力モード時、このビットを1 に設定すると、ポートは双方向モードになります。双方向モード時、 PPRn.PPRn_m からPn_m 端子のレベルを読み出すことができます。	誤記	—	—																																																																																																																								
11	245	割り込み	図6.2 外部割り込 み処理フロー例			誤記	—	—																																																																																																																								

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考						
12	688	RS-CAN	14.3.34 RSCAN0CFIDk	<table><tr><td>28 ~ 0</td><td>CFID [28:0]</td><td>送受信 FIFO バッファ ID データ - CFM[1:0] ビットが "01_g" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 - CFM[1:0] ビットが "00_g" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでください。b28 ~ b11 は "0" が読めます。 備考： CFTXIF、CFRXIF、CFMLT フラグを "0" にする場合は、プログラムで "0" を書いてください。"0" を書く場合はストア命令を使用し、それ以外のフラグには "1" を書いてください。</td></tr></table>	28 ~ 0	CFID [28:0]	送受信 FIFO バッファ ID データ - CFM[1:0] ビットが "01_g" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 - CFM[1:0] ビットが "00_g" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでください。b28 ~ b11 は "0" が読めます。 備考： CFTXIF、CFRXIF、CFMLT フラグを "0" にする場合は、プログラムで "0" を書いてください。"0" を書く場合はストア命令を使用し、それ以外のフラグには "1" を書いてください。	<table><tr><td>28 ~ 0</td><td>CFID [28:0]</td><td>送受信 FIFO バッファ ID データ - CFM[1:0] ビットが "01_g" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 - CFM[1:0] ビットが "00_g" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでください。b28 ~ b11 は "0" が読めます。 </td></tr></table>	28 ~ 0	CFID [28:0]	送受信 FIFO バッファ ID データ - CFM[1:0] ビットが "01_g" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 - CFM[1:0] ビットが "00_g" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでください。b28 ~ b11 は "0" が読めます。	誤記	-	-
28 ~ 0	CFID [28:0]	送受信 FIFO バッファ ID データ - CFM[1:0] ビットが "01_g" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 - CFM[1:0] ビットが "00_g" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでください。b28 ~ b11 は "0" が読めます。 備考： CFTXIF、CFRXIF、CFMLT フラグを "0" にする場合は、プログラムで "0" を書いてください。"0" を書く場合はストア命令を使用し、それ以外のフラグには "1" を書いてください。												
28 ~ 0	CFID [28:0]	送受信 FIFO バッファ ID データ - CFM[1:0] ビットが "01_g" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 - CFM[1:0] ビットが "00_g" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでください。b28 ~ b11 は "0" が読めます。												
13	757	RS-CAN	14.4.4.1 送信の優先順位判定	TPRI ビットの設定に かかわらず 、アービトレーションロストまたはエラーが発生し、再送信される場合、送信の優先順位判定が再度実行されます。	TPRI ビットの設定に 従って 、アービトレーションロストまたはエラーが発生し、再送信される場合、送信の優先順位判定が再度実行されます。	誤記	-	-						
14	772	RS-CAN	図14.21 各種バッファの設定手順	使用するバッファの割り込みを許可 k=0~11 m=0~7 終了 ・RSCAN0RF0CmレジスタのRFIEビットで受信FIFO割り込みを許可 ・RSCAN0CF0CkレジスタのCFTXIEビットで送受信FIFO送信割り込みを許可 ・RSCAN0CF0CkレジスタのCFRXIEビットで送受信FIFO受信割り込みを許可 ・RSCAN0ChCTRレジスタのTAIEビットで送信アポート割り込みを許可 ・<u>RSCAN0TMIEC0</u>レジスタのTMIEビットで送信完了割り込みを許可 ・RSCAN0TXQC0nレジスタのTXQIEビットで送信キュー割り込みを許可 ・RSCAN0THLCCnレジスタのTHLIEビットで送信履歴割り込みを許可	使用するバッファの割り込みを許可 k=0~11 m=0~7 終了 ・RSCAN0RF0CmレジスタのRFIEビットで受信FIFO割り込みを許可 ・RSCAN0CF0CkレジスタのCFTXIEビットで送受信FIFO送信割り込みを許可 ・RSCAN0CF0CkレジスタのCFRXIEビットで送受信FIFO受信割り込みを許可 ・RSCAN0ChCTRレジスタのTAIEビットで送信アポート割り込みを許可 ・RSCAN0TMIEC0レジスタのTMIEビットで送信完了割り込みを許可 ・RSCAN0TXQC0nレジスタのTXQIEビットで送信キュー割り込みを許可 ・RSCAN0THLCCnレジスタのTHLIEビットで送信履歴割り込みを許可	誤記	-	-						
15	791	RS-CAN	14.6 注意事項	・送信バッファを送受信FIFO バッファにリンクしたり、送信キューに割り当てた場合、対応する送信バッファの制御レジスタ(RSCAN0TMCp レジスタ)は"00H" にしてください。また、対応する送信バッファのステータスレジスタ(RSCAN0TMSTSp レジスタ)は使用しないでください。そのほかのステータスレジスタ(RSCAN0TMTRSTS0 ~ RSCAN0TMTRSTS2 、RSCAN0TMTARSTS0 ~ RSCAN0TMTARSTS2 、RSCAN0TMTCASTS0 ~ RSCAN0TMTCASTS2 、RSCAN0TMTASTS0 ~ RSCAN0TMTASTS2 レジスタ)は、送受信FIFO にリンクした、または送信キューに割り当てた送信バッファに対応するフラグは変化しません。対応する割り込み許可レジスタ(RSCAN0TMIEC0 ~ RSCAN0TMIEC2 レジスタ)の許可ビットは"0" (割り込み禁止)にしてください。	・送信バッファを送受信FIFO バッファにリンクしたり、送信キューに割り当てた場合、対応する送信バッファの制御レジスタ(RSCAN0TMCp レジスタ)は"00H" にしてください。また、対応する送信バッファのステータスレジスタ(RSCAN0TMSTSp レジスタ)は使用しないでください。そのほかのステータスレジスタ(RSCAN0TMTRSTS0、 RSCAN0TMTRSTS1 、RSCAN0TMTARSTS0、 RSCAN0TMTARSTS1 、RSCAN0TMTCASTS0、 RSCAN0TMTCASTS1 、RSCAN0TMTASTS0、 RSCAN0TMTASTS1 レジスタ)は、送受信FIFO にリンクした、または送信キューに割り当てた送信バッファに対応するフラグは変化しません。対応する割り込み許可レジスタ(RSCAN0TMIEC0 ~ RSCAN0TMIEC2 レジスタ)の許可ビットは"0" (割り込み禁止)にしてください。	誤記	-	-						
16	809	OSタイマ	16.2.2 ブロック図	OSTM の主な構成要素を次のブロック図に示します。	OSTM の主な構成要素を次のブロック図に示します。 本製品は、OSTMnTTOUT出力を実装していません。	誤記	-	-						
17	1355	TSG3	図19.47 エラー割り込み (INTTSG3nIER) 発生例 (PWM モード時)	図 19.47 エラー割り込み (INTTSG3nIER) 発生例 (PWM モード時)	図 19.47 エラー割り込み (INTTSG3nIER) 発生例 (PWM モード時)	誤記	-	-						
18	1367	TSG3	図19.53 TSG3nO1端子、TSG3nO2端子間のデッドタイム制御例 (2/2)	$TSG3nCMP1E + TSG3nDTC1 \geq TSG3nCMP0E + TSG3nCMP2E$ (TSG3nO2 はインアクティブを継続) $TSG3nCMP2E + TSG3nDTC0 \geq TSG3nCMP0E + TSG3nCMP1E$ (TSG3nO1 はインアクティブを継続)	$TSG3nCMP1E + TSG3nDTC1 \geq TSG3nCMP0E + TSG3nCMP3E$ (TSG3nO2 はインアクティブを継続) $TSG3nCMP3E + TSG3nDTC0 \geq TSG3nCMP0E + TSG3nCMP1E$ (TSG3nO1 はインアクティブを継続)	誤記	-	-						

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考												
19	1367	TSG3	図19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)	④の箇所では、同時アクティブによりTSG3nO1 端子の立ち下がり(インアクティブ)となり、デッドタイムカウンタがスタートします。その後、デッドタイム・カウンタの動作終了後にTSG3nO2 端子がアクティブとなります。	④の箇所では、同時アクティブによりTSG3nO1 端子が立ち下がり(インアクティブ)ます。デッドタイムカウンタは、TSG3nCMP1Eレジスタのコンペアー致後にスタートします。その後、デッドタイム・カウンタの動作終了後にTSG3nO2 端子がアクティブとなります。	誤記	-	-												
20	1367	TSG3	図19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)	 図 19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)	 図 19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)	誤記	-	-												
21	1484	TAPA	20.4.1.4 ソフトウェアトリガによる非同期Hi-Z 制御	<table><tr><th>TAPAnDCM</th><th>動作</th></tr><tr><td>0/1</td><td>TAPAnOPHS0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、<u>TAPAnTHZOUT</u>、TAPAnTHZOUT2 がロウレベルとなります。</td></tr></table>	TAPAnDCM	動作	0/1	TAPAnOPHS0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT</u> 、TAPAnTHZOUT2 がロウレベルとなります。	<table><tr><th>TAPAnDCM</th><th>動作</th></tr><tr><td>0/1</td><td>TAPAnOPHS0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、<u>TAPAnTHZOUT1</u>、TAPAnTHZOUT2 がロウレベルとなります。</td></tr></table>	TAPAnDCM	動作	0/1	TAPAnOPHS0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT1</u> 、TAPAnTHZOUT2 がロウレベルとなります。	誤記	-	-				
TAPAnDCM	動作																			
0/1	TAPAnOPHS0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT</u> 、TAPAnTHZOUT2 がロウレベルとなります。																			
TAPAnDCM	動作																			
0/1	TAPAnOPHS0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT1</u> 、TAPAnTHZOUT2 がロウレベルとなります。																			
22	1484	TAPA	20.4.1.4 ソフトウェアトリガによる非同期Hi-Z 制御	<table><tr><th>TAPAnDCM</th><th>動作</th></tr><tr><td>0</td><td>TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、<u>TAPAnTHZOUT</u>、TAPAnTHZOUT2 がハイレベルとなります。</td></tr><tr><td>1</td><td>TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、<u>TAPAnTHZOUT</u>、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの “1” の書き込みは無視されます。</td></tr></table>	TAPAnDCM	動作	0	TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT</u> 、TAPAnTHZOUT2 がハイレベルとなります。	1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT</u> 、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの “1” の書き込みは無視されます。	<table><tr><th>TAPAnDCM</th><th>動作</th></tr><tr><td>0</td><td>TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、<u>TAPAnTHZOUT1</u>、TAPAnTHZOUT2 がハイレベルとなります。</td></tr><tr><td>1</td><td>TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、<u>TAPAnTHZOUT1</u>、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの “1” の書き込みは無視されます。</td></tr></table>	TAPAnDCM	動作	0	TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT1</u> 、TAPAnTHZOUT2 がハイレベルとなります。	1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT1</u> 、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの “1” の書き込みは無視されます。	誤記	-	-
TAPAnDCM	動作																			
0	TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT</u> 、TAPAnTHZOUT2 がハイレベルとなります。																			
1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT</u> 、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの “1” の書き込みは無視されます。																			
TAPAnDCM	動作																			
0	TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT1</u> 、TAPAnTHZOUT2 がハイレベルとなります。																			
1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに “1” を書き込むことによって、TAPAnTHZOUT0、 <u>TAPAnTHZOUT1</u> 、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの “1” の書き込みは無視されます。																			
23	1788	EMU2	24.3.42 EMU2nADDOFSmk	リセット後の値 0000 _H	リセット後の値 0800 _H	誤記	-	-												

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																																																																																																																																																																						
24	1924	RDC2	表25.23 RDC2nMNTC レジスタの内容	25.3.7 RDC2nMNTC — RDC2n モニタ端子設定レジスタ (n = 0、1) アクセス 16 ビット単位でリード／ライト可能です。 アドレス <RDC2n_base> + 001A_H リセット後の値 00x0_H <table><tr><td>ビット</td><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td></td><td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td></tr><tr><td>リセット後の値</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>x</td><td>x</td><td>x</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td></tr></table> 表 25.23 RDC2nMNTC レジスタの内容 <table><tr><th>ビット位置</th><th>ビット名</th><th>機能</th></tr><tr><td>15 ～ 13</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr><tr><td>12</td><td>MNTC</td><td>モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td></tr><tr><td>11 ～ 0</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr></table>	ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	リセット後の値	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0	R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R	ビット位置	ビット名	機能	15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	25.3.7 RDC2nMNTC — RDC2n モニタ端子設定レジスタ (n = 0、1) アクセス 16 ビット単位でリード／ライト可能です。 アドレス <RDC2n_base> + 001A_H リセット後の値 00x0_H <table><tr><td>ビット</td><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td></td><td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td></tr><tr><td>リセット後の値</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>x</td><td>x</td><td>x</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td></tr></table> 表 25.23 RDC2nMNTC レジスタの内容 <table><tr><th>ビット位置</th><th>ビット名</th><th>機能</th></tr><tr><td>15 ～ 13</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr><tr><td>12</td><td>MNTC</td><td>モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td></tr><tr><td>11 ～ 8</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr><tr><td>7 ～ 5</td><td>予約ビット</td><td>読み出し値は不定です。書き込みは "0" としてください。</td></tr><tr><td>4 ～ 0</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr></table>	ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	リセット後の値	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0	R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R	ビット位置	ビット名	機能	15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ～ 8	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	7 ～ 5	予約ビット	読み出し値は不定です。書き込みは "0" としてください。	4 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	誤記	—	—
ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																																																																																																																														
	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																																																																																																																														
リセット後の値	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0																																																																																																																																																														
R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R																																																																																																																																																														
ビット位置	ビット名	機能																																																																																																																																																																												
15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																																																																																																																												
11 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																																																																																																																														
	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																																																																																																																														
リセット後の値	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0																																																																																																																																																														
R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R																																																																																																																																																														
ビット位置	ビット名	機能																																																																																																																																																																												
15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																																																																																																																												
11 ～ 8	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
7 ～ 5	予約ビット	読み出し値は不定です。書き込みは "0" としてください。																																																																																																																																																																												
4 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
25	1924	RDC2	25.3.7 RDC2nMNTC	リセット後の値 00x0 _H	リセット後の値 00X0 _H	誤記	—	—																																																																																																																																																																						
26	1924	RDC2	25.3.7 RDC2nMNTC	<table><tr><td>ビット</td><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td></td><td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td></tr><tr><td>リセット後の値</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>x</td><td>x</td><td>x</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td></tr></table>	ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	リセット後の値	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0	R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R	<table><tr><td>ビット</td><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td></td><td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td></tr><tr><td>リセット後の値</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>X</td><td>X</td><td>X</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R/W</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td><td>R</td></tr></table>	ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	リセット後の値	0	0	0	0	0	0	0	0	X	X	X	0	0	0	0	0	R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R	誤記	—	—																														
ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																																																																																																																														
	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																																																																																																																														
リセット後の値	0	0	0	0	0	0	0	0	x	x	x	0	0	0	0	0																																																																																																																																																														
R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R																																																																																																																																																														
ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																																																																																																																														
	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																																																																																																																														
リセット後の値	0	0	0	0	0	0	0	0	X	X	X	0	0	0	0	0																																																																																																																																																														
R/W	R	R	R	R/W	R	R	R	R	R	R	R	R	R	R	R	R																																																																																																																																																														
27	1924	RDC2	表25.23 RDC2nMNTC レジスタの内容	表 25.23 RDC2nMNTC レジスタの内容 <table><tr><th>ビット位置</th><th>ビット名</th><th>機能</th></tr><tr><td>15 ～ 13</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr><tr><td>12</td><td>MNTC</td><td>モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td></tr><tr><td>11 ～ 0</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr></table>	ビット位置	ビット名	機能	15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	表 25.23 RDC2nMNTC レジスタの内容 <table><tr><th>ビット位置</th><th>ビット名</th><th>機能</th></tr><tr><td>15 ～ 13</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr><tr><td>12</td><td>MNTC</td><td>モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td></tr><tr><td>11 ～ 8</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr><tr><td>7 ～ 5</td><td>予約ビット</td><td>読み出し値は不定です。書き込みは "0" としてください。</td></tr><tr><td>4 ～ 0</td><td>予約ビット</td><td>読むと "0" が読み出されます。書き込みは "0" としてください。</td></tr></table>	ビット位置	ビット名	機能	15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ～ 8	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	7 ～ 5	予約ビット	読み出し値は不定です。書き込みは "0" としてください。	4 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。	誤記	—	—																																																																																																																																								
ビット位置	ビット名	機能																																																																																																																																																																												
15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																																																																																																																												
11 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
ビット位置	ビット名	機能																																																																																																																																																																												
15 ～ 13	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
12	MNTC	モニタ端子制御ビット 0：RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1：RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																																																																																																																												
11 ～ 8	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
7 ～ 5	予約ビット	読み出し値は不定です。書き込みは "0" としてください。																																																																																																																																																																												
4 ～ 0	予約ビット	読むと "0" が読み出されます。書き込みは "0" としてください。																																																																																																																																																																												
28	1958	RDC2	図25.12 RDC2 初期動作フロー	備考n = 0, 1 注1.「図25.13 レジスタ初期設定フロー」を参照 注2. BIST 判定時間は「35.5.1 RDC 変換性能」を参照 注3. BIST 復帰時間は「35.5.1 RDC 変換性能」を参照 注4. セトリングタイムは「35.5.1 RDC 変換性能」を参照	備考n = 0, 1 備考2. R/D 起動時に角度追従ができない場合は、RDC2nSINMNT,RDC2nCOSMNT の振幅が1Vpp 以上、かつRDC2nRSO の振幅が200mVpp 以上となった後にki リセットを行うようにしてください。 注1.「図25.13 レジスタ初期設定フロー」を参照 注2. BIST 判定時間は「35.5.1 RDC 変換性能」を参照 注3. BIST 復帰時間は「35.5.1 RDC 変換性能」を参照 注4. セトリングタイムは「35.5.1 RDC 変換性能」を参照	誤記	—	—																																																																																																																																																																						
29	1960	RDC2	25.6.1 レゾルパ信号入力(差動)回路	(1)RH ≐ {(RVDD–VCOM)/(22.0 × 10 ⁻⁶)}–RIN ただし、VCOM = RVDD/2[V]	(1)RH ≐ {(+VEXT–VCOM)/(22.0 × 10 ⁻⁶)}–RIN ただし、VCOM = RVDD/2[V]	誤記	—	—																																																																																																																																																																						

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤		正	変更理由	通知状況	備考																																																																		
30	1976	ADCC	図26.3 ADCC の機能ブロック図				誤記	-	-																																																																		
31	2037	ADCC	表26.49 レジスタ設定上の注意事項 (2/2)	ADCCnTHCR ADCCnTHACR ADCCnTHBCR ADCCnTHER ADCCnTHGSR ADCCnSGCRx ADCCnSGVCSPx ADCCnSGVCEPx 左記レジスタを設定する場合には、該当レジスタを読み出した後、書き込みを行ってください。<u>本手順を実施しない場合には、書き込んだレジスタ値が、動作に正しく反映されない場合があります。</u>		ADCCnTHCR ADCCnTHACR ADCCnTHBCR ADCCnTHER ADCCnTHGSR ADCCnSGCRx ADCCnSGVCSPx ADCCnSGVCEPx 左記レジスタを設定する場合には、当該レジスタを読み出した後、書き込みを行ってください。<u>本手順を実施せず、左記レジスタに対して連続で書き込みが発生した場合、書き込んだレジスタ値が、動作に正しく反映されない場合があります。</u>	追加説明	-	-																																																																		
32	2039	ADCC	表26.52 A/D 変換影響算出式	表 26.52 A/D 変換影響算出式 <table><tr><th>項目</th><th>記号</th><th>参考値</th><th>単位</th></tr><tr><td>信号源インピーダンス</td><td>Re</td><td rowspan="3">ユーザ基板依存</td><td>kΩ</td></tr><tr><td>T&H 回路の変換周期</td><td>T2</td><td>ms</td></tr><tr><td>AnVREFH 電圧 (n = 0, 1)</td><td>Vavrefh</td><td>V</td></tr><tr><td>チャンネルマルチプレクサ内の寄生容量</td><td>C1</td><td>10</td><td>pF</td></tr><tr><td> AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)</td><td>V3</td><td>ユーザ基板依存</td><td>V</td></tr></table>		項目	記号	参考値	単位	信号源インピーダンス	Re	ユーザ基板依存	kΩ	T&H 回路の変換周期	T2	ms	AnVREFH 電圧 (n = 0, 1)	Vavrefh	V	チャンネルマルチプレクサ内の寄生容量	C1	10	pF	AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V	表 26.52 A/D 変換影響算出式 : C1M (R7F701271EAFP #**0) / C1H (R7F701270EABG #**0) <table><tr><th>項目</th><th>記号</th><th>参考値</th><th>単位</th></tr><tr><td>信号源インピーダンス</td><td>Re</td><td rowspan="3">ユーザ基板依存</td><td>kΩ</td></tr><tr><td>T&H 回路の変換周期</td><td>T2</td><td>ms</td></tr><tr><td>AnVREFH 電圧 (n = 0, 1)</td><td>Vavrefh</td><td>V</td></tr><tr><td>チャンネルマルチプレクサ内の寄生容量</td><td>C1</td><td>10</td><td>pF</td></tr><tr><td> AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)</td><td>V3</td><td>ユーザ基板依存</td><td>V</td></tr></table> 表 26.xx A/D 変換影響算出式 : C1M (R7F701271EAFP #**4) / C1H (R7F701270EABG-C #**4) <table><tr><th>項目</th><th>記号</th><th>参考値</th><th>単位</th></tr><tr><td>信号源インピーダンス</td><td>Re</td><td rowspan="3">ユーザ基板依存</td><td>kΩ</td></tr><tr><td>T&H 回路の変換周期</td><td>T2</td><td>ms</td></tr><tr><td>AnVREFH 電圧 (n = 0, 1)</td><td>Vavrefh</td><td>V</td></tr><tr><td>チャンネルマルチプレクサ内の寄生容量</td><td>C1</td><td>2</td><td>pF</td></tr><tr><td> AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)</td><td>V3</td><td>ユーザ基板依存</td><td>V</td></tr></table>	項目	記号	参考値	単位	信号源インピーダンス	Re	ユーザ基板依存	kΩ	T&H 回路の変換周期	T2	ms	AnVREFH 電圧 (n = 0, 1)	Vavrefh	V	チャンネルマルチプレクサ内の寄生容量	C1	10	pF	AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V	項目	記号	参考値	単位	信号源インピーダンス	Re	ユーザ基板依存	kΩ	T&H 回路の変換周期	T2	ms	AnVREFH 電圧 (n = 0, 1)	Vavrefh	V	チャンネルマルチプレクサ内の寄生容量	C1	2	pF	AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V	誤記	-	-
項目	記号	参考値	単位																																																																								
信号源インピーダンス	Re	ユーザ基板依存	kΩ																																																																								
T&H 回路の変換周期	T2		ms																																																																								
AnVREFH 電圧 (n = 0, 1)	Vavrefh		V																																																																								
チャンネルマルチプレクサ内の寄生容量	C1	10	pF																																																																								
AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V																																																																								
項目	記号	参考値	単位																																																																								
信号源インピーダンス	Re	ユーザ基板依存	kΩ																																																																								
T&H 回路の変換周期	T2		ms																																																																								
AnVREFH 電圧 (n = 0, 1)	Vavrefh		V																																																																								
チャンネルマルチプレクサ内の寄生容量	C1	10	pF																																																																								
AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V																																																																								
項目	記号	参考値	単位																																																																								
信号源インピーダンス	Re	ユーザ基板依存	kΩ																																																																								
T&H 回路の変換周期	T2		ms																																																																								
AnVREFH 電圧 (n = 0, 1)	Vavrefh		V																																																																								
チャンネルマルチプレクサ内の寄生容量	C1	2	pF																																																																								
AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V																																																																								

表 26.52 A/D 変換影響算出式：C1M (R7F701271EAFP #**0) / C1H (R7F701270EABG-C #**4)

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤				正				変更理由	通知状況	備考																																										
33	2192	ECM	表28.8 エラー要因とセーフティ処理一覧 (1/2)	6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー ^{注3}		6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1、CPU2) のアドレスパリティエラー ^{注3}		誤記	-	-																																										
				7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー ^{注3}		7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1、CPU2) のパリティビットエラー ^{注3}																																														
34	2194	ECM	表28.9 エラー要因集約	6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー	CPU1、CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。	6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1、CPU2) のアドレスパリティエラー	CPU1、CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。	誤記	-	-																																										
				7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー	CPU1、CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。	7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1、CPU2) のパリティビットエラー	CPU1、CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。																																													
35	2277	フラッシュ	31.11 注意事項	7. 書き込み／消去中の禁止事項 フラッシュメモリの書き込み／消去中は、以下の動作は行わないでください。				7. 書き込み／消去／ <u>ブランクチェック</u> 中の禁止事項 フラッシュメモリの書き込み／消去／ <u>ブランクチェック</u> 中は、以下の動作は行わないでください。				誤記	-	-																																										
36	2332	電气的特性	表35.35 RDC 変換性能	<table><tr><td rowspan="4">BIST 判定時間^{注5}</td><td>角度変換 BIST (角度判定閾値 ±8LSB 以内)</td><td>—</td><td>—</td><td>10</td><td>ms</td></tr><tr><td>レゾルバ信号異常検出 BIST</td><td>—</td><td>—</td><td>1.5</td><td>ms</td></tr><tr><td>レゾルバ信号断線検出 BIST</td><td>—</td><td>—</td><td>1</td><td>ms</td></tr><tr><td>変換異常 BIST</td><td>—</td><td>—</td><td>10</td><td>ms</td></tr></table>				BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±8LSB 以内)	—	—	10	ms	レゾルバ信号異常検出 BIST	—	—	1.5	ms	レゾルバ信号断線検出 BIST	—	—	1	ms	変換異常 BIST	—	—	10	ms	<table><tr><td rowspan="4">BIST 判定時間^{注5}</td><td>角度変換 BIST (角度判定閾値 ±16LSB以内)</td><td>—</td><td>—</td><td>10</td><td>ms</td></tr><tr><td>レゾルバ信号異常検出 BIST</td><td>—</td><td>—</td><td>1.5</td><td>ms</td></tr><tr><td>レゾルバ信号断線検出 BIST</td><td>—</td><td>—</td><td>1</td><td>ms</td></tr><tr><td>変換異常 BIST</td><td>—</td><td>—</td><td>10</td><td>ms</td></tr></table>				BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±16LSB以内)	—	—	10	ms	レゾルバ信号異常検出 BIST	—	—	1.5	ms	レゾルバ信号断線検出 BIST	—	—	1	ms	変換異常 BIST	—	—	10	ms	誤記	-	-
BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±8LSB 以内)	—	—	10	ms																																																			
	レゾルバ信号異常検出 BIST	—	—	1.5	ms																																																			
	レゾルバ信号断線検出 BIST	—	—	1	ms																																																			
	変換異常 BIST	—	—	10	ms																																																			
BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±16LSB以内)	—	—	10	ms																																																			
	レゾルバ信号異常検出 BIST	—	—	1.5	ms																																																			
	レゾルバ信号断線検出 BIST	—	—	1	ms																																																			
	変換異常 BIST	—	—	10	ms																																																			

以上