

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ  
問合せ窓口 <http://japan.renesas.com/inquiry>  
E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-SH7-A756A/J	Rev.	第1版
題名	SH7785 PCIC ターゲットアクセス時のアクセス制限について		情報分類	技術情報	
適用製品	SH7785 グループ	対象ロット等	関連資料	SH7785 ハードウェアマニュアル Rev.1.00 2009年9月18日 (RJJ09B0285-0100)	
		全ロット			

SH7785 の PCIC に関して、ターゲットアクセス時に、以下の制限事項があります。

## 【内容】

SH7785のPCICを用いて、PCIバスとSH ローカルバス (LBSC) の間でデータを転送するために、外部PCIデバイスがバスマスタになり、メモリアドレッシング/メモリアドレッシングにより、ターゲットライト転送もしくはターゲットリード転送を行った場合、SH ローカルバス (LBSC) へ正しくデータが転送できない場合があります。また、正しくデータ転送できないだけでなく、ターゲットポートで終了する場合があります。

ターゲットI/Oアクセスやコンフィグレーションアクセスの場合は、PCIバスとSHローカルバス (LBSC) の間でのデータ転送はできませんので、本不具合は発生しません。

## 【発生条件】

下記条件1、2または3において、PCIバスとSH ローカルバス (LBSC) の間で正しくデータを転送できません。

1) 条件1 : 下記 (1-a) - (1-c) の全てを満たす場合

(1-a) SH7785のPCICに対するターゲットメモリアドレッシングもしくはターゲットメモリアドレッシングアクセス

(1-b) PCIバス上の転送がシングルアクセス

(1-c) C/BE# (データ転送中のバイトイネーブル) の組み合わせが、以下の組み合わせ以外の場合。

C/BE#[3:0] = LLLL / LLHH / HHLL / LHHH / HLHH / HHLH / HHHL (H:ハイレベル、L:ローレベル)

2) 条件2 : 下記 (2-a) - (2-c) の全てを満たす場合

(2-a) SH7785のPCICに対するターゲットメモリアドレッシングアクセス

(2-b) PCIバス上の転送がバーストアクセス

(2-c) 以下の項目 i) - iii) の内、1つ以上の項目に該当する場合

i) 開始アドレス 16バイト境界以外るとき

ii) 終了アドレス 16バイト境界以外るとき

iii) C/BE# (データ転送中のバイトイネーブル) の組み合わせが、以下の組み合わせ以外の場合。

C/BE#[3:0] = LLLL (H:ハイレベル、L:ローレベル)

- 3) 条件3 : 下記 (3-a) - (3-d) の全てを満たす場合
- (3-a) SH7785のPCICに対するターゲットメモリリードアクセス
  - (3-b) PCIバス上の転送がバーストアクセス
  - (3-c) PCIコントロールレジスタのPFEビットが1かつPFCSビットが1のとき
  - (3-d) 以下の項目 i) - iii)内、1つ以上の項目に該当する場合
    - i) 開始アドレス 16バイト境界以外のとき
    - ii) 終了アドレス 16バイト境界以外のとき
    - iii) C/BE# (データ転送中のバイトイネーブル) の組み合わせが、以下の組み合わせ以外の場合  
C/BE#[3:0] = LLLL (H:ハイレベル、L:ローレベル)

**【回避方法】**

以下の(1) - (4)のいずれかの方法で回避が可能です。

ターゲットリードアクセスでバーストアクセスを行う場合は、以下の(5)の方法でも回避が可能です。

- (1) 内蔵DMACによるマスタ転送の場合、本不具合は発生しませんので、内蔵DMACを用いて、PCIバスとSH ローカルバス (LBSC) の間の転送を行う。
- (2) SH7785のPCICに対するターゲット転送時にはバーストアクセス転送を行わずシングルアクセス転送のみ実行する。  
ただし、C/BE#[3:0] (データ転送中のバイトイネーブル) の組み合わせとしては、LLLL/LLHH/HHLL/LHHH/HLHH/HHLH/HHHLのみ使用可能。(H:ハイレベル、L:ローレベル)
- (3) SH7785のPCICに対するターゲット転送時にバーストアクセス転送を行う場合には、開始アドレスと終了アドレスを16バイト境界に設定し、かつC/BE# (データ転送中のバイトイネーブル) の組み合わせはLLLL (すべてローレベル) とする。
- (4) PCIバスからDDR2-SDRAM空間もしくはUメモリ空間へデータ転送を行う場合には、本不具合は発生しないので、PCIバスとSHローカルバス (LBSC) の間のデータ転送を行う場合、DDR2-SDRAM空間もしくはUメモリ空間を経由して、データを転送する。
- (5) ターゲットリードアクセスでバーストアクセスを行う場合は、PCIコントロールレジスタのPFEビットもしくはPFCSビットを0に設定する。

**【マニュアル修正内容】**

13.4.4 ターゲットアクセス (4)SH7785 へのアクセスの文章を以下のように修正します。

・メモリ空間

「13.4.4 (1) 本LSIメモリ空間へのアクセス」を参照ください。アクセス可能な空間はSH7785メモリマップ上でエリア0~6 (CS0~CS6)、DDR2-SDRAM空間およびCPU内のUメモリ空間です。

ただし、エリア0~6に対しては以下の(a)-(c)のいずれかの方法で回避が可能です。

- (a) シングルアクセス転送を行う場合には、C/BE#[3:0] (データ転送中のバイトイネーブル) の組み合わせが、以下の組み合わせとする。

C/BE#[3:0] = LLLL / LLHH / HHLL / LHHH / HLHH / HHLH / HHHL (H:ハイレベル、L:ローレベル)

- (b) バーストアクセス転送を行う場合には、開始アドレスと終了アドレスを16バイト境界に設定し、かつC/BE# (データ転送中のバイトイネーブル) の組み合わせは以下とする。

C/BE#[3:0] = LLLL (H:ハイレベル、L:ローレベル)

- (c) バーストリードアクセス転送を行う場合には、PCIコントロールレジスタのPFEビットもしくはPFCSビットを0に設定する。

以上