お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ（http://www.renesas.com）

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社（http://www.renesas.com）

【問い合わせ先】http://japan.renesas.com/inquiry

発行日：2004 年 04 月 27 日

RENESAS TECHNICAL UPDATE

〒100-0004　東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口　E-mail: csc@renesas.com

製品分類	開発環境	発行番号	TN-CSX-070A/JA	Rev.	第 1 版
題名	H8S, H8/300 シリーズ C/C++コンパイラ Ver.6.0.01 不具合のご連絡		情報分類	使用上の注意事項	
適用製品	PS008CAS6-MWR(R0C40008XSW06R) PS008CAS6-SLR(R0C40008XSS06R) PS008CAS6-H7R(R0C40008XSH06R)	対象ロット等 Ver.6.0.00 Ver.6.0.01	関連資料	H8S, H8/300 シリーズ C/C++コンパイラ、アセンブラ、最適化リンケージエディタ ユーザーズマニュアル RJJ10B0049-0100H 第 1 版	

H8S,H8/300 Series C/C++コンパイラ Ver.6.0.00/Ver.6.0.01 には別紙に示す不具合があります。

詳しい修正内容については、添付資料の PS008CAS6-040402J をご参照ください。

添付：PS008CAS6-040402J

H8S,H8/300 シリーズ C/C++コンパイラ Ver.6.0.01 不具合内容

H8S,H8/300 シリーズ C/C++コンパイラ Ver.6.0.01
不具合内容

H8S,H8/300 シリーズ C/C++コンパイラ Ver.6.0.01 における不具合の内容を以下に示します。

1) 引数の構造体/共用体メンバのアクセス不正

structreg オプションを指定し、4バイト以下の引数の構造体/共用体メンバにアクセスした場合、正しく値が反映されない場合があります。

[例]

```
typedef struct{
     char stc_1;
     char stc_2;
     int  stc_3;
}ST;

void f045(ST p1_str, ST p2_str ) {
    ST *lp1;
    ST *lp2;

    lp1 = &p2_str;
    lp2 = &p2_str;
    p2_str.stc_2 = 2;       /* 不正コード出力部分 */

     sub(lp2);
}
```

[不正コード]

```
MOV.L   ER1,@(4:2,SP)
MOV.L   ER0,@SP
MOV.L   SP,ER0
ADDS.L  #4,ER0
MOV.B   #2:8,@(1:2,SP)
```

→

[正常コード]

```
MOV.B   #2:8,@(5:2,SP)
```

[発生条件]

下記条件を全て満たす場合、発生することがあります。

a) CPU 種別として H8SXN/H8SXM/H8SXA/H8SXX のいずれかを指定している。
b) structreg オプションを指定している。
c) 4 バイト以下の構造体または共用体を引数として使用している。
d) 引数がアドレス参照されている場合、もしくは関数内部でアドレス参照される場合。

[回避方法]

下記の方法で回避することができます。

・引数をローカル変数に一旦代入し、その変数でアクセスする。

[対象バージョン]

・Ver.6.0.00 以降

2) ポインタ比較式不正

ポインタにキャストした定数同士を比較した場合、比較結果が異なる場合があります。

[例]

```
int a;
void f(void) {
   unsigned long t = 0xffffffff;          /* 0xffffffff が伝播され、((float *)0 < (float *)0xffffffff);となる。 */
   a = ((float *)0 < (float *)t);         /* 不正に a=0 となる                                                  */
}
```

[発生条件]

下記条件を満たす場合、発生することがあります。

a) 比較式がある。
b) a)の両辺が共にポインタ型にキャストされた定数である。
c) b)の定数のうち、少なくとも一方が signed long の範囲外(2147483648～4294967295)の値である。

[回避方法]
下記の方法で回避することができます。
・ 一方の定数を volatile 付きの一時変数に格納し、その一時変数を用いて比較を行う。

```
int a;
void f(void) {
   volatile unsigned long t = 0xffffffff;
  a = ((float *)0 < (float *)t);
}
```

[対象バージョン]
・Ver.6.0.00 以降

3)ビットフィールドの設定・参照不正
ビットフィールドへの設定および参照を行った場合、値の設定や参照が正しく行えない場合があります。
[例]

```
typedef struct {
     char c:8;
     char c2:8;
     int i;
}ST;

main()
{
    ST a;
    a.c=10;
    if (a.c==10) {                          /* a.c を不正参照し、比較が FALSE になる                    */
         func1();
    } else {
         func2();
     }
}
```

[発生条件]
以下の a),b)いずれかの条件を全て満たす場合、発生することがあります。
a)
i. CPU 種別として 300HN, 300HA のいずれかを指定している。
ii. 最適化あり(optimize=1:デフォルト)でコンパイルしている。
iii. 引数または局所変数の構造体を宣言している。
iv. iii.の構造体が[unsigned] char 型で、サイズが 8bit のビットフィールドメンバを持つ。
v. iii.の構造体はレジスタ上に割りつき、iv.のビットフィールドメンバは En 上に割りついている。
b)
i. CPU 種別として 300HN, 300HA, 2000N, 2000A, 2600N, 2600A のいずれかを指定している。
ii. 最適化あり(optimize=1:デフォルト)でコンパイルしている。
iii. 引数または局所変数の構造体を宣言している。
iv. iii.の構造体が[unsigned] short または[unsigned] int で、サイズが 16bit のビットフィールドメンバを持つ。
v. iii.の構造体は、境界調整数が 1 である(pack=1 オプション、#pragma pack 1 が指定されている)。
vi. iii.の構造体はレジスタ上に割りつき、iv.のビットフィールドメンバは En の下位 8bit と RnH に割りついている。

[回避方法]
下記のいずれかの方法で回避することができます。
a) ビットフィールドの指定をやめ、スカラ型として宣言する。

```
struct ST {                          struct ST {
     char c:8;                            char c;
     char c2:8          →                 char c2;
     int i;                               int i;
};                                   };
```

b) 最適化なしでコンパイルする。

[対象バージョン]
・Ver.4.0 以降

4) &構造体.配列[0] 等構造体メンバのアドレス参照時エラー

&構造体.配列[0](&構造体->配列[0])形式で先頭アドレスを参照した場合、正しいアドレスが求められない場合があります。
または内部エラーが出力される場合があります。

[例]

```
typedef struct ST {
    char array[12];
}ST;

ST st;
int b,c;
char *p;

void sub()
{
   p= &st.array[0] + b + c;                    /* アドレスではなく、st.array[0]の値を加算するコードを出力    */
}
```

[発生条件]

以下の a),b)いずれかの条件を全て満たす場合、発生することがあります。

a)
- i. CPU 種別として 300HN, 300HA, 2000N, 2000A, 2600N, 2600A のいずれかを指定している。
- ii. 構造体メンバが配列で定義されている。
- iii. ii.の先頭のアドレス値を用いて 2 回以上の加減算を実施する。
- iv. 先頭アドレスは&構造体.配列[0]、または&構造体->配列[0]形式で求めている。

b)
- i. CPU 種別として 300HN, 300HA, 2000N, 2000A, 2600N, 2600A のいずれかを指定している。
- ii. 最適化あり(optimize=1:デフォルト)でコンパイルする。
- iii. 変数の配列を定義している。
- iv. iii.の先頭のアドレス値を用いて、2 回以上の加減算を実施する。
- v. 先頭アドレスを&配列[0]形式で求めている。

[回避方法]

下記の方法で回避することができます。

・配列のアドレスを、構造体.配列(または構造体->配列)形式または、配列で求める。

[対象バージョン]

・Ver.4.0 以降

5) &=0、|=0xFFFF の不正アドレスアクセス

[unsigned]short/int 型の変数に対して複合論理演算を実施した場合、不正なアドレス(本来のアドレス+2)に値を設定するコードが生成される場合があります。

[例]

```
typedef struct {
    short       w1;
}*PST;

volatile PST pst = (PST)0xC40000;
short * volatile p;

void sub(void)
{
    pst->w1 &= 0;
   *p &= 0;

    pst->w1 |= 0xffff;
   *p |= 0xffff;
}
```

［不正コード］

```
_sub:
        MOV.L       @_pst:32,ER0
        SUB.W       R1,R1
        MOV.W       R1,@(2:16,ER0)
        MOV.L       @_p:32,ER0
        MOV.W       R1,@(2:16,ER0)
        MOV.L       @_pst:32,ER0
        MOV.W       #-1,R1
        MOV.W       R1,@(2:16,ER0)
        MOV.L       @_p:32,ER0
        MOV.W       R1,@(2:16,ER0)
        RTS
```

[正常コード]

```
→   MOV.W   R1,@ER0
→   MOV.W   R1,@ER0
→   MOV.W   R1,@ER0
→   MOV.W   R1,@ER0
```

[発生条件]
下記条件を全て満たす場合、発生することがあります。
a) CPU 種別として 300, 300HN, 300HA, 2000N, 2000A, 2600N, 2600A のいずれかを指定している。
b) 変数を[unsigned] short/int 型で宣言している。
c) 変数は volatile 宣言されたポインタである。
d) 下記の複合代入演算を記述している。
- 変数 &=0;
- 変数 |= 0xffff;

[回避方法]
下記のいずれかの方法で回避することができます。
a) ポインタの指す先の領域に volatile を付加する。

```
typedef volatile struct {                    /* volatile を付加する。                    */
    short   w1;
}*PST;

volatile PST pst = (PST)0xC40000;
volatile short * volatile p;                 /* volatile を付加する。                    */
```

b) &=,|=演算を単純代入(=)に変更する。

```
pst->w1 = 0;

*p = 0;
pst->w1 = 0xffff;
*p = 0xffff;
```

[対象バージョン]
・Ver.3.0 以降