

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RX*-A0227A/J	Rev.	第1版
題名	I ² C バスインタフェース (RIIC) に関する誤記訂正		情報分類	技術情報	
適用製品	RX130 グループ、RX13T グループ、 RX230 グループ、RX231 グループ、 RX23W グループ、RX23E-A グループ、 RX65N グループ、RX651 グループ、 RX66T グループ、RX72T グループ、 RX66N グループ、RX72N グループ、 RX72M グループ	対象ロット等	関連資料	各製品のユーザーズマニュアルハードウェア編 (詳細は最終ページの表をご参照ください)	
		全ロット			

上記適用製品のユーザーズマニュアルハードウェア編の I²C バスインタフェース (RIIC) 章において、誤記がありましたので、以下のとおり訂正いたします。

なお、ページ番号、章番号などは RX130 グループを例に記載しています。その他の製品のページ番号、章番号などにつきましては最終ページの表を参照してください。

•Page 908 of 1390

「29.2.6 I²C バスファンクション許可レジスタ (ICFER)」において、NACK ビットの説明文を以下のとおり訂正いたします。

【変更前】

送信モード時、**スレーブデバイスから** NACK を受信した場合に転送動作を継続するか中断するかを選択します。通常は“1”にしてください。

【変更後】

送信モード時、NACK を受信した場合に転送動作を継続するか中断するかを選択します。通常は“1”にしてください。

•Page 915 of 1390

「29.2.10 I²C バスステータスレジスタ 2 (ICSR2)」において、AL フラグの説明文 2 段落目を以下のとおり訂正いたします。

【変更前】

このほか、**RIIC では設定によりマスタモード時に** NACK 送信中のアービトレーションロストの検出やスレーブモード時にデータ送信中のアービトレーションロストの検出も可能です。

【変更後】

このほか、**受信モード時の** NACK 送信中や、スレーブモード時のデータ送信中もアービトレーションロストの検出が可能です。

•Page 917 of 1390

「29.2.10 I²C バスステータスレジスタ 2 (ICSR2)」において、TDRE フラグの説明文にある注を以下のとおり訂正いたします。

【変更前】

注. ICFER.NACKЕ ビットが“1”の状態では NACKF フラグが“1”になると RIIC は通信動作を中断します。このとき、TDRE フラグが“0”の状態 (次の送信データがすでに書き込まれている状態) の場合、9クロック目の立ち上がりで ICDRS レジスタへのデータ転送が行われ ICDRT レジスタが空になりますが、TDRE フラグは“1”になりません。

【変更後】

注. ICFER.NACKЕ ビットが“1”の状態では NACKF フラグが“1”になると RIIC は通信動作を中断します。このときすでに、ICDRT レジスタに次の送信データが書き込まれていても (TDRE フラグが“0”)、ICDRS レジスタへのデータ転送は行われず ICDRT レジスタのデータが保持されるため、TDRE フラグは“1”になりません。

•Page 946 of 1390

「29.7.3 デバイス ID アドレス検出機能」において、本文 1 段落目を以下のとおり訂正いたします。

【変更前】

RIIC は I²C バス (Rev.03) に準拠したデバイス ID アドレスの検出機能を備えています。ICSER.DIDE ビットを“1”にした状態で、スタートコンディションまたはリスタートコンディション後の 1 バイト目に 1111 100b を受信すると、RIIC はこのアドレスをデバイス ID アドレスと認識し、続く R/W# ビットが“0”のとき SCL クロックの 8 クロック目の立ち上がりで ICSR1.DID フラグを“1”にした後、2 バイト目以降と自スレーブアドレスとの比較動作を行います。この 2 バイト目以降のアドレスがスレーブアドレスレジスタの値と一致した場合、該当する ICSR1.AASy フラグ (y=0 ~ 2) が“1”になります。

【変更後】

RIIC は I²C バス仕様に準拠したデバイス ID アドレスの検出機能を備えています。ICSER.DIDE ビットを“1”にした状態で、スタートコンディションまたはリスタートコンディション後の 1 バイト目に 1111 100b を受信すると、RIIC はこのアドレスをデバイス ID アドレスと認識し、続く R/W# ビットが“0”のとき 9 個目の SCL の立ち上がりで ICSR1.DID フラグを“1”にした後、2 バイト目以降と自スレーブアドレスとの比較動作を行います。この 2 バイト目以降のアドレスがスレーブアドレスレジスタの値と一致した場合、該当する ICSR1.AASy フラグ (y = 0 ~ 2) が“1”になります。

•Page 947 of 1390

「29.7.3 デバイス ID アドレス検出機能」において、図 29.28 を以下のとおり訂正いたします。

【変更前】

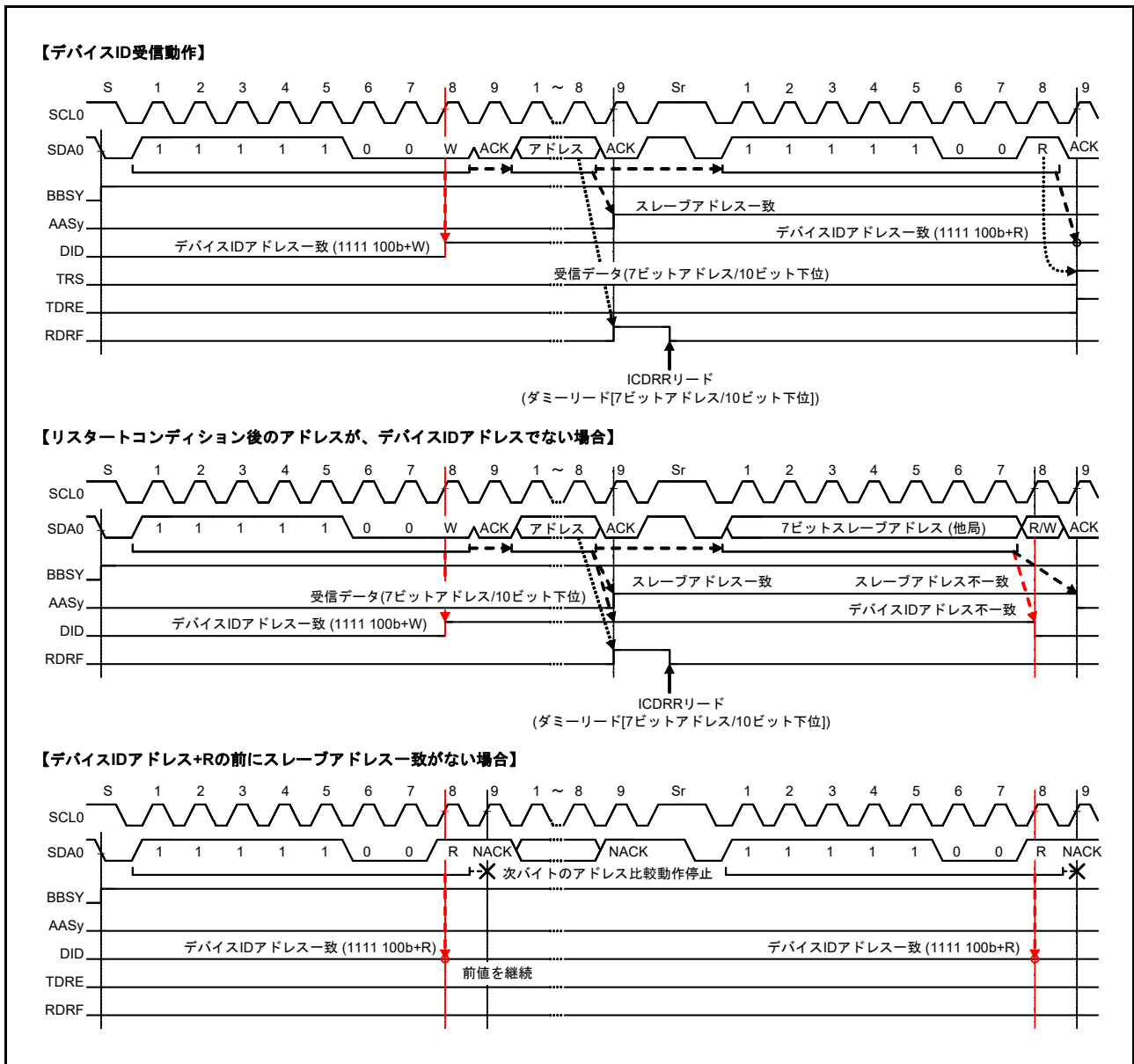
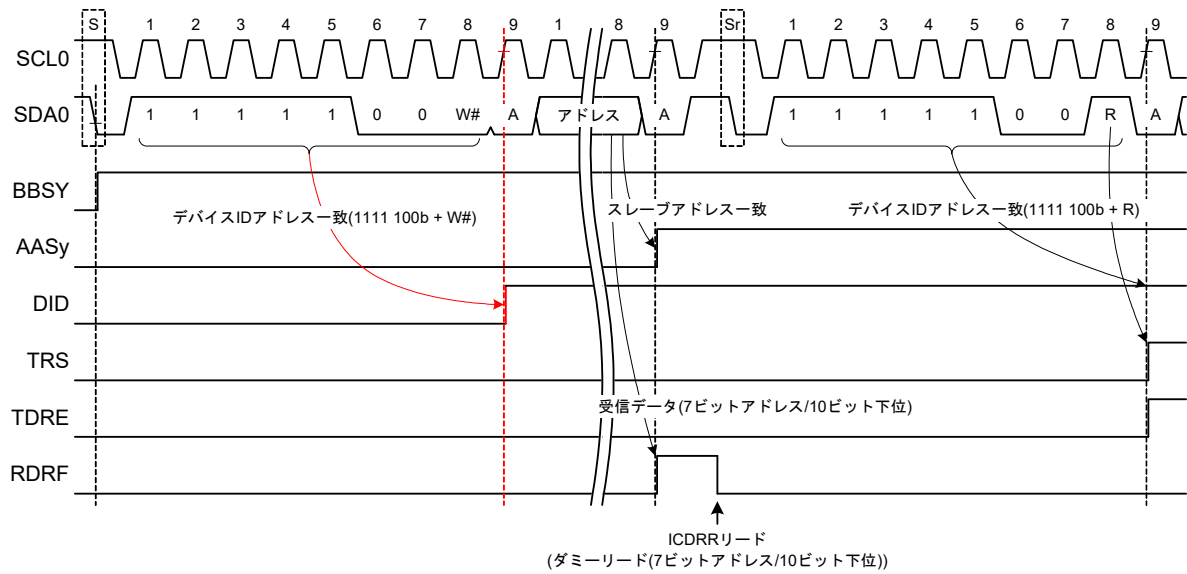


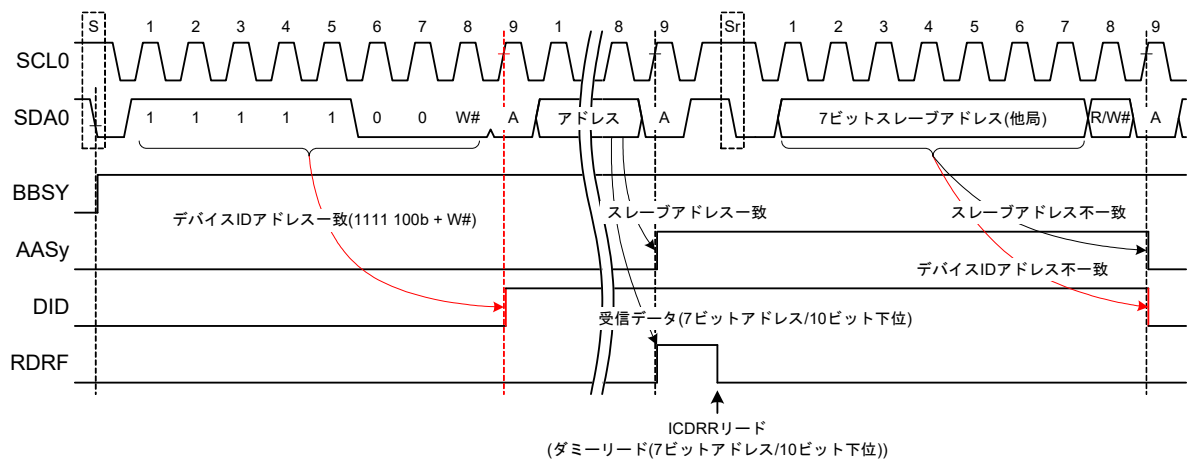
図 29.28 デバイス ID アドレス受信時の AASy、DID フラグセット/クリアタイミング

【変更後】

【デバイスID受信動作】



【リスタートコンディション後のアドレスがデバイスIDアドレスでない場合】



【デバイスIDアドレス+Rの以前にスレーブアドレスが一致していない場合】

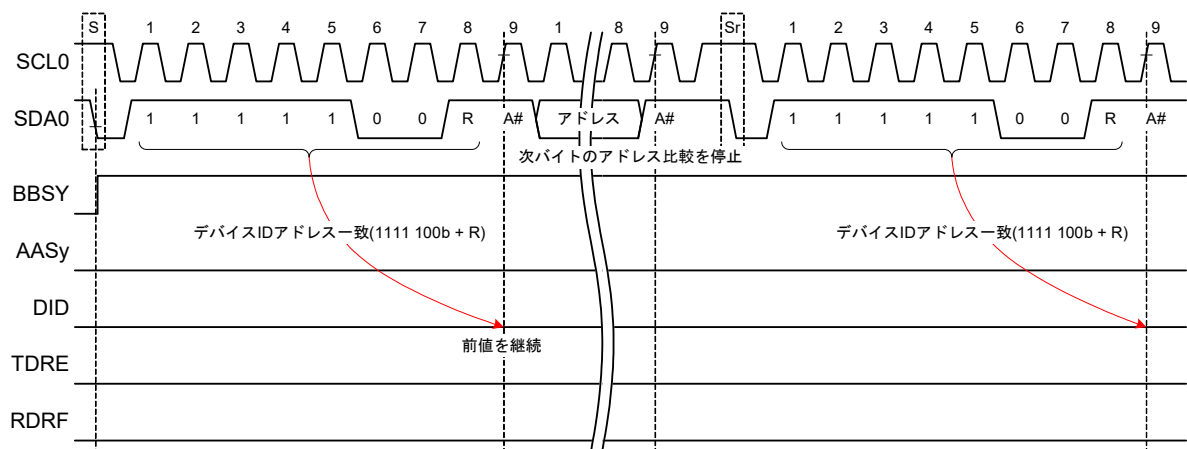


図 29.28 デバイス ID アドレス受信時の AASy、DID フラグセット / クリアタイミング

•Page 950 of 1390

「29.8.2 NACK 受信転送中断機能」において、本文 2 段落目を以下のとおり訂正いたします。

【変更前】

なお NACK 受信転送中断機能で転送動作が中断された場合 (ICSR2.NACKF フラグ = 1)、以後の送信動作および受信動作は行いません。動作を再開するには NACKF フラグを “0” にしてください。またマスタ送信モードの場合には **NACKF フラグを “0” にした後、リスタートコンディション発行またはストップコンディション発行後にスタートコンディション発行を行って、動作をやり直してください。**

【変更後】

なお NACK 受信転送中断機能で転送動作が中断された場合 (ICSR2.NACKF フラグ = 1)、以後の送信動作および受信動作は行いません。動作を再開するには NACKF フラグを “0” にしてください。マスタ送信モードの場合には、**リスタートコンディション発行後に NACKF フラグを “0” にして動作をやり直すか、ストップコンディション発行後に NACKF フラグを “0” にし、その後スタートコンディションの発行からやり直してください。**

•Page 950 of 1390

「29.8.2 NACK 受信転送中断機能」において、図 29.31 を以下のとおり訂正いたします。

【変更前】

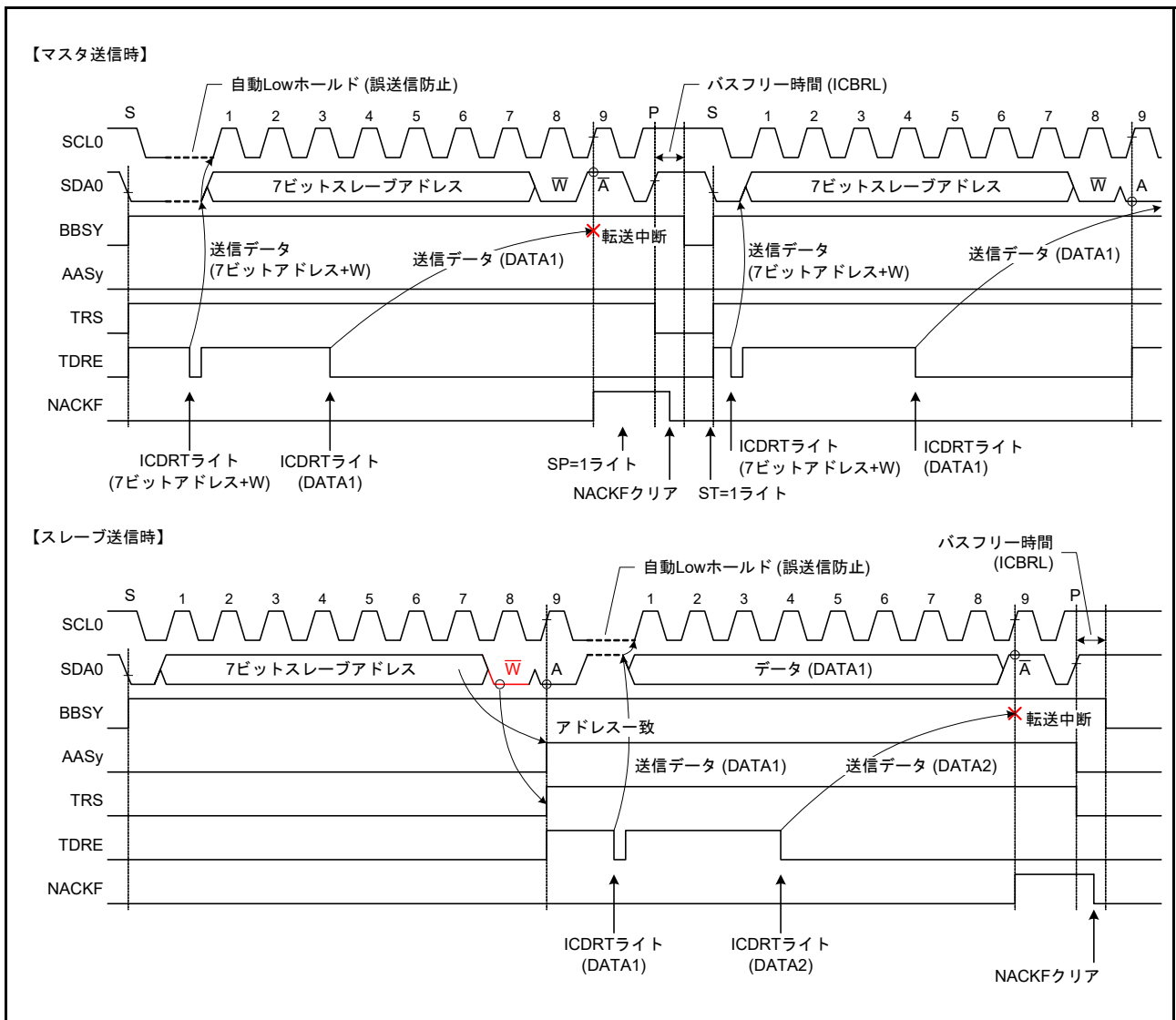


図 29.31 NACK 受信時の転送中断動作 (NACK ビット = 1 のとき)

【変更後】

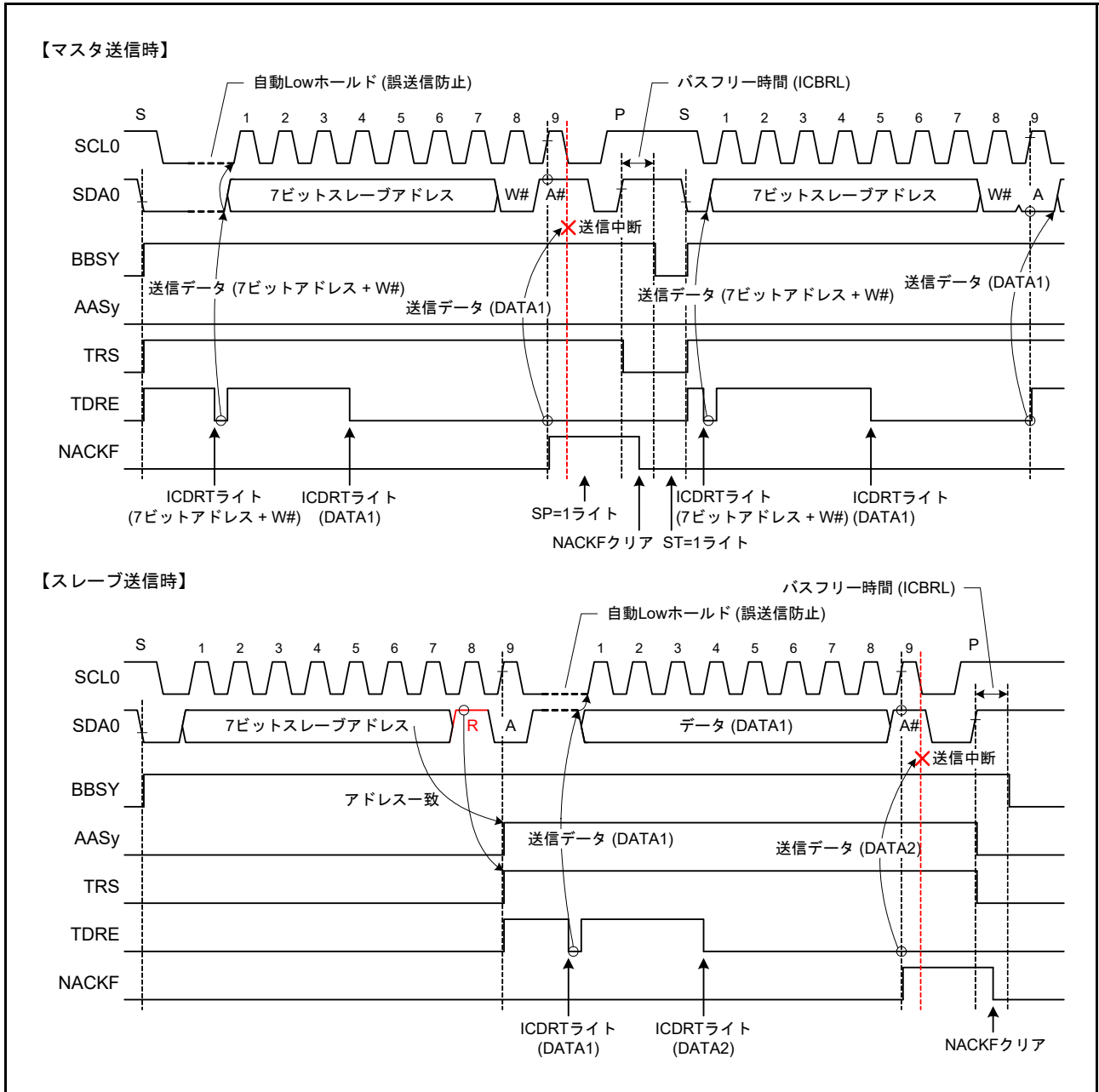


図 29.31 NACK 受信時の転送中断動作 (NACK ビット = 1 のとき)

•Page 960 of 1390

「29.11.2 SCL クロック追加出力機能」において、本文3段落目に以下のとおり訂正、加筆いたします。

【変更前】

SCL クロック追加出力は、ICCR1.CLO ビットを“1”にすると、ICMR1.CKS[2:0] ビット、ICBRH、ICBRL レジスタで設定された転送速度の SCL クロックが1クロック分追加クロックとして出力されます。1クロック分の追加クロック出力が終了すると CLO ビットは自動的に“0”になります。そのためソフトウェアで CLO ビットが“0”であることを確認後“1”を書くことにより、追加クロックを連続的に出力することができます。

【変更後】

ICCR1.CLO ビットを“1”にすると、ICMR1.CKS[2:0] ビット、ICBRH、ICBRL レジスタで設定された周波数のクロックが SCL0 端子から1クロック分追加で出力されます。1クロック分の追加クロック出力が終了すると CLO ビットは自動的に“0”になります。このとき ICCR2.BBSY フラグが“1”であると SCL0 端子は Low になり、BBSY フラグが“0”であると SCL0 端子は High になります。CLO ビットが“0”であることを確認した後“1”を書くことにより、追加クロックを連続して出力することができます。

•Page 960 to 961 of 1390

「29.11.2 SCL クロック追加出力機能」において、本文5段落目の2文目を以下のとおり削除いたします。

【変更前】

なお、この機能を使用する場合は ICFER.MALE ビットを“0”(マスタアービトレーションロスト検出禁止)にして使用してください。MALE ビットが“1”(マスタアービトレーションロスト検出許可)の場合、ICCR1.SDAO ビットの値と SDA0 ラインが不一致のときアービトレーションロストが発生しますので注意してください。

【変更後】

なお、この機能を使用する場合は ICFER.MALE ビットを“0”(マスタアービトレーションロスト検出禁止)にして使用してください。

•Page 961 of 1390

「29.11.2 SCL クロック追加出力機能」において、図 29.40 を以下のとおり訂正いたします。

【変更前】

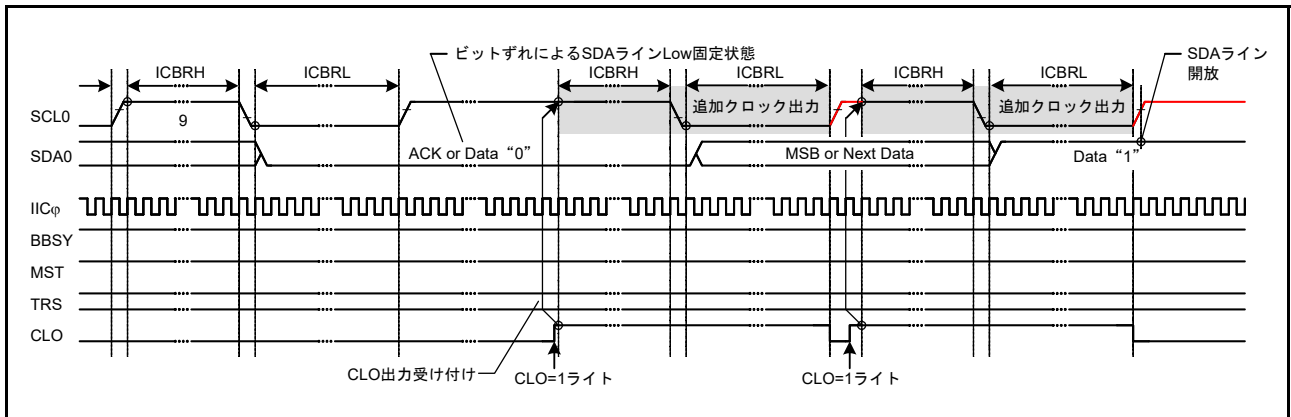


図 29.40 SCL クロック追加出力機能 (CLO ビット)

【変更後】

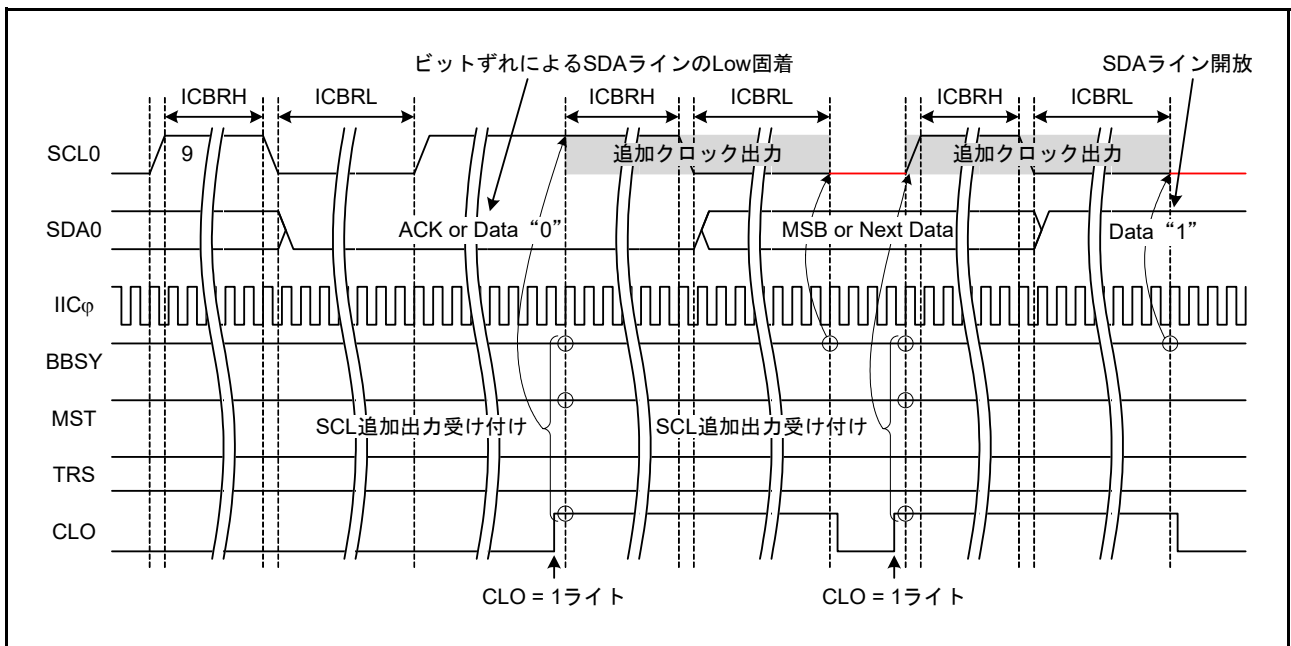


図 29.40 SCL 追加出力機能 (CLO ビット)

•Page 966 of 1390

「29.14 リセット時/コンディション検出時のレジスタおよび機能の初期化」において、表 29.7 を以下のとおり訂正いたします。

【変更前】

表 29.7 リセット時/コンディション検出時のレジスタおよび機能のリセット状況

		MCU リセット	RIIC リセット (ICE ビット=0、 IICRST ビット=1)	内部リセット (ICE ビット=1、 IICRST ビット=1)	スタートコンディション/ リスタートコンディション 検出	ストップコンディション 検出
ICCR1	ICE, IICRST	リセット	保持	保持	保持	保持
	SCLO, SDAO		リセット	リセット		
	それ以外			保持		
ICCR2	BBSY	リセット	リセット	保持	保持	保持
	ST, RS			リセット	リセット	リセット
	TRS, MST				保持	
	SP				リセット	
ICMR1	BC[2:0]	リセット	リセット	リセット	リセット	保持
	それ以外				保持	
ICMR2		リセット	リセット	保持	保持	保持
ICMR3	ACKBT	リセット	リセット	保持	保持	リセット
	それ以外					
ICFER		リセット	リセット	保持	保持	保持
ICSER		リセット	リセット	保持	保持	保持
ICIER		リセット	リセット	保持	保持	保持
ICSR1		リセット	リセット	リセット	保持	リセット
ICSR2	TDRE, TEND	リセット	リセット	リセット	保持	リセット
	START					
	それ以外					
SARL0, SARL1, SARL2, SARU0, SARU1, SARU2		リセット	リセット	保持	保持	保持
ICBRH, ICBRL		リセット	リセット	保持	保持	保持
ICDRT		リセット	リセット	保持	保持	保持
ICDRR		リセット	リセット	保持	保持	保持
ICDRS		リセット	リセット	リセット	保持	保持
タイムアウト検出機能		リセット	リセット	リセット	動作	動作
バスフリー時間計測		リセット	リセット	動作	動作	動作

リセット：レジスタ、機能が初期化されます。

保持：レジスタ、機能は初期化されず、そのときの状況に応じて保持または更新されます。

【変更後】

表 29.7 リセット時 / コンディション検出時のレジスタおよび機能のリセット状況

		MCU リセット	RIIC リセット (ICE ビット=0、 IICRST ビット=1)	内部リセット (ICE ビット=1、 IICRST ビット=1)	スタートコンディション/ リスタートコンディション 検出	ストップコンディション 検出
ICCR1	SDAO, SCLO	リセット	リセット	リセット	保持	保持
	IICRST, ICE		保持	保持		
	その他		リセット			
ICCR2	ST, RS	リセット	リセット	リセット	リセット	保持
	SP					
	TRS				(注1)	
	MST				(注1)	
	BBSY				保持	"1"になる
ICMR1	BC[2:0]	リセット	リセット	リセット	リセット	保持
	その他			保持		
ICMR2		リセット	リセット	保持	保持	保持
ICMR3	ACKBT	リセット	リセット	保持	保持	リセット
	その他					保持
ICFER		リセット	リセット	保持	保持	保持
ICSER		リセット	リセット	保持	保持	保持
ICIER		リセット	リセット	保持	保持	保持
ICSR1		リセット	リセット	リセット	保持	リセット
ICSR2	START	リセット	リセット	リセット	"1"になる	リセット
	STOP				保持	"1"になる
	TEND					リセット
	TDRE				(注1)	
	その他				保持	保持
SARL0, SARL1, SARL2, SARU0, SARU1, SARU2		リセット	リセット	保持	保持	保持
ICBRH, ICBRL		リセット	リセット	保持	保持	保持
ICDRT		リセット	リセット	保持	保持	保持
ICDRR		リセット	リセット	保持	保持	保持
ICDRS		リセット	リセット	リセット	保持	保持
タイムアウト検出機能		リセット	リセット	リセット	動作	動作
バスフリー時間計測		リセット	リセット	動作	動作	動作

注1. リセットされません。条件に応じて"0"または"1"になります。

【関連資料】

適用製品	マニュアル名称、資料番号
RX130 グループ	RX130 グループ ユーザーズマニュアル ハードウェア編 Rev.3.00 (R01UH0560JJ0300)
RX13T グループ	RX13T グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0822JJ0100)
RX230 グループ、RX231 グループ	RX230 グループ、RX231 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20 (R01UH0496JJ0120)
RX23E-A グループ	RX23E-A グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0801JJ0100)
RX23W グループ	RX23W グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0823JJ0100)
RX65N グループ、RX651 グループ	RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev.2.30 (R01UH0590JJ0230)
RX66N グループ	RX66N グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0825JJ0100)
RX66T グループ	RX66T グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0749JJ0110)
RX72M グループ	RX72M グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0804JJ0100)
RX72N グループ	RX72N グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0824JJ0100)
RX72T グループ	RX72T グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0803JJ0100)

【ページ番号、章節項図表番号一覧】

項目	ページ番号、章節項図表番号			
	RX130 グループ	RX13T グループ	RX230 グループ、RX231 グループ	RX23E-A グループ
ICFER.NACKE ビットの説明文	Page 908 29.2.6	Page 755 24.2.6	Page 1261 35.2.6	Page 832 29.2.6
ICSR2.AL フラグの説明文	Page 915 29.2.10	Page 762 24.2.10	Page 1268 35.2.10	Page 839 29.2.10
ICSR2.TDRE フラグの注記	Page 917 29.2.10	Page 764 24.2.10	Page 1270 35.2.10	Page 841 29.2.10
デバイス ID アドレス検出機能の本文	Page 946 29.7.3	Page 793 24.7.3	Page 1299 35.7.3	Page 870 29.7.3
デバイス ID アドレス検出機能の図	Page 947 図 29.28	Page 794 図 24.28	Page 1300 図 35.28	Page 871 図 29.28
NACK 受信転送中断機能の本文	Page 950 29.8.2	Page 797 24.8.2	Page 1303 35.8.2	Page 874 29.8.2
NACK 受信転送中断機能の図	Page 950 図 29.31	Page 797 図 24.31	Page 1303 図 35.31	Page 874 図 29.31
SCL クロック追加出力機能の本文 3 段落目	Page 960 29.11.2	Page 807 24.11.2	Page 1313 35.11.2	Page 884 29.11.2
SCL クロック追加出力機能の本文 5 段落目	Page 960 to 961 29.11.2	Page 807 to 808 24.11.2	Page 1313 to 1314 35.11.2	Page 884 to 885 29.11.2
SCL クロック追加出力機能の図	Page 961 図 29.40	Page 808 図 24.40	Page 1314 図 35.40	Page 885 図 29.40
リセット状況の表	Page 966 29.14、表 29.7	Page 813 24.14、表 24.7	Page 1319 35.14、表 35.7	Page 890 29.14、表 29.7

項目	ページ番号、章節項図表番号			
	RX23W グループ	RX65N グループ、 RX651 グループ	RX66N グループ	RX66T グループ
ICFER.NACKE ビットの 説明文	Page 1140 35.2.6	Page 1816 38.2.6	Page 2081 41.2.6	Page 1670 33.2.6
ICSR2.AL フラグの説明文	Page 1147 35.2.10	Page 1823 38.2.10	Page 2088 41.2.10	Page 1677 33.2.10
ICSR2.TDRE フラグの注 記	Page 1149 35.2.10	Page 1825 38.2.10	Page 2090 41.2.10	Page 1679 33.2.10
デバイス ID アドレス検出 機能の本文	Page 1178 35.7.3	Page 1854 38.7.3	Page 2119 41.7.3	Page 1708 33.7.3
デバイス ID アドレス検出 機能の図	Page 1179 図 35.28	Page 1855 図 38.28	Page 2120 図 41.28	Page 1709 図 33.28
NACK 受信転送中断機能の 本文	Page 1182 35.8.2	Page 1858 38.8.2	Page 2123 41.8.2	Page 1712 33.8.2
NACK 受信転送中断機能の 図	Page 1182 図 35.31	Page 1858 図 38.31	Page 2123 図 41.31	Page 1712 図 33.31
SCL クロック追加出力機 能の本文 3 段落目	Page 1192 35.11.2	Page 1868 38.11.2	Page 2133 41.11.2	Page 1722 33.11.2
SCL クロック追加出力機 能の本文 5 段落目	Page 1192 to 1193 35.11.2	Page 1869 38.11.2	Page 2134 41.11.2	Page 1722 to 1723 33.11.2
SCL クロック追加出力機 能の図	Page 1193 図 35.40	Page 1869 図 38.40	Page 2134 図 41.40	Page 1723 図 33.40
リセット状況の表	Page 1198 35.14、表 35.7	Page 1874 38.14、表 38.7	Page 2139 41.14、表 41.7	Page 1728 33.14、表 33.7

項目	ページ番号、章節項図表番号		
	RX72M グループ	RX72N グループ	RX72T グループ
ICFER.NACKE ビットの 説明文	Page 2327 43.2.6	Page 2251 42.2.6	Page 1645 33.2.6
ICSR2.AL フラグの説明文	Page 2334 43.2.10	Page 2258 42.2.10	Page 1652 33.2.10
ICSR2.TDRE フラグの注 記	Page 2336 43.2.10	Page 2260 42.2.10	Page 1654 33.2.10
デバイス ID アドレス検出 機能の本文	Page 2365 43.7.3	Page 2289 42.7.3	Page 1683 33.7.3
デバイス ID アドレス検出 機能の図	Page 2366 図 43.28	Page 2290 図 42.28	Page 1684 図 33.28
NACK 受信転送中断機能の 本文	Page 2369 43.8.2	Page 2293 42.8.2	Page 1687 33.8.2
NACK 受信転送中断機能の 図	Page 2369 図 43.31	Page 2293 図 42.31	Page 1687 図 33.31
SCL クロック追加出力機 能の本文 3 段落目	Page 2379 43.11.2	Page 2303 42.11.2	Page 1697 33.11.2
SCL クロック追加出力機 能の本文 5 段落目	Page 2380 43.11.2	Page 2304 42.11.2	Page 1697 to 1698 33.11.2
SCL クロック追加出力機 能の図	Page 2380 図 43.40	Page 2304 図 42.40	Page 1698 図 33.40
リセット状況の表	Page 2385 43.14、表 43.7	Page 2309 42.14、表 42.7	Page 1703 33.14、表 33.7

以上