

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RH8-B0111D/J	Rev.	第4版
題名	RH850/E1x ユーザーズマニュアル ハードウェア編 Rev.1.20 に対する正誤表		情報分類	技術情報	
適用製品	RH850/E1x-FCC1	対象ロット等	関連資料	下記関連資料参照	
	RH850/E1M-S RH850/E1L	—			

1. 説明

RH850/E1x ユーザーズマニュアル ハードウェア編 Rev1.20 に対する正誤表を示します。

No.1～No.101 は前版(TN-RH8-B111C/J)で通知済みの項目です。

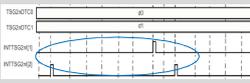
No.102～No.107 は新規追加した項目です。

【関連資料】

シリーズ	グループ	関連資料	Rev.	管理番号
RH850	E1x-FCC1	RH850/E1x-FCC1 ユーザーズマニュアル ハードウェア編	1.20	R01UH0416JJ0120
RH850	E1M-S	RH850/E1M-S ユーザーズマニュアル ハードウェア編	1.20	R01UH0466JJ0120
RH850	E1L	RH850/E1L ユーザーズマニュアル ハードウェア編	1.20	R01UH0468JJ0120

RH850/E1xシリーズ ユーザーズマニュアル Rev. 1.20 正誤表
変更箇所を以下に示します。(誤: 赤字、正: 青文字)

PDF頁 (Rev. 1.20) は代表製品E1x-FC01を記載します。詳細は「同じ修正を適用するUM (Page)」欄を参照してください。

No.	PDF頁 (Rev. 1.20)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考	同じ修正を適用するUM (Page)			
									E1x-FC01	E1M-S	E1L	
28	英文のみ修正	RHSB										
29	1408	ATU-IV	21.4.2.8 T1ORZA タイプ1/0 コントロールレジスタ2A (1) NCKGGAO ~ 6 ノイズキャンセルクロックセレクトG AO ~ 6	ノイズキャンセルクオンタA0 ~ 6 (NCKNTGAO ~ 6) のカウントソースクロックを選択します。	ノイズキャンセルクオンタA0 ~ 6 (NCKNTA0 ~ 6) のカウントソースクロックを選択します。	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。	E1Lのoh誤があるため、No. 01にて追記。	1408	1372	1062	
30	1416	ATU-IV	表21.23 TILRA レジスタの内容	ビット位置 ビット名 6 ~ 0 TIALx	ビット位置 ビット名 6 ~ 0 TIAL0x	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		1416	1380	1070	
31	1422, etc	ATU-IV	21.4.3 詳細動作説明 21.4.3.1 ノイズキャンセル動作	～後続エッジキャンセルモードでは、ノイズキャンセルカウンタAx (NCKRAX) は入力信号のレベル変化をトリガとしてカウント動作を開始します。また、カウント開始と同時に、入力信号のレベル変化をノイズキャンセル処理後の信号として出力します。～	(3か所修正) ノイズキャンセルカウンタAx (NCKRAX) ノイズキャンセルカウンタAx (NCKNTAX)	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		1422, 1423	1386, 1387	1076, 1077	
32	英文のみ修正	ATU-IV										
33	1641	ATU-IV	表21.117 TCR2Fx レジスタの内容	ビット位置 ビット名 7 ~ 5 EISELFX	ビット位置 ビット名 7 EISELFX	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		1641	1605	1295	
34	1689	ATU-IV	表21.141 TCR6Gx レジスタの内容	ビット位置 ビット名 6, 5 CKSELGx[2:0]	ビット位置 ビット名 6 ~ 4 CKSELGx[2:0]	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		1689	1653	1343	
35	1960	TSQ2	図23.15 割り込み発生例 (1/2) (Hi-Z/Hi-Z モードの例)			誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。	修正内容に不足があったため、No. 02にて追記。	1960	1924	1614	
36	2073	TAPA	24.2.1 レジスタの概要	レジスタ名 機能 R/W TAPAnACTIS TAPAn 非同相制御スタートトリガレジスタ R/W TAPAnACTI TAPAn 非同相制御ストップトリガレジスタ R/W TAPAnOPHS TAPAn Hi-Z スタートトリガレジスタ R/W TAPAnOPHI TAPAn Hi-Z スタートトリガレジスタ R/W	レジスタ名 機能 R/W TAPAnACTIS TAPAn 非同相制御スタートトリガレジスタ R/W TAPAnACTI TAPAn 非同相制御ストップトリガレジスタ R/W TAPAnOPHS TAPAn Hi-Z スタートトリガレジスタ R/W TAPAnOPHI TAPAn Hi-Z スタートトリガレジスタ R/W	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2073	2037	1727	
37	2109	PI0	表25.19 PIC2DSADTENIn0 レジスタの内容 (E1Lの場合、表25.18)	ビット位置 ビット名 15 PIC2DSADTENIn115 14 PIC2DSADTENIn114 13 PIC2DSADTENIn113 12 PIC2DSADTENIn112 11 PIC2DSADTENIn111 10 PIC2DSADTENIn110 9 PIC2DSADTENIn109 8 PIC2DSADTENIn108	ビット位置 ビット名 15 PIC2DSADTENIn015 14 PIC2DSADTENIn014 13 PIC2DSADTENIn013 12 PIC2DSADTENIn012 11 PIC2DSADTENIn011 10 PIC2DSADTENIn010 9 PIC2DSADTENIn009 8 PIC2DSADTENIn008	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2109	2073	1759	
38	2194	ADCB	表26.45 レジスタアドレス一覧	備考 m = 0, 1 n = 0 ~ 39 E1Lの場合: m = 0 の場合: n = 0 ~ 35, m = 1 の場合: n = 0 ~ 31	備考 m = 0, 1 n = 00 ~ 39 E1Lの場合: m = 0 の場合: n = 00 ~ 35, m = 1 の場合: n = 00 ~ 31	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2194	2158	1842	
39	2195	ADCB	26.10.4.1 FDRmn 浮動小数点データレジスタmn	備考 m = 0, 1 n = 0 ~ 39 E1Lの場合: m = 0 の場合: n = 0 ~ 35, m = 1 の場合: n = 0 ~ 31	備考 m = 0, 1 n = 00 ~ 39 E1Lの場合: m = 0 の場合: n = 00 ~ 35, m = 1 の場合: n = 00 ~ 31	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2195	2159	1843	
40	2339	セーフティ	表29.18 DFEOCTL レジスタの内容	ビット位置 ビット名 15 PROT[1:0]	ビット位置 ビット名 15, 14 PROT[1:0]	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2339	2303	1987	
41	2351	セーフティ	表29.32 LRTDATBFn PEI レジスタの内容	ビット位置 ビット名 24~16 LRTDATBF 8~0 LRTDATBF	ビット位置 ビット名 24~16 LRTDATBF(2m+1) 8~0 LRTDATBF(2n)	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2351	2315	1999	
42	英文のみ修正	ECM										
43	英文のみ修正	ECM										
44	英文のみ修正	フラッシュメモリ										
45	2572	フラッシュメモリ	33.9.3.1 PRDNAMEn, n = 1 ~ 4 - 製品名格納レジスタ 表33.15 製品情報関連のレジスタ一覧	Bit Name PRDNAME[31:0]	PRDNAMEn[31:0]	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2572	2536	2205	
46	英文のみ修正	電気的特性										
47	2649	電気的特性	表37.37 ADC 変換器特性 (製品によって、表番号は異なります。)	A/D 変換時間 (FOP = 20MHz, 40MHz)	A/D 変換時間	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2649	2611	2276	
48	2871, etc	付録_外形寸法図	付録_外形寸法図	「外形寸法図 (BGA)」シート参照。	「外形寸法図 (BGA)」シート参照。	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		2871, 2872	2832, 2833	2460	
49	E1Lのみ (UM P48)	概要	1.2 特長 モータコントロールタイム (TSQ2) タイマオブション	TSQ2, TAPA: 各1ユニット内蔵 3相モータ制御 (U, V, W) を最大2つまで制御可能なタイムユニット搭載	TSQ2, TAPA: 各1ユニット内蔵 3相モータ制御 (U, V, W) を最大1つまで制御可能なタイムユニット搭載	誤記	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		-	-	48	
50	259	CPUシステム	表3.76 SECONTR レジスタの内容 (1/2) ビット8	VORE IPG 違反アクセス検出および後続アクセス阻止通知注2	VORE IPG 違反アクセス検出および後続アクセス阻止通知 (命令フェッチ時を含む)注2	追加説明	TECHNICAL UPDATE [TN-RH8-B111C/J]にて報告済。		259	224	211	

RH850/E1xシリーズ ユーザーズマニュアル Rev.1.20 正誤表

変更箇所を以下に示します。(誤: 赤字、正: 青文字)

PDF頁 (Rev.1.20) は代表製品E1x-FC01 を記載します。詳細は「同じ修正を適用するUM (Page)」欄を参照してください。

Table with columns: No., PDF頁 (Rev. 1.20), 章, 節タイトル (変更タイトル), 誤, 正, 変更理由, 通知状況, 備考, 修正を適用するUM (Page) (E1x-FC01, E1M-S, E1L).

RH850/E1xシリーズ ユーザーズマニュアル Rev.1.20 正誤表

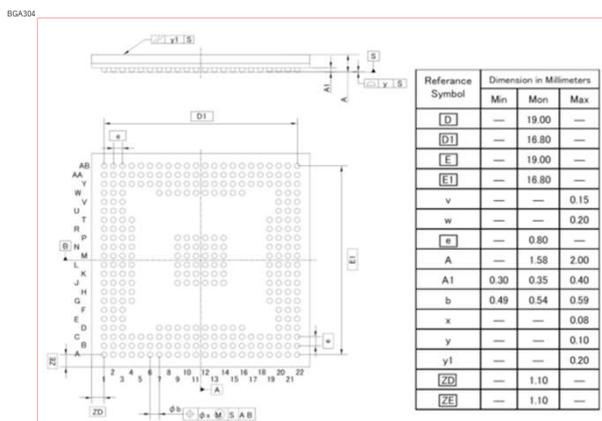
変更箇所を以下に示します。(誤: 赤字, 正: 青文字)

PDF頁 (Rev.1.20) は代表製品E1x-FC01を記載します。詳細は「同じ修正を適用するUM (Page)」欄を参照してください。

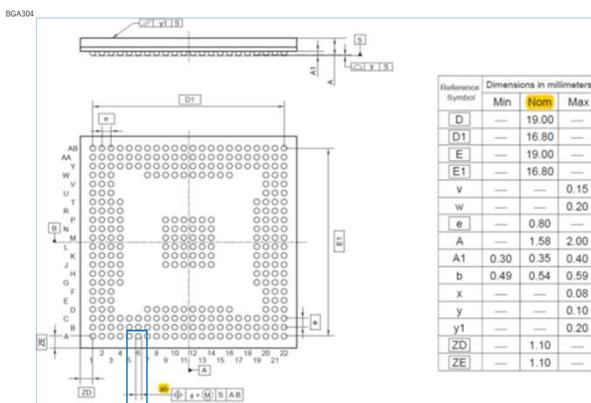
Table with columns: No., PDF頁 (Rev.1.20), 章, 節タイトル (図表タイトル), 誤, 正, 変更理由, 通知状況, 備考, 同一修正を適用するUM (Page) (E1x-FC01, E1M-S, E1L).

外形寸法図(BGA)

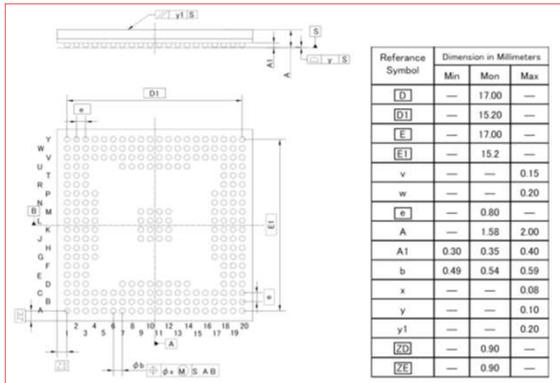
修正前



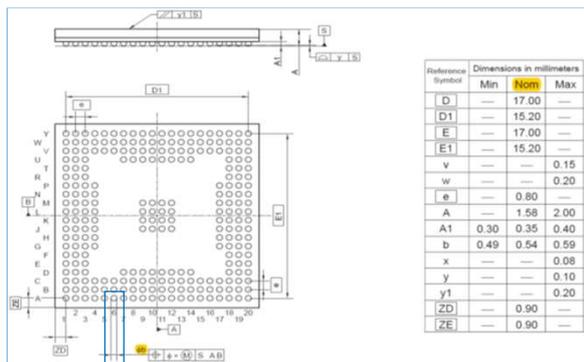
修正後



BGA252



BGA252



修正前

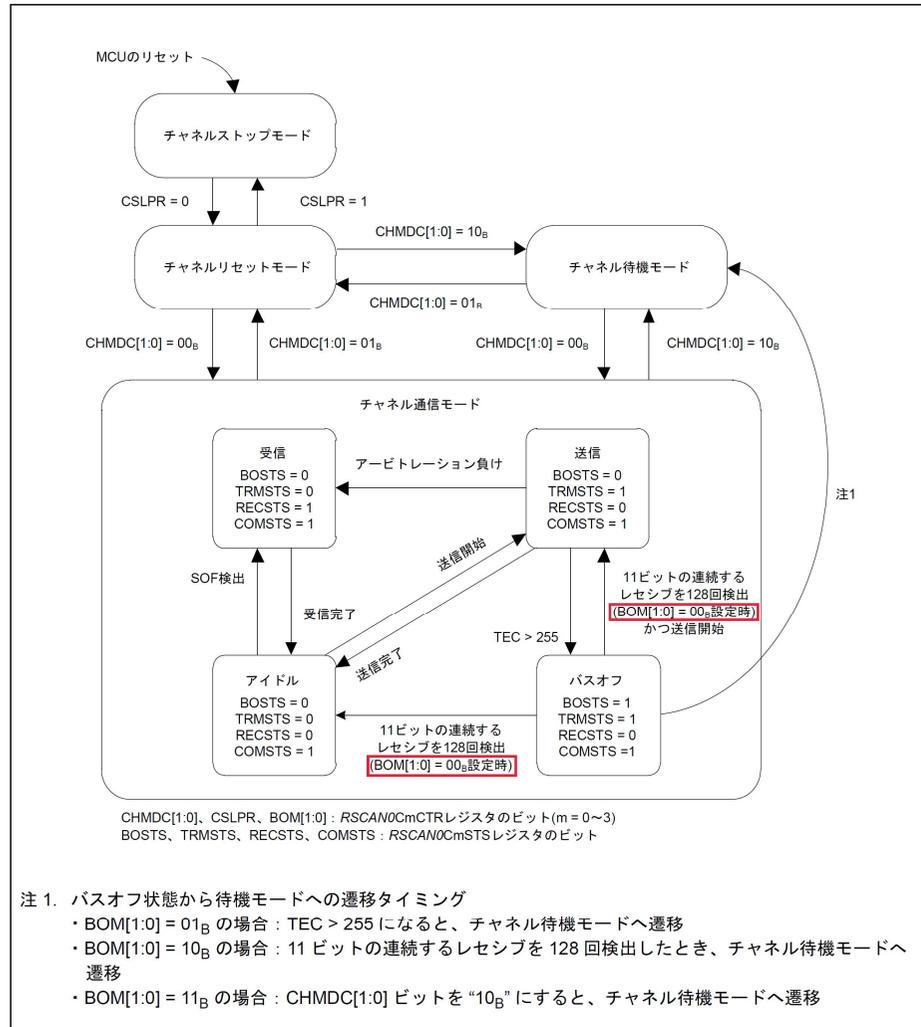


図 16.5 チャンネルモードの状態遷移図

修正後

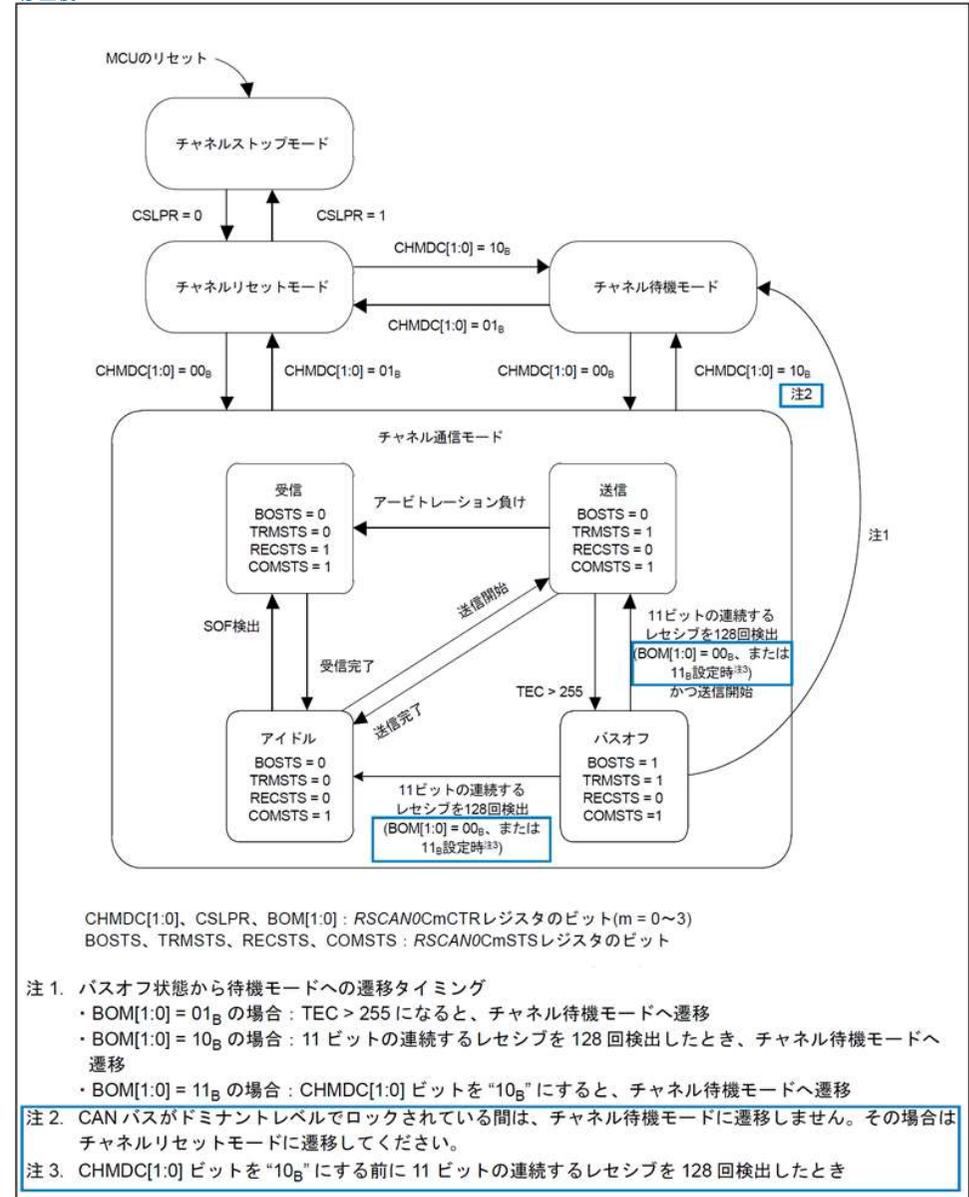


図 16.5 チャンネルモードの状態遷移図