

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	SOC		発行番号	TN-RE*-A0002A/J	Rev.	第1版
題名	RE01 グループ ユーザーズマニュアル ハードウェア編の誤記訂正		情報分類	技術情報		
適用製品	RE01 256KB フラッシュメモリ搭載製品	対象ロット等	関連資料	RE01 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0894JJ0100)		
		全ロット				

RE01 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 において、誤記がありましたので、以下のとおり連絡いたします。

No	章番号	章タイトル	内容
1	1 章	概要	表 1.7 端子一覧表 端子を追加
2	9 章	クロック発生回路	9.2.15 サブクロック発振器モードコントロールレジスタ (SOMCR) SODRV ビットを変更
3	付録 1	コンデンサの接続方法	1.2 エナジーハーベスト起動モードでの接続例 (1) 図 1.3 VREF を使用したエナジーハーベスト起動モード および 図 1.4 AVCC0 を基準電圧としたエナジーハーベスト起動モード の平滑コンデンサの容量を訂正

1 1.7 端子一覧

Page 64 of 1337

「表 1.15 端子一覧」を以下の通り変更いたします。

【変更前】

15	L7	E2	8	8	VCL							
16	M8	F3	9	9	CLKOUT32K_A	P411	AGTWEE1_A/ GTIOC0B_B	TXD9_A/ SCK3_A		IRQ0_A_DS		IOVCC
17	K9	C1	—	—		P410				IRQ9_A		IOVCC
18	K8	—	—	—	CLKOUT32K_B	P409				IRQ9_B		IOVCC
19	M9	D2	10	10	EHMD							IOVCC
20	L9	C2	11	11	VBN							
21	L8	B1	12	12	VBP							
22	L10	E3	13	13		P207	AGTWO1_A/ GTIOC0A_B	RXD9_A/ CTS3_A		IRQ1_A_DS		IOVCC
23	M10	D3	14	14	RES#							IOVCC

【変更後】

15	L7	E2	8	8	VCL							
16	M8	F3	9	9	CLKOUT32K_A/ SWCLK	P411	AGTWEE1_A/ GTIOC0B_B	TXD9_A/ SCK3_A		IRQ0_A_DS		IOVCC
17	K9	C1	—	—		P410				IRQ9_A		IOVCC
18	K8	—	—	—	CLKOUT32K_B	P409				IRQ9_B		IOVCC
19	M9	D2	10	10	EHMD							IOVCC
20	L9	C2	11	11	VBN							
21	L8	B1	12	12	VBP							
22	L10	E3	13	13	SWDIO	P207	AGTWO1_A/ GTIOC0A_B	RXD9_A/ CTS3_A		IRQ1_A_DS		IOVCC
23	M10	D3	14	14	RES#							IOVCC

2 9.2.15 SOMCR：サブクロック発振器モードコントロールレジスタ

Page 144 of 1337

SOMCR.SODRV ビットを以下の通り変更いたします。

【変更前】

Base address SYSC = 0x4001_E000

Offset address 0x481

Bit position:	b7	b6	b5	b4	b3	b2	b1	b0
Bit field:	-	-	-	SONF STP	-	-	SODR V	

Value after reset: 0 0 0 0 0 0 0 0 0

ビット	シンボル	機能	R/W
0	-	読むと0が読めます。書く場合、0としてください。	R/W
1	SODRV	サブクロック発振器駆動能力切り替え 0：標準 CL (CL=12.5pF) 1：低 CL (CL=3.40pF)	R/W
3:2	-	読むと0が読めます。書く場合、0としてください。	R/W
4	SONFSTP	サブクロック発振器ノイズフィルタ停止 0：ノイズフィルタ動作 1：ノイズフィルタ停止	R/W
7:5	-	読むと0が読めます。書く場合、0としてください。	R/W

注. 本レジスタに書く場合は、PRCR.PRC0 ビットに 1 を設定してから書き込んでください。

SONFSTP 以外のビットを変更する場合は SOSCCR.SOSTP = 1 (SOSC 停止) 状態で行ってください。

SODRV ビット (サブクロック発振器駆動能力切り替え)

SODRV ビットは、サブクロック発振器の駆動能力を切り替えます。

【変更後】

Base address SYSC = 0x4001_E000

Offset address 0x481

Bit position:	b7	b6	b5	b4	b3	b2	b1	b0
Bit field:	-	-	-	SONF STP	-	-	SODR V	SODR V0

Value after reset: 0 0 0 0 0 0 0 0 0

ビット	シンボル	機能	R/W
0	SODRV0	サブクロック発振器駆動能力切り替え 詳細は表9.5を参照してください。	R/W
1	SODRV	サブクロック発振器駆動能力切り替え 詳細は表9.5を参照してください。	R/W
3:2	-	読むと0が読めます。書く場合、0としてください。	R/W
4	SONFSTP	サブクロック発振器ノイズフィルタ停止 0：ノイズフィルタ動作 1：ノイズフィルタ停止	R/W
7:5	-	読むと0が読めます。書く場合、0としてください。	R/W

注. 本レジスタに書く場合は、PRCR.PR00 ビットに 1 を設定してから書き込んでください。

SONFSTP 以外のビットを変更する場合は SOSCCR.SOSTP = 1 (SOSC 停止) 状態で行ってください。

SODRV,SODRV0 ビット (サブクロック発振器駆動能力切り替えビット)

SODRV,SODRV0 ビットは、サブクロック発振器の駆動能力を切り替えます。表 9.5 に機能詳細を示します。

表 9.5 サブクロック発振器駆動能力切り替え一覧

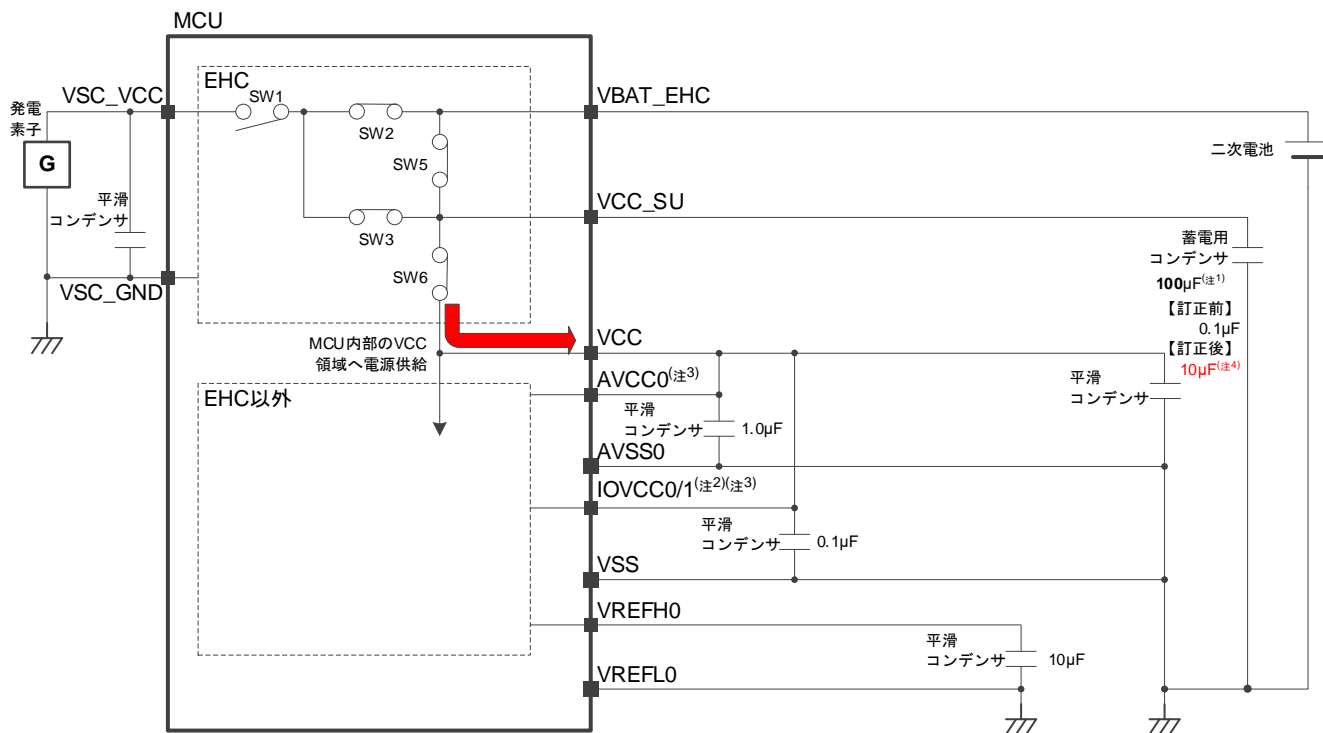
設定値		機能
SODRV	SODRV0	
0	0	標準 CL (CL=12.5pF)
0	1	低 CL6 (CL 容量値は 6pF 程度) ^{注1}
1	0	低 CL4 (CL 容量値は 4pF 程度) ^{注1}
1	1	低 CL7 (CL 容量値は 7pF 程度) ^{注1}

注1. 使用する低 CL の容量値に近い値を選択してください。

3 1.2 エナジーハーベスト起動モードでの接続例 (1)

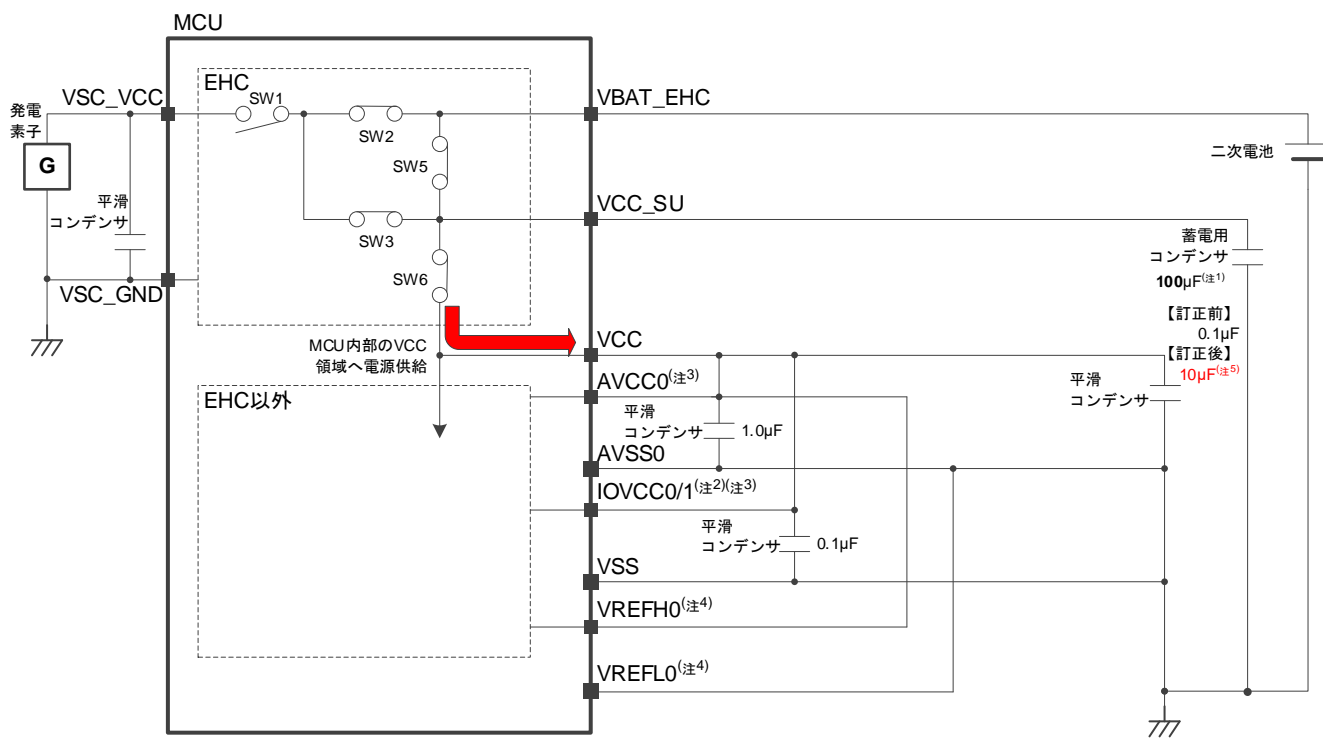
Page 1326 of 1337

「図 1.3 VREF を使用したエナジーハーベスト起動モード」および「図 1.4 AVCC0 を基準電圧としたエナジーハーベスト起動モード」を以下の通り訂正いたします。



- 注. 接続するコンデンサの詳細は、1.5端子機能の表1.4を参照してください。
- 注1. 蓄電用コンデンサの容量値には、温度依存性があります。53.9 EHC特性を参照してください。
- 注2. IOVCC0/1にはそれぞれに対して平滑コンデンサを接続する必要があります。
- 注3. VOCCRレジスタを設定して電源印加を有効にしてください。
- 注4. VCC_SU端子に接続される蓄電用コンデンサの1/10の値

図 1.3 VREF を使用したエナジーハーベスト起動モード



- 注. 接続するコンデンサの詳細は、1.5端子機能の表1.4を参照してください。
- 注1. 蓄電用コンデンサの容量値には、温度依存性があります。53.9 EHC特性を参照してください。
- 注2. IOVCC0/1にはそれぞれに対して平滑コンデンサを接続する必要があります。
- 注3. VOCRレジスタを設定して電源印加を有効にしてください。
- 注4. S14AD.ADHVREFCNT=00hとして、基準電圧をAVCC0にした場合
- 注5. VCC_SU端子に接続される蓄電用コンデンサの1/10の値

図 1.4 AVCC0 を基準電圧としたエネルギーハーベスト起動モード

以上