

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753  
 ルネサス エレクトロニクス株式会社  
 問合せ窓口 <http://japan.renesas.com/contact/>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-H8S-A436A/J	Üev. <del>A436A</del> 第1版
題名	I/O ポート端子機能条件の訂正		情報分類	技術情報
適用製品	H8S/2472、H8S/2463、H8S/2462 グループ	対象ロット等	関連資料	H8S/2472、H8S/2463、H8S/2462 グループ ハードウェアマニュアル (RJJ09B0430 Rev.2.00)
		全ロット		

H8S/2472、H8S/2463、H8S/2462 グループの I/O ポートの端子機能条件に関して、下記のとおり訂正をご案内申し上げます。

- 記 -

## 1、訂正の対象

I/O ポート端子機能条件

## 2、訂正内容

(1) P55/IRQ13/SSI (8-23 ページ、8-90 ページ)

### 【訂正前】

SSU の SSER レジスタの RE ビットと P55DDR ビットの組み合わせにより、次のように切り替わります。

RE	0		1
P55DDR	0	1	x
端子機能	P55 入力端子	P55 出力端子	SSI 入力端子
	IRQ13 入力端子		

【注】 x : Don't care

### 【訂正後】

SSU の送受信動作状態と P55DDR ビットの組み合わせにより、次のように切り替わります。SSI 入出力端子として使用する場合は、P55DDR ビットを0にクリアしてください。SSU 送受信動作の詳細は「17.4.4 各通信モードと端子機能」を参照してください。

SSU	送受信動作時以外		送受信動作時 *
P55DDR	0	1	0
端子機能	P55 入力端子	P55 出力端子	SSI 入出力端子
	IRQ13 入力端子		

【注】 \* SSI 入出力端子として使用する場合は、P55DDR ビットを0にクリアしてください。SSU 送受信動作の詳細は「17.4.4 各通信モードと端子機能」を参照してください。

(2) P54/IRQ12/SSO (8-24 ページ、8-91 ページ)

【訂正前】

SSU の SSER レジスタの TE ビットと P54DDR ビットの組み合わせにより、次のように切り替わります。

TE	0		1
P54DDR	0	1	x
端子機能	P54 入力端子 IRQ12 入力端子	P54 出力端子	SSO 出力端子

【注】 x : Don't care

【訂正後】

SSU の送受信動作状態と P54DDR ビットの組み合わせにより、次のように切り替わります。SSO 入出力端子として使用する場合は、P54DDR ビットを 0 にクリアしてください。SSU 送受信動作の詳細は「17.4.4 各通信モードと端子機能」を参照してください。

SSU	送受信動作時以外		送受信動作時 *
P54DDR	0	1	0
端子機能	P54 入力端子 IRQ12 入力端子	P54 出力端子	SSO 入出力端子

【注】 \* SSO 入出力端子として使用する場合は、P54DDR ビットを 0 にクリアしてください。SSU 送受信動作の詳細は「17.4.4 各通信モードと端子機能」を参照してください。

(3) P67/ExIRQ8/SSCK (8-27 ページ、8-95 ページ)

【訂正前】

SSU の SSCRH の SCKS ビットと P67DDR ビットの組み合わせにより、次のように切り替わります。

SCKS	0		1
P67DDR	0	1	x
端子機能	P67 入力端子 ExIRQ8 入力端子	P67 出力端子	SSCK 入出力端子

【注】 x : Don't care

【訂正後】

SSU の SSCRL レジスタの SSUMS ビット、SSER レジスタの TE ビットおよび RE ビットと P67DDR ビットの組み合わせにより、次のように切り替わります。SSCK 入出力端子として使用する場合は、P67DDR ビットを 0 にクリアしてください。

SSUMS	0		1	0
TE	0		x	1 x
RE	0		x	x 1
P67DDR	0	1	0	
端子機能	P67 入力端子 ExIRQ8 入力端子	P67 出力端子	SSCK 入出力端子	

【注】 x : Don't care

(4) P66/ExIRQ9/SCS (8-28 ページ、8-94 ページ)

【訂正前】

SSU の SSCRH の CSS1、CSS0 ビットと P66DDR ビットの組み合わせにより、次のように切り替わります。

CSS1、CSS0	00		01、1x
P66DDR	0	1	x
端子機能	P66 入力端子 ExIRQ9 入力端子	P66 出力端子	SCS 入出力端子

【注】 x : Don't care

【訂正後】

SSU の SSURL レジスタの SSUMS ビット、SSER レジスタの TE ビットおよび RE ビットと P66DDR ビットの組み合わせにより、次のように切り替わります。SCS 入出力端子として使用する場合は、P66DDR ビットを 0 にクリアしてください。

SSUMS	0		1	0	
TE	0		x	1	x
RE	0		x	x	1
P66DDR	0	1	0		
端子機能	P66 入力端子 ExtIRQ9 入力端子	P66 出力端子	SCS 入出力端子		

【注】 x : Don't care

(5) PF1/RS9/MDC、PF0/RS8/MDIO (8-66 ページ H8S/2472 グループ)

【訂正前】

・ PF1/RS9/MDC、PF0/RS8/MDIO

EtherC、E-DMAC	どちらかがモジュールストップ		共にモジュールストップ解除
PFnDDR	0	1	x
端子機能	PFn 入力端子	PFn 出力端子	MDC 出力端子 MDIO 入出力端子

【注】 n=1、0  
x : Don't care

【訂正後】

・ PF1/RS9/MDC

EtherC、E-DMAC	どちらかがモジュールストップ		共にモジュールストップ解除
PF1DDR	0	1	x
端子機能	PF1 入力端子	PF1 出力端子	MDC 出力端子

【注】 x : Don't care

・ PF0/RS8/MDIO

MDIO 入出力端子として使用する場合は、PF0DDR ビットを 0 にクリアしてください。

EtherC、E-DMAC	どちらかがモジュールストップ		共にモジュールストップ解除
PF0DDR	0	1	0
端子機能	PF0 入力端子	PF0 出力端子	MDIO 入出力端子

(6) PF0/RS8/MDIO (8-133 ページ H8S/2463 グループ、H8S/2462 グループ)

【訂正前】

EtherC、E-DMAC	どちらかがモジュールストップ		共にモジュールストップ解除
PF0DDR	0	1	x
端子機能	PF0 入力端子	PF0 出力端子	MDIO 入出力端子

【注】 x : Don't care

【訂正後】

MDIO 入出力端子として使用する場合は、PF0DDR ビットを 0 にクリアしてください。

EtherC、E-DMAC	どちらかがモジュールストップ		共にモジュールストップ解除
PF0DDR	0	1	0
端子機能	PF0 入力端子	PF0 出力端子	MDIO 入出力端子

— 以上 —