

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部1753  
 ルネサス エレクトロニクス株式会社  
 問合せ窓口 <http://japan.renesas.com/contact/>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RX*-A089A/J	Rev.	第1版
題名	RX111 グループ I/O ポートに関する説明の訂正と追加について		情報分類	技術情報	
適用製品	RX111 グループ	対象ロット等	関連資料	RX111 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0365JJ0100)	
		全ロット			

RX111 グループ ユーザーズマニュアル ハードウェア編において、I/O ポートに関する説明の訂正と追加がありますので連絡いたします。

## 1. 説明の訂正

### •Page 332 of 1206

18.3.1 ポート方向レジスタ (PDR) の説明を以下のとおり訂正いたします。

#### 【訂正前】

PDR レジスタは、汎用入出力ポートの機能が選択されているとき、ポートの入力/出力を指定するレジスタです。

PORTm.PDR レジスタの各ビットは、それぞれポート m の端子1本ずつに対応しており、1ビット単位で指定できます。ソフトウェア互換のために、64ピンに対して存在しないポート m の端子のビットに“1” (出力) を書いてもかまいません。

P35端子は入力専用のため、PORT3.PDR.B5ビットは予約ビットです。また、存在しない端子のビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。

#### 【訂正後】

PDR レジスタは、汎用入出力ポートの機能が選択されているとき、ポートの入力/出力を指定するレジスタです。

PORTm.PDR レジスタはポート m の方向レジスタで、各ビットがポート m の各端子に対応しており、1ビット単位で指定できます。表 18.1 に記載されていない端子に対応するビットおよび入力専用である P35 端子の PORT3.PDR.B5 ビットは予約ビットです。予約ビットには、表 18.3 に従って“0”または“1”を設定してください。予約ビットに値を設定する場合は、バイト単位でアクセスしてください。

## •Page 333 of 1206

18.3.2 ポート出力データレジスタ (PODR) の説明を以下のとおり訂正いたします。

## 【訂正前】

PODRレジスタは、汎用出力ポートとして使用する端子の出力データを格納するレジスタです。

64ピン未満のピン数の製品については、64ピンに対して存在しないポートmの端子のビットは予約ビットです。書く場合は、“0”を書いてください。

P35端子は入力専用のため、PORT3.PODR.B5ビットは予約ビットです。また、存在しない端子のビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。

## 【訂正後】

PODRレジスタは、汎用出力ポートとして使用する端子の出力データを格納するレジスタです。

表18.1に記載されていない端子に対応するビットおよび入力専用であるP35端子のPORT3.PODR.P5ビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。予約ビットに値を設定する場合は、バイト単位でアクセスしてください。

## •Page 334 of 1206

18.3.3 ポート入力データレジスタ (PIDR) のビット機能表のR/W欄を以下のとおり訂正いたします。

## 【訂正前】

R/W

## 【訂正後】

R

## •Page 334 of 1206

18.3.3 ポート入力データレジスタ (PIDR) の説明を以下のとおり訂正いたします。

## 【訂正前】

PIDRレジスタは、ポートの端子の状態を反映するレジスタです。

PORTm.PIDRレジスタを読むと、PORTm.PDRレジスタ、PORTm.PMRの値に関係なく端子の状態が読めます。

P35はNMI端子の状態が読み出されます。

存在しない端子のビットは予約ビットです。予約ビットは、読んだ場合、その値は不定です。書き込みは無効になります。

## 【訂正後】

PIDRレジスタは、ポートの端子の状態を反映するレジスタです。

PORTm.PIDRレジスタを読むと、PORTm.PDRレジスタ、PORTm.PMRの値に関係なく端子の状態が読めます。

P35はNMI端子の状態が読み出されます。

表18.1に記載されていない端子に対応するビットは予約ビットです。予約ビットは、読むと不定値が読めます。書き込みは無効になります。

## •Page 335 of 1206

18.3.4 ポートモードレジスタ (PMR) の説明を以下のとおり訂正いたします。

## 【訂正前】

PORTm.PMR レジスタの各ビットは、それぞれポート m の端子 1 本ずつに対応しており、1 ビット単位で指定できます。64 ピン未満のピン数の製品については、64 ピンに対して存在しないポート m の端子のビットは予約ビットです。書く場合は、“0”を書いてください。

存在しない端子のビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。

## 【訂正後】

PORTm.PMR レジスタの各ビットは、それぞれポート m の端子 1 本ずつに対応しており、1 ビット単位で指定できます。

表 18.1 に記載されていない端子に対応するビットおよび入力専用である P35 端子の PORT3.PMR.B5 ビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。予約ビットに値を設定する場合は、バイト単位でアクセスしてください。

## •Page 336 of 1206

18.3.5 オープンドレイン制御レジスタ 0 (ODR0) の説明を以下のとおり訂正いたします。

## 【訂正前】

64 ピン未満のピン数の製品については、64 ピンに対して存在しないポート m の端子のビットは予約ビットです。書く場合は、“0”を書いてください。

存在しない端子のビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。

## 【訂正後】

表 18.1 に記載されていない端子に対応するビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。予約ビットに値を設定する場合は、バイト単位でアクセスしてください。

## •Page 337 of 1206

18.3.6 オープンドレイン制御レジスタ 1 (ODR1) の説明を以下のとおり訂正いたします。

## 【訂正前】

64 ピン未満のピン数の製品については、64 ピンに対して存在しないポート m の端子のビットは予約ビットです。書く場合は、“0”を書いてください。

P35 端子は入力専用のため、PORT3.ODR1.B2 ビットは予約ビットです。存在しない端子のビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。

## 【訂正後】

表 18.1 に記載されていない端子に対応するビットおよび入力専用である P35 端子の PORT3.ODR1.B2 ビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。予約ビットに値を設定する場合は、バイト単位でアクセスしてください。

## •Page 338 of 1206

18.3.7 プルアップ制御レジスタ (PCR) の説明を以下のとおり訂正いたします。

## 【訂正前】

端子が入力状態のとき、PORTm.PCR レジスタが“1”のビットに対応する端子の入力プルアップ抵抗が有効になります。

汎用ポート出力、周辺機能出力として使用している場合には、PCR レジスタの設定値にかかわらず、プルアップ抵抗は無効になります。

リセット中もプルアップ抵抗は無効になります。

PORT3.PCR.B5 ビットは予約ビットです。また、存在しない端子のビットは予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。

## 【訂正後】

端子が入力状態のとき、PORTm.PCR レジスタが“1”のビットに対応する端子の入力プルアップ抵抗が有効になります。

汎用ポート出力、周辺機能出力として使用している場合には、PCR レジスタの設定値にかかわらず、プルアップ抵抗は無効になります。

リセット中もプルアップ抵抗は無効になります。

表 18.1 に記載されていない端子に対応するビットおよび PORT3.PCR.B5 は予約ビットです。予約ビットは、読むと“0”が読めます。書く場合、“0”としてください。予約ビットに値を設定する場合は、バイト単位でアクセスしてください。

## 2. 説明の追加

18.4 を以下のとおり追加いたします。

## 【追加】

## 18.4 ポート方向レジスタ (PDR) の初期化

PDR レジスタの予約ビットは、表 18.3～表 18.6を参照して初期化してください。

- 表 18.3～表 18.6の空欄は、「表 18.1 I/Oポートの仕様」に記載されている端子に対応するビットです。使用するシステムに応じて“1”（出力）か“0”（入力）を設定してください。ただし、入力専用である P35 端子の PORT3.PDR.B5 ビットは予約ビットです。このビットには“0”（入力）を設定してください。
- 表 18.3～表 18.6の空欄以外は、予約ビットです。予約ビットには表 18.3～表 18.6に従って“0”（入力）または“1”（出力）を設定ください。予約ビットを設定する場合は、バイト単位でアクセスしてください。

表 18.3 64ピンのPDRレジスタの設定値

ポート シンボル	PDRレジスタ							
	b7	b6	b5	b4	b3	b2	b1	b0
PORT0	1	1		1		1	1	1
PORT1					1	1	1	1
PORT2			1	1	1	1	1	1
PORT3	1	1	0	1	1			
PORT4	1		1					
PORT5	1	1			1	1	1	1
PORTA	1		1			1		
PORTB				1		1		
PORTC								
PORTE								
PORTJ			1	1	1	1	1	1

表 18.4 48ピンのPDRレジスタの設定値

ポート シンボル	PDRレジスタ							
	b7	b6	b5	b4	b3	b2	b1	b0
PORT0	1	1	1	1	1	1	1	1
PORT1					1	1	1	1
PORT2			1	1	1	1	1	1
PORT3	1	1	0	1	1	1	1	1
PORT4	1		1	1	1			
PORT5	1	1	1	1	1	1	1	1
PORTA	1		1			1		1
PORTB	1	1		1		1		
PORTC								
PORTE		1	1					
PORTJ			1	1	1	1	1	1

表 18.5 40ピンのPDRレジスタの設定値

ポート シンボル	PDRレジスタ							
	b7	b6	b5	b4	b3	b2	b1	b0
PORT0	1	1	1	1	1	1	1	1
PORT1					1	1	1	1
PORT2			1	1	1	1	1	1
PORT3	1	1	0	1	1		1	1
PORT4	1		1	1	1			1
PORT5	1	1	1	1	1	1	1	1
PORTA	1		1			1		1
PORTB	1	1	1	1		1	1	
PORTC	1	1	1		1	1	1	1
PORTE	1	1	1					
PORTJ			1	1	1	1	1	1

表 18.6 36ピンのPDRレジスタの設定値

ポート シンボル	PDRレジスタ							
	b7	b6	b5	b4	b3	b2	b1	b0
PORT0	1	1	1	1	1	1	1	1
PORT1					1	1	1	1
PORT2		1	1	1	1	1	1	1
PORT3	1	1	0	1	1	1	1	1
PORT4	1	1	1	1	1			1
PORT5	1	1	1	1	1	1	1	1
PORTA	1		1			1	1	1
PORTB	1	1	1	1		1	1	
PORTC	1	1	1		1	1	1	1
PORTE	1	1	1					
PORTJ			1	1	1	1	1	1

以上