

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/inquiry>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-R8C-A015A/J	Rev.	第1版
題名	A/D 変換時間の誤記訂正		情報分類	技術情報	
適用製品	下記参照	対象ロット等	関連資料		
		—			

下記適用製品において、ハードウェアマニュアルに記載の A/D 変換時間を訂正します。

1. 適用製品

R8C/32C グループ、R8C/32D グループ、R8C/33C グループ、R8C/33D グループ、R8C/33T グループ、
R8C/34C グループ、R8C/35C グループ、R8C/35D グループ、R8C/36C グループ、R8C/38C グループ、
R8C/3GC グループ、R8C/3GD グループ、R8C/3JC グループ、
R8C/L35C グループ、R8C/L36C グループ、R8C/L38C グループ、R8C/L3AC グループ

2. 対象ドキュメント

- ・ R8C/32C グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0606-0100)
- ・ R8C/32D グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0558-0100)
- ・ R8C/32D グループ データシート Rev.1.00 (RJJ03B0284-0100)
- ・ R8C/33C グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0605-0100)
- ・ R8C/33D グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (RJJ09B0570-0100)
- ・ R8C/33D グループ データシート Rev.1.00 (RJJ03B0283-0100)
- ・ R8C/33T グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0576-0100)
- ・ R8C/33T グループ データシート Rev.1.00 (RJJ03B0306-0100)
- ・ R8C/34C グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0616-0100)
- ・ R8C/35C グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0602-0100)
- ・ R8C/35D グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (RJJ09B0573-0100)
- ・ R8C/35D グループ データシート Rev.1.00 (RJJ03B0282-0100)
- ・ R8C/36C グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (RJJ09B0609-0100)
- ・ R8C/36C グループ データシート Rev.1.00 (RJJ03B0292-0100)
- ・ R8C/38C グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (RJJ09B0608-0010)
- ・ R8C/38C グループ データシート Rev.1.00 (RJJ03B0291-0100)
- ・ R8C/3GC グループ ユーザーズマニュアル ハードウェア編 Rev.0.10 (RJJ09B0626-0010)
- ・ R8C/3GC グループ データシート Rev.0.10 (RJJ03B0297-0010)
- ・ R8C/3GD グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0550-0100)
- ・ R8C/3GD グループ データシート Rev.1.00 (RJJ03B0285-0100)
- ・ R8C/3JC グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (RJJ09B0624-0100)
- ・ R8C/3JC グループ データシート Rev.1.00 (RJJ03B0298-0100)
- ・ R8C/L35C グループ、R8C/L36C グループ、R8C/L38C グループ、R8C/L3AC グループ
ユーザーズマニュアル ハードウェア編 Rev.1.00 (RJJ09B0614-0100)
- ・ R8C/L35C グループ、R8C/L36C グループ、R8C/L38C グループ、R8C/L3AC グループ データシート Rev.1.00 (RJJ03B0288-0100)

3. 訂正内容

(1) 「A/Dコンバータ」章

表 A/Dコンバータの性能

1端子あたりの変換速度(注) ($\phi AD=fAD$ のとき)	最短 43 ϕAD サイクル
--	---------------------------------

注. 分解能8ビット、10ビット共に1端子あたりの変換速度は最短 ~~43~~ ϕAD サイクルになります。

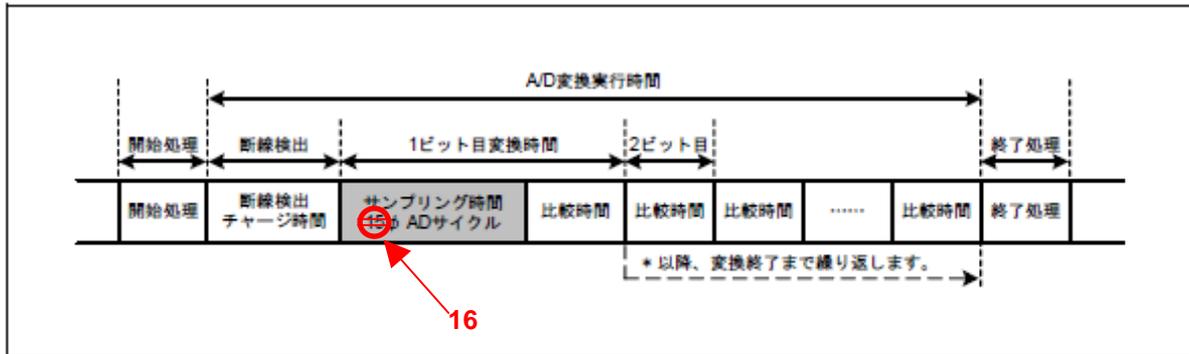


図 A/D変換タイミング図

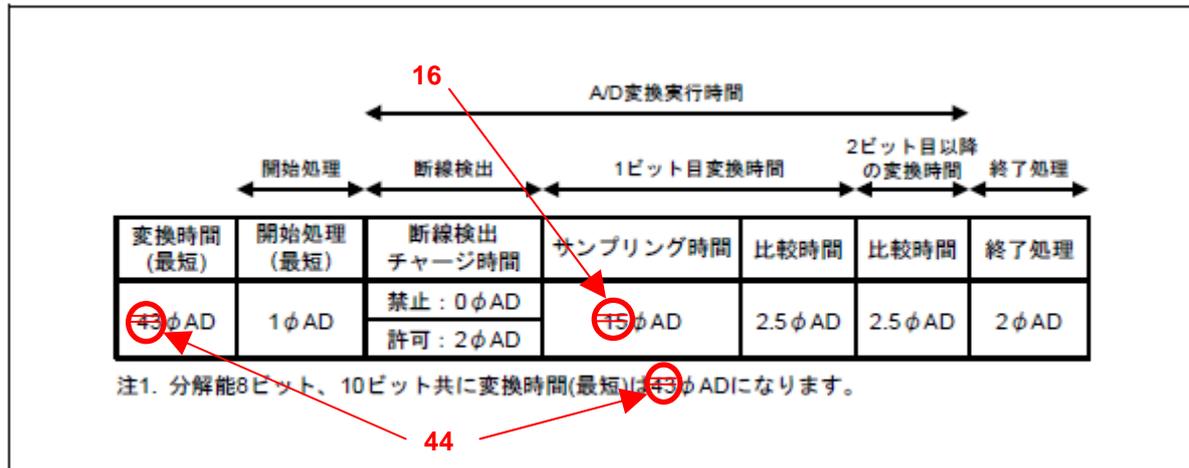


図 A/D変換サイクル数($\phi AD=fAD$ のとき)

ϕAD の40サイクル+fADの1~3サイクル

ϕAD の42サイクル+fADの1~3サイクル

表 各A/D変換項目のサイクル数

A/D変換項目		サイクル数
開始処理時間	$\phi AD=fAD$	fADの1~2サイクル
	$\phi AD=fAD$ の2分周	fADの2~3サイクル
	$\phi AD=fAD$ の4分周	fADの3~4サイクル
	$\phi AD=fAD$ の8分周	fADの5~6サイクル
A/D変換実行時間	断線検出禁止	ϕADの40サイクル
	断線検出許可	ϕADの42サイクル
実行間処理時間		ϕAD の1サイクル
終了処理時間		fADの2~3サイクル

(2) 「電気的特性」章

表 A/Dコンバータ特性

tCONV	変換時間	10ビットモード	$V_{ref}=AV_{cc}=5.0V, \phi AD=20MHz$	2.15	—	—	μs
		8ビットモード	$V_{ref}=AV_{cc}=5.0V, \phi AD=20MHz$	2.15	—	—	μs

2.2

以上