

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類		MPU & MCU		発行番号		TN-RA*-A0093A/J		Rev.		第1版	
題名	12 ビット A/D コンバータの電源、GND 端子に関する誤記訂正					情報分類	技術情報				
適用製品	RA ファミリ RA2E2 グループ			対象ロット等		関連資料	Renesas RA2E2 グループ ユーザーズマニュアル ハードウェア 編：R01UH0919JJ0120 Rev.1.20				
				全ロット							

RA2E2 グループ製品は AVCC0 端子並びに AVSS0 端子は持っていません。

下記の表、図、並びに記載において、ハイライトされている“AVCC0”は“VCC”に、また同じく“AVSS0”は“VSS”に、それぞれ誤記を訂正致します。

Page 44

表 1.14 端子機能 (2/2)

機能	端子名	入出力	説明
I3C	SCLn (n = 0)	I/O	クロック入出力端子
	SDAn (n = 0)	I/O	データ用の入出力端子
SPI	RSPCKA	入出力	クロック入出力端子
	SSLA0	入出力	スレーブ選択用の入出力端子
	MOSIA	入出力	マスタからの出力データ用の入出力端子
	MISOA	入出力	スレーブからの出力データ用の入出力端子
アナログ電源	VREFH0	入力	ADC12 用のアナログ基準電圧源端子。ADC12 を使用しない場合は AVCC0 に接続してください。
	VREFL0	入力	ADC12 用のアナログ基準グランド端子。ADC12 を使用しない場合は AVSS0 に接続してください。
ADC12	AN005, AN006, AN009, AN010, AN019~AN022	入力	A/D コンバータで処理されるアナログ信号用の入力端子
	ADTRG0	入力	A/D 変換を開始する外部トリガ信号用の入力端子、アクティブ Low

Page 790

28. 12 ビット A/D コンバータ (ADC12)

28.1 概要

基準電源端子 (VREFH0)、アナログ部の電源端子 (AVCC0)、または内部基準電圧は、高電位基準電圧として選択可能です。基準電源グランド端子 (VREFL0) またはアナログ部の電源グランド端子 (AVSS0) は、低電位基準電圧として選択可能です。高電位基準電圧に内部基準電圧を選択した場合、温度センサ出力や内部基準電圧の A/D 変換は禁止です。

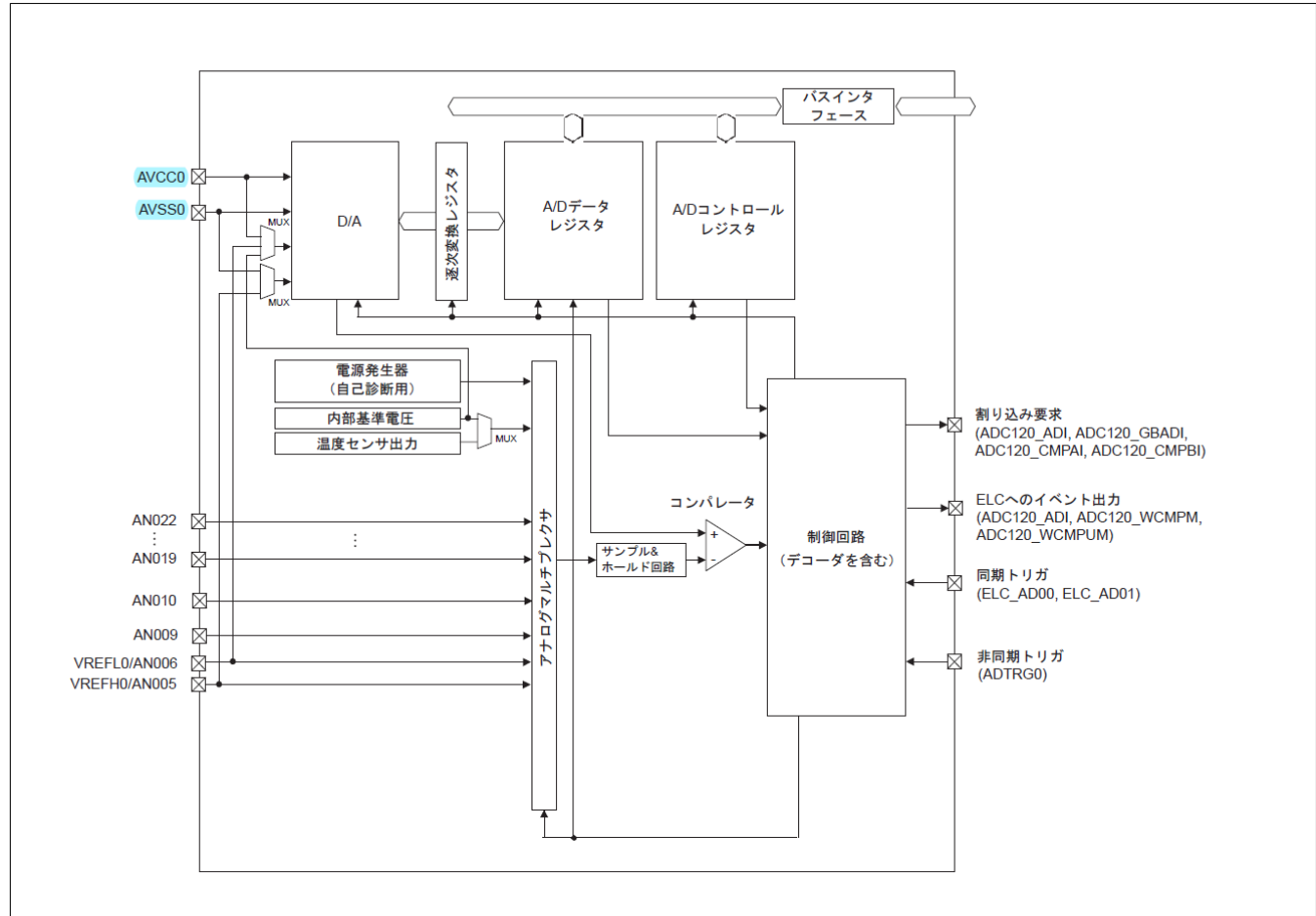


図 28.1 ADC12 のブロック図

表 28.3 に ADC12 の入出力端子を示します。

表 28.3 ADC12 の入出力端子

端子名	入出力	機能
AVCC0	入力	アナログ部の電源端子
AVSS0	入力	アナログ部の電源グランド端子
VREFH0	入力	アナログ基準電圧源端子
VREFL0	入力	アナログ基準グランド端子
AN005, AN006, AN009, AN010, AN019～AN022	入力	アナログ入力端子 5, 6, 9, 10, 19～22
ADTRG0	入力	A/D 変換開始のための外部トリガ入力端子

Page 830

28.2.37 ADHVREFCNT : A/D 高電位／低電位基準電圧コントロールレジスタ

Base address: ADC120 = 0x4005_C000

Offset address: 0x08A

Bit position:	7	6	5	4	3	2	1	0
Bit field:	ADSLP	—	—	LVSEL	—	—	HVSEL[1:0]	
Value after reset:	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
1:0	HVSEL[1:0]	高電位基準電圧選択 0 0: 高電位基準電圧に AVCC0 を選択 0 1: 高電位基準電圧に VREFH0 を選択 1 0: 高電位基準電圧に内部基準電圧を選択 1 1: 基準電圧端子は非選択（内部ノード放電）	R/W
3:2	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
4	LVSEL	低電圧基準電圧選択 0: 低電位基準電圧に AVSS0 を選択 1: 低電位基準電圧に VREFL0 を選択	R/W
6:5	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
7	ADSLP	スリープ 0: 通常動作 1: スタンバイ状態	R/W

Page 830

LVSEL ビット（低電圧基準電圧選択）

LVSEL ビットは低電位基準電圧に AVSS0 または VREFL0 を指定します。

Page 857

28.7 高電位基準電圧に内部基準電圧を選択する A/D 変換手順

ここでは、高電位基準電圧に内部基準電圧を選択したときの A/D 変換手順について説明します。この場合、アナログ入力チャネルに対して A/D 変換が可能です。内部基準電圧や温度センサ出力の A/D 変換は禁止です。

1. ADHVREFCNT.HVSEL[1:0] を 11b に設定し、ADC12 の高電位基準電圧経路をディスチャージしてください。
2. ソフトウェア内で 1 μ s のディスチャージ時間待機してください。
3. ADHVREFCNT.HVSEL[1:0] を 10b に設定し、内部基準電圧を高電位基準電圧に選択してください。(注1)
4. ソフトウェア内で内部基準電圧が安定するまで待機してから (5 μ s)、A/D 変換を実行してください。

注 1. ADC12 には VREFH0 (ADHVREFCNT.HVSEL[1:0] = 01b) または AVCC0 (ADHVREFCNT.HVSEL[1:0] = 00b) の選択からのディスチャージ (ADHVREFCNT.HVSEL[1:0] = 11b) のない内部基準電圧 (ADHVREFCNT.HVSEL[1:0] = 10b) の選択を無効にする保護機能があります。ディスチャージなしに内部基準電圧が選択されると、ディスチャージが強制設定されます。再度、1 μ s 後に内部基準電圧を選択してください。

Page 861

28.8.11 ボード設計に関する注意事項

デジタル回路とアナログ回路の間ができるだけ離れるように、ボードを設計してください。また、デジタル信号線とアナログ信号線は、交差させたり互いに近づけたりしないでください。これらの規則に従わないと、アナログ信号にノイズが発生し、A/D変換精度に影響を及ぼします。アナログ入力端子、基準電源端子 (VREFH0)、基準グランド端子 (VREFL0) はデジタル回路から離して、グランド端子 (AVSS0) を使用してください。

28.8.12 ノイズ防止の制限事項

アナログ入力端子が過度のサージのような異常電圧により破壊されるのを防ぐために、AVCC0 と AVSS0 間、VREFH0 と VREFL0 間にキャパシタを挿入してください。さらに、図 28.33 に示されるように、アナログ入力端子を保護するために、保護回路を接続してください。

Page 929

36. 電気的特性

特に記載のない限り、本 MCU の電気的特性は以下の条件で定義されています。

VCC(注1) = 1.6~5.5 V, VREFH0 = 1.6 V ~ AVCC0

VSS = VREFL0 = 0 V, Ta = T_{opr}

注 1. 通常は VCC = 3.3 V に設定されています。

Page 972

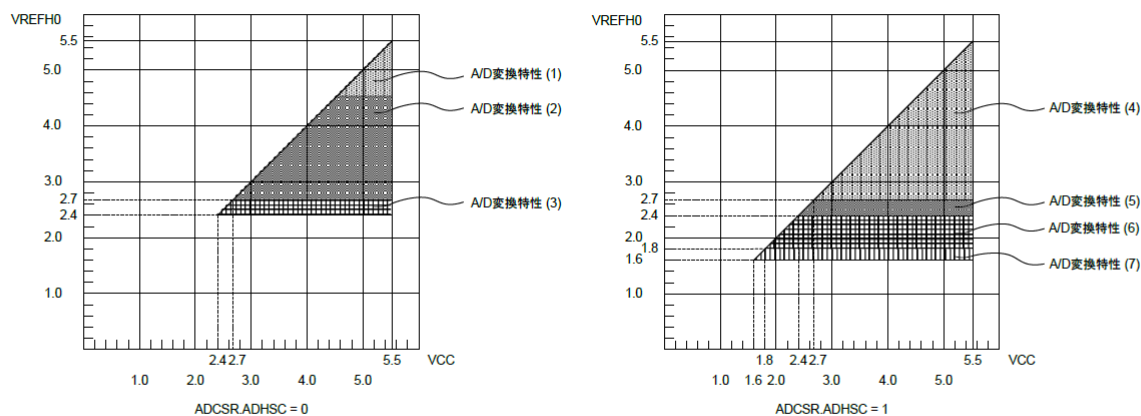


図 36.44 AVCC0~VREFH0 電圧範囲

Page 973~Page 978

表 36.39 高速 A/D 変換モードにおける A/D 変換特性 (1)

表 36.40 高速 A/D 変換モードにおける A/D 変換特性 (2)

表 36.41 高速 A/D 変換モードにおける A/D 変換特性 (3)

表 36.42 低消費電力 A/D 変換モードにおける A/D 変換特性 (4)

表 36.43 低消費電力 A/D 変換モードにおける A/D 変換特性 (5)

表 36.44 低消費電力 A/D 変換モードにおける A/D 変換特性 (6)

表 36.45 低消費電力 A/D 変換モードにおける A/D 変換特性 (7)

注 5. $V_{REFH0} < AVCC0$ のとき、Max 値は次のとおりです。

絶対精度／オフセット誤差／フルスケール誤差：

 $AVCC0$ と V_{REFH0} の電圧差に対して、Max 値に ± 0.75 LSB/V 加算する必要があります。

INL 積分非直線性誤差：

 $AVCC0$ と V_{REFH0} の電圧差に対して、Max 値に ± 0.2 LSB/V 加算する必要があります。

Page 979

表 36.46 12 ビット A/D コンバータチャネル分類

分類	チャネル	条件	注意点
高精度チャネル	AN005、AN006、AN009、AN010	$AVCC0 = 1.6 \sim 5.5$ V	AN005、AN006、AN009、AN010 端子は、汎用 I/O、TS 送信に使用不可 (A/D コンバータが使用中の場合)
通常精度チャネル	AN019~AN022		
内部基準電圧入力チャネル	内部基準電圧	$AVCC0 = 1.8 \sim 5.5$ V	—
温度センサ入力チャネル	温度センサ出力	$AVCC0 = 1.8 \sim 5.5$ V	—

表 36.47 A/D 内部基準電圧特性

条件：VCC = $V_{REFH0} = 1.8 \sim 5.5$ V(注1)

項目	Min	Typ	Max	単位	測定条件
内部基準電圧入力チャネル(注2)	1.42	1.48	1.54	V	—
PCLKD (ADCLK) 周波数(注3)	1	—	2	MHz	—
サンプリング時間(注4)	5.0	—	—	μ s	—

注 1. $AVCC0 < 1.8$ V のとき、内部基準電圧を入力チャネルに選択することはできません。

注 2. 12 ビット A/D 内部基準電圧は、内部基準電圧を 12 ビット A/D コンバータに入力する場合の電圧を示します。

注 3. 高電位基準電圧に内部基準電圧を選択した場合

注 4. 内部基準電圧の変換時