

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753
 ルネサス エレクトロニクス株式会社
 問合せ窓口 <http://japan.renesas.com/contact/>
 E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A032A/J	Rev.	第1版
題名	誤記訂正通知 RL78/L12 ユーザーズマニュアル Rev.2.00 の記載変更		情報分類	技術情報	
適用製品	RL78/L12 グループ	対象ロット等 全ロット	関連資料	RL78/L12 ユーザーズマニュアル ハードウェア編 Rev.2.00 R01UH0330JJ0200 (Nov.2013)	

RL78/L12 ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0330JJ0200)において、下記訂正がございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
12.5.7 SNOOZEモード機能 SNOOZEモード動作時のタイミング・チャート(図12-69, 図12-71)	p.461, p.463	誤記訂正
12.6.3 SNOOZEモード機能	p.486	注意追加
12.6.3 SNOOZEモード機能 SNOOZEモード動作時のタイミング・チャート(図12-88, 図12-89, 図12-91)	p.488, p.489, p.491	誤記訂正
17.3.1 割り込み要求フラグ・レジスタ(IF0L, IF0H, IF1L, IF1H, IF2L)	p.704	誤記訂正
17.3.2 割り込みマスク・フラグ・レジスタ(MK0L, MK0H, MK1L, MK1H, MK2L)	p.706	誤記訂正
17.4.3 多重割り込み処理 表17-5 割り込み処理中に多重割り込み可能な割り込み要求の関係	p.716	誤記訂正
30.8 データ・メモリSTOPモード低電源電圧データ保持特性	p.907	記載変更
31.8 データ・メモリSTOPモード低電源電圧データ保持特性	p.956	記載変更

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメントNo.	和文	R01UH0330JJ0200	
1	12.5.7 SNOOZEモード機能	SNOOZEモード動作時のタイミング・チャート(図12-69, 図12-71)	p.461, p.463	p.3, 4
2	12.6.3 SNOOZEモード機能		p.486	p.5
3	12.6.3 SNOOZEモード機能	SNOOZEモード動作時のタイミング・チャート(図12-88, 図12-89, 図12-91)	p.488, p.489, p.491	p.6-8
4	17.3.1 割り込み要求フラグ・レジスタ(IF0L, IF0H, IF1L, IF1H, IF2L)		p.704	p.9
5	17.3.2 割り込みマスク・フラグ・レジスタ(MK0L, MK0H, MK1L, MK1H, MK2L)		p.706	p.10
6	17.4.3 多重割り込み処理	表17-5 割り込み処理中に多重割り込み可能な割り込み要求の関係	p.716	p.11
7	30.8 データ・メモリSTOPモード低電源電圧データ保持特性		p.907	p.12
8	31.8 データ・メモリSTOPモード低電源電圧データ保持特性		p.956	p.13

誤記訂正の該当箇所は、誤)太字下線、正)グレー・ハッチングで記載します。

発行文書履歴

RL78/L12 ユーザーズマニュアル Rev.2.00 誤記訂正通知 発行文書履歴

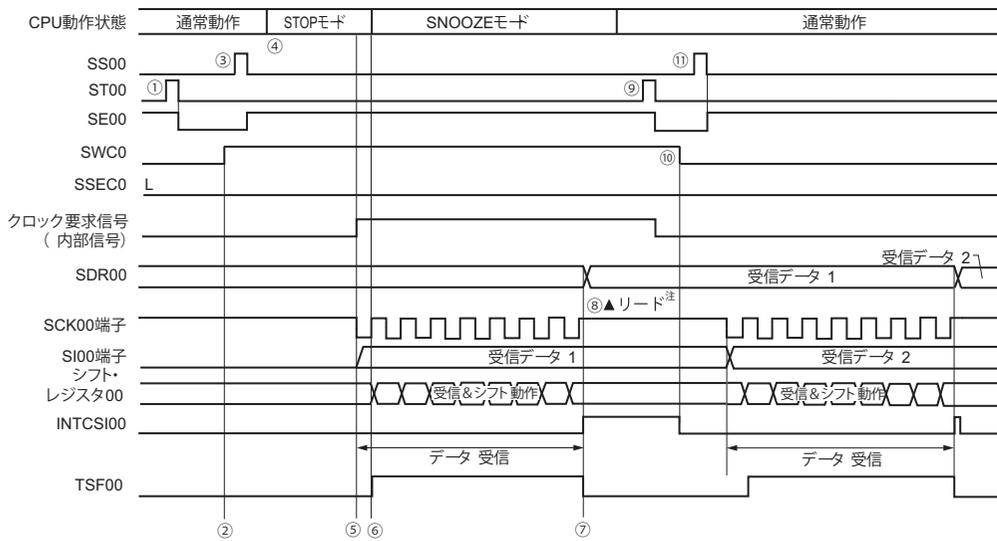
文書番号	発行日	記事
TN-RL*-A032A/J	2014年10月29日	初版発行 訂正一覧の No.1 ~ No.8 の誤記訂正(本通知です。)

1. 12.5.7 SNOOZE モード機能

SNOOZE モード動作時のタイミング・チャート(図 12-69, 図 12-71)(p.461, p.463)

CPU動作状態、クロック要求信号(内部信号)とTSF00のタイミング・チャートの誤記訂正

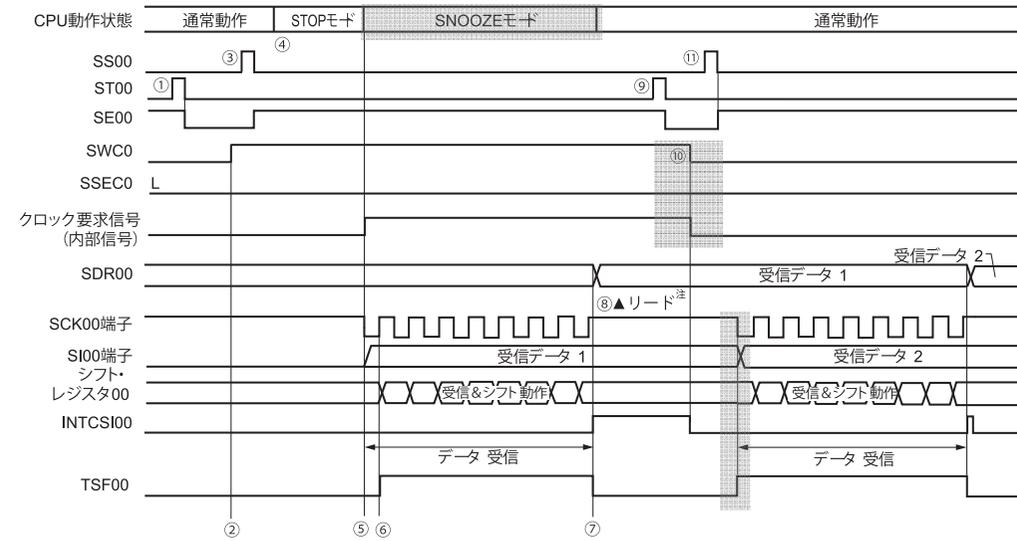
図 12 - 69 SNOOZE モード動作(1回起動)時のタイミング・チャート
(タイプ1: DAPmn = 0, CKPmn = 0)



(省略)

正)

図 12 - 69 SNOOZE モード動作(1回起動)時のタイミング・チャート
(タイプ1: DAPmn = 0, CKPmn = 0)

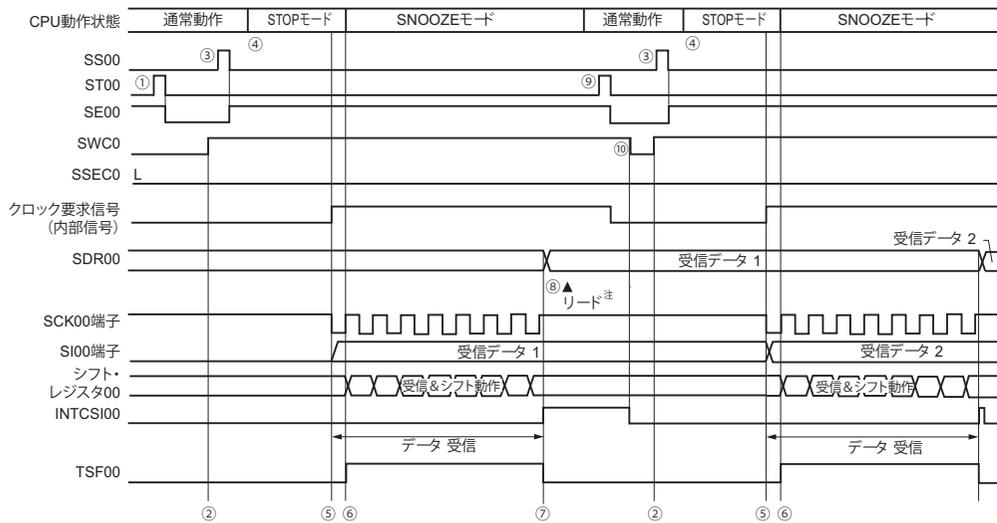


(省略)

CPU動作状態、クロック要求信号（内部信号）とINTCSI00のタイミング・チャートの誤記訂正

誤)

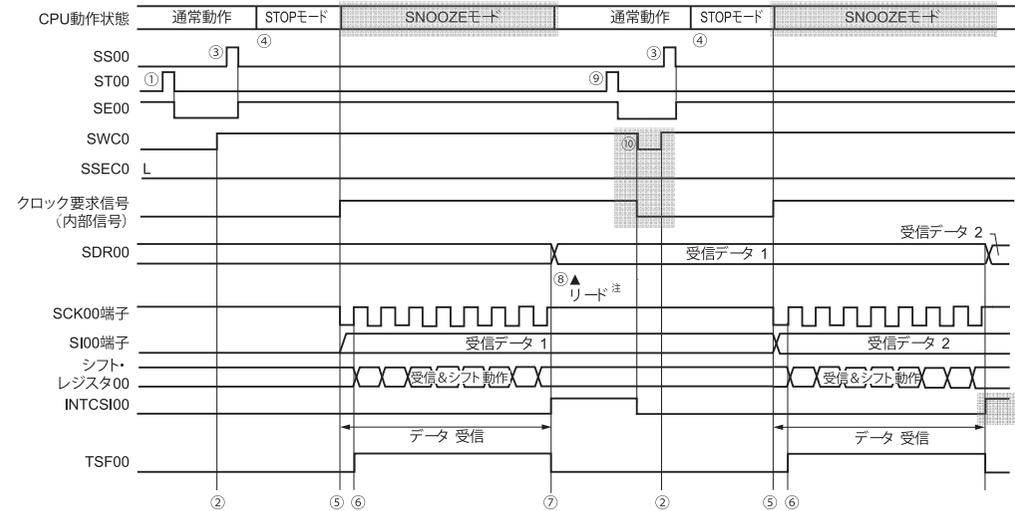
図 12 - 71 SNOOZE モード動作（連続起動）時のタイミング・チャート
（タイプ 1：DAPmn = 0, CKPmn = 0）



(省略)

正)

図 12 - 71 SNOOZE モード動作（連続起動）時のタイミング・チャート
（タイプ 1：DAPmn = 0, CKPmn = 0）



(省略)

2. 12.6.3 SNOOZE モード機能の注意追加(p.486)

誤)

12.6.3 SNOOZEモード機能

STOPモード時にRxDq端子入力の検出により、UART受信を動作させるモードです。通常STOPモード時はUARTの通信動作を停止しますが、SNOOZEモード機能を使用することで、CPUを動作させずにUART受信を行うことができます。

(省略)

注意1. SNOOZEモードは、 f_{CLK} に高速オンチップ・オシレータ・クロック (f_{IH}) を選択している場合のみ設定可能です。

(省略)

4. SSECm=1の設定では、パリティ・エラー、フレーミング・エラー、オーバラン・エラー時にPEFmn、FEFmn、OVFmnフラグはセットされず、エラー割り込み (INTSREq) も発生しません。そのため、SSECm = 1 で使用するときには、SWC0= 1 に設定する前にPEFmn、FEFmn、OVFmnフラグをクリアし、また、SDRm1レジスタのビット7-0 (RxDq) を読み出してください。

正)

12.6.3 SNOOZEモード機能

STOPモード時にRxDq端子入力の検出により、UART受信を動作させるモードです。通常STOPモード時はUARTの通信動作を停止しますが、SNOOZEモード機能を使用することで、CPUを動作させずにUART受信を行うことができます。

(省略)

注意1. SNOOZEモードは、 f_{CLK} に高速オンチップ・オシレータ・クロック (f_{IH}) を選択している場合のみ設定可能です。

(省略)

4. SSECm=1の設定では、パリティ・エラー、フレーミング・エラー、オーバラン・エラー時にPEFmn、FEFmn、OVFmnフラグはセットされず、エラー割り込み (INTSREq) も発生しません。そのため、SSECm = 1 で使用するときには、SWC0= 1 に設定する前にPEFmn、FEFmn、OVFmnフラグをクリアし、また、SDRm1レジスタのビット7-0 (RxDq) を読み出してください。

5. RxDq端子の有効エッジ検出によりSNOOZEモードへ移行します。

また、スタート・ビット入力を検出できないような短いパルスを受けるとUART受信が開始されず、SNOOZEモードを継続することがあります。この場合、次のUART受信で正しくデータ受信できず、フレーミング・エラーもしくはパリティ・エラーが発生することがあります。

3. 12.6.3 SNOOZE モード機能

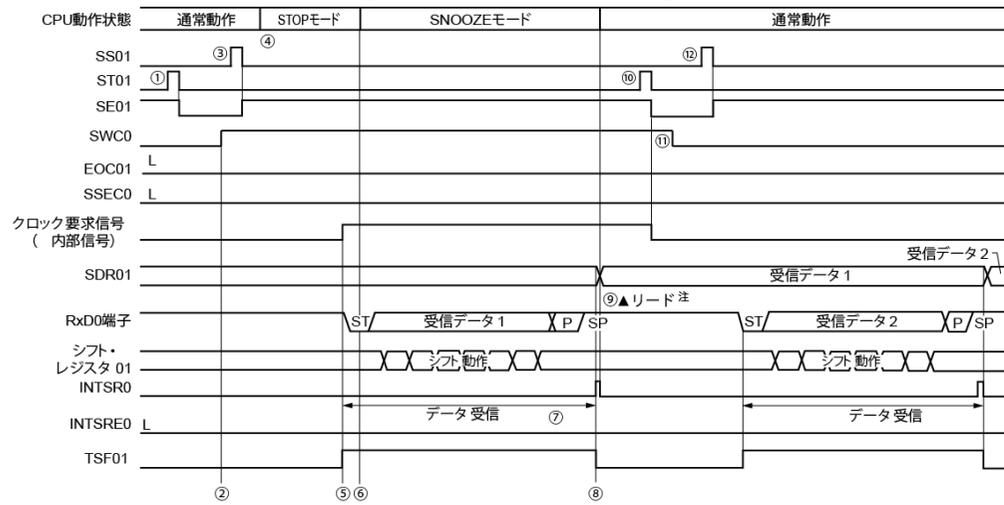
SNOOZE モード動作時のタイミング・チャート(図 12-88, 図 12-89,

図 12-91) (p.488, p.489, p.491)

CPU動作状態、クロック要求信号(内部信号)、INTSR0とTSF01のタイミング・チャートの誤記訂正

誤)

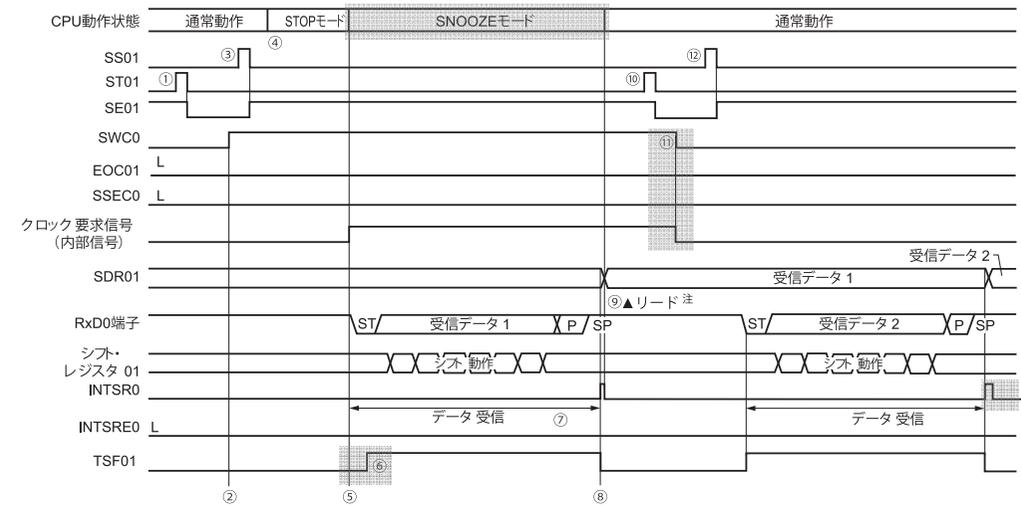
図 12 - 88 SNOOZE モード動作 (EOCm1 = 0, SSECm = 0/1) 時のタイミング・チャート



(省略)

正)

図 12 - 88 SNOOZE モード動作 (EOCm1 = 0, SSECm = 0/1) 時のタイミング・チャート

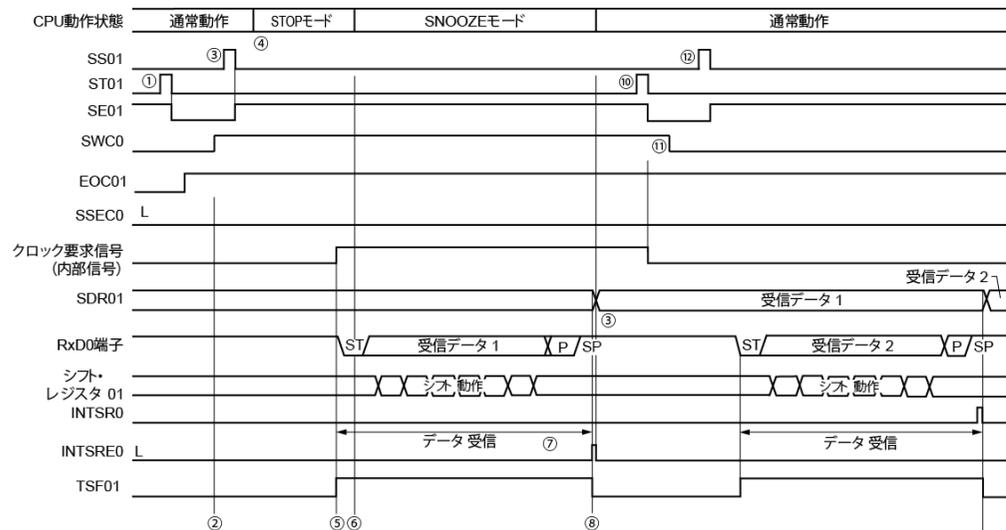


(省略)

CPU 動作状態、クロック要求信号 (内部信号)、SDR01、INTSR0 と TSF01 のタイミング・チャートの誤記訂正

誤)

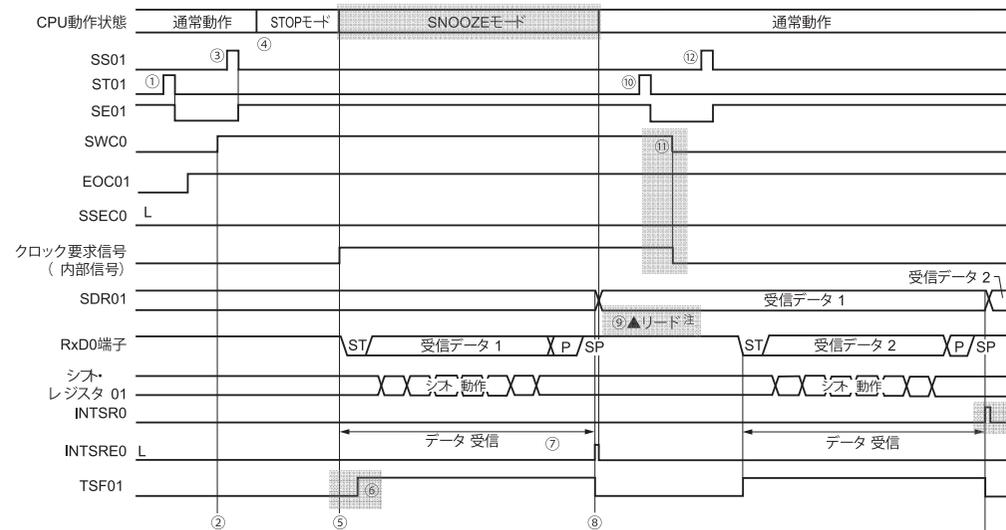
図 12 - 89 SNOOZE モード動作 (EOCm1 = 1, SSECm = 0) 時のタイミング・チャート



(省略)

正)

図 12 - 89 SNOOZE モード動作 (EOCm1 = 1, SSECm = 0) 時のタイミング・チャート

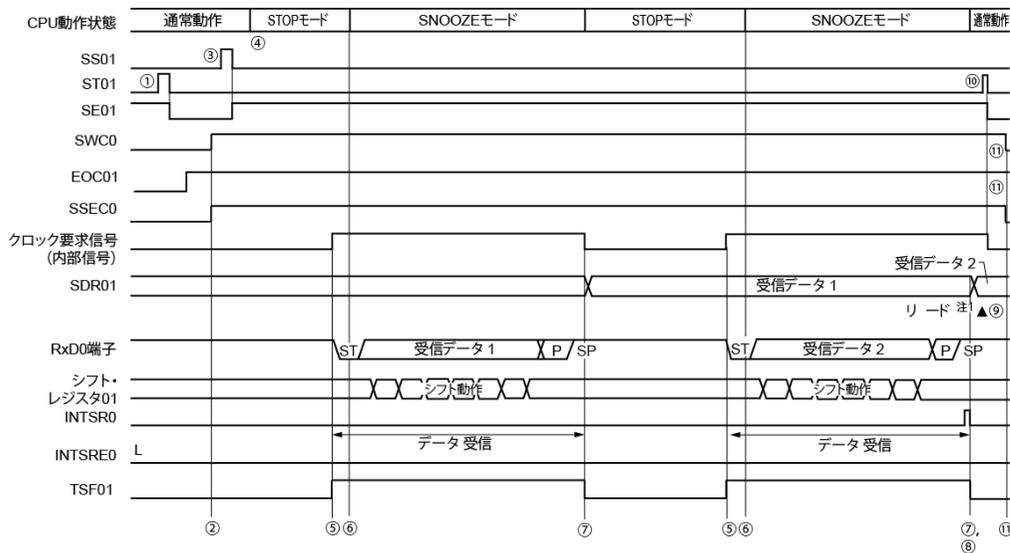


(省略)

CPU動作状態、クロック要求信号(内部信号)、INTSR0とTSF01のタイミング・チャートの誤記訂正

誤)

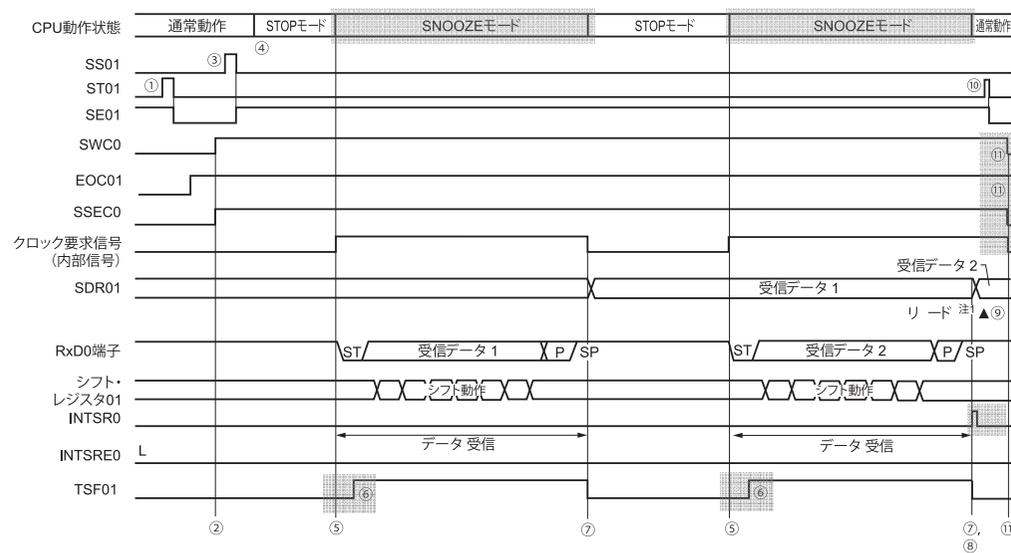
図 12 - 91 SNOOZE モード動作 (EOCm1 = 1, SSECM = 1) 時のタイミング・チャート



(省略)

正)

図 12 - 91 SNOOZE モード動作 (EOCm1 = 1, SSECM = 1) 時のタイミング・チャート



(省略)

4. 17.3.1 割り込み要求フラグ・レジスタ(IF0L, IF0H, IF1L, IF1H, IF2L)

図 17-2 割り込み要求フラグ・レジスタ(IF0L, IF0H, IF1L, IF1H, IF2L)の
フォーマット(64ピン製品)の誤記訂正(p.704)

誤)

図17-2 割り込み要求フラグ・レジスタ (IF0L, IF0H, IF1L, IF1H, IF2L) のフォーマット
(64ピン製品)
(省略)

アドレス：FFFD0H リセット時：00H R/W

略号	7	6	5	4	3	2	1	0
IF2L	0	0	0	FLIF	MDIF	PIF7	PIF6	0

XXIFX	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

正)

図17-2 割り込み要求フラグ・レジスタ (IF0L, IF0H, IF1L, IF1H, IF2L) のフォーマット
(64ピン製品)
(省略)

アドレス：FFFD0H リセット時：00H R/W

略号	7	6	5	4	3	2	1	0
IF2L	0	0	0	FLIF	MDIF	PIF7	PIF6	0

XXIFX	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

5. 17. 3. 2 割り込みマスク・フラグ・レジスタ(MK0L, MK0H, MK1L, MK1H, MK2L)(p.706)

図17-3 割り込みマスク・フラグ・レジスタ(MK0L, MK0H, MK1L, MK1H, MK2L)のフォーマット(64ピン製品)の誤記訂正

誤)

図17-3 割り込みマスク・フラグ・レジスタ (MK0L, MK0H, MK1L, MK1H, MK2L) のフォーマット (64ピン製品)

アドレス：FFFD4H リセット時：FFH R/W

略号	7	6	5	<input type="checkbox"/> 4	<input type="checkbox"/> 3	<input type="checkbox"/> 2	<input type="checkbox"/> 1	<input type="checkbox"/> 0
MK2L	1	1	1	FLMK	MDMK	PMK7	PMK6	Q

XXMKX	割り込み処理の制御	
0	割り込み処理許可	
1	割り込み処理禁止	

正)

図17-3 割り込みマスク・フラグ・レジスタ (MK0L, MK0H, MK1L, MK1H, MK2L) のフォーマット (64ピン製品)

アドレス：FFFD4H リセット時：FFH R/W

略号	7	6	5	<input type="checkbox"/> 4	<input type="checkbox"/> 3	<input type="checkbox"/> 2	<input type="checkbox"/> 1	<input type="checkbox"/> 0
MK2L	1	1	1	FLMK	MDMK	PMK7	PMK6	1

XXMKX	割り込み処理の制御	
0	割り込み処理許可	
1	割り込み処理禁止	

6. 17.4.3 多重割り込み処理

表 17-5 割り込み処理中に多重割り込み可能な割り込み要求の関係

(p.716)

誤)

表17-5 割り込み処理中に多重割り込み可能な割り込み要求の関係

多重割り込み要求 処理中の割り込み		マスカブル割り込み要求								ソフト ウェア 割り込 み要求
		優先順位レベル0 (PR = 00)		優先順位レベル1 (PR = 01)		優先順位レベル2 (PR = 10)		優先順位レベル3 (PR = 11)		
		IE = 1	IE = 0							
マスカブル 割り込み	ISP1 = 0 ISP0 = 0		x	x	x	x	x	x	x	
	ISP1 = 0 ISP0 = 1		x		x	x	x	x	x	
	ISP1 = 1 ISP0 = 0		x		x		x	x	x	
	ISP1 = 1 ISP0 = 1		---		---		---		---	
	ソフトウェア割り込み		x		x		x		x	

(省略)

正)

表17-5 割り込み処理中に多重割り込み可能な割り込み要求の関係

多重割り込み要求 処理中の割り込み		マスカブル割り込み要求								ソフト ウェア 割り込 み要求
		優先順位レベル0 (PR = 00)		優先順位レベル1 (PR = 01)		優先順位レベル2 (PR = 10)		優先順位レベル3 (PR = 11)		
		IE = 1	IE = 0							
マスカブル 割り込み	ISP1 = 0 ISP0 = 0		x	x	x	x	x	x	x	
	ISP1 = 0 ISP0 = 1		x		x	x	x	x	x	
	ISP1 = 1 ISP0 = 0		x		x		x	x	x	
	ISP1 = 1 ISP0 = 1		x		x		x		x	
	ソフトウェア割り込み		x		x		x		x	

(省略)

7. 30.8 データ・メモリ STOPモード低電源電圧データ保持特性(p.907)

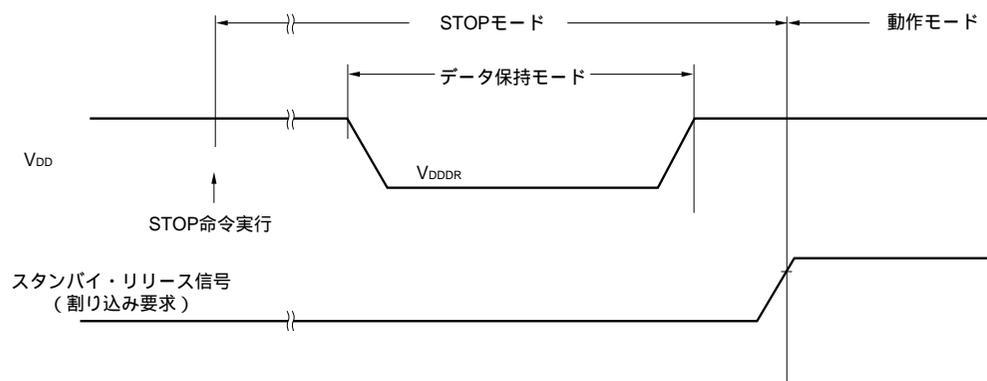
旧)

30.8 データ・メモリSTOPモード低電源電圧データ保持特性

($T_A = -40 \sim +85$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V _{DDDR}		1.46 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではデータを保持しますが、PORリセットがかかった場合のデータは保持されません。



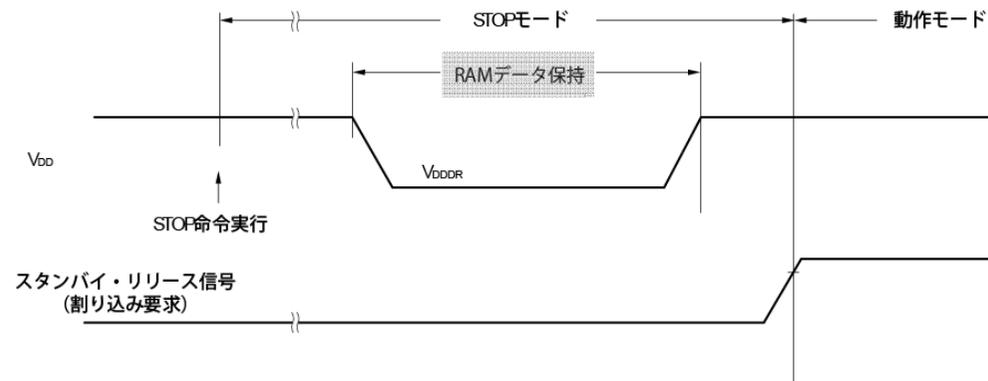
新)

30.8 RAMデータ保持特性

($T_A = -40 \sim +85$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V _{DDDR}		1.46 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではRAMのデータを保持しますが、PORリセットがかかった場合のRAMのデータは保持されません。



8. 31.8 データ・メモリ STOPモード低電源電圧データ保持特性(p.956)

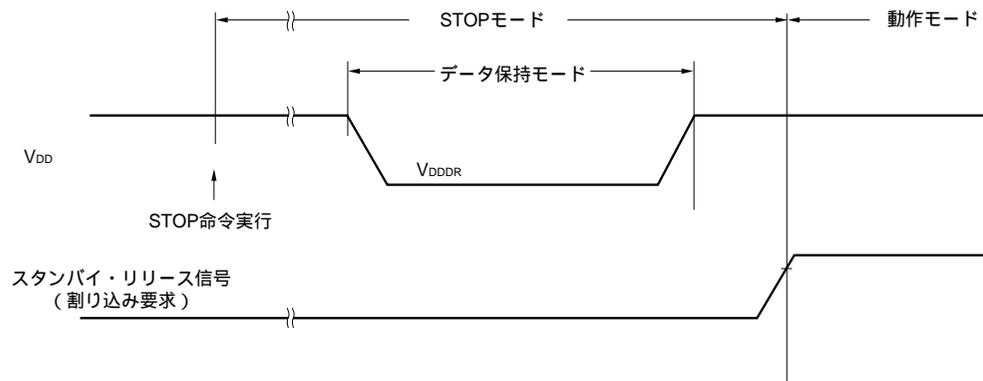
旧)

31.8 データ・メモリSTOPモード低電源電圧データ保持特性

($T_A = -40 \sim +105$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V _{DDDR}		1.44 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではデータを保持しますが、PORリセットがかかった場合のデータは保持されません。



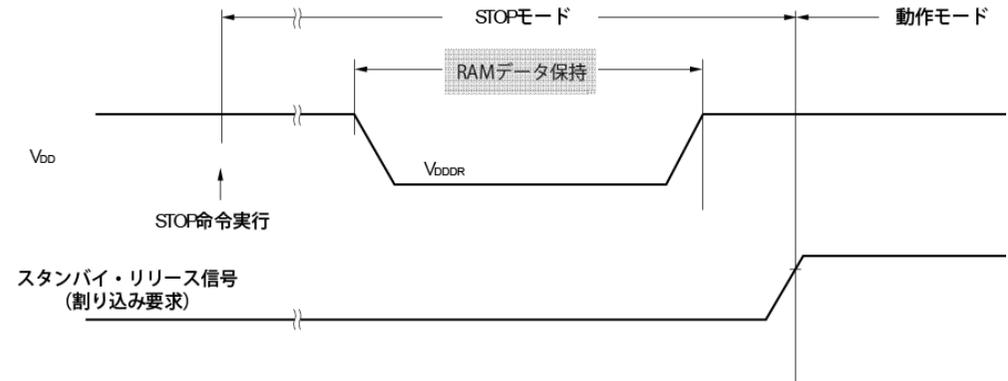
新)

31.8 RAMデータ保持特性

($T_A = -40 \sim +105$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V _{DDDR}		1.44 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではRAMのデータを保持しますが、PORリセットがかかった場合のRAMのデータは保持されません。



以上