

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル

株式会社 ルネサス テクノロジ

問合せ窓口 <http://japan.renesas.com/inquiry>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU&MCU	発行番号	TN-H8*-A339A/J	Rev.	第1版
題名	H8SX 周辺モジュール割り込みによる DMAC 起動		情報分類	技術情報	
適用製品	H8SX/1657 グループ	対象ロット等	関連資料	下記に示す	
		全ロット			

ハードウェアマニュアルの周辺モジュール割り込みによる DMAC 起動の記述に関し、訂正がございますのでご案内申し上げます。

- 記 -

## 1 . DMA コントローラ レジスタ説明の訂正

### 【変更前】

#### 7.3 レジスタの説明

##### 7.3.6 DMAモードコントロールレジスタ (DMDR)

ビット	ビット名	初期値	R/W	説 明
5	DTA	0	R/W	データトランスファクノリッジ DMAC を起動する要因として内蔵モジュール割り込みを選択する場合は、このビットを 1 にセットしてください。

### 【変更後】

#### 7.3 レジスタの説明

##### 7.3.6 DMAモードコントロールレジスタ (DMDR)

ビット	ビット名	初期値	R/W	説 明
5	DTA	0	R/W	データトランスファクノリッジ 内蔵モジュール割り込みによる DMA 転送時に有効となります。 DMRSR によって選択されている要因フラグのクリアを許可または禁止します。 0：内蔵モジュール割り込み要因による DMA 転送時のクリアを禁止 内蔵モジュール割り込み要因は、DMA 転送によりクリアされませんので、CPU または DTC 転送でクリアしてください。 1：内蔵モジュール割り込み要因による DMA 転送時のクリアを許可 内蔵モジュール割り込み要因は、DMA 転送によりクリアされ、CPU または DTC に割り込みを要求しません。

## 2. DMA コントローラ 起動要因の訂正

### 【変更前】

#### 7.5.3 起動要因

##### (2) 内蔵モジュール割り込みによる起動

内蔵モジュール割り込みは、各周辺モジュールからの割り込み要求(内蔵モジュール割り込み)を転送要求信号として使用します。DMA 転送が許可されているとき(DTE=1) 内蔵モジュール割り込み要求により DMA 転送を開始します。

起動要因の内蔵モジュール割り込みは、DMA モジュールリクエストセレクトレジスタ(DMRSR)で選択します。チャンネル毎に独立して設定することができます。表7.5にDMAC内蔵モジュール割り込み一覧を示します。

DMACは、内蔵モジュール割り込み要求による起動要因を、割り込みコントローラとは独立して受け付けます。このため、割り込みコントローラによる優先順位設定の影響を受けません。

DTE=1の状態では、選択された起動要因によりDMACを起動する場合、割り込み要求フラグはDMA転送により自動的にクリアされます。複数のチャンネルで同一の割り込み要求を起動要因とした場合、最も優先順位の高いチャンネルが起動された時点で割り込み要求フラグがクリアされます。この場合、その他のチャンネルの転送要求はDMAC内部で保持されず、起動されない場合があります。

DTE=0の状態では、選択された起動要因はDMACに転送を要求しません。この場合、当該割り込みはCPUまたはDTCに割り込みを要求します。

また、DTEビットへの1ライトは、内蔵モジュール割り込みの発生元となる割り込み要求フラグビットが0にクリアされていることを確認した後に行ってください。

### 【変更後】

#### 7.5.3 起動要因

##### (2) 内蔵モジュール割り込みによる起動

内蔵モジュール割り込みは、各周辺モジュールからの割り込み要求(内蔵モジュール割り込み)を転送要求信号として使用します。DMA 転送が許可されているとき(DTE=1) 内蔵モジュール割り込み要求により DMA 転送を開始します。

起動要因の内蔵モジュール割り込みは、DMA モジュールリクエストセレクトレジスタ(DMRSR)で選択します。チャンネル毎に独立して設定することができます。表7.5にDMAC内蔵モジュール割り込み一覧を示します。

**起動要因として選択された割り込み要求は、CPU、DTCに対しても同時に割り込み要求を発生させることができます。詳細は「5. 割り込みコントローラ」を参照してください。**

DMACは、内蔵モジュール割り込み要求による起動要因を、割り込みコントローラとは独立して受け付けます。このため、割り込みコントローラによる優先順位設定の影響を受けません。

**DTA=1でDMACを起動する場合、**割り込み要求フラグはDMA転送により自動的にクリアされます。複数のチャンネルで同一の割り込み要求を起動要因とした場合、最も優先順位の高いチャンネルが起動された時点で割り込み要求フラグがクリアされます。この場合、その他のチャンネルの転送要求はDMAC内部で保持されず、起動されない場合があります。

**DTA=0でDMACを起動する場合、**割り込み要求フラグはDMACによりクリアされません。CPUまたはDTC転送でクリアしてください。

DTE=0の状態では、選択された起動要因はDMACに転送を要求しません。この場合、当該割り込みはCPUまたはDTCに割り込みを要求します。

また、DTEビットへの1ライトは、内蔵モジュール割り込みの発生元となる割り込み要求フラグビットが0にクリアされていることを確認した後に行ってください。

3. 割り込みコントローラ 割り込みによる DTC、DMAC の起動の訂正

【変更前】

5.6.5 割り込みによる DTC、DMAC の起動

(1) 割り込み要因の選択

DMAC の各チャンネルの起動要因は、DMRSR により選択します。選択した起動要因は、選択回路を經由して DMAC に入力されます。内蔵モジュール割り込みによる転送が有効になるように設定 (DMDR のビット設定: DTF1=1、DTF0=0、DTA=1)、DMDR の DTE ビットが 1 にセットされていると、その DMAC の起動要因になった割り込み要因は DMAC が管理することになり、DTC の起動要因および CPU の割り込み要因になりません。

DMAC に管理されている割り込み以外の割り込み要因は、DTC の DTCERA ~ DTCERH の DTCE ビットにより、DTC 起動要因とするか、CPU 割り込み要因とするかを選択します。

DTC の MRB の DISEL ビットの指定により、DTC のデータ転送後、DTCE ビットを 0 にクリアして、CPU に割り込みを要求することができます。

なお、DTC が所定回数のデータ転送を行い、転送カウンタが 0 になった場合には、DTC のデータ転送後、DTCE ビットを 0 にクリアして、CPU に割り込みを要求します。

同じ割り込み要因を、DTC の起動要因と CPU の割り込み要因に同時に設定する場合、DTC 優先レベルより CPU の優先レベルを高く設定しないでください。CPUPCR の IPSETE ビットを 1 にセットしている場合は、割り込み要因に該当する IPR のレベルの設定が対象になります。必ず、(DTCP) (CPUP または割り込み要因に該当する IPR) となるように設定してください。CPU の優先レベルが高くなると、DTC が起動されずに転送が行われなくなる場合があります。

(2) 優先順位判定

説明省略(変更無し)

(3) 動作順序

同一の割り込みを DTC の起動要因と CPU の割り込み要因に選択した場合、DTC のデータ転送終了後、CPU の割り込み例外処理を行います。同一の割り込みを DTC、DMAC の起動要因、または CPU の割り込み要因に選択した場合、各々独立に動作を行います。

表 5.6 に、DMAC の起動要因の選択、および DTC の DTCERA ~ DTCERH の DTCE ビット、MRB の DISEL ビットの設定による割り込み要因の選択と割り込み要因クリア制御を示します。

表 5.6 割り込み要因の選択とクリア制御

設定内容			割り込み要因選択/クリア制御		
DMAC	DTC		DMAC	DTC	CPU
DTE	DTCE	DISEL			
0	0	*	x	x	
	1	0	x		x
		1		x	
1	*	*		x	x

(4) 使用上の注意

SCI、および A/D 変換器の割り込み要因は、DTC、または DMAC が所定のレジスタをリード/ライトすると表 5.6 の設定に従ってクリアされます。

同一の割り込みで、DTC、DMAC の複数のチャンネルを起動する場合は、同じプライオリティに設定してください。

【変更後】

5.6.5 割り込みによる DTC、DMAC の起動

(1) 割り込み要因の選択

DMAC の各チャンネルの起動要因は、DMRSR により選択します。選択した起動要因は、選択回路を經由して DMAC に入力されます。内蔵モジュール割り込みによる転送が有効になるように設定 (DMDR のビット設定:DTF1=1、DTF0=0、DTE=1)、DMDR の DTA ビットが 1 にセットされていると、その DMAC の起動要因になった割り込み要因は DMAC が管理することになり、DTC の起動要因および CPU の割り込み要因になりません。

DMAC に管理されている割り込み以外の割り込み要因は、DTC の DTCERA ~ DTCERH の DTCE ビットにより、DTC 起動要因とするか、CPU 割り込み要因とするかを選択します。

DTC の MRB の DISSEL ビットの指定により、DTC のデータ転送後、DTCE ビットを 0 にクリアして、CPU に割り込みを要求することができます。

なお、DTC が所定回数のデータ転送を行い、転送カウンタが 0 になった場合には、DTC、DMAC のデータ転送後、DTCE ビットを 0 にクリアして、CPU に割り込みを要求します。

同じ割り込み要因を、DTC、DMAC の起動要因と CPU の割り込み要因に同時に設定する場合、DTC 優先レベルより CPU の優先レベルを高く設定しないでください。CPUPCR の IPSETE ビットを 1 にセットしている場合は、割り込み要因に該当する IPR のレベルの設定が対象になります。必ず、(DTCP、DMAP) (CPUP または割り込み要因に該当する IPR) となるように設定してください。CPU の優先レベルが高くなると、DTC、DMAC が起動されずに転送が行われなくなる場合があります。

(2) 優先順位判定

説明省略(変更無し)

(3) 動作順序

同一の割り込みを DTC の起動要因と CPU の割り込み要因に選択した場合、DTC のデータ転送終了後、CPU の割り込み例外処理を行います。同一の割り込みを DTC、DMAC の起動要因、または CPU の割り込み要因に選択した場合、各々独立に動作を行います。

表 5.6 に、DMAC の DMDR の DTA ビット、DTC の DTCERA ~ DTCERH の DTCE ビット、および MRB の DISSEL ビットの設定による割り込み要因の選択と割り込み要因クリア制御を示します。

表 5.6 割り込み要因の選択とクリア制御

設定内容			割り込み要因選択/クリア制御		
DMAC	DTC		DMAC	DTC	CPU
DTA	DTCE	DISSEL			
0	0	*		x	
	1	0			x
		1			
1	*	*		x	x

(4) 使用上の注意

SCI、および A/D 変換器の割り込み要因は、DTC、または DMAC が所定のレジスタをリード/ライトすると表 5.6 の設定に従ってクリアされます。

同一の割り込みで、DTC、DMAC の複数のチャンネルを起動する場合は、同じプライオリティ (DTCP = DMAP) に設定してください。

4. 対象製品

- 関連資料 -

H8SX/1657 グループハードウェアマニュアル (Rev.1.00 RJJ09B0078-0100Z)

以上