

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-R8C-A011B/J	Rev.	第2版
題名	R8C ファミリ I <sup>2</sup> C バスインタフェース機能に関する注意事項		情報分類	技術情報	
適用製品	下記参照	対象ロット等	関連資料		
		—			

発行番号 TN-R8C-A011A/J (2010年3月26日発行) の第2版です。第2版で第1項の改訂、第4項の追加を行いました。

下記適用製品におきまして、I<sup>2</sup>C バスインタフェース機能を I<sup>2</sup>C バスインタフェースモードで使用する場合、以下の内容に注意してください。

## 1. 適用製品

R8C/16 グループ、R8C/17 グループ、R8C/1A グループ、R8C/1B グループ、  
R8C/20 グループ、R8C/21 グループ、R8C/22 グループ、R8C/23 グループ、R8C/24 グループ、R8C/25 グループ、  
R8C/26 グループ、R8C/27 グループ、R8C/28 グループ、R8C/29 グループ、  
R8C/2A グループ、R8C/2B グループ、R8C/2C グループ、R8C/2D グループ、  
R8C/32A グループ、R8C/32C グループ、R8C/32M グループ、  
R8C/33A グループ、R8C/33C グループ、R8C/33M グループ、  
R8C/34C グループ、R8C/34M グループ、  
R8C/35A グループ、R8C/35C グループ、R8C/35M グループ、  
R8C/36A グループ、R8C/36C グループ、R8C/36M グループ、  
R8C/38A グループ、R8C/38C グループ、R8C/38M グループ、  
R8C/3GA グループ、R8C/3GC グループ、R8C/3GM グループ、  
R8C/3JA グループ、R8C/3JC グループ、R8C/3JM グループ、  
R8C/34K グループ、R8C/34U グループ、R8C/3MK グループ、R8C/3MU グループ、  
R8C/3MQ グループ、R8C/3NT グループ、  
R8C/L35A グループ、R8C/L35B グループ、R8C/L35C グループ、R8C/L35M グループ、  
R8C/L36A グループ、R8C/L36B グループ、R8C/L36C グループ、R8C/L36M グループ、  
R8C/L38A グループ、R8C/L38B グループ、R8C/L38C グループ、R8C/L38M グループ、  
R8C/L3AA グループ、R8C/L3AB グループ、R8C/L3AC グループ、R8C/L3AM グループ、  
R8C/LA3A グループ、R8C/LA5A グループ、R8C/LA6A グループ、R8C/LA8A グループ、R8C/LAPS グループ

## 2. マスタ受信モード時の注意事項

### 2-1. 注意事項

マスタ受信完了後、停止条件の発行または開始条件の再発行が SCL の 9 クロック目の立ち下がり重なった場合、9 クロック目の後に、SCL が 1 クロック余分に出力されます。

### 2-2. 対策

マスタ受信完了後、SCL の 9 クロック目の立ち下がりを確認してから、停止条件を発行または開始条件を再発行してください。

SCL の 9 クロック目の立ち下がりには、次の方法で確認してください。

ICSR レジスタの RDRF ビット(受信データレジスタフルフラグ)が “1” になったことを確認後、ICCR2 レジスタの SCLO ビット(SCL モニタフラグ)が “0” (SCL 端子は “L”) になったことを確認してください。

## 3. ICCR1 レジスタの ICE ビットおよび ICCR2 レジスタの IICRST ビットの注意事項

### 3-1. 注意事項

I<sup>2</sup>C バスインタフェース動作中に、ICE ビットに “0”、または IICRST ビットに “1” を書くと、ICCR2 レジスタの BBSY ビットと ICSR レジスタの STOP ビットが不定になる場合があります。

### 3-2. ビットが不定になる条件

- マスタ送信モード(ICCR1 レジスタの MST、TRS ビットが “1”)において、本モジュールが I<sup>2</sup>C のバスを占有しているとき。
- マスタ受信モード(MST ビットが “1”、TRS ビットが “0”)において、本モジュールが I<sup>2</sup>C のバスを占有しているとき。
- スレーブ送信モード(MST ビットが “0”、TRS ビットが “1”)において、本モジュールがデータ送信中のとき。
- スレーブ受信モード(MST、TRS ビットが “0”)において、本モジュールがアクノリッジを送信しているとき。

### 3-3. 対策

- 開始条件(SCL が “H” のときの SDA 立ち下がり)が入力されると、BBSY ビットは “1” になります。
- 停止条件(SCL が “H” のときの SDA 立ち上がり)が入力されると、BBSY ビットは “0” になります。
- マスタ送信モードにおいて、SCL、SDA とともに “H” の状態で、BBSY ビットに “1”、SCP ビットに “0” を書き、開始条件(SCL が “H” のときの SDA 立ち下がり)が出力されると、BBSY ビットは “1” になります。
- マスタ送信モードまたはマスタ受信モードにおいて、SDA が “L” の状態、かつ本モジュール以外に SCL を “L” にするデバイスがない状態で、BBSY ビットに “0”、SCP ビットに “0” を書き、停止条件(SCL が “H” のときの SDA 立ち上がり)が出力されると、BBSY ビットは “0” になります。
- SAR レジスタの FS ビットに “1” を書くと、BBSY ビットは “0” になります。

### 3-4. IICRST ビットの補足説明

- IICRST ビットに“1”を書くと、ICCR2 レジスタの SDAO ビットおよび SCLO ビットは“1”になります。
- マスタ送信モードおよびスレーブ送信モードにおいて、IICRST ビットに“1”を書くと、ICSR レジスタの TDRE ビットは“1”になります。
- IICRST ビットによる I<sup>2</sup>C バス制御部のリセット期間中は、BBSY ビット、SCP ビット、SDAO ビットへの書き込みは無効ですので、書き込み前に IICRST ビットに“0”を書いてください。
- IICRST ビットに“1”を書いても、BBSY ビットは“0”になりません。しかし、SCL、SDA の状態によっては、停止条件(SCL が“H”のときの SDA 立ち上がり)が生成され、そのことにより、BBSY ビットが“0”になる場合があります。同様に、他のビットにも影響が発生する場合があります。
- IICRST ビットによる I<sup>2</sup>C バス制御部のリセット期間中は、データの送受信を停止します。しかし、開始条件、停止条件、バス競合負けを検出する機能は動作しています。そのため、SCL、SDA 端子へ入力された信号によっては、ICCR1 レジスタ、ICCR2 レジスタ、ICSR レジスタの値が更新される場合があります。

## 4. マスタ送信モードで停止条件を発行する際の注意事項

### 4-1. 注意事項

マスタ送信モードにおいて、ICIER レジスタの ACKE ビットが“1”（受信アクリッジが“1”の場合、転送中止）のときに停止条件を発行すると、停止条件が正常に出力されないことがあります。

### 4-2. 対策

マスタ送信モードにおいて、ACKE ビットが“1”のとき、SCL の 9 クロック目の立ち下がりを確認してから、停止条件を発行してください。

SCL の 9 クロック目の立ち下がり、ICCR2 レジスタの SCLO ビットが“0”になったことで確認してください。

以上