

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

アプリケーション・ノート

V850ES/Jx3-L

32ビット・シングルチップ・マイクロコントローラ

電源電流編

このアプリケーション・ノートは、V850ES/Jx3-Lの電源電流に関する機能を説明しています。V850ES/Jx3-Lの電源電流の特徴、電源電流を低減する機能を理解していただき、アプリケーション・システムの電源電流の低減にお役立てください。

対象デバイス

μPD70F3735

μPD70F3736

μPD70F3737

μPD70F3738

目次

第1章 概 要 ...	8
1.1 はじめに ...	8
1.2 電源電流のデータについて ...	8
第2章 V850ES/Jx3-Lの電源電流の特徴 ...	9
2.1 処理性能と消費電力 ...	9
2.2 動作周波数と電源電流 ...	10
2.3 動作周囲温度と電源電流 ...	11
2.4 電源電圧と電源電流 ...	12
第3章 電源電流を低減する機能 ...	13
3.1 クロック制御 ...	13
3.1.1 CPUクロック選択 ...	14
3.1.2 PLL機能 ...	15
3.1.3 内蔵発振器 ...	19
3.1.4 各周辺機能へのクロック供給 / 停止機能 ...	20
3.2 スタンバイ機能 ...	22
3.3 A/Dコンバータ ...	24
3.4 時計タイマ機能とタイマM ...	25

[メモ]

目次要約

第1章 概 要 ... 8

第2章 V850ES/Jx3-Lの電源電流の特徴 ... 9

第3章 電源電流を低減する機能 ... 13

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力が入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご注意ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

SuperFlashは、米国Silicon Storage Technology, Inc.の米国、日本などの国における登録商標です。

- 本資料に記載されている内容は2008年09月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

はじめに

対 象 者 このアプリケーション・ノートは、V850ES/Jx3-Lの機能を理解し、それを用いたアプリケーション・システムを設計するユーザを対象としています。

目 的 このアプリケーション・ノートは、V850ES/Jx3-Lの電源電流を抑えるためのノウハウを学んでいただくことを目的としています。

構 成 このアプリケーション・ノートは、大きく分けて次の内容で構成しています。

- ・ 概要
- ・ V850ES/Jx3-Lの電源電流の特徴
- ・ 電源電流を低減する機能

読 み 方 このアプリケーション・ノートを読むにあたっては、電気、論理回路、マイクロコントローラの一般知識を必要とします。

一通りの機能を理解しようとするとき
→ 目次に従って読んでください。

V850ES/Jx3-Lの電源電流の特徴を理解しようとするとき
→ **第2章 V850ES/Jx3-Lの電源電流の特徴**を参照してください。

電源電流を低減する機能を理解しようとするとき
→ **第3章 電源電流を低減する機能**を参照してください。

V850ES/Jx3-Lのハードウェア機能を知りたいとき
→ V850ES/Jx3各製品の**ユーザーズ・マニュアル ハードウェア編**を参照してください。

凡 例

データ表記の重み : 左が上位桁、右が下位桁

アクティブ・ロウの表記 : $\overline{x x x}$ (端子、信号名称に上線)

注 : 本文中につけた注の説明

注意 : 気をつけて読んでいただきたい内容

備考 : 本文の補足説明

数の表記 : 2進数... $x x x x$ または $x x x x B$
10進数... $x x x x$
16進数... $x x x x H$

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

V850ES/Jx3-Lに関する資料

資 料 名	資料番号
V850ES ユーザーズ・マニュアル アーキテクチャ編	U15943J
V850ES/JG3-L ユーザーズ・マニュアル ハードウェア編	U18953J
V850ES/JF3-L ユーザーズ・マニュアル ハードウェア編	U18952J

目 次

第 1 章 概 要 ... 8

- 1.1 はじめに ... 8
- 1.2 電源電流のデータについて ... 8

第 2 章 V850ES/Jx3-L の電源電流の特徴 ... 9

- 2.1 処理性能と消費電力 ... 9
- 2.2 動作周波数と電源電流 ... 10
- 2.3 動作周囲温度と電源電流 ... 11
- 2.4 電源電圧と電源電流 ... 12

第 3 章 電源電流を低減する機能 ... 13

- 3.1 クロック制御 ... 13
 - 3.1.1 CPU クロック選択 ... 14
 - 3.1.2 PLL 機能 ... 15
 - 3.1.3 内蔵発振器 ... 19
 - 3.1.4 各周辺機能へのクロック供給 / 停止機能 ... 20
- 3.2 スタンバイ機能 ... 22
- 3.3 A/D コンバータ ... 24
- 3.4 時計タイマ機能とタイマ M ... 25

第1章 概 要

1.1 はじめに

本アプリケーション・ノートでは、V850ES/Jx3-Lの電源電流に関する機能を説明します。第2章では電源電流の特長について、第3章では電源電流を低減する機能について説明します。

本アプリケーション・ノートで、V850ES/Jx3-Lの電源電流の特徴と電源電流を低減する機能を理解して頂き、アプリケーション・システムの電源電流の低減にお役立てください。

1.2 電源電流のデータについて

本文中に掲載している消費電流のグラフや値は特定サンプルで測定した実測値であり、その内容を保証するものではありません。また製品のバラツキにより特性が異なる場合がありますので、ご注意ください。保証する電源電流については、V850ES/Jx3-L各製品の**ユーザーズ・マニュアル ハードウェア編の電気的特性**の章を参照してください。

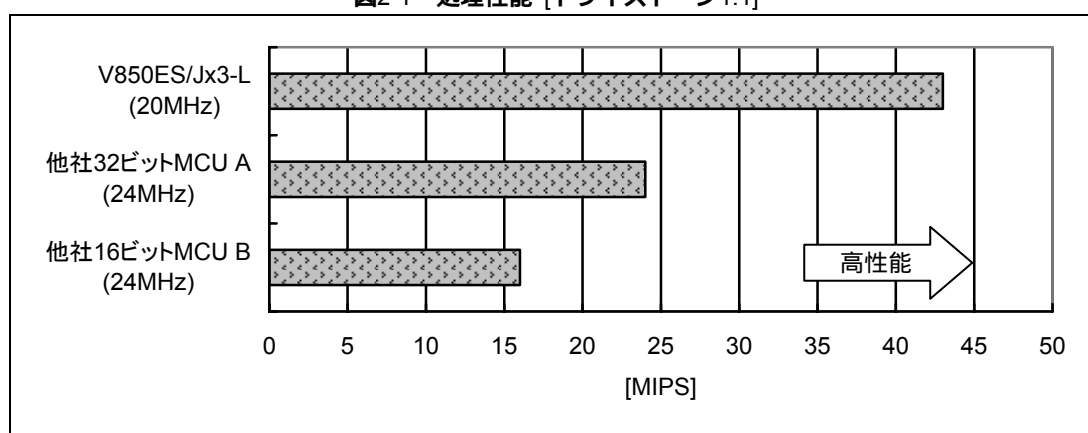
第2章 V850ES/Jx3-Lの電源電流の特徴

この章では、V850ES/Jx3-Lの電源電流の特徴について説明します。

2.1 処理性能と消費電力

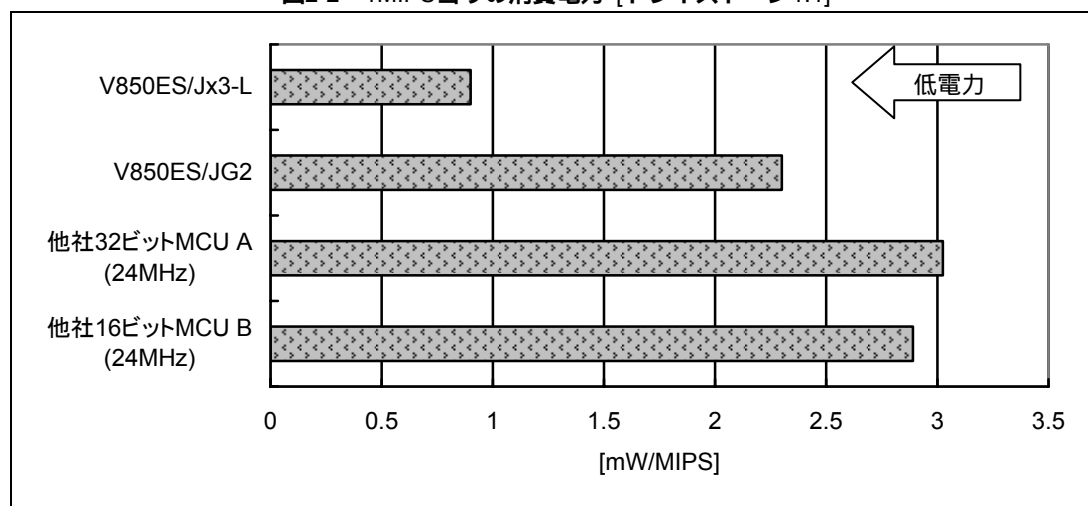
V850ES/Jx3-Lは、32ビット・マイクロコントローラの処理性能と16ビット・マイクロコントローラ・クラスの低消費電力を両立したマイクロコントローラです。性能はドライストーン1.1のベンチマーク・プログラムにおいて20MHz動作時に43MIPSを実現し、他社32ビット・マイクロコントローラの約2倍の処理性能を有しています（図2-1参照）。

図2-1 処理性能 [ドライストーン1.1]



消費電力については、1MIPS当りの消費電力で比較すると、従来製品（V850ES/JG2）と比較して1/2以下の低消費電力を実現しております（図2-2参照）。

図2-2 1MIPS当りの消費電力 [ドライストーン1.1]



備考1 電源電圧：3.3V

2 電源電流：カタログ値を使用

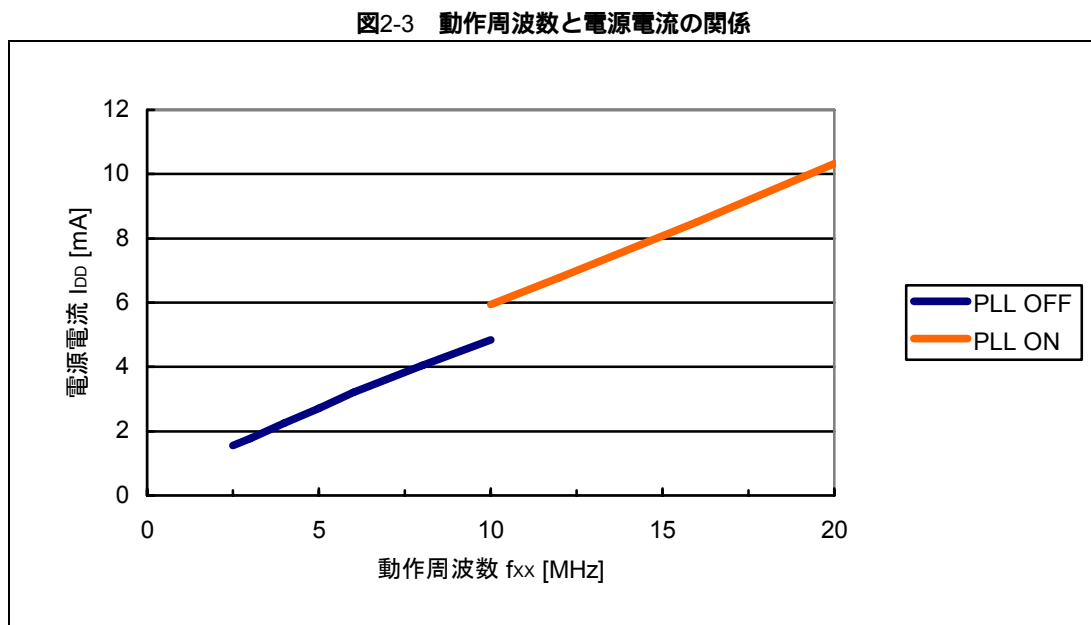
3 MIPS：Million Instructions Per Secondの略。

2.2 動作周波数と電源電流

マイクロコントローラの電力を比較する場合，単純に周波数における電流の値で比較するだけでは不十分なことがあります。それは，マイクロコントローラで使用する周波数を，処理の実行時間によって決定することがあるからです。たとえば，あるマイクロコントローラでは20MHzで実行しなければ許容処理時間を満たせない処理でも，2倍の処理性能を有するマイクロコントローラであれば，10MHzで動作させても許容処理時間を満たせる場合があります。

マイクロコントローラは通常，動作周波数が速いほど電源電流は大きくなります。そのため，動作周波数を抑えて低い周波数で動作させることができれば，更なる低消費電力を実現できます。たとえば，V850ES/Jx3-Lは，5MHz動作時でも11MIPS (Dhrystone1.1) の処理性能があり20MHzの16ビット・マイクロコントローラ・クラスの処理性能を有しています。そのときの電源電流は約2.8mAです。

図2-3はV850ES/Jx3-Lの動作周波数と電源電流の関係を表しています。



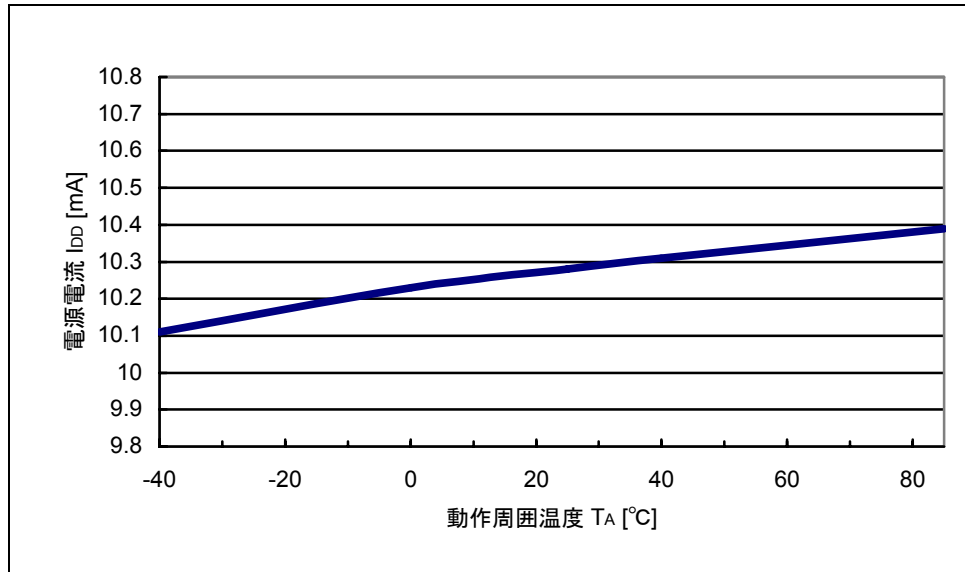
備考 電源電流は， $V_{DD}=EV_{DD}=3.3V$ ， $T_A=25$ の条件で，周辺機能を全て停止し，全命令を繰り返し実行したときの値です。

2.3 動作周囲温度と電源電流

電气的特性の電源電流のTYP.値は動作周囲温度（ T_A ）が25 の場合の値であり、電源電流は動作周囲温度（ T_A ）により変化します。特に、STOPモードなどでは高温側の電源電流の変化量が大きくなるので、電源電流を抑えるためにアプリケーション・システムの使用温度範囲を絞ることも有効です。

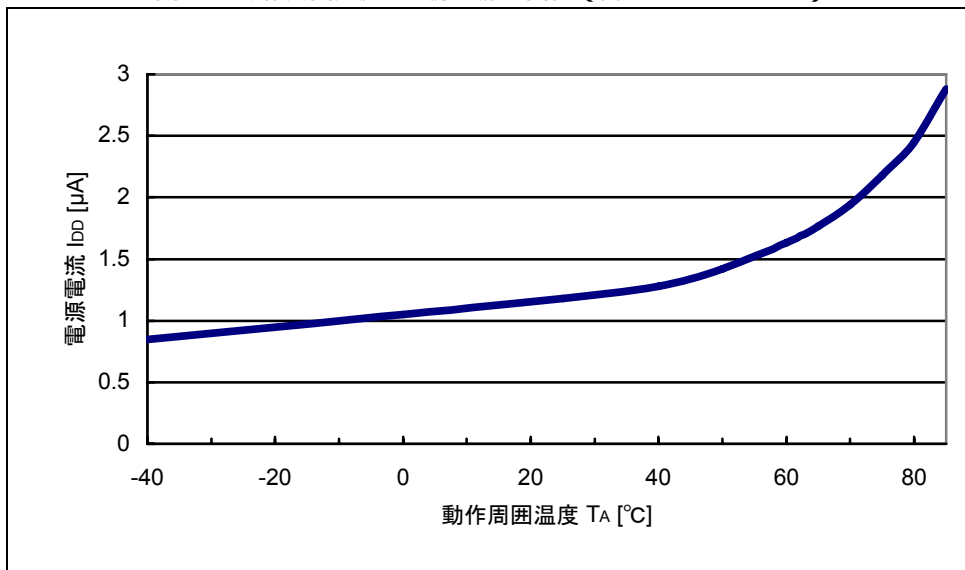
図2-4は通常動作モード時の動作周囲温度と電源電流の関係、図2-5は低電圧STOPモード時の動作周囲温度と電源電流の関係を表しています。

図2-4 動作周囲温度と電源電流の関係（通常動作モード）



備考 電源電流は、 $V_{DD}=EV_{DD}=3.3V$ の条件で、周辺機能を全て停止し、全命令を繰り返し実行したときの値です。

図2-5 動作周囲温度と電源電流の関係（低電圧STOPモード）



備考 電源電流は、 $V_{DD}=EV_{DD}=3.3V$ の条件で、周辺機能を全て停止し、サブクロック未使用時の値です。

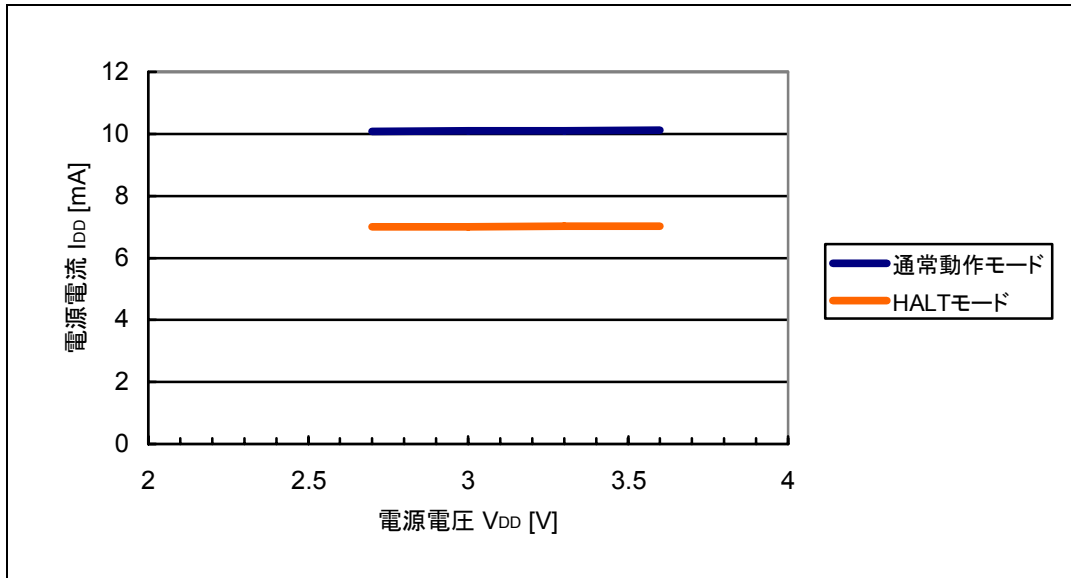
2.4 電源電圧と電源電流

V850ES/Jx3-Lは、内部回路を定電圧動作させるためのレギュレータを内蔵しています。このレギュレータは、発振器ブロックと内部ロジック回路（A/Dコンバータ、D/Aコンバータ、出力バッファは除く）に V_{DD} 電源電圧を降圧した電圧（約2.5V）を供給します。

レギュレータを内蔵しているため、消費電流は V_{DD} 電源電圧に対してほとんど影響がありません。

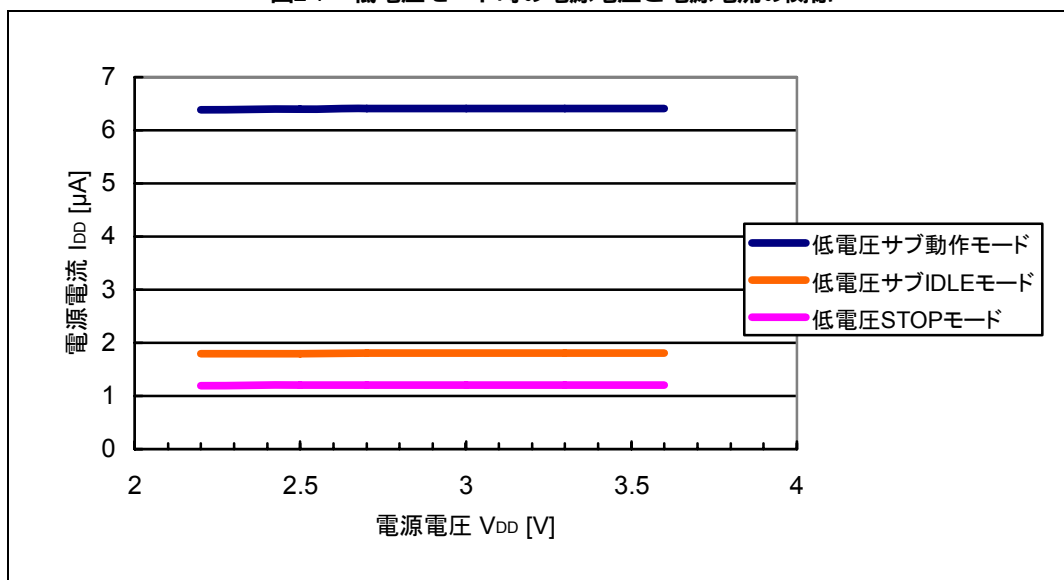
図2-6は20MHz動作時の電源電圧と電源電流の関係を表しています。図2-7は低電圧モード時の電源電圧と電源電流の関係を表しています。

図2-6 20MHz動作時の電源電圧と電源電流の関係



備考 電源電流は、 $T_A=25$ の条件で、周辺機能を全て停止し、通常動作モード時は全命令を繰り返し実行したときの値です。

図2-7 低電圧モード時の電源電圧と電源電流の関係



備考 電源電流は、 $T_A=25$ の条件で、周辺機能を全て停止し、低電圧サブ動作モード時はJR命令でループ実行したときの値です。また、低電圧STOPモード時はサブクロック未使用時の値です。

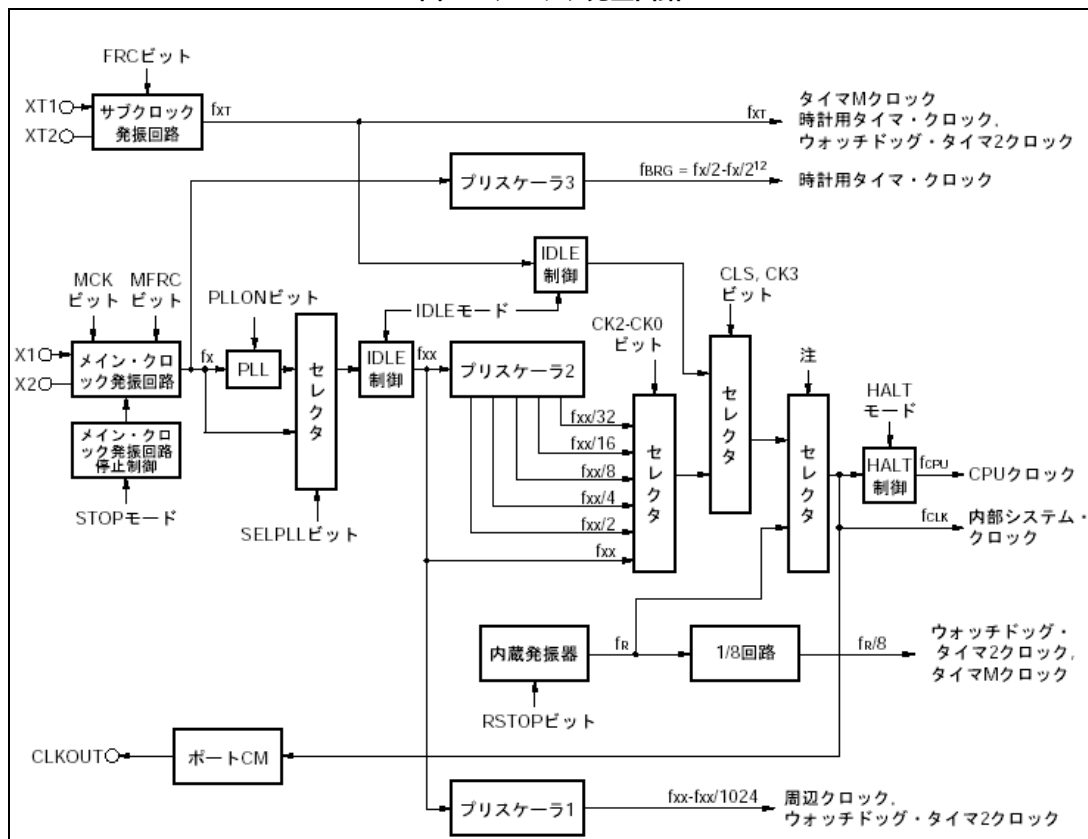
第3章 電源電流を低減する機能

この章では、V850ES/Jx3-Lの電源電流を低減する機能について説明します。

3.1 クロック制御

最適なクロックを選択し、必要のないクロックや機能を停止することで電源電流を低減できます。次にV850ES/Jx3-Lのクロック発生回路を示します。

図3-1 クロック発生回路



注 発振安定期間中にウォッチドッグ・タイマ2がオーバーフローした場合、内蔵発振クロックが選択されます。

- 備考**
- f_X : メイン・クロック発振周波数
 - f_{XX} : メイン・クロック周波数
 - f_{CLK} : 内部システム・クロック周波数
 - f_{XT} : サブクロック周波数
 - f_{CPU} : CPUクロック周波数
 - f_R : 内蔵発振クロック周波数

3.1.1 CPUクロックの選択

内蔵周辺機能のクロック周波数は変更せずに、メイン・クロック周波数 (f_{xx}) の分周比を選択して、CPUクロック (f_{CPU}) として使用することが可能です。分周したクロックを選択することで、電源電流を低減できます。

(1) 機能の詳細

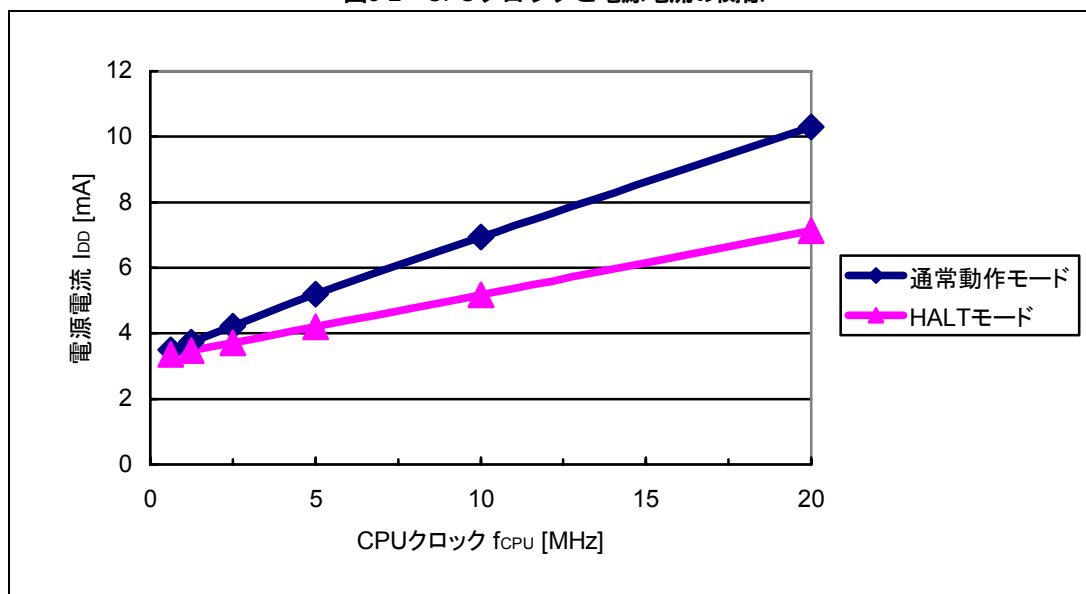
PCCレジスタのCK3-CK0ビットを設定することで、メイン・クロック周波数 (f_{xx}) を分周したクロックをCPUクロック (f_{CPU}) と内蔵システム・クロック (f_{CLK}) で使用することができます。このとき、プリスケアラ1からクロック供給される周辺クロックには影響しないため、内蔵周辺機能の再設定をすることなく、電源電流の低減が可能です。

たとえば、次のような場合に電源電流の低減手段として有効です。

- ・ 内蔵周辺機能に高速なクロックが必要であるが、CPU処理性能は下げられるとき。
- ・ 一定期間だけCPUの処理性能が必要で、それ以外は低速でも良い場合。
- ・ HALTモードの代用（HALTよりも復帰に時間がかかっても良い場合）

図3-2は $f_{xx}=20\text{MHz}$ 時にPCCレジスタのCK3-CK0ビットにより、CPUクロック (f_{CPU}) のクロック選択を変えた場合の周波数と電源電流の関係を表しています。

図3-2 CPUクロックと電源電流の関係



備考 電源電流は、 $V_{DD}=EV_{DD}=3.3V$, $T_A=25$ の条件で、周辺機能を全て停止し、通常動作モード時は全命令を繰り返し実行したときの値です。

(2) プロセッサ・クロック・コントロール・レジスタ (PCC)

CPUクロック (f_{CPU}) と内蔵システム・クロック (f_{CLK}) のクロックを選択するレジスタです。低速なCPUクロックを選択することで電源電流を低減することができます。

PCCレジスタの詳細は、V850ES/Jx3-Lの各製品の**ユーザーズ・マニュアル**を参照してください。

PCCレジスタは特定レジスタです。特定のシーケンスの組み合わせによってだけ書き込みができます。

リセットにより03Hになります。

	7	6	5	4	3	2	1	0
PCC	FRC	MCK	MFRC	CLS	CK3	CK2	CK1	CK0

CK3	CK2	CK1	CK0	クロックの選択(f_{CPU}/f_{CLK})
0	0	0	0	f_{xx}
0	0	0	1	$f_{xx}/2$
0	0	1	0	$f_{xx}/4$
0	0	1	1	$f_{xx}/8$ (初期値)
0	1	0	0	$f_{xx}/16$
0	1	0	1	$f_{xx}/32$
0	1	1	X	設定禁止
1	0	0	0	サブクロック

備考 CPUクロック (f_{CPU}) は、CPUの動作クロックとして使用されています。

内蔵システム・クロック (f_{CLK}) は、割り込みコントローラ、内蔵ROM、内蔵RAM、DMA、バス制御機能の動作クロックとして使用されています。

3.1.2 PLL機能

V850ES/Jx3-Lでは、メイン・クロック発振周波数 (f_x) をそのままメイン・クロック周波数 (f_{xx}) として動作させるクロック・スルー・モードと、PLL機能によりメイン・クロック発振周波数 (f_x) を4通倍するPLLモードが選択できます。PLLを停止し、クロック・スルー・モードで動作させることで電源電流を低減できます。使用できるメイン・クロック発振周波数 (f_x) と、メイン・クロック周波数 (f_{xx}) は次の通りです。

クロック・モード	メイン・クロック発振周波数 (f_x)	メイン・クロック周波数 (f_{xx})
クロック・スルー・モード	2.5 ~ 10 MHz	2.5 ~ 10 MHz
PLLモード	2.5 ~ 5 MHz	10 ~ 20 MHz

(1) 機能の詳細

PLLCTLレジスタで、PLL動作/停止、クロック・スルー・モード/PLLモードの選択ができます。PLLを停止状態からPLLを動作させるためにはPLLロックアップ時間 (PLLSレジスタで設定) が必要です。

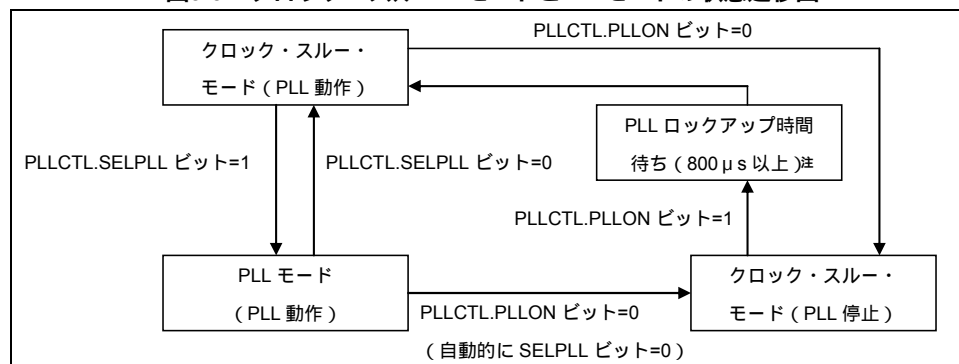
リセット解除後は、PLL動作&クロック・スルー・モードの状態になりますので、PLLモードで使用する場合には、PLLモード (PLLCTL.SELPLLビット=1) にしてください。また、PLLを使用しない場合にはPLL停止 (PLLCTL.PLLONビット=0) にすることで、電源電流を低減できます。

たとえば、次のような場合にクロック・スルー・モードで動作させることにより、電源電流の低減手段として有効です。

- ・ 周辺機能を含め常に10MHz以下で動作可能なとき。
- ・ 一定期間だけCPUの演算性能が必要で、それ以外は低速でも良い場合。また、PLLモードとクロック・スルー・モードの切り替え時に周辺機能の停止/再設定が可能な場合。

PLLモードの状態からクロック・スルー・モードに切り替えるとき、PLL動作 (PLLCTL.PLLON=1) のまま、クロック・スルー・モードに切り替える (PLLCTL.SELPLL=0) 方法と、PLLを停止 (PLLCTL.PLLON=0) する方法があります。PLLを停止すると、再度PLLを動作させるにはPLLロックアップ時間 (800 μ s以上) が必要になりますが、PLLを使用しないときにPLL停止することで約1mAの電源電流を低減できます。図3-3はクロック・スルー・モードとPLLモードの状態遷移図を表しています。

図3-3 クロック・スルー・モードとPLLモードの状態遷移図



注 メイン・クロック発振周波数に合わせて、PLLSレジスタにロックアップ時間が800 μ s以上になるように設定してください。

(2) PLLコントロール・レジスタ (PLLCTL)

PLLの動作の選択，およびPLLモードの選択をするレジスタです。PLLを停止し，クロック・スルー・モードで動作させることで電源電流を低減することができます。

PLLCTLレジスタの詳細は，V850ES/Jx3-Lの各製品の**ユーザーズ・マニュアル**を参照してください。

リセットにより01Hになります。

	7	6	5	4	3	2	1	0
PLLCTL	0	0	0	0	0	0	SELPLL	PLLON

SELPLL	動作クロック選択レジスタ
0	クロック・スルー・モード（初期値）
1	PLLモード

PLLON	PLL動作停止レジスタ
0	PLL停止
1	PLL動作（PLLロックアップ時間が必要）

(3) PLLロックアップ時間指定レジスタ (PLLS)

PLLCTL.PLLONビットを0→1に設定したときの，PLLロックアップ時間を選択するレジスタです。

PLLSレジスタの詳細は，V850ES/Jx3-Lの各製品の**ユーザーズ・マニュアル**を参照してください。

リセットにより03Hになります。

	7	6	5	4	3	2	1	0
PLLS	0	0	0	0	0	0	PLLS1	PLLS0

PLLS1	PLLS0	PLLロックアップ時間の選択
0	0	$2^{10}/f_x$
0	1	$2^{11}/f_x$
0	0	$2^{12}/f_x$
0	1	$2^{13}/f_x$ （初期値）

備考1 ロックアップ時間は，800 μ s以上になるように設定してください。

2 ロックアップ期間中は，PLLSレジスタの設定を変更しないでください。

(4) ロック・レジスタ (LOCKR)

PLL周波数の安定状態を示すレジスタです。PLLモード(PLLCTL.SELPLLビット=1)に設定する場合は、LOCKR.LOCKビット=0の状態を設定する必要があります。

LOCKRレジスタの詳細は、V850ES/Jx3-Lの各製品の**ユーザズ・マニュアル**を参照してください。

リセットにより01Hになり、リセット解除後の発振安定時間経過後に00Hになります。

	7	6	5	4	3	2	1	0
LOCKR	0	0	0	0	0	0	0	LOCK

LOCK	PLLのロック状態の確認
0	ロック状態 (初期値)
1	アンロック状態

【セット条件】

- ・ システム・リセット時 (リセットで 01H となり、リセット解除後の発振安定時間経過後に 00H になる)
- ・ IDLE2, STOP モード時
- ・ PLL 停止設定時 (PLLCTL.PLLON=0)
- ・ CPU をサブクロック動作としメイン・クロックを停止したとき (PCC.CK3=1 を設定し、PCC.MCK=1 を設定)

【クリア条件】

- ・ リセット解除後の発振安定時間 (オプションバイトで設定) 経過後
- ・ IDLE2, STOP モード解除後の発振安定時間 (OSTS レジスタで設定) 経過後 (PLL 動作状態で IDLE2, STOP モードを設定した場合)
- ・ PLLCTL.PLLON ビットを 0→1 にし、ロックアップ時間 (PLLS で設定) 経過後

3.1.3 内蔵発振器

V850ES/Jx3-Lでは、ウォッチドッグ・タイマ2、タイマM、クロック・モニタ用のクロックとして、内蔵発振器のクロックを選択できます。

これらの機能を使用しないか、ウォッチドッグ・タイマ2、タイマMで内蔵発振器のクロックを使用しないときは、内蔵発振器を停止することで消費電力を低減できます。

(1) 機能の詳細

リセット解除後、内蔵発振器は動作を開始し、ウォッチドッグ・タイマ2は内蔵発振クロック (f_R) で動作を開始します。ウォッチドッグ・タイマ2を使用しない場合、内蔵発振器とウォッチドッグ・タイマ2を停止してください。また、他のクロック (メイン・クロック / サブクロック) でウォッチドッグ・タイマ2を動作させる場合には、クロックを切り替えた後、内蔵発振器を停止してください。内蔵発振器を停止することで約2~5 μ Aの電源電流を低減することができます。

たとえば、次のような場合に内蔵発振器を停止して、電源電流が低減できます。

- ・ ウォッチドッグ・タイマ2、クロック・モニタを使用しない場合。
- ・ ウォッチドッグ・タイマ2をメイン・クロック、またはサブクロックで動作させる場合、かつクロック・モニタを使用しない場合。

(2) 内蔵発振モード・レジスタ (RCM)

内蔵発振器の発振 / 停止を制御するレジスタです。

RCMレジスタの詳細は、V850ES/Jx3-Lの各製品の**ユーザーズ・マニュアル**を参照してください。

リセットにより00Hになります。

	7	6	5	4	3	2	1	0
RCM	0	0	0	0	0	0	0	RSTOP

RSTOP	内蔵発振器の発振 / 停止
0	内蔵発振器発振
1	内蔵発振器停止

3.1.4 各周辺機能へのクロック供給 / 停止機能

V850ES/Jx3-Lは各周辺機能をソフトウェアで動作停止することができます。使用しない周辺機能は動作を停止することで、電源電流を低減できます。

(1) 機能の詳細

V850ES/Jx3-Lは次の周辺機能をソフトウェアで動作停止することができます。リセット解除後、各周辺機能は停止状態になっています。

- ・ タイマ P (TMP)
- ・ タイマ Q (TMQ)
- ・ タイマ M (TMM)
- ・ 時計タイマ
- ・ リアルタイム出力機能 (RTO)
- ・ A/D コンバータ (A/D)
- ・ D/A コンバータ (D/A)
- ・ アシンクロナス・シリアル・インタフェース A (UARTA)
- ・ 3 線式可変長シリアル I/O (CSIB)
- ・ I²C バス (I2C)
- ・ DMA コントローラ (DMA)
- ・ クロック・モニタ (CLM)
- ・ 低電圧検出回路 (LVI)

(2) 動作許可 / 停止の制御レジスタ

各周辺機能はそれぞれ、次のレジスタ、ビットで動作許可 / 停止を制御します。

周辺機能	動作 / 停止 制御レジスタ	動作 / 停止 制御ビット	停止設定
TMP	TPnCTL0	TPnCE	0
TMQ	TQ0CTL0	TQ0CE	0
TMM	TM0CTL0	TM0CE	0
時計タイマ	WTM	WTM0	0
RTO	RTPC0	RTPOE0	0
A/D	ADA0M0	ADA0CE	0
D/A	DA0M	DA0CEn	0
UARTA	UAnCTL0	UAnPWR	0
CSIB	CBnCTL0	CBnPWR	0
I ² C	IICCn	IICEn	0
DMA	DHCn	Enn	0
CLM	CLM	CLME	0
LVI	LVIM	LVION	0

3.2 スタンバイ機能

V850ES/Jx3-Lは、3種類の動作モードと7種類のスタンバイ・モードがあります。各モードを組み合わせ、用途によって切り替えて使用することで、効果的な低消費電力システムを実現できます。

3.2.1 動作モードとスタンバイ・モードの種類

動作モードとスタンバイ・モードには次に示すものがあります。

モード	機能概要
通常動作モード	CPUがメイン・クロックで動作するモード。
HALTモード	CPUの動作クロックのみを停止させるモード。
IDLE1モード	発振回路、PLL動作 ^注 、フラッシュ・メモリ以外の内部回路の動作をすべて停止させるモード。
IDLE2モード	発振回路以外の内部回路をすべて停止させるモード。通常動作モードに復帰するとき、レギュレータ、フラッシュ・メモリ、PLLのセットアップ時間（OSTSレジスタで設定）が必要。
サブクロック動作モード	内部システム・クロックをサブクロックで動作させるモード。メイン・クロックを停止した場合、通常動作モードに復帰するとき、プログラムにより発振安定時間を確保する。
低電圧サブクロック動作モード	内部システム・クロックをサブクロックで動作させ、レギュレータの電圧を下げるモード。メイン・クロックは停止。
サブIDLEモード	サブクロック動作モード時、発振回路、PLL動作 ^注 、フラッシュ・メモリ以外の内部回路の動作をすべて停止させるモード。
低電圧サブIDLEモード	低電圧サブクロック動作モード時、フラッシュ・メモリ以外の内部回路の動作をすべて停止させるモード。
STOPモード	サブクロック発振回路以外の内部回路動作をすべて停止させるモード。通常動作モードに復帰するとき、発振安定時間（OSTSレジスタで設定）が必要。
低電圧STOPモード	サブクロック発振回路以外の内部回路動作をすべて停止させ、レギュレータの電圧を下げるモード。通常動作モードに復帰するとき、発振安定時間（OSTSレジスタで設定）が必要。

注 IDLE1モード、サブIDLEモード時にPLLは、モード遷移直前の状態を保持します。PLL動作が不要な場合は、低消費電力化のためにPLLを停止させてください。なお、IDLE2モードの場合、PLLはモード遷移で自動的に停止します。

図3-4は各モードの状態遷移図，図3-5は各モードの電源電流を表しています。

図3-4 状態遷移図

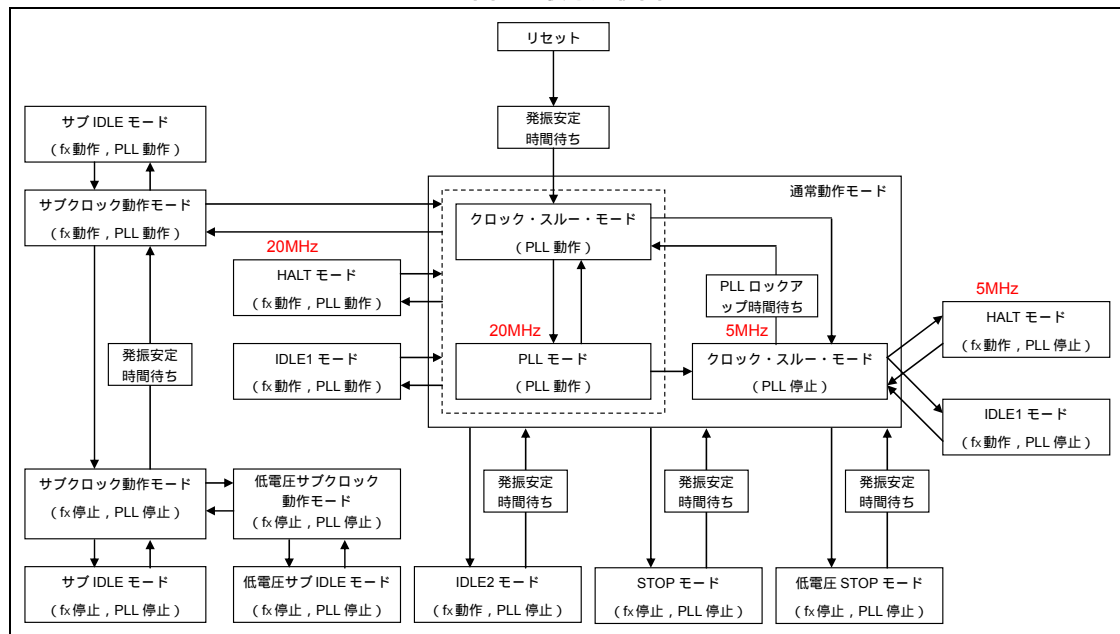
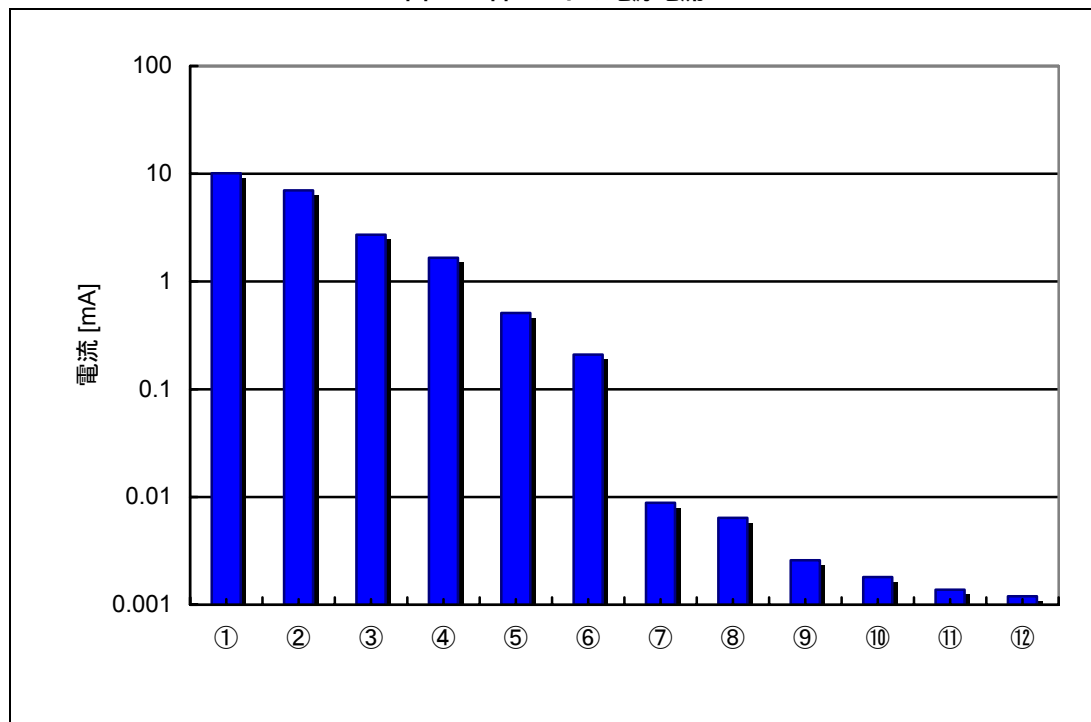


図3-5 各モードの電源電流



備考 ~ の各モードは，図3-4 状態遷移図を参照してください。

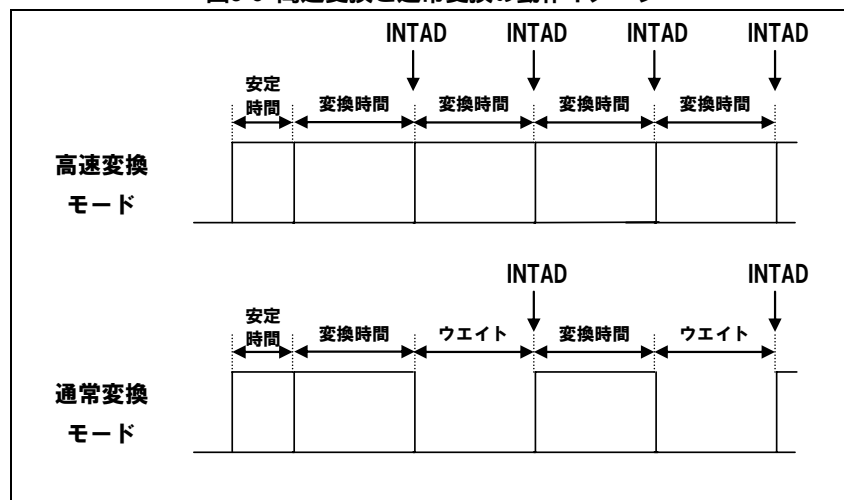
3.3 A/Dコンバータ

A/Dコンバータの変換モードには、通常変換モードと高速変換モードがあります。A/Dコンバータの動作モードを連続セレクト・モード、または連続スキャン・モードで使用する場合、ソフトウェアで動作停止（ADA0M0.ADA0CEビット=0）にするまでA/D変換を繰り返し行います。このようにA/D変換を連続で行う場合には、通常変換モードに設定することで平均電流を低減できます。

(1) 機能の詳細

通常変換モードの場合は、A/D変換動作許可（ADA0M0.ADA0CEビット=1）にしてから、安定時間後に変換を開始し、変換時間の間だけA/D変換動作を行います。変換終了後は動作を停止し、ウェイト時間が経過してからA/D変換終了割り込み要求信号（INTAD）が発生します。ウェイト時間中は変換動作を停止しているため、平均電流を低減することができます。図3-6は高速変換モードと通常変換モードの動作イメージを表しています。

図3-6 高速変換と通常変換の動作イメージ



(2) A/Dコンバータ・モード・レジスタ1（ADA0M1）

変換時間を指定するレジスタです。

ADA0M1レジスタの詳細は、V850ES/Jx3-Lの各製品のユーザーズ・マニュアルを参照してください。

リセットにより00Hになります。

	7	6	5	4	3	2	1	0
ADA0M1	ADA0HS1	0	0	0	0	ADA0FR2	ADA0FR1	ADA0FR0

ADA0HS1	通常変換モード / 高速変換モードを指定
0	通常変換モード
1	高速変換モード

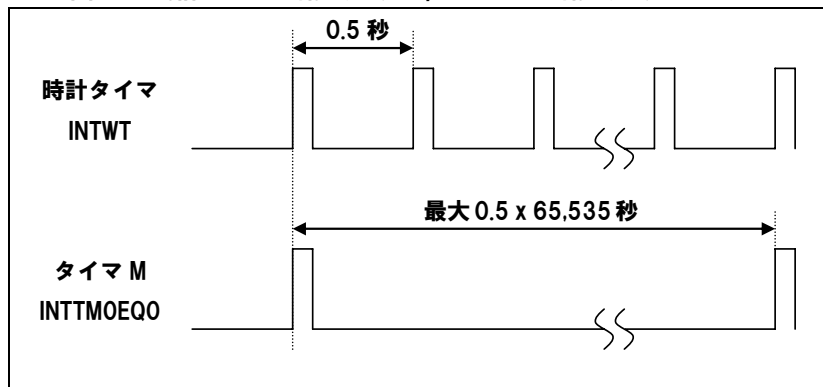
3.4 時計タイマ機能とタイマM

時計タイマは、0.25秒または0.5秒の時間間隔で割り込み要求信号（INTWT）を発生します。時計タイマとタイマM（TMM）を組み合わせることで、時間カウント処理の頻度を大幅に減らすことができるため、電源電流が低減できます。

(1) 機能の詳細

時計タイマを使用する場合は、割り込み要求信号（INTWT）により時間カウント処理を行う必要がありますが、タイマM（TMM）のカウンタ・クロックにINTWTを選択し、タイマMのコンペアー一致割り込み要求信号（INTTM0EQ0）により時間カウント処理を行うことで、時間カウント処理の頻度を大幅に減らすことができます。特に、時計のみカウント動作をさせるため、サブIDLEモードとサブクロック動作モードを繰り返すような場合に有効です。図3-7は時計タイマ割り込み要求信号（INTWT）とタイマMのコンペアー一致割り込み要求信号（INTTM0EQ0）の発生タイミングを表しています。

図3-7 時計タイマの割り込みと、タイマMの割り込みタイミング



(2) TMM0制御レジスタ0 (TM0CTL0)

TMM0の動作制御とカウント・クロックの選択をするレジスタです。

TM0CTL0レジスタの詳細は、V850ES/Jx3-Lの各製品の**ユーザーズ・マニュアル**を参照してください。

リセットにより00Hになります。

	7	6	5	4	3	2	1	0
TM0CTL0	TM0CE	0	0	0	0	TM0CKS2	TM0CKS1	TM0CKS0

TM0CKS2	TM0CKS1	TM0CKS0	カウント・クロックの選択
0	0	0	f _{xx} (初期値)
0	0	1	f _{xx} /2
0	1	0	f _{xx} /4
0	1	1	f _{xx} /64
1	0	0	f _{xx} /512
1	0	1	INTWT ← 設定値
1	1	0	f _R /8
1	1	1	f _{XT}

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係、技術関係お問い合わせ先】

半導体ホットライン

（電話：午前 9:00～12:00，午後 1:00～5:00）

電 話 ： 044-435-9494

E-mail ： info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。