

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300H Tiny シリーズ

タイマ V8 ビットイベントカウンタ機能による入力パルス数の測定

要旨

タイマ V の 8 ビットイベントカウンタ機能を使用して、タイマ V イベント入力端子 (TMCIV) に入力されたパルスの立ち上がりエッジをカウントします。

動作確認デバイス

H8/3664

目次

1. 仕様	2
2. 使用機能説明	2
3. 動作説明	4
4. ソフトウェア説明	5
5. フローチャート	7
6. プログラムリスト	8

1. 仕様

1. タイマ V の 8 ビットイベントカウンタ機能を使用して、タイマ V イベント入力端子 (TMCIV) に入力されたパルスの立ち上がりエッジをカウントします。
2. タイマカウンタ V (TCNTV) を外部クロックの立ち上がりエッジでカウントするように設定し、0xF0 回の立ち上がりエッジをカウントするまでカウントアップを行います。
3. 0xF0 回の立ち上がりエッジをカウントすると、TCNTV の外部クロック入力を止め、終了します。

2. 使用機能説明

1. 本タスク例では、タイマ V8 ビットイベントカウンタ機能を使用して、TMCIV 入力端子に入力したパルスのパルス数の測定を行います。タイマ V8 ビットイベントカウンタ機能のブロック図を図 2.1 に示します。

以下にタイマ V8 ビットイベントカウンタ機能のブロック図について説明します。

- タイマコントロールレジスタ V0 (TCRV0)
TCNTV の入力クロックの選択、TCNTV のクリア指定、および各割り込み要求の許可を行います。本タスク例では、TCNTV の入力クロックに外部クロックの立ち上がりエッジを、TCNTV はクリアをしない設定に、コンペアマッチ A による割り込み要求の許可を選択しています。
- タイマコントロール/ステータスレジスタ V (TCSR V)
8 ビットのレジスタで、コンペアマッチフラグのセット、タイマオーバフローフラグのセット、およびコンペアマッチ出力の制御を行います。本タスク例では、TMOV 端子からの出力をしないように設定しています。
- タイムコンスタントレジスタ A (TCORA)
TCORA の内容は TCNTV と常に比較されており、両者の値が一致するとコンペアマッチ A により、割り込みが発生します。
- タイマカウンタ V (TCNTV)
8 ビットのリード/ライト可能なアップカウンタ。入力する内部クロック/外部クロックによりカウントアップされます。入力するクロックは ϕ を分周した 6 種類のクロックと、3 種類の外部クロックより選択できます。
- タイマコントロールレジスタ V1 (TCRV1)
TCRV0 とともに TCNTV の入力クロックの選択を行います。
- TCNTV の内容は、TCORA と常に比較されており、一致すると TCSR V のコンペアマッチフラグ A (CMFA) が "1" にセットされます。このとき、TCRV0 のコンペアマッチインタラプトイネーブル A (CMIEA) が "1" ならば、CPU に割り込みを要求します。

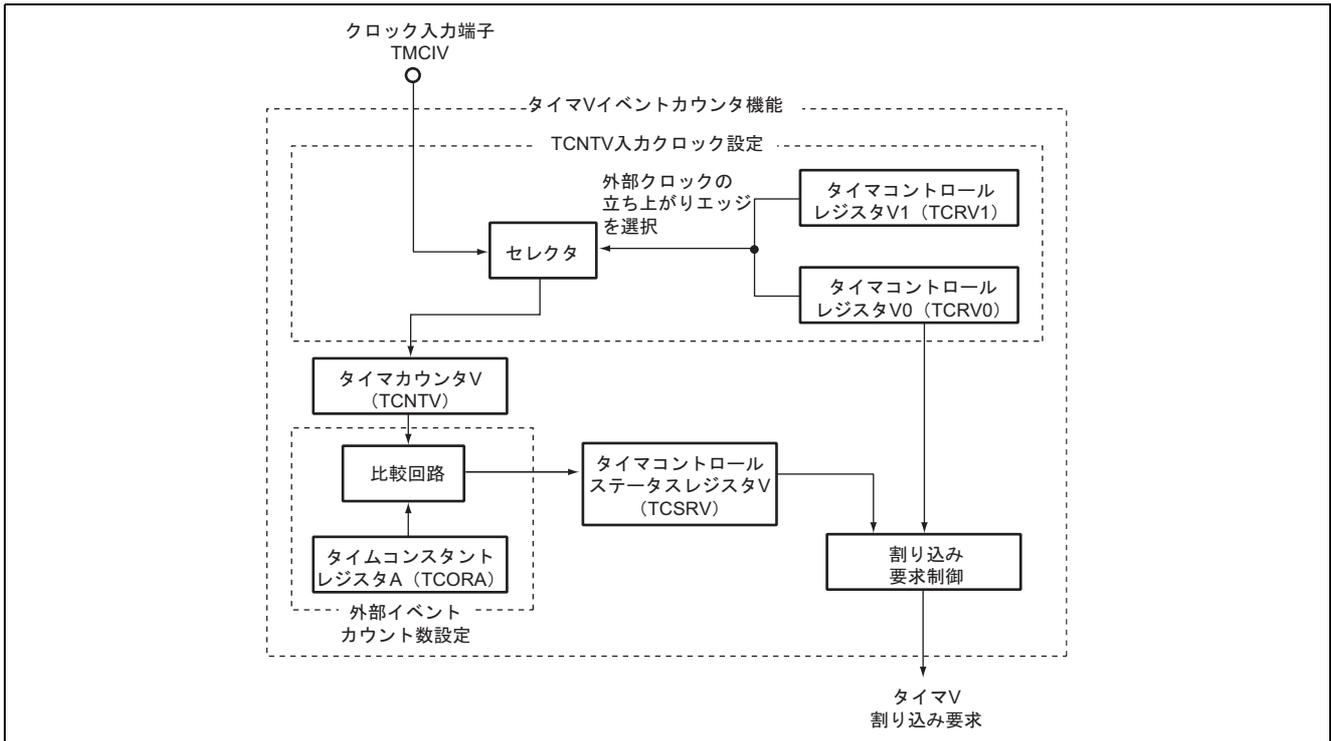


図 2.1 タイマ V のブロック図

2. 本タスク例の機能割り付けを表 2.1 に示します。表 2.1 に示すように機能を割り付け、タイマ V8 ビットイベントカウンタ機能による入力パルス数の測定を行います。

表 2.1 機能割り付け

機能	機能割り付け
TCRV0	コンペアマッチ A 割り込み設定
TCSR V	タイマ V コンペアマッチによる割り込みフラグ
TCRV1	TCNTV のカウントを外部クロックの立ち上がりエッジに選択
TCORA	タイマ V カウンタとの比較値
TCNTV	タイマ V カウンタ
TMCIV 端子	外部クロック入力端子

3. 動作説明

動作説明を図 3.1 に示します。図 3.1 に示すようなハードウェア処理、およびソフトウェア処理により、タイマ V8 ビットイベントカウンタ機能による入力パルス数の測定を行います。

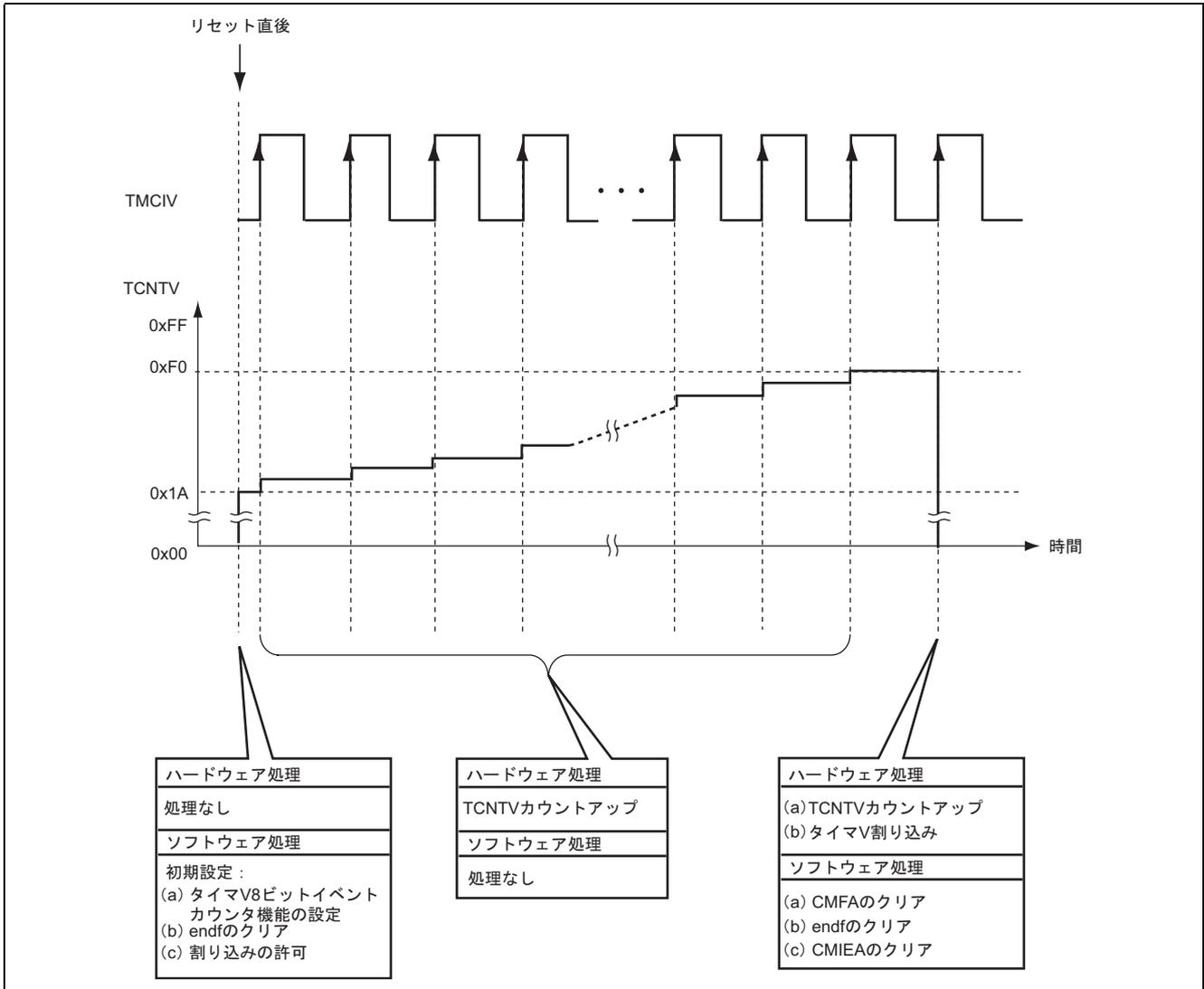


図 3.1 動作説明

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュールを表 4.1 に示します。

表 4.1 モジュール説明

モジュール名	ラベル名	機 能
メインルーチン	main	コンペアマッチ A の設定、TCNTV のイニシャライズ、TMCIV クロック入力端子の設定を行う
タイマ V 割り込み	tvint	タイマ V コンペアマッチ A 割り込み処理ルーチンで、CMFA、CMIEA フラグのクリア、endf フラグのセットを行う

4.2 引数の説明

本タスク例では、引数を使用しません

4.3 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。

- TCRV0 タイマコントロールレジスタ V0 アドレス : 0xFFA0

ビット	ビット名	設定値	機 能
6	CMIEA	1	コンペアマッチインタラプトイネーブル A CMIEA=0 : コンペアマッチフラグ A (CMFA) による割り込み要求を禁止 CMIEA=1 : コンペアマッチフラグ A (CMFA) による割り込み要求を許可
2	CKS2	CKS2=1	クロックセレクト CKS2=1、CKS1=0、CKS0=1 : TCNTV は外部クロックの立ち上がりエッジでカウント
1	CKS1	CKS1=0	
0	CKS0	CKS0=1	

- TCSR V タイマコントロール/ステータスレジスタ V アドレス : 0xFFA1

ビット	ビット名	設定値	機 能
6	CMFA	0	コンペアマッチフラグ A CMFA=0 : コンペアマッチ A が発生していない CMFA=1 : コンペアマッチ A が発生している

- TCORA タイムコンスタントレジスタ A アドレス : 0xFFA2

機能 : TCNTV のカウンタ値が TCORA と一致するとコンペアマッチ A が発生
設定値 : 0xF0

- TCNTV タイマカウンタ V アドレス : 0xFFA4

機能 : 内部クロック $\phi/128$ の立ち下がりエッジを入力とする 8 ビットのアップカウンタ
設定値 : 0x00

- TCRV1 タイマコントロールレジスタ V1 アドレス : 0xFF5

ビット	ビット名	設定値	機 能
4	TVEG1	TVEG1=0	TVEG1=0、TVEG0=0 : TRGV 端子のトリガ入力を禁止
3	TVEG0	TVEG0=0	
2	TRGE	0	TRGE=0 : TRGV 端子入力による TCNTV カウントアップの開始とコンペアマッチによる TCNTV クリア時の TCNTV カウントアップの停止を禁止 TRGE=1 : TRGV 端子入力による TCNTV カウントアップの開始とコンペアマッチによる TCNTV クリア時の TCNTV カウントアップの停止を許可

4.4 使用 RAM 説明

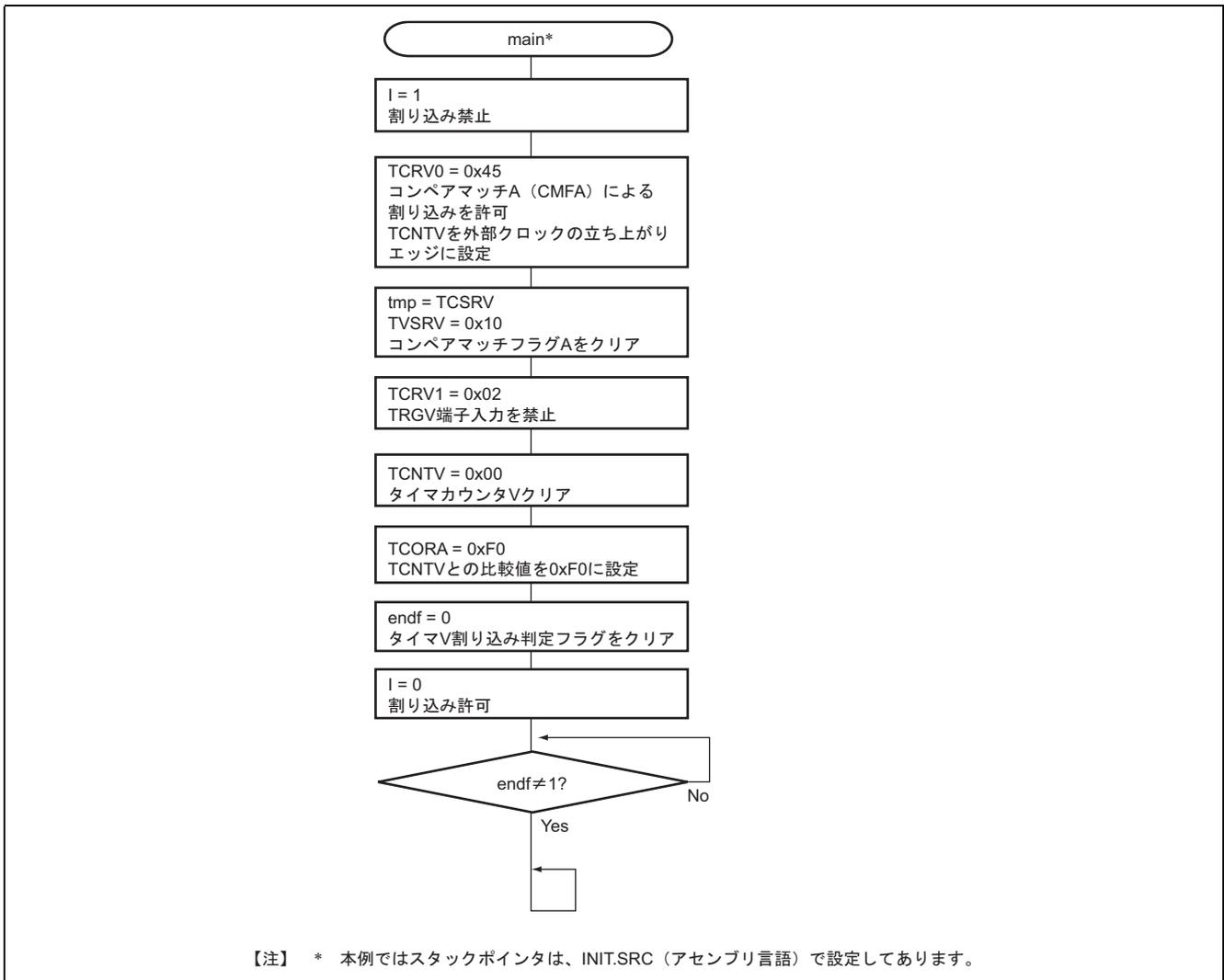
本タスク例の使用 RAM を表 4.2 に示します。

表 4.2 使用 RAM 説明

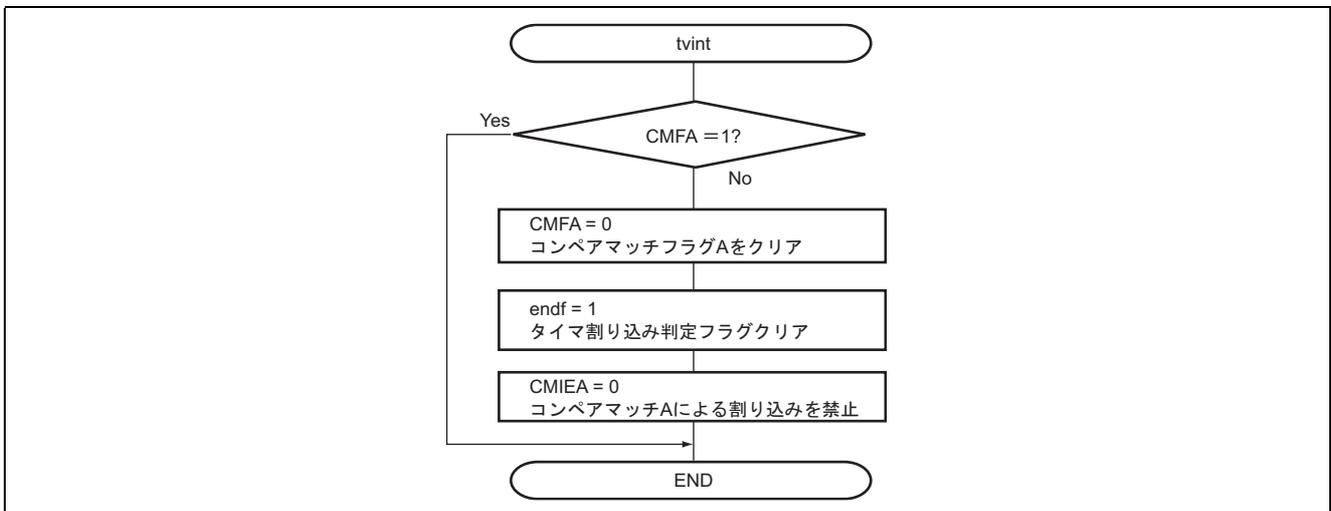
ラベル名	機 能	メモリ消費量	使用モジュール名
endf	入力パルスの立ち上がりエッジを 0xF0 回検出したかどうかを示すフラグ endf=0 : 0xF0 回検出していない endf=1 : 0xF0 回検出した	1 バイト	メインルーチン タイマ V 割り込み

5. フローチャート

1. メインルーチン



2. カウントアップ



6. プログラムリスト

```

/*****
/*
/* H8/300HN Series -H8/3664-
/* Application Note
/*
/* 'Measurement of Input Pulses by 8-bit
/* Event Counter Function'
/*
/*
/* Function
/* : Timer V 8bit Event Counter
/*
/*
/* External Clock : 16MHz
/* Internal Clock : 16MHz
/* Sub Clock : 32.768kHz
/*
/*
/*****
#include <machine.h>
/*****
/* Symbol Definition
/*****
struct BIT {
    unsigned char b7:1; /* bit7 */
    unsigned char b6:1; /* bit6 */
    unsigned char b5:1; /* bit5 */
    unsigned char b4:1; /* bit4 */
    unsigned char b3:1; /* bit3 */
    unsigned char b2:1; /* bit2 */
    unsigned char b1:1; /* bit1 */
    unsigned char b0:1; /* bit0 */
};

#define TCRV0 *(volatile unsigned char *)0xFFA0 /* Timer Control Register V0 */
#define TCRV0_BIT (*(struct BIT *)0xFFA0) /* Timer Control Register V0 */
#define CMIEB TCRV0_BIT.b7 /* Compare Match Interrupt Enable B */
#define CMIEA TCRV0_BIT.b6 /* Compare Match Interrupt Enable A */
#define OVIE TCRV0_BIT.b5 /* Timer Overflow Interrupt Enable */
#define CCLR1 TCRV0_BIT.b4 /* Counter Clear 1 */
#define CCLR0 TCRV0_BIT.b3 /* Counter Clear 0 */
#define CKS2 TCRV0_BIT.b2 /* Clock Select 2 */
#define CKS1 TCRV0_BIT.b1 /* Clock Select 1 */
#define CKS0 TCRV0_BIT.b0 /* Clock Select 0 */
#define TCSR_V *(volatile unsigned char *)0xFFA1 /* Timer Control/Status Register V */
#define TCSR_V_BIT (*(struct BIT *)0xFFA1) /* Timer Control/Status Register V */
#define CMFB TCSR_V_BIT.b7 /* Compare Match Flag B */
#define CMFA TCSR_V_BIT.b6 /* Compare Match Flag A */
#define OV_F TCSR_V_BIT.b5 /* Timer Overflow Flag */
#define OS3 TCSR_V_BIT.b3 /* Output Select 3 */
#define OS2 TCSR_V_BIT.b2 /* Output Select 2 */
#define OS1 TCSR_V_BIT.b1 /* Output Select 1 */
#define OS0 TCSR_V_BIT.b0 /* Output Select 0 */
#define TCORA *(volatile unsigned char *)0xFFA2 /* Time constant register A */
#define TCORB *(volatile unsigned char *)0xFFA3 /* Time constant register B */
#define TCNTV *(volatile unsigned char *)0xFFA4 /* Timer counter V */
#define TCRV1 *(volatile unsigned char *)0xFFA5 /* Timer control register V1 */

```

```

#define      TCRV1_BIT      (*(struct BIT *)0xFFA5)          /* Timer control register V1          */
#define      TVEG1         TCRV1_BIT.b4                    /* TRGV Input Edge Select 1          */
#define      TVEG0         TCRV1_BIT.b3                    /* TRGV Input Edge Select 0          */
#define      TRGE          TCRV1_BIT.b2                    /* TCNTV starts counting up          */
#define      ICKS0         TCRV1_BIT.b0                    /* Internal Clock Select 0           */

#pragma interrupt (tvint)

/*****
/* Function define
*****/
extern void INIT ( void );          /* SP Set
void main ( void );
void tvint ( void );

/*****
/* RAM define
*****/
volatile unsigned char endf;      /* End Flag

/*****
/* Vector Address
*****/
#pragma section                    /* VECTOR SECTOIN SET
void (*const VEC_TBL1[])(void) = {
    INIT
};
#pragma section V2                 /* VECTOR SECTOIN SET
void (*const VEC_TBL2[])(void) = {
    tvint
};

#pragma section                    /* P
/*****
/* Main Program
*****/
void main ( void )
{
    unsigned char tmp;

    set_imask_ccr(1);              /* Interrupt Disable
    TCRV0 = 0x45;                  /* Set Outside Clock Count
    TCSR0 = 0x01;                  /* CMFA Interrupt Enable
    tmp = TCSR0;
    TCSR0 = 0x10;                  /* Clear CMFA
    TCRV1 = 0x02;                  /* Not use TRGV
    TCNTV = 0x00;                  /* Timer Counter V Clear
    TCORA = 0xF0;                  /* Set Max Value
    endf = 0;                      /* Initialize endf
    set_imask_ccr(0);              /* Interrupt Enable
    while(endf != 1);              /* ENDF = 1 ?
    while(1);
}

```

```

/*****
/*   Timer V Interrupt                                     */
/*****
void tvint ( void )
{
    if(CMFA == 1){
        CMFA = 0;                                     /* Clear CMFA          */
        endf = 1;                                     /* Set endf            */
        CMIEA = 0;                                    /* CMFA Interrupt Disable */
    }
}

```

リンクアドレス指定

セクション名	アドレス
CV1	0x0000
CV2	0x002C
P	0x0100
B	0xFB80

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2003.09.24	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。