

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300H Super Low Power シリーズ

TPU PWM モード使用上の注意事項

要旨

「16 ビットタイマパルスユニット (TPU) PWM モード」の使用上の注意事項について説明します。

目次

1. PWM モード使用上の注意事項 2
2. PWM モード時におけるデューティレジスタ書き換え動作 10

1. PWM モード使用上の注意事項

1.1 モジュールスタンバイ機能の設定

クロック停止レジスタ 2 (CKSTPR2) の TPUCKSTP ビットにより, TPU の動作禁止/許可を設定することが可能です。初期値では, TPU は動作しています。モジュールスタンバイ機能を解除することにより, レジスタのアクセスが可能になります。表 1 にクロック停止レジスタ 2 (CKSTPR2) の TPUCKSTP ビットの説明を示します。

表 1 クロック停止レジスタ 2 (CKSTPR2)

ビット	ビット名	初期値	R/W	説明
6	TPUCKSTP	1	R/W	TPU モジュールスタンバイ ~ TPU のモジュールスタンバイ機能を設定します。 0: TPU はモジュールスタンバイ状態に設定 1: TPU のモジュールスタンバイ状態は解除

1.2 入力クロックの制限事項

入力クロックのパルス幅は, 単エッジの場合は 1.5 ステート以上, 両エッジの場合は 2.5 ステート以上が必要です。これ以下のパルス幅では正しく動作しませんのでご注意ください。

1.3 周期設定上の注意事項

コンペアマッチによるカウンタクリアを設定した場合, TCNT は TGR の値と一致した最後のステート (TCNT が一致したカウント値を更新するタイミング) でクリアされます。このため, 実際のカウンタの周波数は次の式のようになります。

$$f = \phi / (N + 1)$$

f: カウンタの周波数

ϕ : 動作周波数

N: TGR の設定値

1.4 TCNT のライトとクリアの競合

TCNT のライトサイクル中の T2 ステートでカウンタクリア信号が発生すると、TCNT へのライトは行われずに TCNT のクリアが優先されます。

TCNT のライトとクリアの競合のタイミングを図 1 に示します。

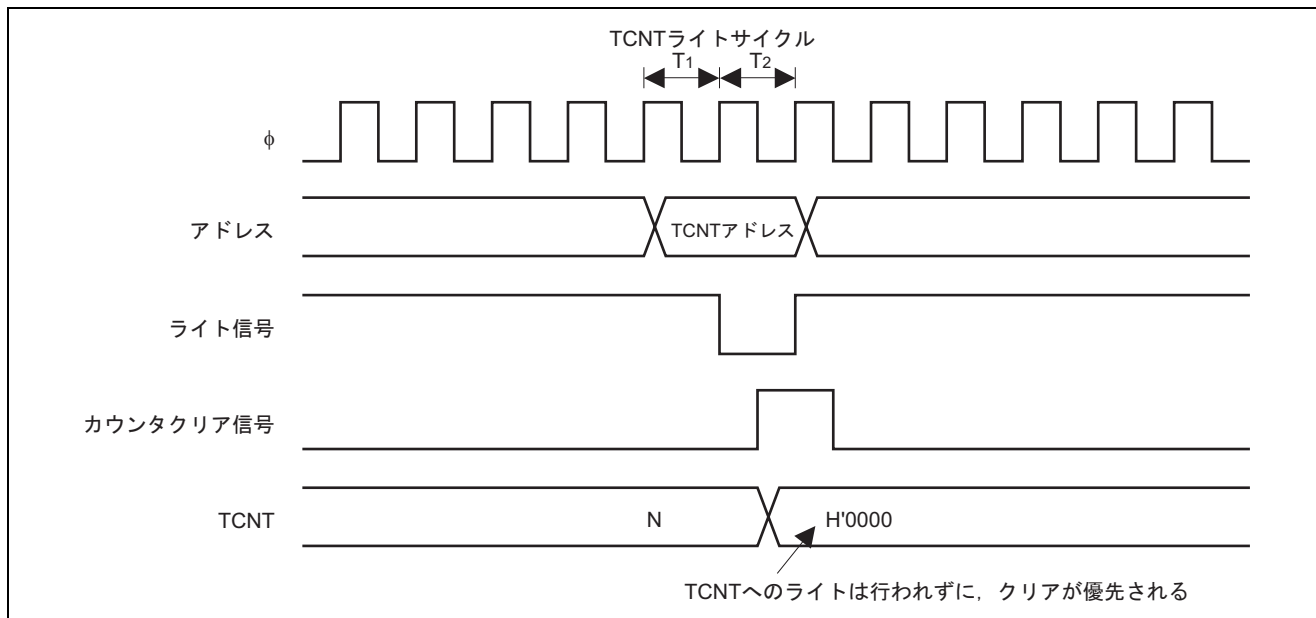


図 1 TCNT のライトとクリアの競合

1.5 TCNT のライトとカウントアップの競合

TCNT のライトサイクル中の T2 ステートでカウントアップが発生してもカウントアップされず、TCNT へのライトが優先されます。

TCNT のライトとカウントアップの競合のタイミングを図 2 に示します。

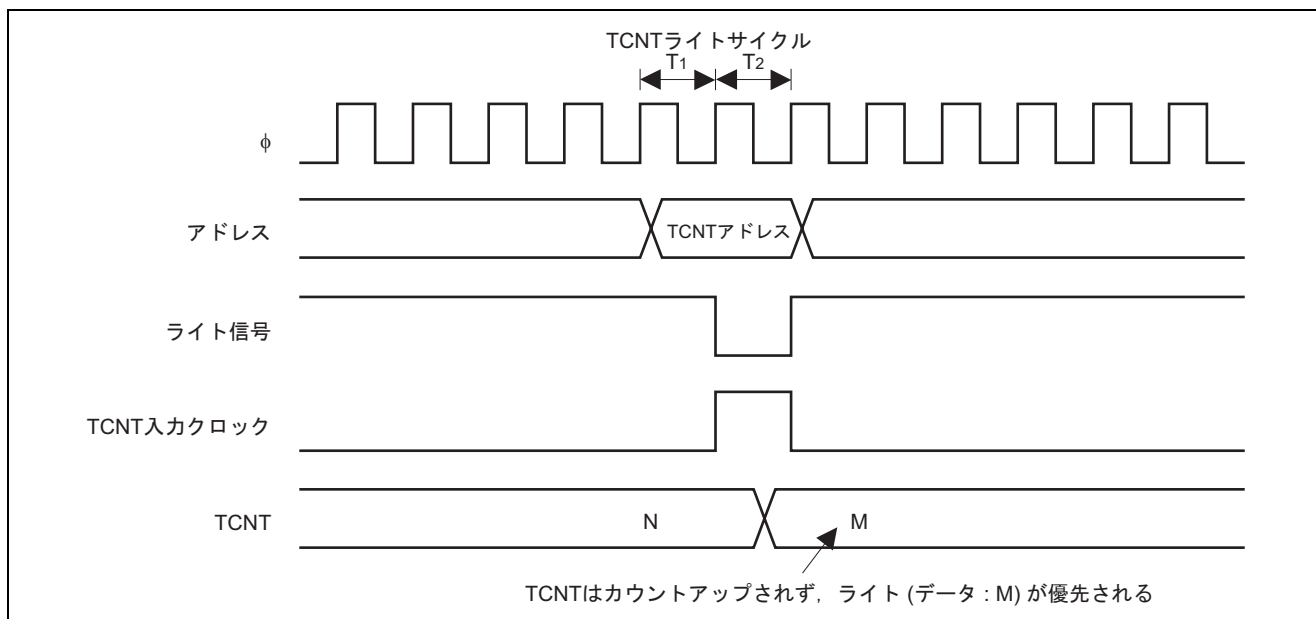


図 2 TCNT のライトとカウントアップの競合

1.6 TGR のライトとコンペアマッチの競合

TGR のライトサイクル中の T2 ステートでコンペアマッチが発生しても TGR のライトが優先され、コンペアマッチ信号は禁止されます。前回と同じ値をライトした場合でもコンペアマッチは発生しません。

TGR のライトとコンペアマッチの競合のタイミングを図 3 に示します。

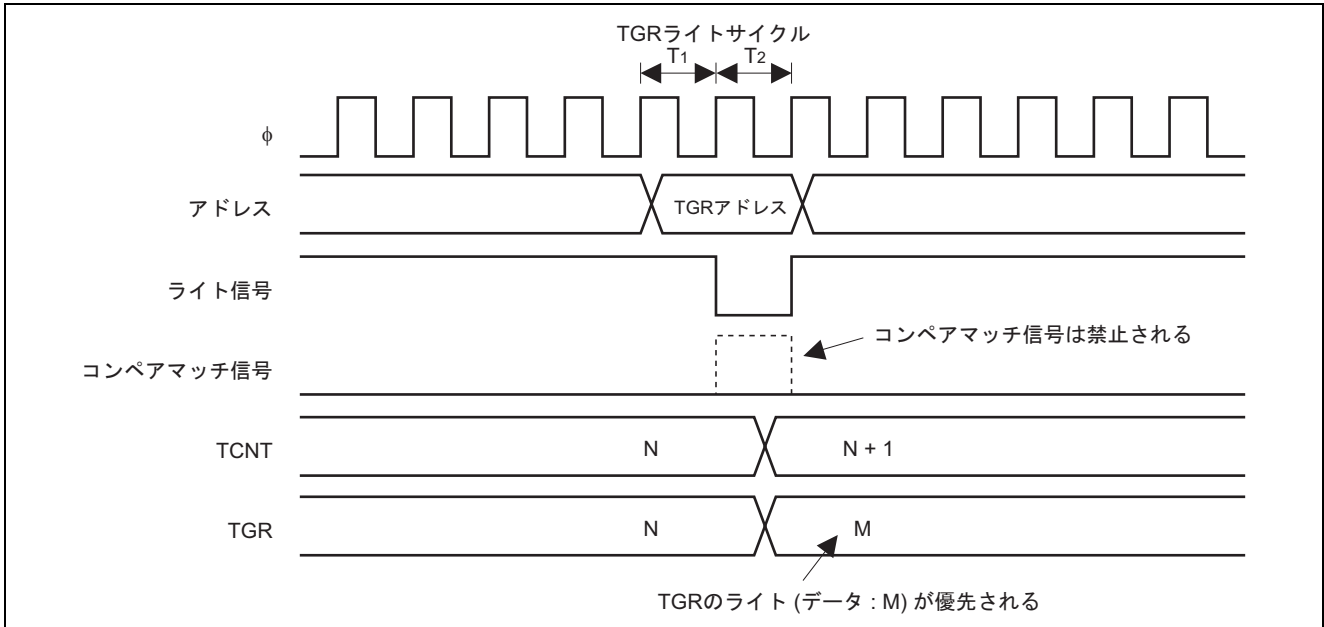


図 3 TGR のライトとコンペアマッチの競合

1.7 オーバフローとカウンタクリアの競合

オーバフローとカウンタクリアが同時に発生すると、TSR の TCFV フラグはセットされず、TCNT のクリアが優先されます。

TGR のコンペアマッチをクリア要因とし、TGR に H'FFFF を設定した場合の動作タイミングを図 4 に示します。

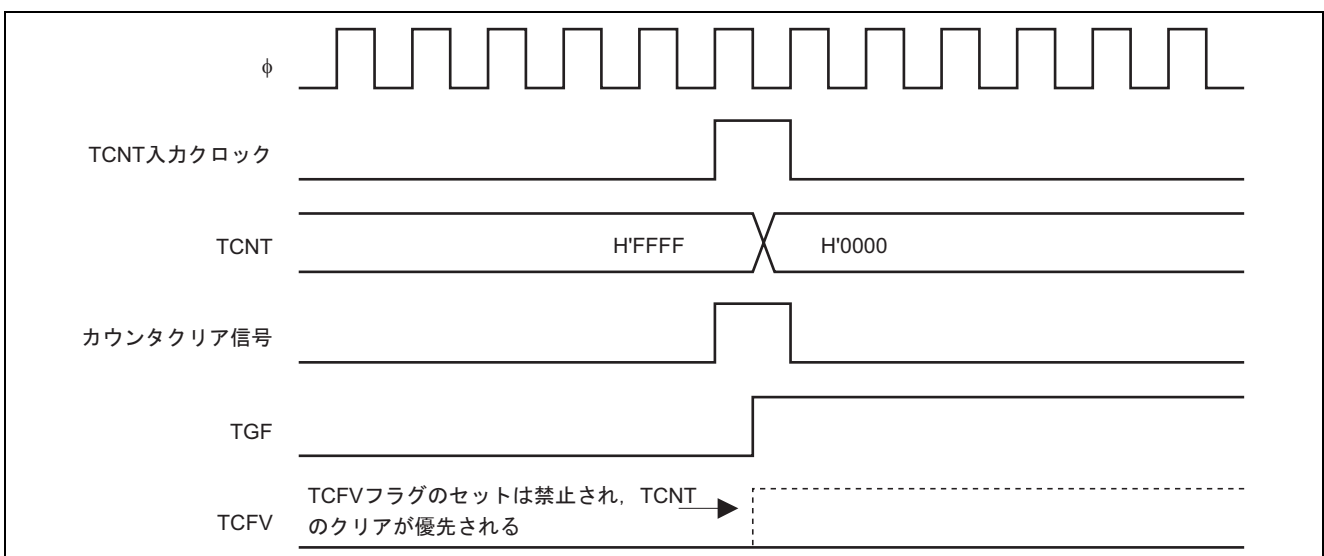


図 4 オーバフローとカウンタクリアの競合

1.8 TCNT のライトとオーバフローの競合

TCNT のライトサイクル中の T2 ステートでカウントアップが発生し、オーバフローが発生しても TCNT へのライトが優先され、TSR の TCFV フラグはセットされません。

TCNT のライトとオーバフロー競合時の動作タイミングを図 5 に示します。

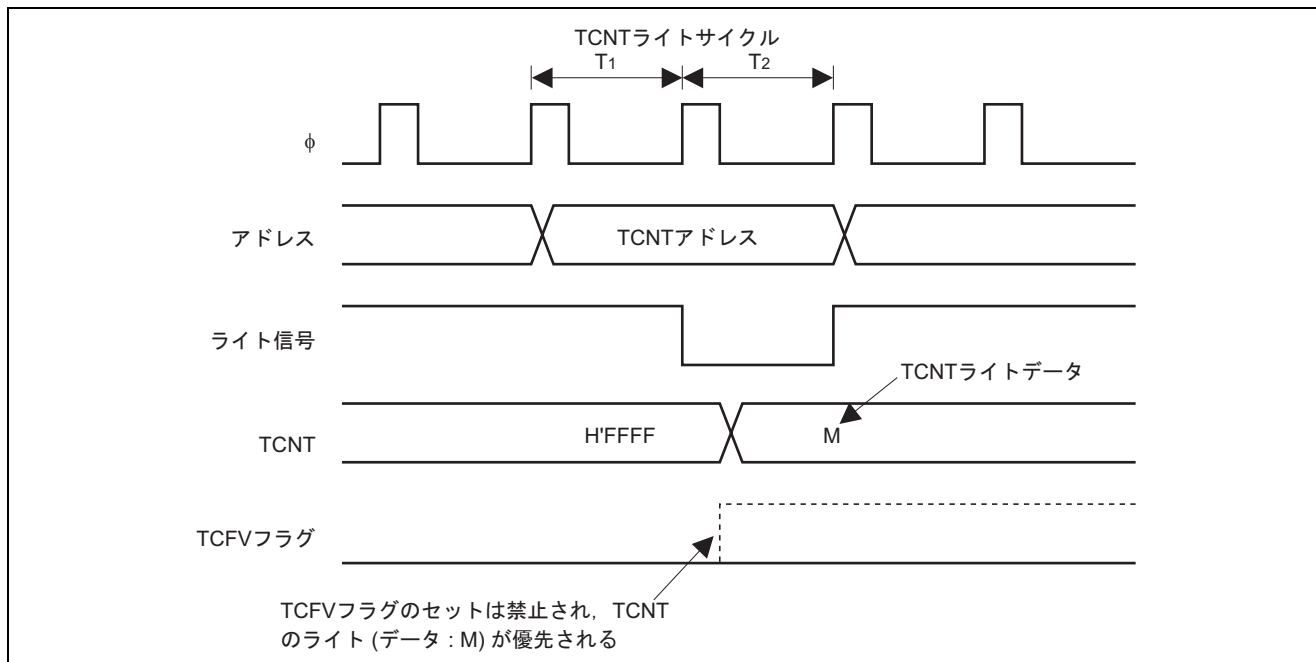


図 5 TCNT のライトとオーバフローの競合

1.9 入出力端子の兼用

TIOCA1 入出力と TCLKA 入力, TIOCB1 入出力と TCLKB 入力, TIOCA2 入出力と TCLKC 入力の端子がそれぞれ兼用になっています。外部クロックを入力する場合には、兼用されている端子からコンペアマッチ出力を行わないでください。

1.10 モジュールスタンバイ時の割り込み

割り込みが要求された状態でモジュールスタンバイ機能にすると、割り込み要求が有効になったまま CPU の割り込み要因のクリアができません。事前に割り込みをディスエーブルしてからモジュールスタンバイ機能にしてください。

1.11 デューティ 0%, デューティ 100%の出力条件

PWM モード使用時に TGR を書き換えてデューティを変更するとき、書き換え時の TCNT の値と、書き換え前の TGR の値、書き換え後の TGR の値によりデューティが 0%、もしくは 100%となる場合があります。

1.11.1 デューティレジスタの値が周期レジスタの値より大きい場合

PWM モードにおいて、TGRA を周期レジスタ、TGRB をデューティレジスタに設定し、TGRB のデューティ値を TGRA の周期より大きな値に書き換えた場合、デューティ 0%が出力されます。ただし、TIOCA 端子の初期出力は 0、TGRA のコンペアマッチで 0 出力、TGRB のコンペアマッチで 1 出力とし、TCNT のクリア要因は TGRA のコンペアマッチとします。

図 6 にデューティレジスタの値が周期レジスタの値より大きい場合の動作例を示します。

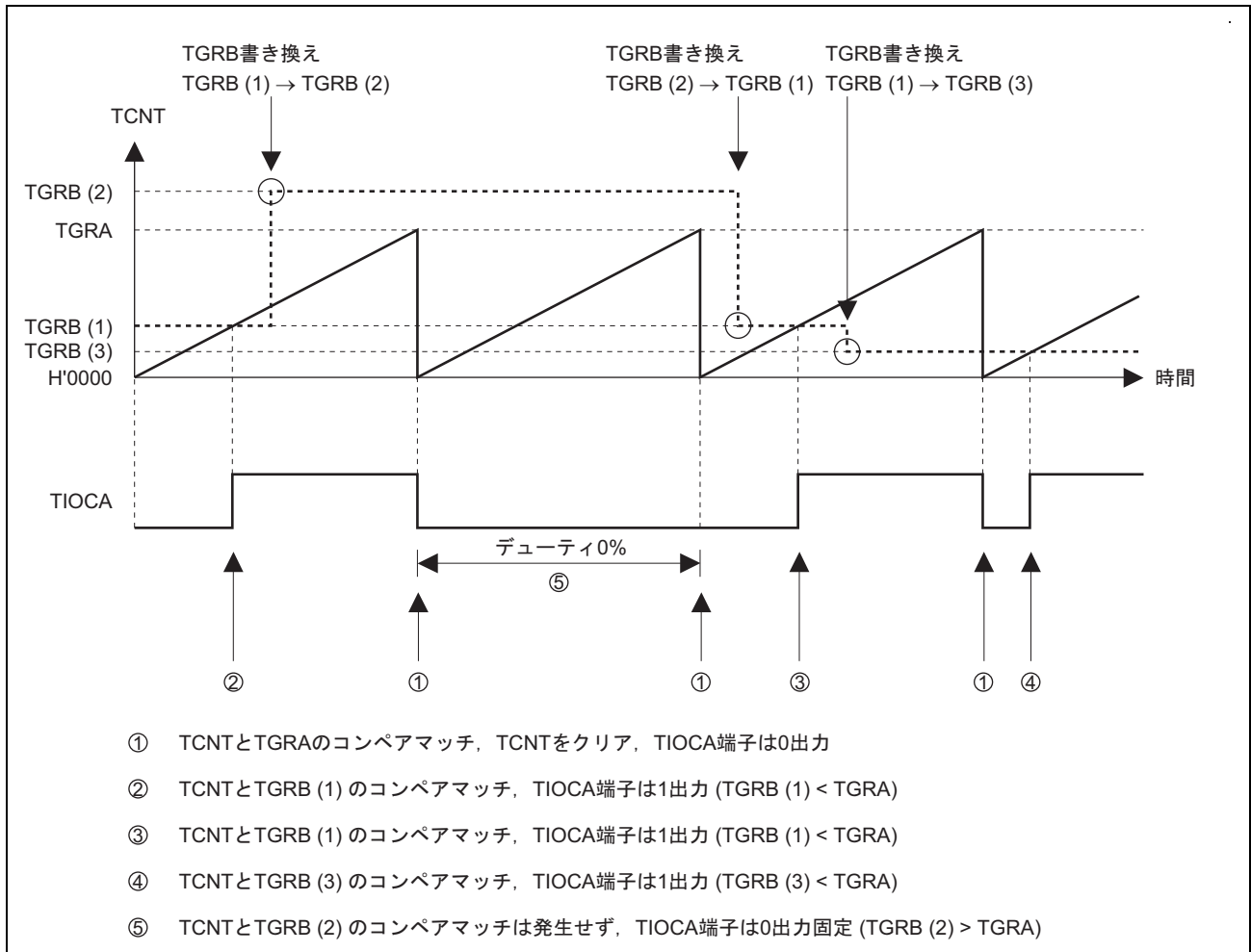


図 6 デューティレジスタの値が周期レジスタの値より大きい場合の動作例

1.11.2 デューティレジスタの値と周期レジスタの値が同じ場合

PWM モードにおいて、TGRA を周期レジスタ、TGRB をデューティレジスタに設定し、TGRB のデューティ値を TGRA の周期と同じ値に書き換えた場合、デューティ 100% が出力されます。ただし、TIOCA 端子の初期出力は 0、TGRA のコンペアマッチで 0 出力、TGRB のコンペアマッチで 1 出力とし、TCNT のクリア要因は TGRA のコンペアマッチとします。

図 7 にデューティレジスタの値と周期レジスタの値が同じ場合の動作例を示します。

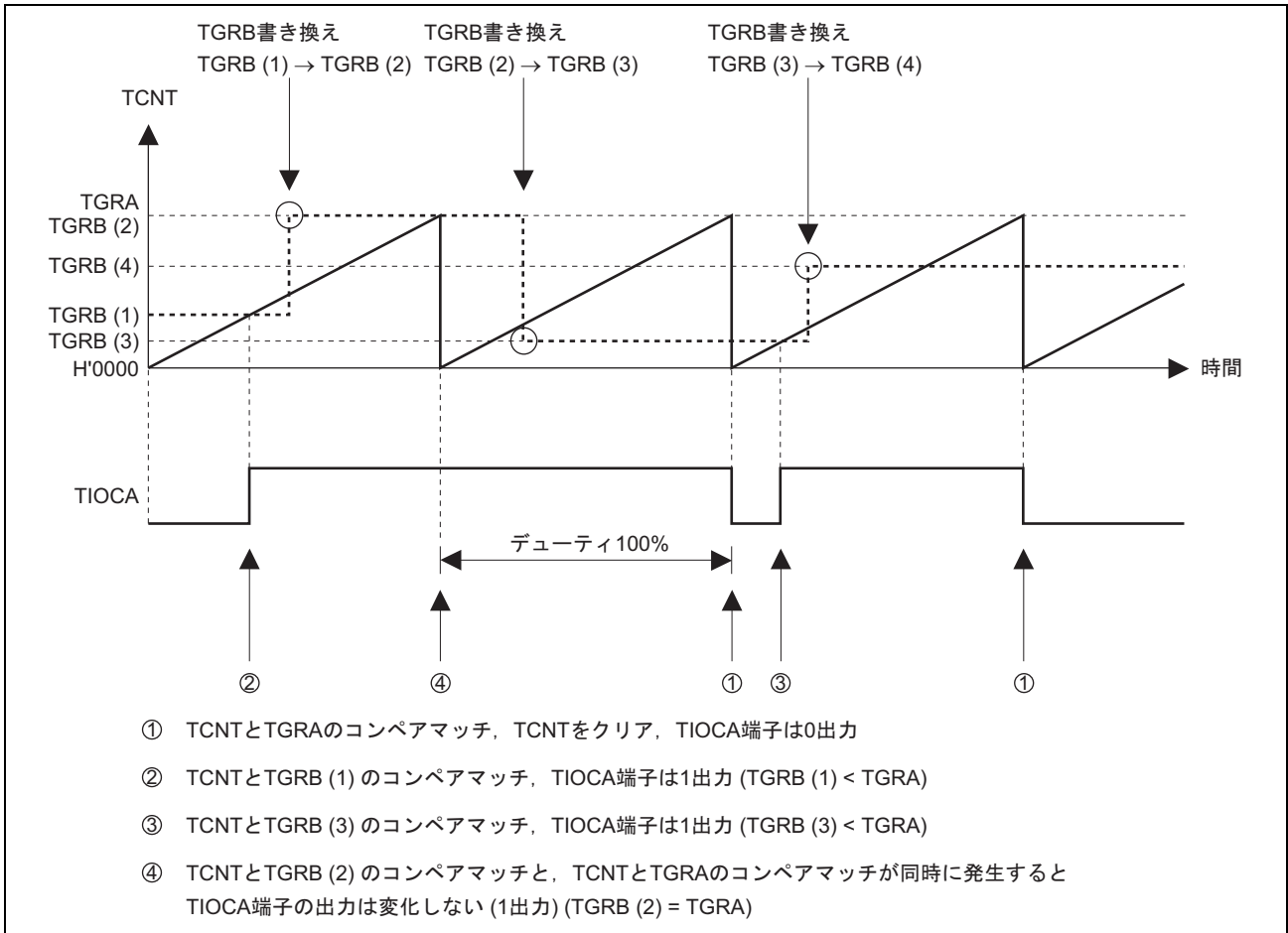


図 7 デューティレジスタの値と周期レジスタの値が同じ場合の動作例

1.11.3 デューティレジスタの値と周期レジスタの値を同じにした後、デューティレジスタの値を大きくした場合

PWM モードにおいて、TGRA を周期レジスタ、TGRB をデューティレジスタに設定し、TGRB のデューティ値を TGRA の周期と同じ値に書き換えた後、TGRB のデューティ値を TGRA の周期より大きな値に書き換えた場合、デューティ 100% が出力された後、デューティ 0% が出力されます。ただし、TIOCA 端子の初期出力は 0、TGRA のコンペアマッチで 0 出力、TGRB のコンペアマッチで 1 出力とし、TCNT のクリア要因は TGRA のコンペアマッチとします。

図 8 にデューティレジスタの値と周期レジスタの値を同じにした後、デューティレジスタの値を周期レジスタの値より大きくした場合の動作例を示します。

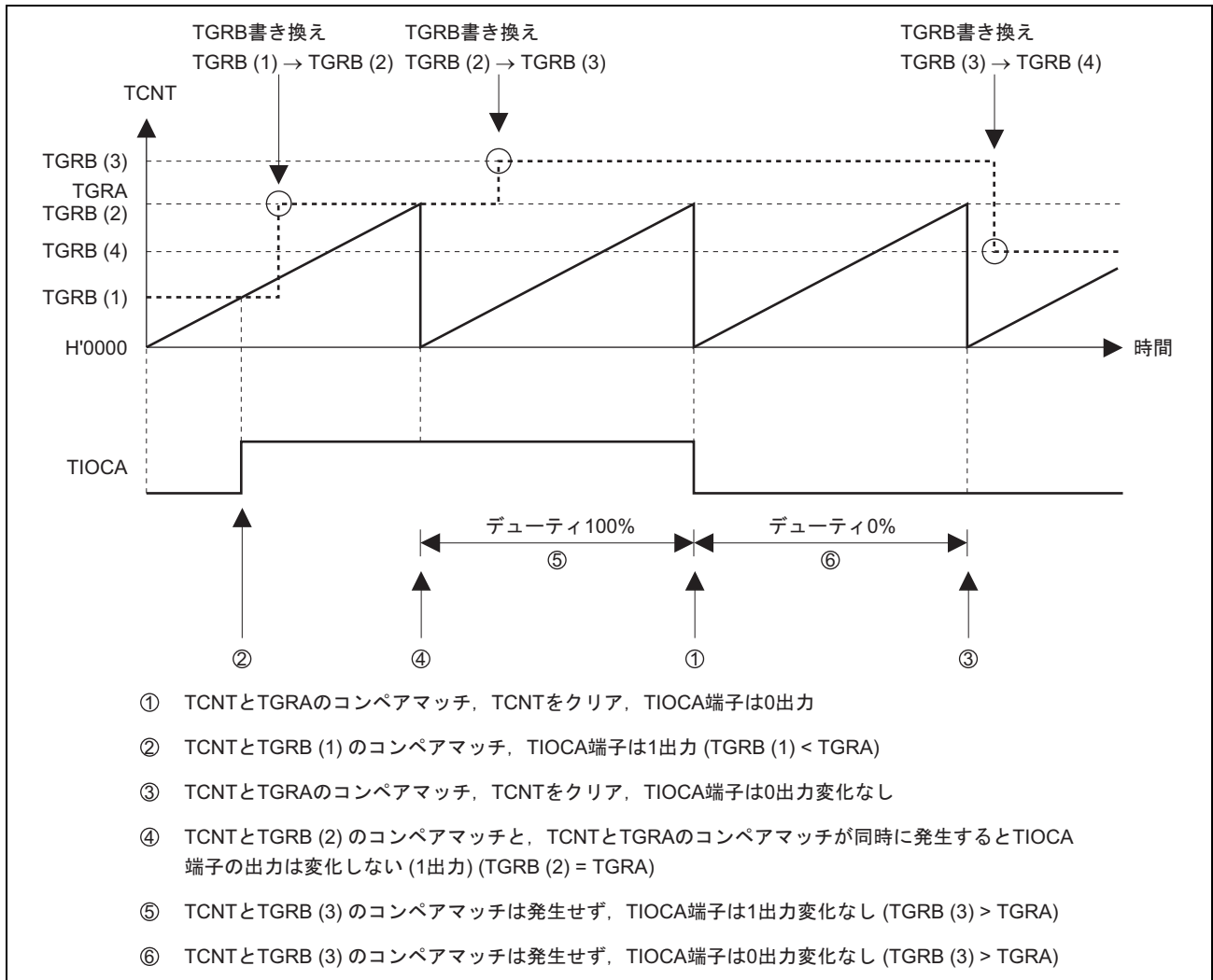


図 8 デューティレジスタの値と周期レジスタの値を同じにした後、デューティレジスタの値を周期レジスタの値より大きくした場合の動作例

1.11.4 デューティレジスタのコンペアマッチが発生する前に、デューティレジスタの値を TCNT の値より小さくした場合

PWM モードにおいて、TGRA を周期レジスタ、TGRB をデューティレジスタに設定し、TGRB のデューティ値をコンペアマッチが発生する前に TCNT の値より小さい値に設定した場合、デューティ 0% が出力されます。ただし、TIOCA 端子の初期出力は 0、TGRA のコンペアマッチで 0 出力、TGRB のコンペアマッチで 1 出力とし、TCNT のクリア要因は TGRA のコンペアマッチとします。

図 9 にデューティレジスタのコンペアマッチが発生する前に、デューティレジスタの値を TCNT の値より小さくした場合の動作例を示します。

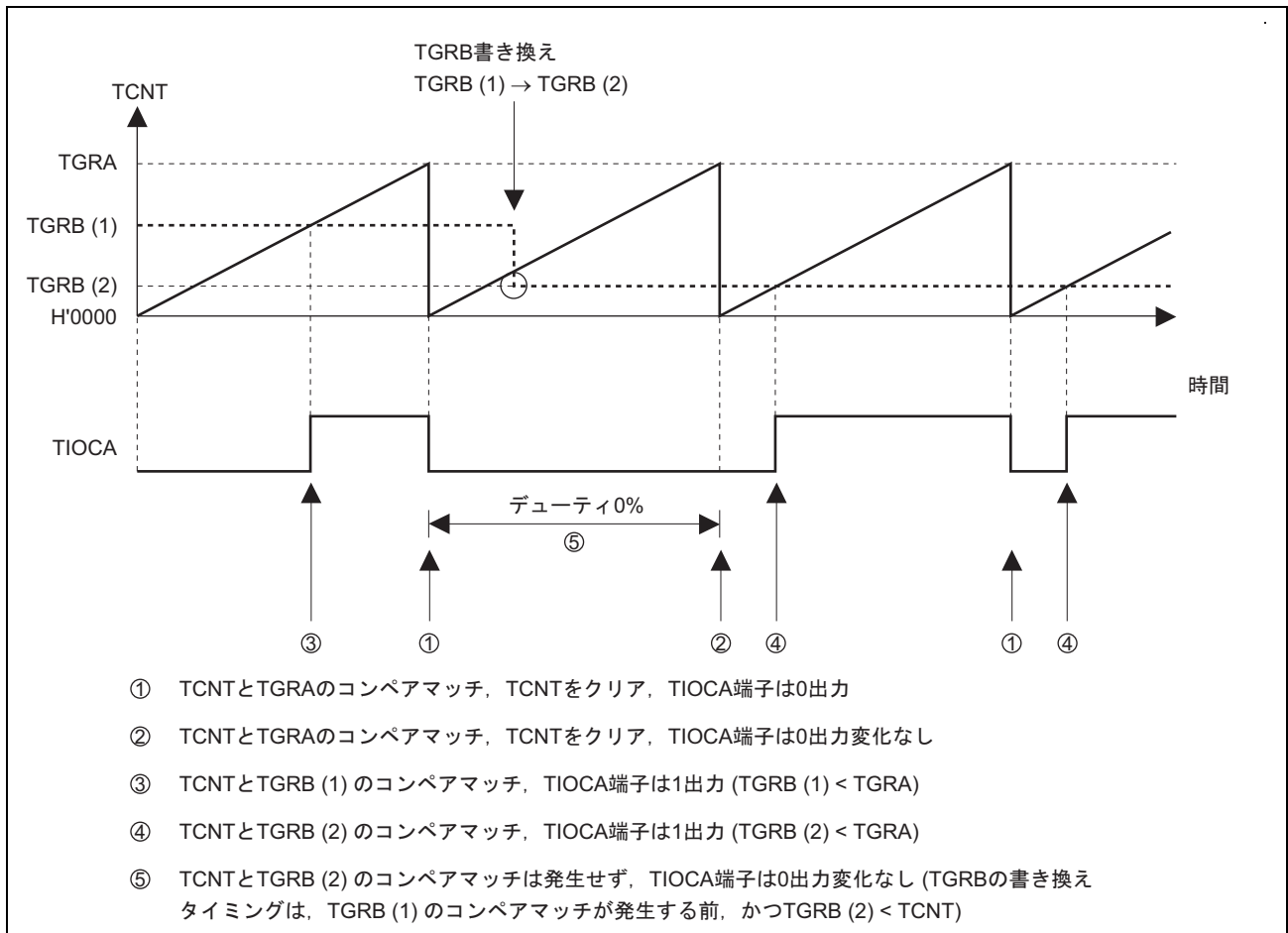


図 9 デューティレジスタのコンペアマッチが発生する前に、デューティレジスタの値を TCNT より小さくした場合の動作例

2. PWM モード時におけるデューティレジスタ書き換え動作

2.1 デューティレジスタ書き換え時のデューティ 0%, デューティ 100%の出力回避

PWM モード使用時において、デューティレジスタ書き換え時にデューティ 0%が出力されてしまう条件は、

- デューティレジスタの書き換え値が、周期レジスタの値より大きい場合 (1.11.1 項参照)
- デューティレジスタのコンペアマッチが発生する前に、デューティレジスタの値を TCNT の値より小さくした場合 (1.11.4 項参照)

また、PWM モード使用時において、デューティレジスタ書き換え時にデューティ 100%が出力されてしまう条件は、

- デューティレジスタの書き換え値が、周期レジスタの値と同じ場合 (1.11.2 参照)

です。したがって、デューティレジスタの書き換え時にデューティ 0%, デューティ 100%の波形を出力させないためには、

- デューティレジスタの書き換え値 < 周期レジスタの設定値
- デューティレジスタのコンペアマッチが発生する前であれば、
デューティレジスタの書き換え値 > タイマカウンタ (TCNT) の値

となります。

ただし、デューティレジスタ書き換え時には、タイマカウンタ (TCNT) はカウントアップを継続しているため、デューティレジスタの書き換えにおける命令実行ステート数を考慮する必要があります。

また、デューティレジスタ書き換え時には、TGR のライトサイクル中の T2 ステートでコンペアマッチが発生しても TGR のライトが優先され、コンペアマッチ信号が禁止される注意事項があります (1.6 項参照)。

図 10 に PWM モードにおけるデューティ 0%, デューティ 100%の出力回避のためのデューティレジスタ書き換えタイミング (TGRB (2) < TGRB (1) < TGRA) を示します。

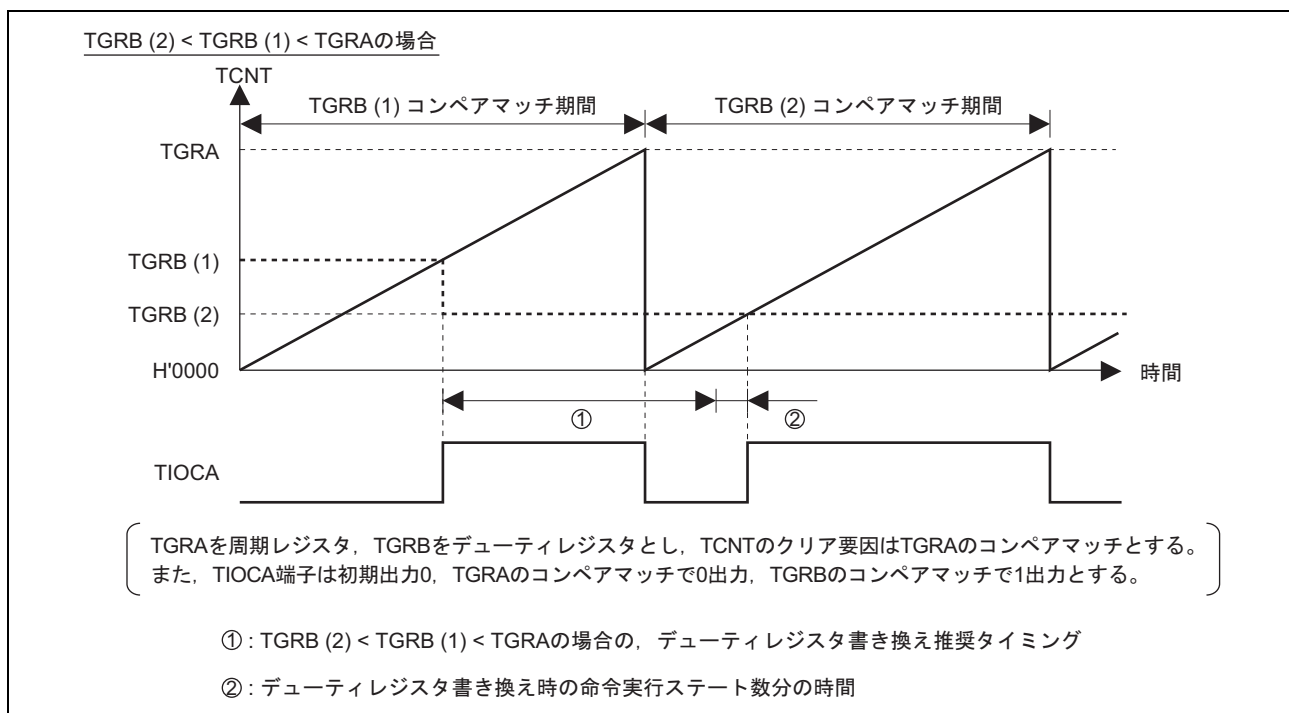


図 10 PWM モードにおけるデューティ 0%, デューティ 100%の出力回避のためのデューティレジスタ書き換えタイミング (TGRB (2) < TGRB (1) < TGRA)

図 10 において、 Δ の期間はデューティレジスタの書き換えにかかる命令実行ステート数分の時間を示します。TCNT の入力クロックとデューティレジスタの書き換えにかかる命令実行ステート数から求めます。

デューティレジスタの設定値が $[TGRB(2) < TGRB(1) < TGRA]$ の場合、デューティレジスタの書き換え時に TIOCA 端子からデューティ 0%、デューティ 100% の PWM 波形が出力されるのを回避するためには、TGRB(1) のコンペアマッチが発生してから、TCNT が書き換え後のデューティレジスタの値 (TGRB(2)) にカウントアップするまでの期間にデューティレジスタの値を書き換えます。

ただし、デューティレジスタの書き換えとコンペアマッチが競合した場合には、コンペアマッチ信号は禁止されるため、デューティ 0% の PWM 波形が出力されます。

また、TGRB(2) コンペアマッチ期間中の TCNT が書き換え後の TGRB(2) の値に近いところでデューティレジスタを TGRB(2) に書き換えると、命令実行ステート中に TCNT がカウントアップしてしまい、コンペアマッチ信号が発生せずにデューティ 0% の PWM 波形が出力されてしまう可能性があります。

したがって、設定値が $[TGRB(2) < TGRB(1) < TGRA]$ のとき、デューティレジスタを書き換える場合には、TGRB(1) のコンペアマッチが発生してから、TGRB(2) のコンペアマッチが発生するまでの期間からデューティレジスタ書き換え時の命令実行ステート数分の期間 (図 10 中の Δ) を差し引いた期間 (図 10 中の Δ') にデューティレジスタを書き換える必要があります。

図 11 に PWM モードにおけるデューティ 0%、デューティ 100% の出力回避のためのデューティレジスタ書き換えタイミング ($TGRA > TGRB(2) > TGRB(1)$) を示します。

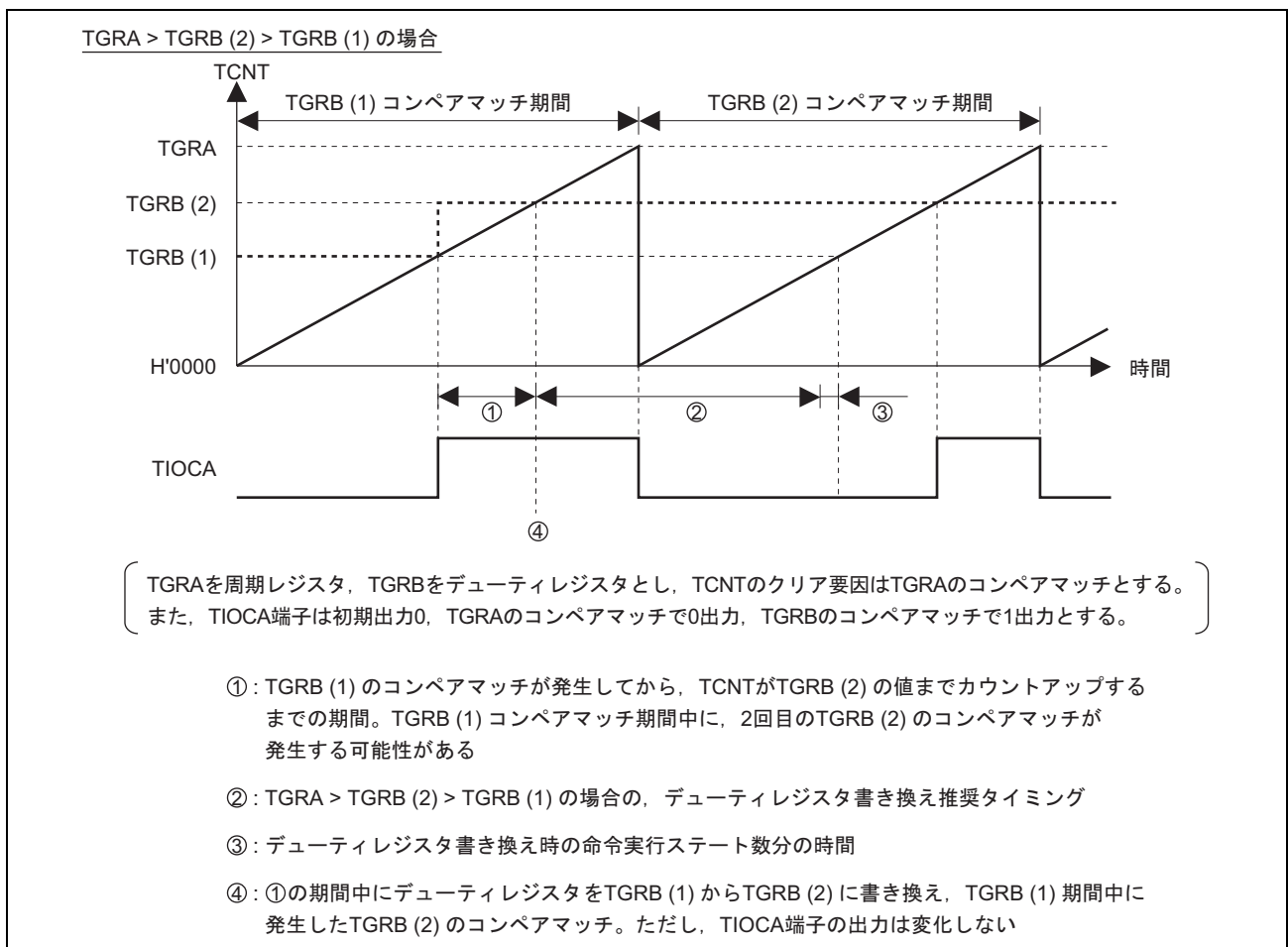





図 11 PWM モードにおけるデューティ 0%、デューティ 100% の出力回避のためのデューティレジスタ書き換えタイミング ($TGRA > TGRB(2) > TGRB(1)$)



図 11 において、 の期間はデューティレジスタの書き換えにかかる命令実行ステート数分の時間を示します。TCNT の入力クロックとデューティレジスタの書き換えにかかる命令実行ステート数から求めます。

デューティレジスタの設定値が [TGRA > TGRB (2) > TGRB (1)] の場合、デューティレジスタの書き換え時に TIOCA 端子からデューティ 0%、デューティ 100% の PWM 波形が出力されるのを回避するためには、TGRB (1) のコンペアマッチが発生してから、TCNT が書き換え前のデューティレジスタの値 (TGRB (1)) にカウントアップするまでの期間にデューティレジスタの値を書き換えます。

ただし、デューティレジスタの書き換えとコンペアマッチが競合した場合には、コンペアマッチ信号は禁止されるため、デューティ 0% の PWM 波形が出力されます。

また、TGRB (2) コンペアマッチ期間中の TCNT が書き換え前の TGRB (1) の値に近いところでデューティレジスタを TGRB (2) に書き換えると、命令実行ステート中に TCNT がカウントアップしてしまい、TGRB (1) のコンペアマッチ発生してしまう可能性があります。

なお、TGRB (1) コンペアマッチ期間中の TGRB (1) のコンペアマッチが発生してから、TCNT が書き換え後のデューティレジスタの値 (TGRB (2)) までカウントアップする期間 (図 11 の ) 中にデューティレジスタの値を TGRB (2) に書き換えた場合、TGRB (1) 期間中に 2 度目のコンペアマッチ (TGRB (2) のコンペアマッチ、図 11 中の ) が発生する可能性があります。ただし、TIOCA 端子の出力レベルは変化しません。

したがって、デューティレジスタの設定値が [TGRA > TGRB (2) > TGRB (1)] におけるデューティレジスタを書き換える場合には、TGRB (1) コンペアマッチ期間中の TCNT が書き換え後の TGRB (2) の値を超えてから、TGRB (2) コンペアマッチ期間中の TCNT が書き換え前の TGRB (1) の値になるまでの期間からデューティレジスタ書き換え時の命令実行ステート数分の期間 (図 11 中の ) を差し引いた期間 (図 11 中の ) にデューティレジスタを書き換える必要があります。

2.2 PWM モードにおけるデューティレジスタ書き換えタイミング

PWM モードにおけるデューティレジスタの書き換え時のデューティ 0%、デューティ 100%の出力を回避するためのデューティレジスタの書き換えタイミングとして、

- (1) TGRB のコンペアマッチのタイミングで書き換える
- (2) TGRA のコンペアマッチのタイミングで書き換える
- (3) TPU と非同期に書き換える

の 3 つのパターンにおいて検討します。

2.2.1 TGRB (デューティレジスタ) のコンペアマッチのタイミングで書き換える場合

デューティレジスタである TGRB のコンペアマッチのタイミングでデューティレジスタを書き換える場合の注意事項を図 12、図 13 に示します。

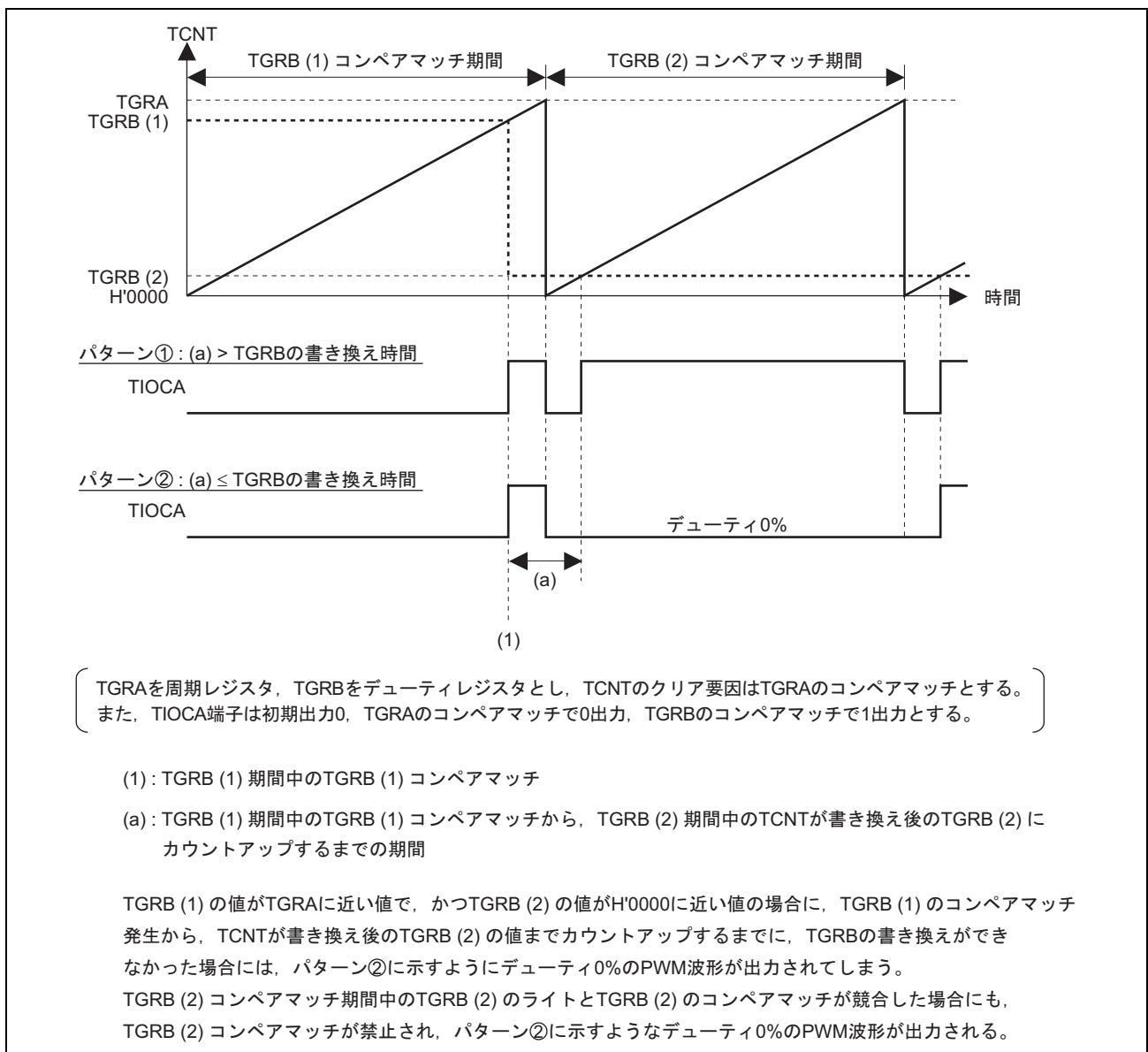


図 12 デューティレジスタ (TGRB) のコンペアマッチのタイミングで
書き換える場合の注意事項 (1)

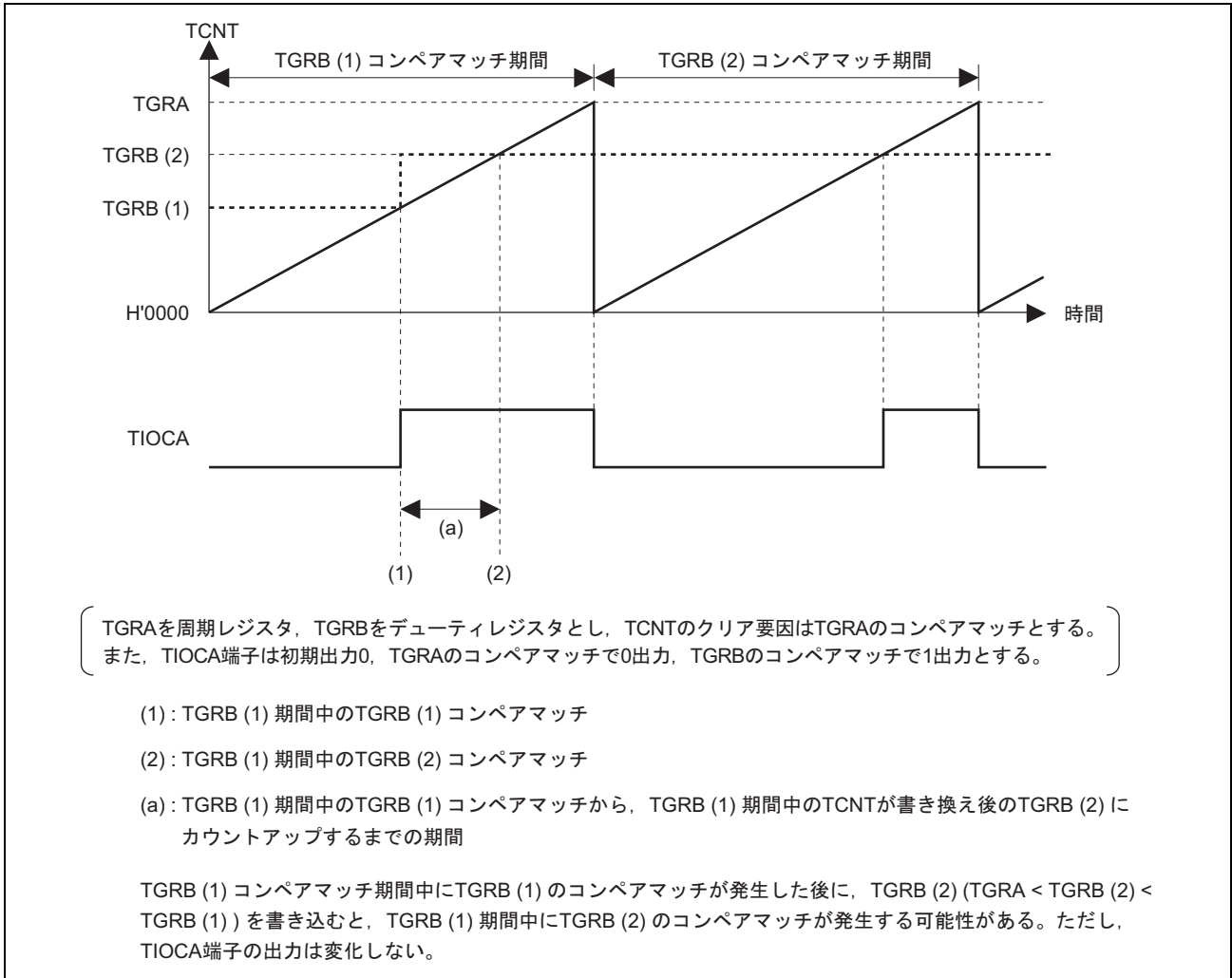


図 13 デューティレジスタ (TGRB) のコンペアマッチのタイミングで書き換える場合の注意事項 (2)

図 13 に示す TGRB (1) 期間中の TGRB (2) のコンペアマッチは, 1 回目の TGRB (1) のコンペアマッチのタイミングで, TCNT をモニタし, $TCNT \geq TGRB (2)$ になったことを確認してから, TGRB (2) をライトすることにより回避することができます。

2.2.2 TGRA (周期レジスタ) のコンペアマッチのタイミングで書き換える場合

周期レジスタである TGRA のコンペアマッチのタイミングでデューティレジスタを書き換える場合の注意事項を図 14 に示します。

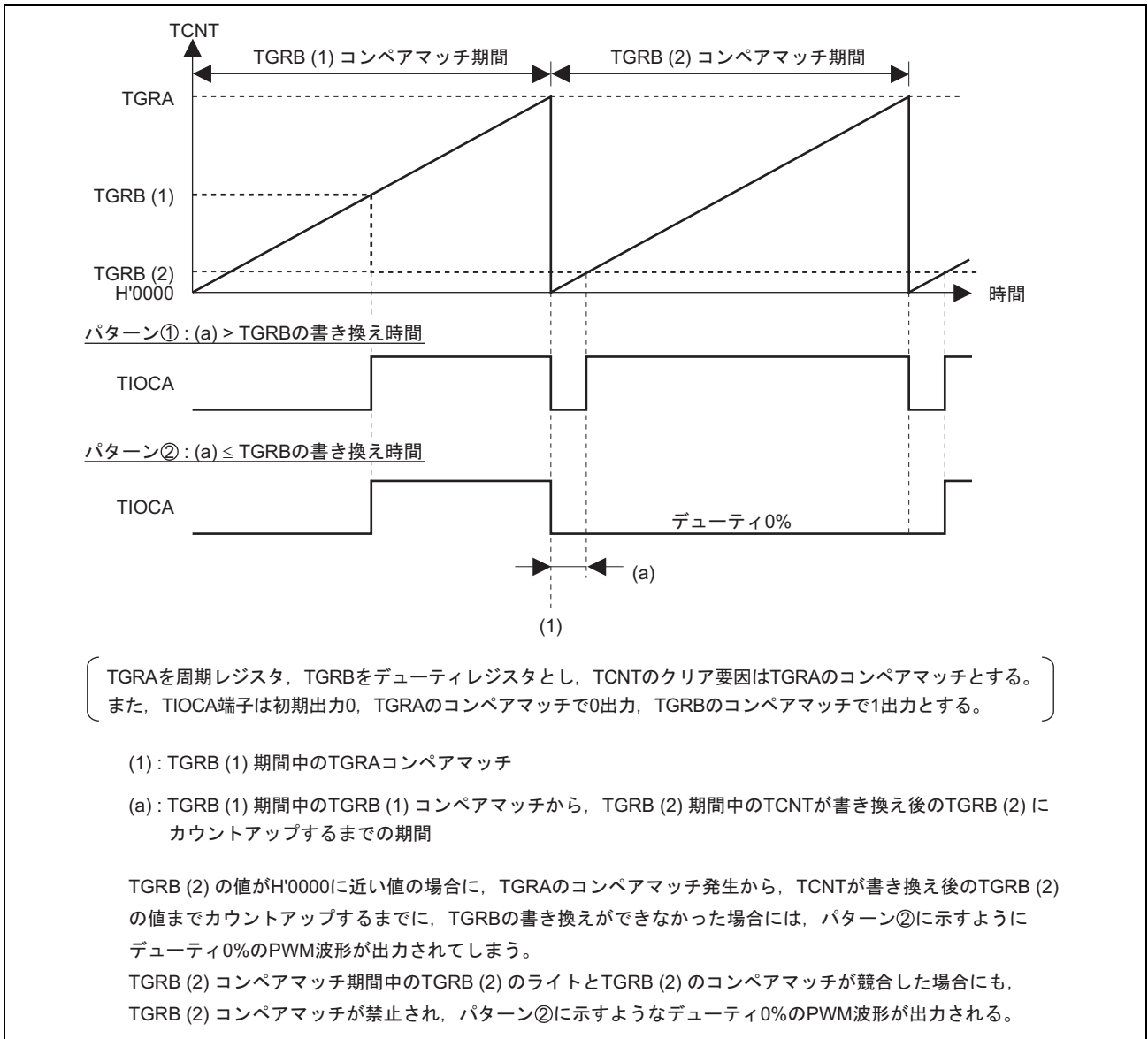


図 14 周期レジスタ (TGRA) のコンペアマッチのタイミングで書き換える場合の注意事項

2.2.3 TPU と非同期に書き換える場合

TPU とは非同期に任意のタイミングでデューティレジスタを書き換える場合の注意事項を示します。デューティレジスタを書き換えるタイミングで、TCNT のカウント値、書き換え前のデューティレジスタの値 (TGRB (1))、書き換え後のデューティレジスタの値 (TGRB (2)) により PWM 波形の出力が変化する可能性があります。

(1) TGRA > TGRB (2) > TGRB (1) の場合

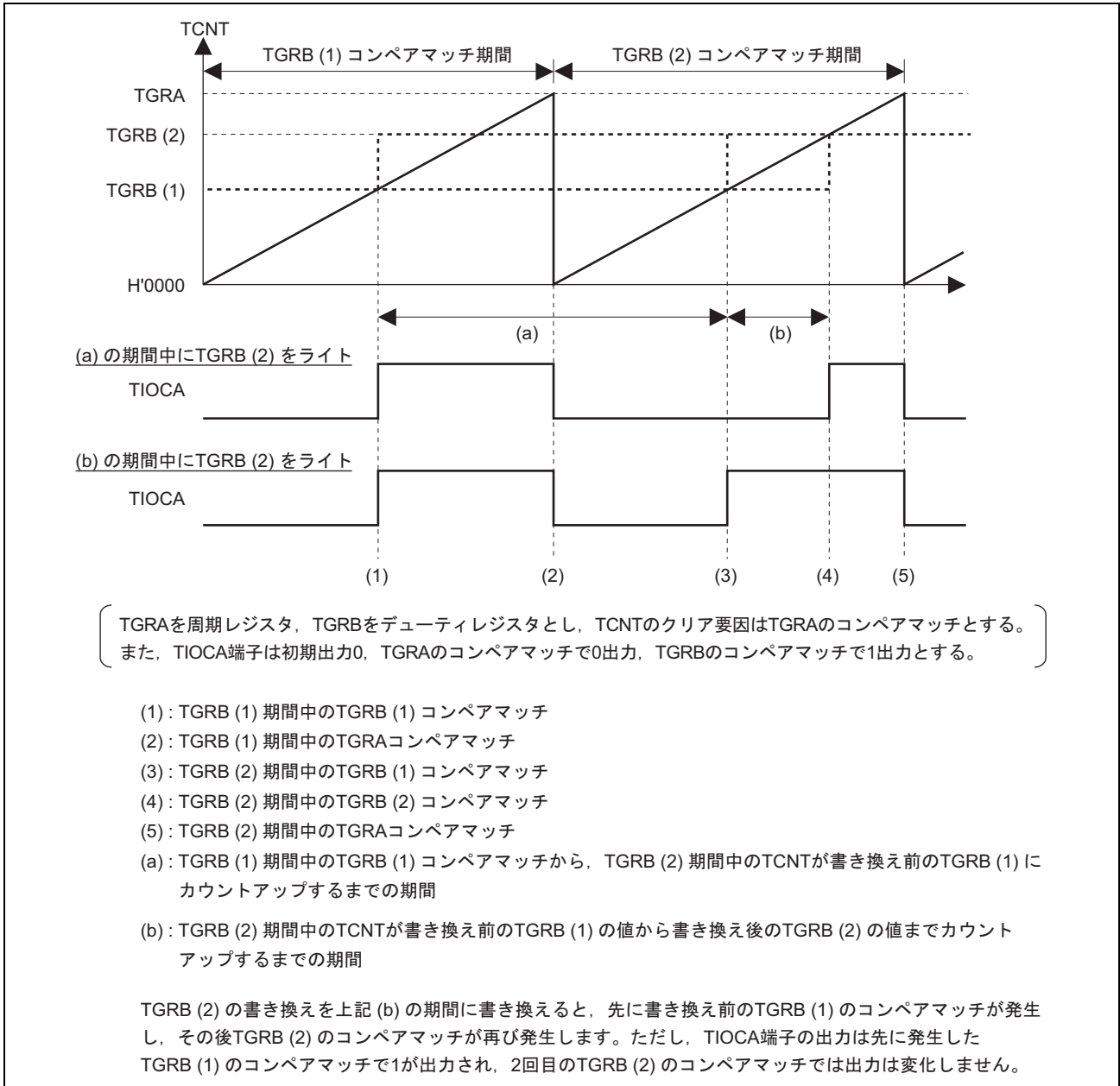


図 15 TPU と非同期に書き換える (TGRA > TGRB (2) > TGRB (1)) の場合

(2) TGRB (2) < TGRB (1) < TGRA の場合

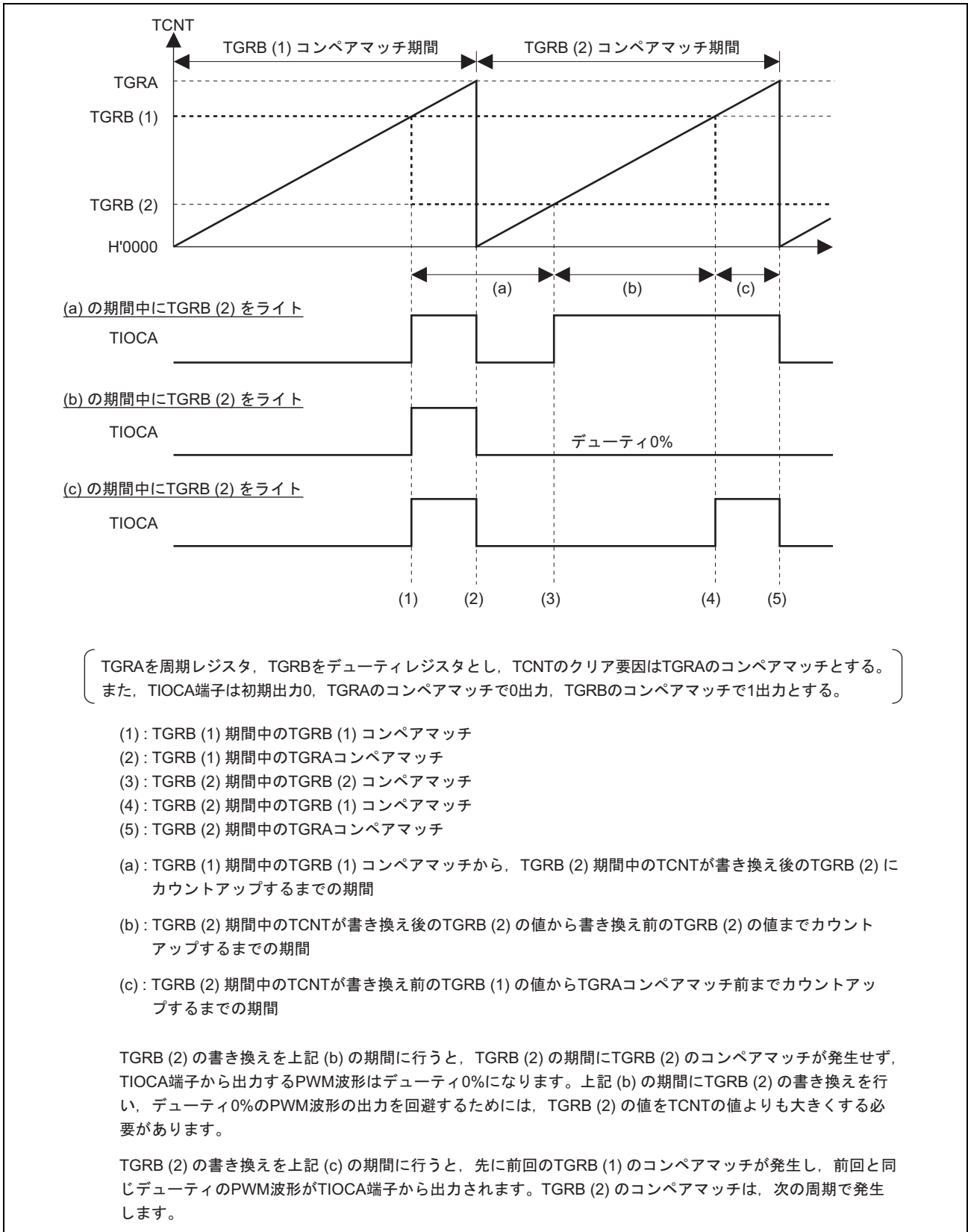


図 16 TPU と非同期に書き換える (TGRB (2) < TGRB (1) < TGRA) の場合

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2007.12.12	—	初版発行

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりますは、事前に弊社営業窓口で最新の情報をご確認頂きますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意下さい。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会下さい。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないで下さい。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行なうもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質及および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願い致します。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断り致します。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会下さい。