

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# H8/300L SLP シリーズ

## 外部割込みによるカウントスタート

### 要旨

IRQ0 端子に接続したスイッチ入力のオンにより IRQ0 割込みを発生させ、16 ビットカウンタのカウントアップを開始します。

### 動作確認デバイス

H8/38024

### 目次

1. 仕様 .....	2
2. 使用機能説明 .....	3
3. 動作説明 .....	4
4. ソフトウェア説明 .....	5
5. フローチャート .....	6
6. プログラムリスト .....	7

### 1. 仕様

- (1) IRQ0 端子に接続したスイッチ入力のオンにより IRQ0 割込みを発生させ、16 ビットカウンタのカウンタアップを開始します。
- (2) IRQ0 割込みは、IRQ0 端子入力の立ち下がりエッジの検出により要求されます。
- (3) counter\_sub に設定した 16 ビットカウンタがオーバーフローするたびに LED の点灯、または消灯を行いません。
- (4) LED はポート 9 の P92 出力端子に接続されているものとします。
- (5) P92 は、大電流ポートです。
- (6) 図 1 に IRQ0 入力端子のスイッチ接続例を示します。

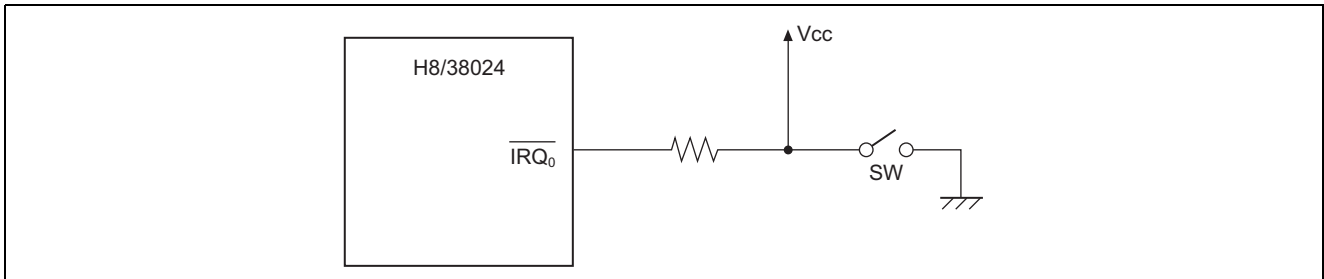


図 1 IRQ0 入力端子のスイッチ接続例

## 2. 使用機能説明

(1) 本タスク例では、外部割込みを使用して IRQ0 外部割り込みによるカウントスタートを行いません。

(a) 以下に外部割込みについて説明します。

- 外部割込みには、WKP7～WKP0 割込みと、IRQ4, IRQ3, IRQAEC, IRQ1, IRQ0 割込みの 13 要因があります。
- WKP7～WKP0 割込みは、WKP7～WKP0 端子の立ち上がり/立ち下がりエッジセンスにより要求されます。WKP7～WKP0 端子の立ち上がり/立ち下がりエッジセンスは、ウェイクアップエッジセレクトレジスタ(WEGR)により指定できます。
- WKP7～WKP0 端子は、ポート 5 との兼用端子です。本端子を WKP7～WKP0 入力端子として使用する場合は、ポートモードレジスタ 5(PMR5)の WKP7～WKP0 ビット端子を"1"に設定します。
- ポートモードレジスタ 5 (PMR5) により、端子機能が WKP7～WKP0 端子に選択された状態で指定されたエッジが入力されると、ウェイクアップ割込みフラグレジスタ (IWPR) の対応するビットが"1"にセットされ、割込み要求を発生します。
- 割込み要求の受け付けは、割込み許可レジスタ 1 (IENR1) の IENWP を"0"にクリアすることにより禁止できます。
- IRQ4, IRQ3, IRQ1, IRQ0 割込みは、IRQ4, IRQ3, IRQ1, IRQ0 端子の入力信号により要求されます。IRQ4, IRQ3, IRQ1, IRQ0 割込みは、立ち上がり/立ち下がりエッジセンスを割込みエッジセレクトレジスタ (IEGR) の IEG4, IEG3, IEG1, IEG0 により指定できます。
- ポートモードレジスタ B,2,1 (PMRB,PMR2,PMR1) により、端子機能が IRQ4, IRQ3, IRQ1, IRQ0 端子に選択された状態で指定されたエッジが入力されると割込み要求レジスタ 1 (IRR1) の対応するビットが"1"にセットされ、割込み要求を発生します。
- 割込み要求の受け付けは、割込み許可レジスタ 1 (IENR1) の IEN4, IEN3, IEN1, IEN0 を"0"にクリアすることにより禁止できます。
- IRQAEC 割込みは、IRQAEC 端子の入力信号および IECPWM により要求されます。
- IRQAEC 端子を外部割込みとして使用する場合は、入力端子エッジセレクトレジスタ (AEGSR) のイベントカウンタ PWM イネーブル (ECPWME) を"0"に設定します。
- IRQAEC 割込みは、立ち上がり/立ち下がり/両エッジセンスを入力端子エッジセレクトレジスタ (AEGSR) により指定できます。
- 割り込み許可レジスタ 1 (IENR1) の IRQAEC 割り込みイネーブル(IENEC2)が 1 の状態で、指定されたエッジが入力されると割込み要求レジスタ 1 (IRR1) の IRQAEC 割り込み要求フラグ(IRREC2)が"1"にセットされ、割込み要求を発生します。
- コンディションコードレジスタ (CCR) の I ビットを"1"にすることによりすべての割り込みを禁止できます。
- 以下に割込みの動作を示します。
  1. 割込み許可レジスタの対応するビットが"1"にセットされている状態で、割込み要因が発生したとき、割込みコントローラに対して割込み要求信号が送られます。
  2. 割込みコントローラに割込み要求信号が送られると、割込み要求フラグがセットされます。
  3. 割込み要求フラグが"1"にセットされている割込みの中で、優先順位に従って最高位の割込み要求が選択され、その他は保留となります。
  4. CCR の I ビットを参照し、I ビットが"0"にクリアされている場合は、割込み要求は受け付けられませんが、I ビットが"1"にセットされている場合は割込み要求は保留となります。
  5. 割込みが受け付けられると、そのとき実行中の命令の処理が終了した後プログラムカウンタ (PC) と CCR がスタック領域に退避されます。スタックされる PC はリターン後に実行する最初のアドレスを示しています。
  6. CCR の I ビットが"1"にセットされます。これにより、すべての割込みはマスクされます。
  7. 受け付けた割込みに対応するベクタアドレスを生成し、そのアドレスの内容によって示されるアドレスから、割込み処理ルーチンの実行を開始します。
- 割込み許可レジスタ 1 をクリアすることにより割込みをディスエーブルにする場合、または割込みフラグレジスタ 1 をクリアする場合は、必ず割込みをマスクした状態 (I="1") で行いません。

- I="0"の状態上記の操作を行なうと、当該操作命令の実行と当該割込みの発生が競合した場合には、当該操作命令の実行終了時に発生した割込みに対応する例外処理を実行します。

(2) 表 1 に本タスク例の機能割付けを示します。表 1 に示すように機能を割付け、外部割込みによるカウントスタート動作を行ないます。

表 1 機能割付け

機能	機能割り付け
IRRI0	IRQ0 割り込みの有無を反映
IEN0	IRQ0 端子の割り込み要求を許可
IEG0	IRQ0 端子の入力エッジの選択
IRQ0	スイッチ入力を入力端子
PDR9	P92 出力端子のデータを格納
P92	LED の出力端子

### 3. 動作説明

(1) 図 2 に動作説明を示します。図 2 に示すようなハードウェア処理、およびソフトウェア処理により外部割込みによるカウントスタート動作を行ないます。

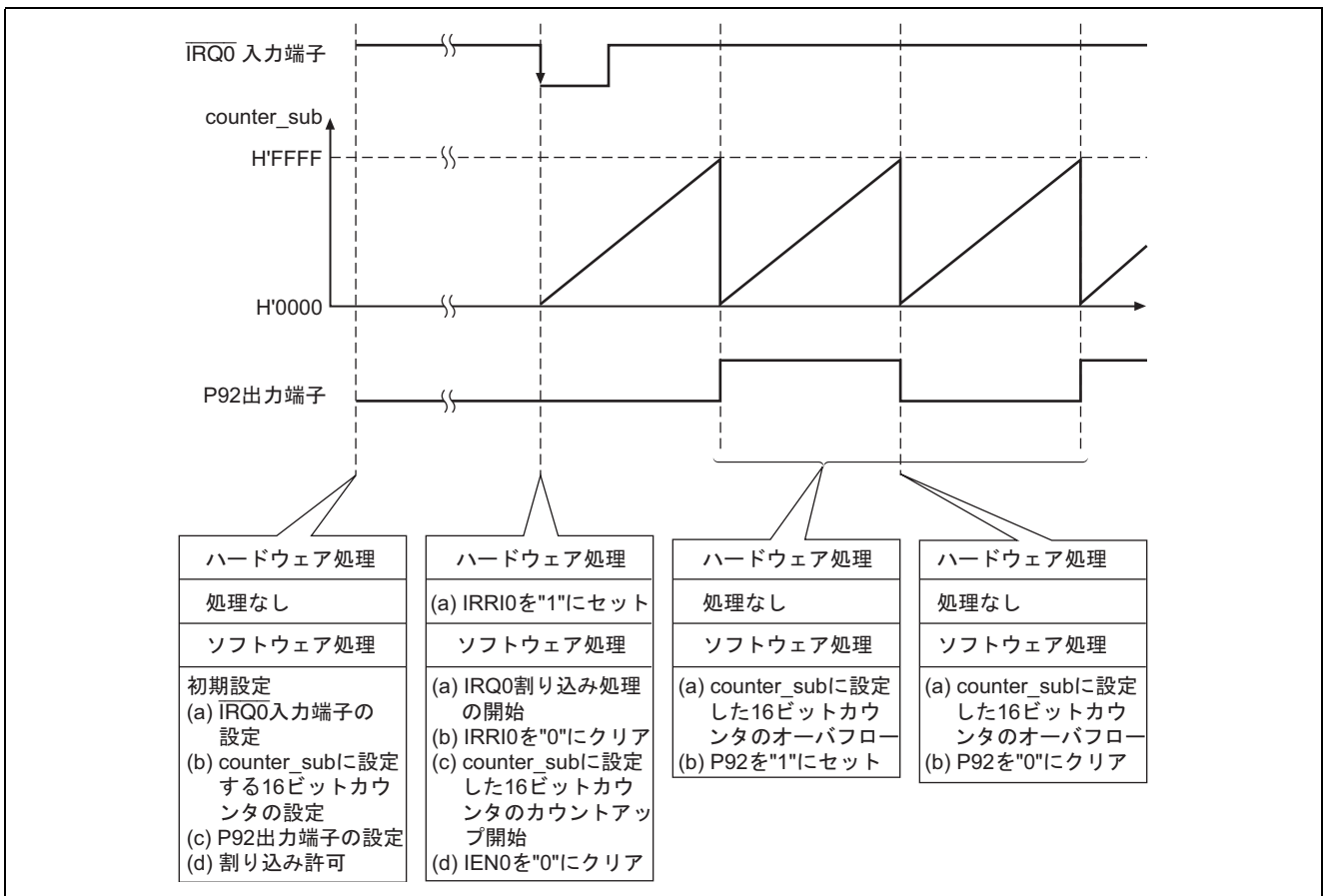


図 2 外部割込みによるカウントスタートの動作説明

## 4. ソフトウェア説明

### (1) モジュール説明

本タスク例のモジュールを表 2 に示します。

表 2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	IRQ0 割り込みの設定, LED 出力端子の設定, 割り込みの許可, 16 ビットカウンタのインクリメント, および LED 出力を行う
スイッチオン	irq0int	IRQ0 割り込み処理ルーチンで, SWONF を"1"にセット

### (2) 引数の説明

本タスク例では, 引数を使用しません。

### (3) 使用内部レジスタ説明

本タスク例の使用内部レジスタを表 3 に示します。

表 3 使用内部レジスタ説明

レジスタ名		機能	アドレス	設定値
IEGR	IEG0	IRQ エッジセレクトレジスタ (IRQ0 エッジセレクト) : IEG0="0" のとき, IRQ0 端子入力の検出エッジに立ち下がりエッジを選択 : IEG0="1" のとき, IRQ0 端子入力の検出エッジに立ち上がりエッジを選択	H'FFF2 ビット 0	0
IENR1	IEN0	割り込み許可レジスタ 1 (IRQ0 割り込みイネーブル) : IEN0="0" のとき, IRQ0 端子の割り込み要求を禁止 : IEN0="1" のとき, IRQ0 端子の割り込み要求を許可	H'FFF3 ビット 0	1
IRR1	IRRI0	割り込み要求レジスタ 1 (IRQ0 割り込み要求フラグ) : IRRI0="0" のとき, IRQ0 端子の割り込みが要求されていない : IRRI0="1" のとき, IRQ0 端子の割り込みが要求されている	H'FFF6 ビット 0	0
PDR9	P92	ポートデータレジスタ 9 (ポートデータレジスタ 92) : P92="0" のとき, P92 端子の出力レベルは"Low" : P92="1" のとき, P92 端子の出力レベルは"High"	H'FFDC ビット 2	0
PMR2	IRQ0	ポートデータレジスタ 2 (P43/IRQ0 端子機能切り替え) : IRQ0="0" のとき, P43 入出力端子として機能 : IRQ0="1" のとき, IRQ0 入力端子として機能	H'FFE0 ビット 0	1

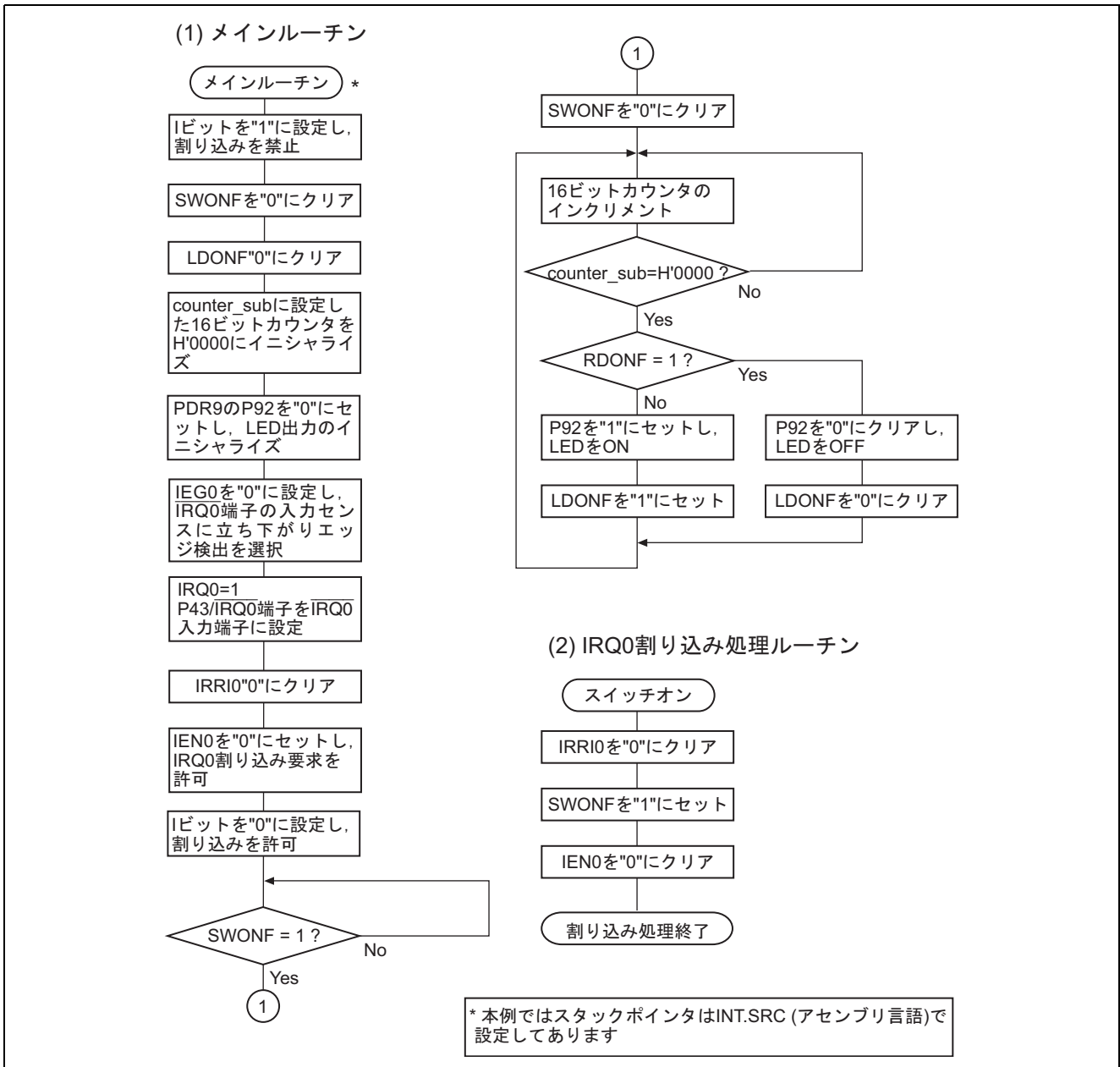
### (4) 使用 RAM 説明

本タスク例の使用 RAM を表 4 に示します。

表 4 使用 RAM 説明

ラベル名	機能	アドレス	使用モジュール名
counter_sub	16 ビットアップカウンタ	H'FB80	メインルーチン
USRF	SWONF	スイッチ入力の ON/OFF を判定するフラグ	H'FB82 ビット 0 メインルーチン スイッチオン
	LDONF	LED の ON/OFF を判定するフラグ	H'FB82 ビット 1 メインルーチン

## 5. フローチャート





## 6. プログラムリスト

### 6.1 INIT.SRC (プログラムリスト)

```

        .EXPORT  _INIT
        .IMPORT  _main
;
        .SECTION P, CODE
        _INIT:
        MOV.W   #'FF80, R7
        LDC.B   #'10000000, CCR
        JMP     @_main
;
        .END

/*****
/*
/*
/* H8/300L Super Low Power Series
/*
/* -H8/38024 Series-
/*
/* Application Note
/*
/*
/* 'Count Start by External Interrupt'
/*
/*
/* Function
/*
/* : External Interrupt
/*
/*
/* External Clock : 10MHz
/*
/* Internal Clock : 5MHz
/*
/* Sub Clock      : 32.768kHz
/*
/*
*****/

#include <machine.h>

/*****
/* Symbol Definition
*****/
struct BIT {
    unsigned char  b7:1;    /* bit7 */
    unsigned char  b6:1;    /* bit6 */
    unsigned char  b5:1;    /* bit5 */
    unsigned char  b4:1;    /* bit4 */
    unsigned char  b3:1;    /* bit3 */
    unsigned char  b2:1;    /* bit2 */
    unsigned char  b1:1;    /* bit1 */
    unsigned char  b0:1;    /* bit0 */
};

#define PDR9_BIT    (*(struct BIT *)0xFFDC)    /* Port Data Register 9 */
#define P92         PDR9_BIT.b2              /* Port Data Register 92 */
#define IEGR1_BIT   (*(struct BIT *)0xFFF2)    /* Interrupt Edge Select Register 1 */
#define IEG0        IEGR1_BIT.b0            /* IEG0 Edge Select */
#define IENR1_BIT   (*(struct BIT *)0xFFF3)    /* Interrupt Enable Register 1 */
#define IEN0        IENR1_BIT.b0            /* IEN0 Interrupt Enable */
#define IRR1_BIT    (*(struct BIT *)0xFFF6)    /* Interrupt Request Register 1 */
#define IRR10       IRR1_BIT.b0            /* IRR10 Interrupt Request Register */
#define PMR2_BIT    (*(struct BIT *)0xFFC9)    /* Prot Mode Register 2 */

```

```

#define   WDCKS      PMR2_BIT.b2          /* Watchdog Timer Source Clock */
#define   IRQ0      PMR2_BIT.b0          /* P43/IRQ0 Select */

#pragma interrupt (irq0int)
/*****/
/* Function define */
/*****/
extern void INIT ( void );              /* SP Set */
void      main ( void );
void      irq0int ( void );
/*****/
/* RAM define */
/*****/
unsigned int  counter_sub;
unsigned char  USRF;                    /* User Flag Area */

#define   USRF_BIT  (*(struct BIT *)&USRF)
#define   SWONF     USRF_BIT.b0         /* Switch On Flag */
#define   LDONF     USRF_BIT.b1         /* LED On Flag */

/*****/
/* Vector Address */
/*****/
#pragma section  V1                      /* VECTOR SECTOIN SET */
void (*const VEC_TBL1[])(void) = {
    INIT                                  /* 00 Reset */
};
#pragma section  V2                      /* VECTOR SECTOIN SET */
void (*const VEC_TBL2[])(void) = {
    irq0int                              /* 08 IRQ0 Interrupt */
};

#pragma section                          /* P */
/*****/
/* Main Program */
/*****/
void  main ( void )
{
    set_imask_ccr(1);                    /* Interrupt Disable */

    SWONF = 0;                           /* Initialize SWONF */
    LDONF = 0;                           /* Initialize LDONF */
    counter_sub = 0x0000;                 /* Initialize 16bit Counter */

    P92 = 0;                             /* Initialize LED Output */

    IEG0 = 1;                            /* Initialize IRQ0 Terminal Input Edge */

    IRQ0 = 1;                            /* Initialize Input TerminalIRQ0 */

    IRRIO = 0;                           /* Initialize IRRIO */

    IEN0 = 1;                            /* IRQ0 Interrupt Request Enable */

    set_imask_ccr(0);                    /* Interrupt Enable */

    while(SWONF != 1){                   /* SWONF = 0 ? */

```

```

;
}

SWONF = 0; /* Clear SWONF */

while(1){
do{
counter_sub++; /* Increment 16bit Counter */
}while(counter_sub != 0x0000); /* 16bit Counter = H'0000 ? */

if(LDONF == 1){ /* LDONF = 1 ? */
P92 = 0; /* Turn Off LED */
LDONF = 0; /* Clear LDONF */
}
else{
P92 = 1; /* Turn On LED */
LDONF = 1; /* Set LDONF */
}
}
}

/*****/
/* IRQ0 Interrupt */
/*****/
void irq0int ( void )
{
IRRI0 = 0; /* Clear IRRI0 */

SWONF = 1; /* Set SWONF */

IEN0 = 0; /* IRQ0 Interrupt Disable */
}

```

リンクアドレス指定

セクション名	アドレス
CV1	H'0000
CV2	H'001C
P	H'0100
B	H'FB80

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2003.12.19	—	初版発行

### 安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

### 本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。