

SH7216 グループ

MTU2 位相計数モード 1 出力機能 (位相計数モード 1)

R01AN0036JJ0100
Rev.1.00
2010.09.07

要旨

本アプリケーションノートは、マルチファンクションタイマパルスユニット 2 (MTU2) の位相計数モードを用いた二相エンコーダパルス (Z 相入力付き) の入力信号処理の設定例を掲載しています。

動作確認デバイス

SH7216

目次

1. はじめに.....	2
2. 応用例の説明.....	4
3. 参考ドキュメント.....	20

1. はじめに

1.1 仕様

本応用例では、マルチファンクションタイマパルスユニット 2 (MTU2) チャンネル 1 の機能、位相計数モード (位相計数モード 1) を用いて、カウンタリセット (Z 相) 付の二相エンコーダ (A 相、B 相) パルス数をカウントします。また、チャンネル 0 を周期タイマとして、1 ms 周期の二相エンコーダのカウント値を取得します。図 1 に構成を示します。

- (1) MTU2 のチャンネル 1 は、二相エンコーダの A 相、B 相の信号を TCLKA 端子と TCLKB 端子に入力して、二相エンコーダの 4 通倍パルスのパルス数をカウントします。
- (2) 二相エンコーダの Z 相の信号は、チャンネル 1 の TIOC1A 端子に入力します。TIOC1A 端子は、立ち上がりエッジ信号を検出 (インプットキャプチャ) して、チャンネル 1 のカウンタを "0" クリアします。
- (3) MTU2 のチャンネル 0 は、1 ms 周期のコンペアマッチタイマに設定します。このコンペアマッチ信号は、チャンネル 1 側のインプットキャプチャの起動要因とし、エンコーダのカウント値を取得 (キャプチャ) します。
- (4) MTU2 のチャンネル 0 のインプットキャプチャ機能を使用して、二相エンコーダの A 相、B 相それぞれのパルス信号のエッジ間隔を取得 (キャプチャ) します。

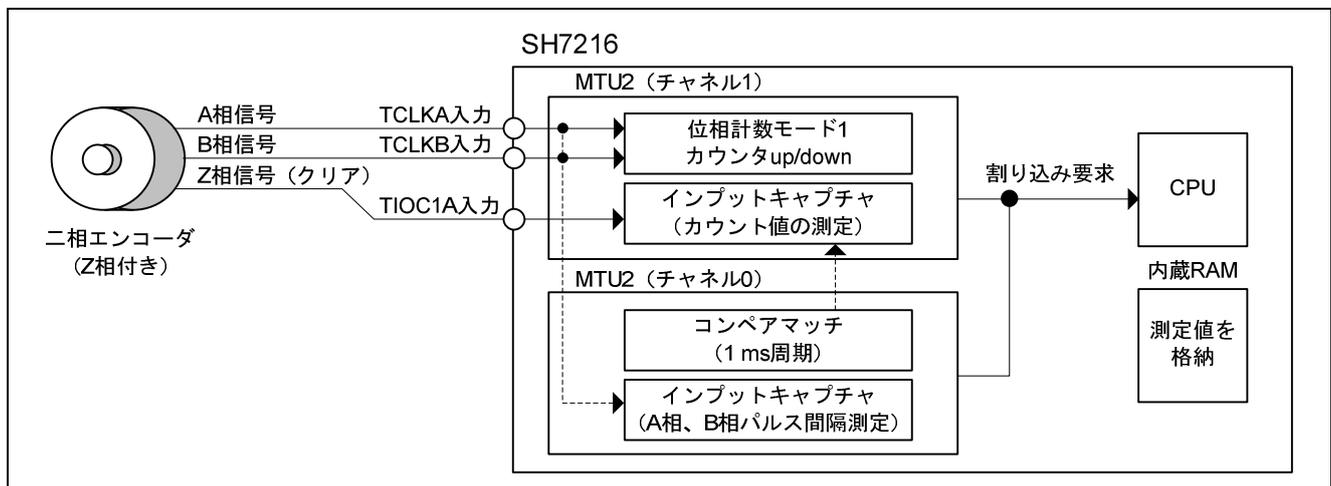


図 1 二相エンコーダのパルス検出 (位相計数モード 1)

1.2 使用機能

マルチファンクションタイマパルスユニット 2 (MTU2) のチャンネル 0、チャンネル 1

1.3 適用条件

マイコン	SH7216 [R5F72167]
動作周波数	内部クロック : I ϕ = 200 MHz バスクロック : B ϕ = 50 MHz 周辺クロック : P ϕ = 25 MHz MTU2S クロック : M ϕ = 100 MHz AD クロック : A ϕ = 50 MHz
MCU 動作モード	シングルチップモード
統合開発環境	ルネサス エレクトロニクス製 High-performance Embedded Workshop Ver. 4.07.00.007
C コンパイラ	ルネサス エレクトロニクス製 SuperH RISC engine ファミリ C/C++ コンパイラパッケージ Ver.9.03 Release02
コンパイルオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -include="\$(WORKSPDIR)¥inc" -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

2. 応用例の説明

本応用例では、マルチファンクションタイマパルスユニット 2 (MTU2) チャンネル 1 の位相計数モードの機能を使用します。

2.1 使用機能の動作概要

2.1.1 マルチファンクションタイマパルスユニット 2 (MTU2)

マルチファンクションタイマパルスユニット 2 (MTU2) は、6 チャンネルの 16 ビットタイマにより構成されている多機能なタイマユニットです。チャンネルごとに、コンペアマッチ機能やインプットキャプチャ機能などの設定が可能です。チャンネル 3 とチャンネル 4 は、相補 PWM モードやリセット同期モードに設定することで、6 本の PWM 出力制御が可能です。

MTU2 の詳細は、「SH7216 グループ ハードウェアマニュアル (RJJ09B0575)」の「マルチファンクションタイマパルスユニット 2 (MTU2)」の章を参照してください。

表 1 にマルチファンクションタイマパルスユニット 2 (MTU2) の概要を示します。また、図 2 に MTU2 のブロック図を示します。

表 1 マルチファンクションタイマパルスユニット 2 (MTU2) の概要

項目	内容
チャンネル数	16 ビットタイマ×6 チャンネル (チャンネル 0 から 5)
カウンタクロック	チャンネルごとに 8 種類のカウンタ入力クロックを選択可能 (チャンネル 5 は 4 種類)
チャンネル 0~4 の動作	<ul style="list-style-type: none"> コンペアマッチによる波形出力、インプットキャプチャ機能、カウンタクリア動作、複数のタイマカウンタ (TCNT) への同時書き込み、コンペアマッチ/インプットキャプチャによる同時クリア カウンタの同期動作による各レジスタの同期入出力、同期動作と組み合わせることによる最大 12 相の PWM 出力
A/D 変換器トリガ	<ul style="list-style-type: none"> A/D 変換器の変換スタートトリガを生成可能 相補 PWM モード時、カウンタの山/谷での割り込み、および A/D 変換器の変換スタートトリガを間引くことが可能
バッファ動作	<ul style="list-style-type: none"> チャンネル 0、3、4 はレジスタのバッファ動作が設定可能
動作モード	<ul style="list-style-type: none"> チャンネル 0~4 は、PWM モードに設定可能 チャンネル 1、2 はそれぞれ独立に位相計数モードを設定可能 チャンネル 3、4 の連動動作により、相補 PWM モード、リセット同期 PWM モードによる三相の正相、逆相、計 6 本の PWM 波形出力が設定可能
割り込み要求	<ul style="list-style-type: none"> 28 種類の割り込み要因 (コンペアマッチ、インプットキャプチャ割り込みなど)
その他	<ul style="list-style-type: none"> カスケード接続動作 内部 16 ビットバスによる高速アクセス レジスタデータの自動転送が可能 モジュールスタンバイモードに設定可能 チャンネル 5 により、デッドタイム補償用カウンタ機能が可能

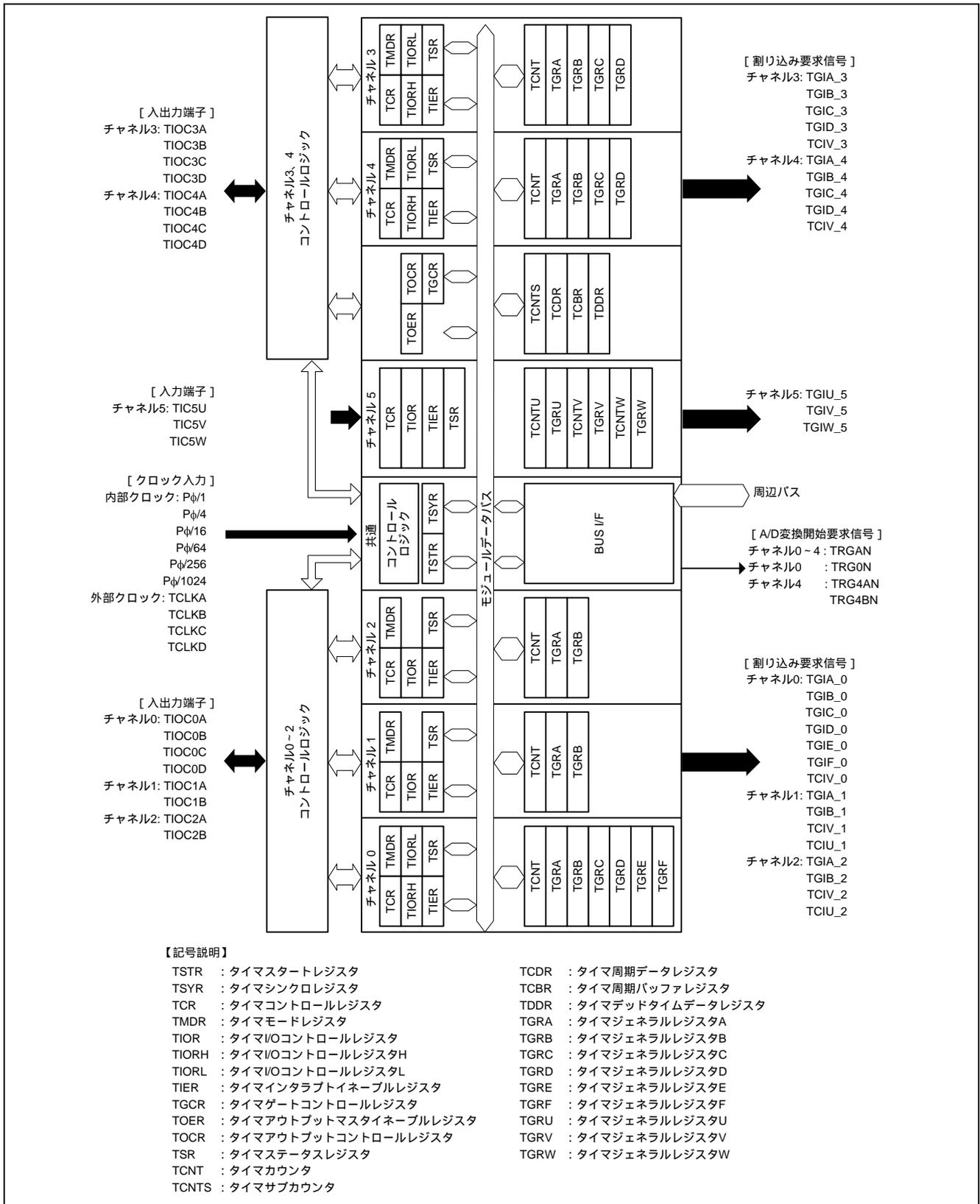


図2 MTU2のブロック図

2.1.2 位相計数モード

位相計数モードでは、2本の外部クロック入力 (TCLKA、TCLKB 端子、または TCLKC、TCLKD 端子) の位相差を検出し、タイマカウンタ TCNT をアップ/ダウンカウントします。

位相計数モードは、タイマカウンタのカウント条件により 4 つの動作モード (位相計数モード 1、位相計数モード 2、位相計数モード 3、位相計数モード 4) を選択可能です。

位相計数モードの詳細については、「SH7216 グループ ハードウェアマニュアル (RJJ09B0575)」の「マルチファンクションタイマパルスユニット 2 (MTU2)」の章を参照ください。

図 3 に、本応用例で使用する位相計数モード 1 の動作時の例を示します。また、表 2 に、位相計数モード 1 のタイマカウンタ TCNT のアップ/ダウンカウント条件を示します。

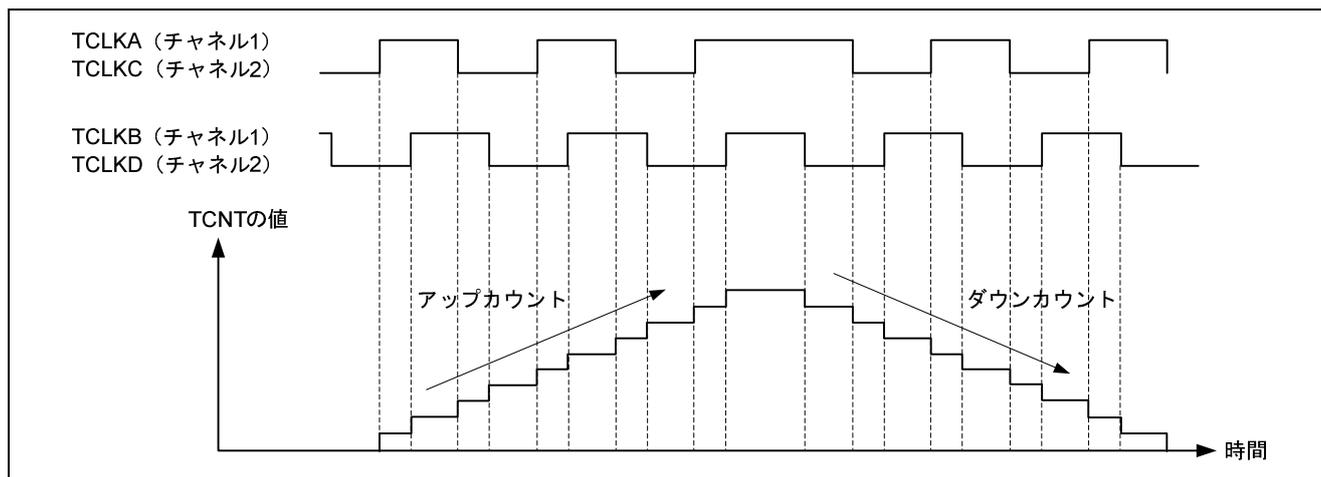


図 3 位相計数モード 1 の動作例 (チャンネル 1、チャンネル 2)

表 2 位相計数モード 1 のアップ/ダウンカウント条件

TCLKA 端子 (チャンネル 1) TCLKC 端子 (チャンネル 2)	TCLKB 端子 (チャンネル 1) TCLKD 端子 (チャンネル 2)	TCNT のカウント動作
High レベル	↑: 立ち上がりエッジ	アップカウント
Low レベル	↓: 立ち下がりエッジ	
↑: 立ち上がりエッジ	Low レベル	
↓: 立ち下がりエッジ	High レベル	
High レベル	↓: 立ち下がりエッジ	ダウンカウント
Low レベル	↑: 立ち上がりエッジ	
↑: 立ち上がりエッジ	High レベル	
↓: 立ち下がりエッジ	Low レベル	

2.2 参考プログラムの動作

2.2.1 参考プログラムの動作設定

本応用例では、マルチファンクションタイマパルスユニット 2 (MTU2) のチャンネル 1、およびチャンネル 0 を相互に連動させて、サーボモータなど使用される二相エンコーダのパルス信号をカウントし、その値を 1 ms 周期で取得します。モータの回転位置または速度情報が算出可能です。

表 3 に参考プログラムの設定条件を示します。図 4 に参考プログラムのタイマ構成を示します。

表 3 マルチファンクションタイマパルスユニット 2 (MTU2) の設定

項目	内容
使用チャンネル	チャンネル 0、チャンネル 1
動作モード	(1) チャンネル 1: 位相計数モード 1 (2) チャンネル 0: 通常動作 (1 ms 周期のコンペアマッチタイマ)
使用端子	<ul style="list-style-type: none"> TCLKA 入力端子: 二相エンコーダの A 相パルスを入力 (チャンネル 1) TCLKB 入力端子: 二相エンコーダの B 相パルスを入力 (チャンネル 1) TIOC1A 入力端子: エンコーダの Z 相 (クリア信号) を入力 (チャンネル 1)
カウンタクロック	(1) チャンネル 1: 外部クロック端子 (TCLKA、TCLKB) (2) チャンネル 0: 内部クロック 25 MHz (Pφ/1、Pφ = 25 MHz)
割り込み	(1) チャンネル 1: <ul style="list-style-type: none"> TGRA の入力キャプチャ割り込み TGRB の入力キャプチャ割り込み タイマカウンタのアンダフロー / オーバフロー割り込み (2) チャンネル 0: <ul style="list-style-type: none"> TGRB の入力キャプチャ割り込み

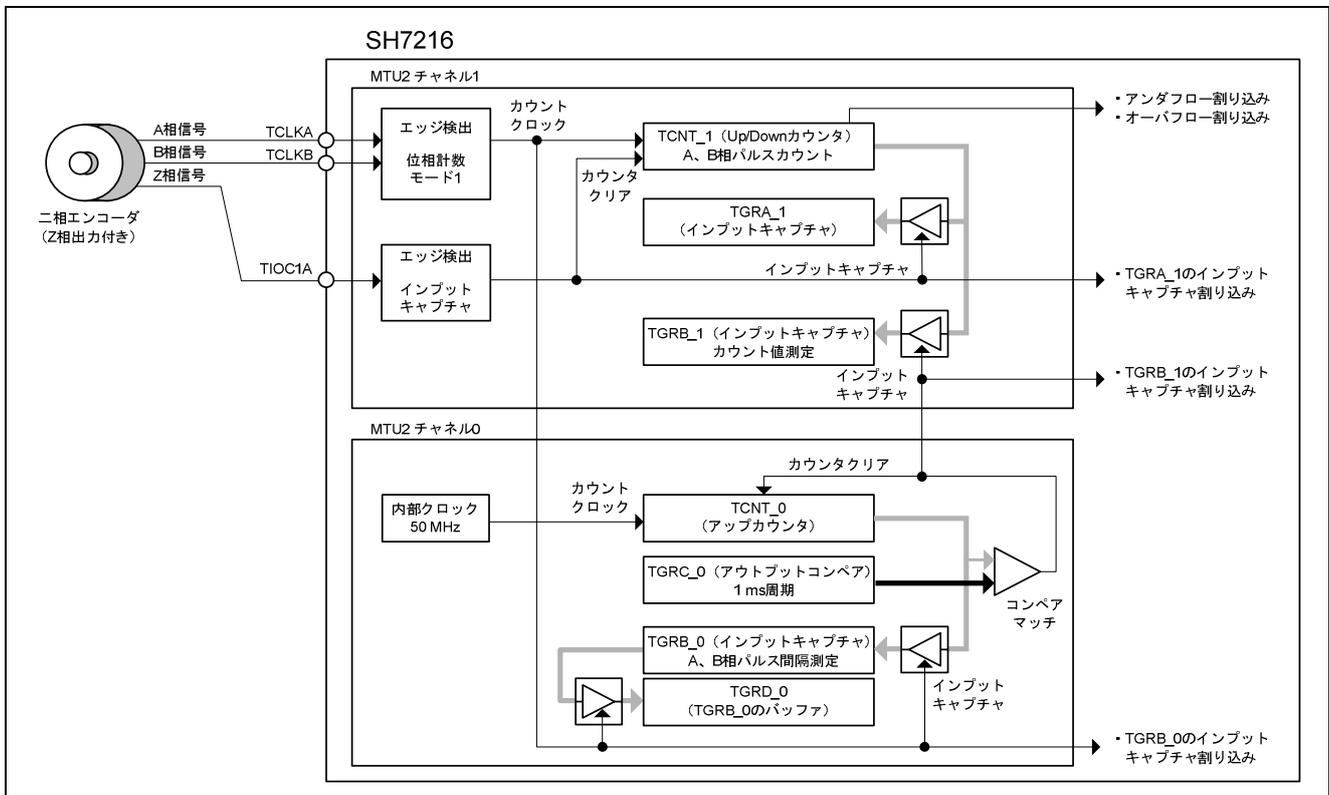


図 4 MTU2 のチャンネル 1、チャンネル 0 の構成

2.2.2 参考プログラムの動作説明

図 5 に、参考プログラムの動作タイミングを示します。

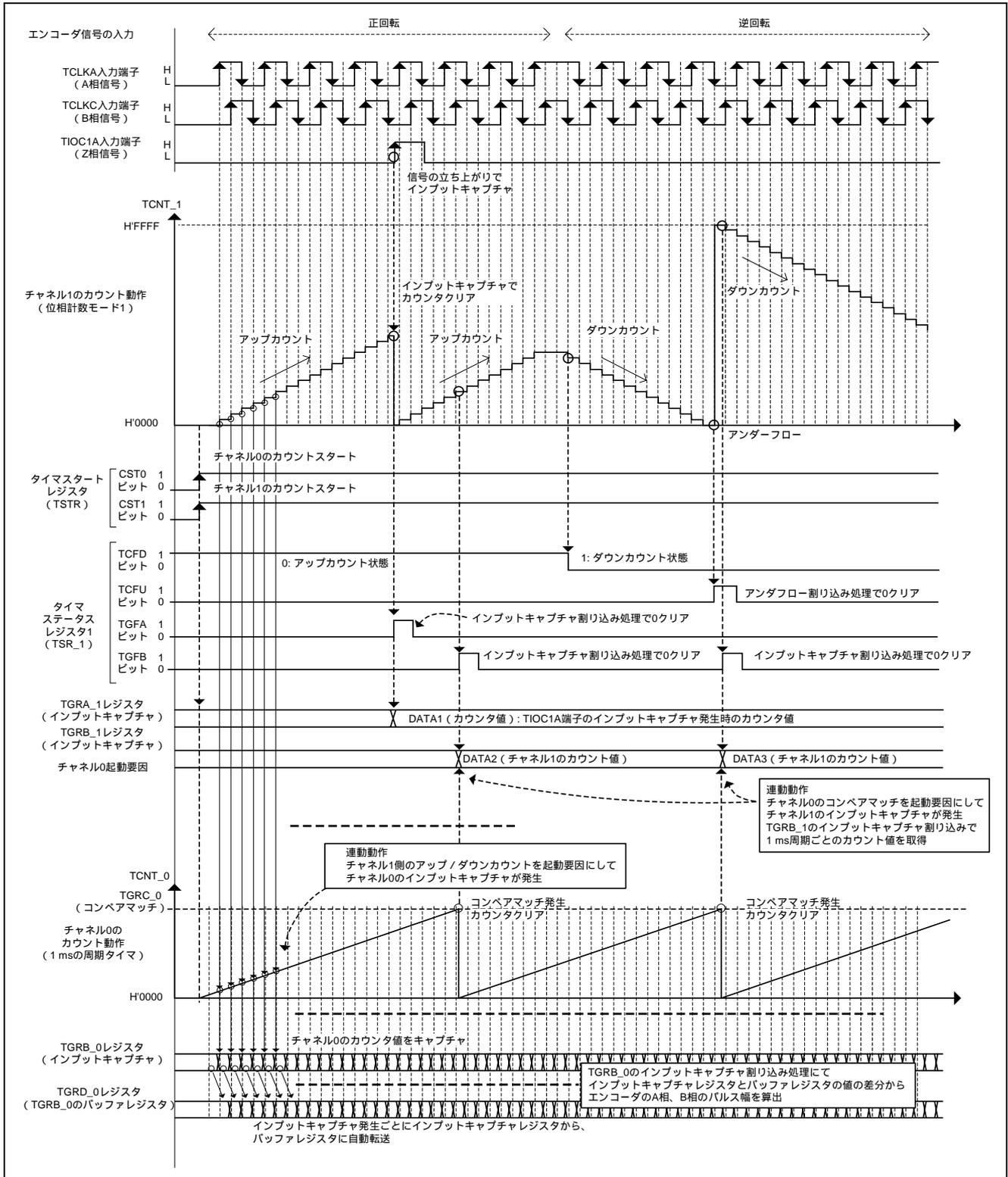


図 5 二相エンコーダの信号検出の動作

MTU2 のチャンネル 1 は位相計数モード 1 に設定し、TCLKA 端子と TCLKB 端子に外部の二相エンコーダの A 相と B 相のパルス信号を接続します。TIOC1A 端子には、二相エンコーダの Z 相の信号を接続します。タイマカウンタ TCNT_1 は、A 相と B 相のパルス信号の位相差を検出してアップ/ダウンカウントします。また、チャンネル 1 の TGRA_1 レジスタと TGRB_1 レジスタはインプットキャプチャ機能に設定します。

- TGRA_1 レジスタは、TIOC1A 入力端子の立ち上がりエッジ信号を検出して、タイマカウンタ TCNT_1 の値をキャプチャします。また、同時にタイマカウンタ TCNT_1 はクリアされます。このとき TGRA のインプットキャプチャ割り込みが発生します。
- TGRB_1 レジスタは、1 ms 周期でタイマカウンタ TCNT_1 のカウント値をキャプチャします。このとき TGRB のインプットキャプチャ割り込みが発生します。このインプットキャプチャの起動要因は、チャンネル 0 側の 1 ms 周期で発生するコンペアマッチです。TGRB_1 レジスタの値から 1 ms 周期の二相エンコーダの位置情報を取得します。

MTU2 のチャンネル 0 は、TGRC_0 レジスタをコンペアマッチ機能に設定して、1 ms の周期タイマとして使用します。チャンネル 0 の TGRB_0 レジスタはインプットキャプチャ機能に設定します。また、TGRD_0 レジスタは TGRB_0 レジスタのバッファレジスタに設定します。

- タイマカウンタ TCNT_0 は、TGRC_0 レジスタとのコンペアマッチでカウンタがクリアされます。このコンペアマッチは 1 ms 周期で発生し、チャンネル 1 側のインプットキャプチャ (TGRB_1 レジスタ) の起動要因となります。
- TGRB_0 レジスタは、インプットキャプチャ機能に設定し、二相エンコーダの 4 通倍パルスのパルス発生ごとにチャンネル 0 のカウンタ値を取得します。このインプットキャプチャの起動要因は、チャンネル 1 側のカウンタ入力クロックとします。チャンネル 1 のカウントごとに TGRB のインプットキャプチャ割り込みが発生します。
- TGRD_0 レジスタは、TGRB_0 レジスタのバッファに設定します。TGRB_0 レジスタのインプットキャプチャ発生ごとに、TGRB_0 レジスタの値が TGRD_0 レジスタに転送されます。TGRB のインプットキャプチャ割り込み処理で、TGRB_0 レジスタの値と TGRD_0 レジスタの値の差分をとり、二相エンコーダの 4 通倍パルスのパルス幅を算出します。

2.3 参考プログラムの構成

2.3.1 使用関数

表 4 に参考プログラムで使用する主な関数を示します。

表 4 使用関数

関数名	機能
main()	メイン関数。 各モジュールの初期設定の実行、およびマルチファンクションタイムパルスユニット 2 (MTU2) のタイマのスタートを設定
stbcr_init()	MTU2 のモジュールスタンバイの解除設定。
mtu2_init()	MTU2 (チャンネル 0、チャンネル 1) の初期設定。 チャンネル 1 を位相計数モード 1 に設定。 チャンネル 0 を 1 ms の周期タイマに設定。
pfc_init()	ピンファンクションコントローラ (PFC) の初期設定。 MTU2 関連の端子をタイマ端子機能に設定。
int_mtu2_tgia1()	MTU2 (チャンネル 1) の TGRA_1 インพุットキャプチャ割り込み処理。 二相エンコーダの Z 相の立ち上がりエッジ処理と、カウンタクリア時のカウント値の取得。
int_mtu2_tgib1()	MTU2 (チャンネル 1) の TGRB_1 インพุットキャプチャ割り込み処理。 1 ms 周期ごとに発生し、二相エンコーダの位置情報 (カウント値) を取得。
int_mtu2_tcfv1()	MTU2 (チャンネル 1) のカウンタオーバーフロー割り込み処理。
int_mtu2_tcfu1()	MTU2 (チャンネル 1) のカウンタアンダフロー割り込み処理。
int_mtu2_tgib0()	MTU2 (チャンネル 0) の TGRB_0 インพุットキャプチャ割り込み処理。 二相エンコーダ A 相、B 相のパルス間隔を算出。

2.3.2 使用変数

表 5 に参考プログラムで使用する変数を示します。

表 5 使用変数

変数名	機能	使用関数
TGRA1_data	MTU2 のチャンネル 1 の TGRA レジスタのインพุットキャプチャ値。値は、二相エンコーダの Z 相の立ち上がりエッジ発生時のタイマカウンタ値	int_mtu2_tgia1()
TGRB1_data_old	MTU2 のチャンネル 1 の TGRB レジスタのインพุットキャプチャ値の前回値を保持	int_mtu2_tgib1()
TGRB1_data_diff	MTU2 のチャンネル 1 の TGRB レジスタのインพุットキャプチャ値と前回のインพุットキャプチャ値 (TGRB1_data_old) との差分。1 ms 周期の二相エンコーダのカウント増分値	int_mtu2_tgib1()
Under_over_flow_cnt	MTU2 のチャンネル 1 の TCNT カウンタのオーバーフロー / アンダフローの回数をカウント	int_mtu2_tcfv1() int_mtu2_tcfu1()
TGRD0_B0_data_diff	二相エンコーダの A 相、B 相の信号間のエッジの間隔。値は、MTU2 のチャンネル 0 の TGRB レジスタ (インพุットキャプチャ) 値と、バッファレジスタ TGRD (TGRB レジスタの前回値) の値の差分	int_mtu2_tgib0()

2.4 使用機能の設定手順

参考プログラムの処理フローを示します。

2.4.1 メイン関数

図 6 にメイン関数の処理フローを示します。

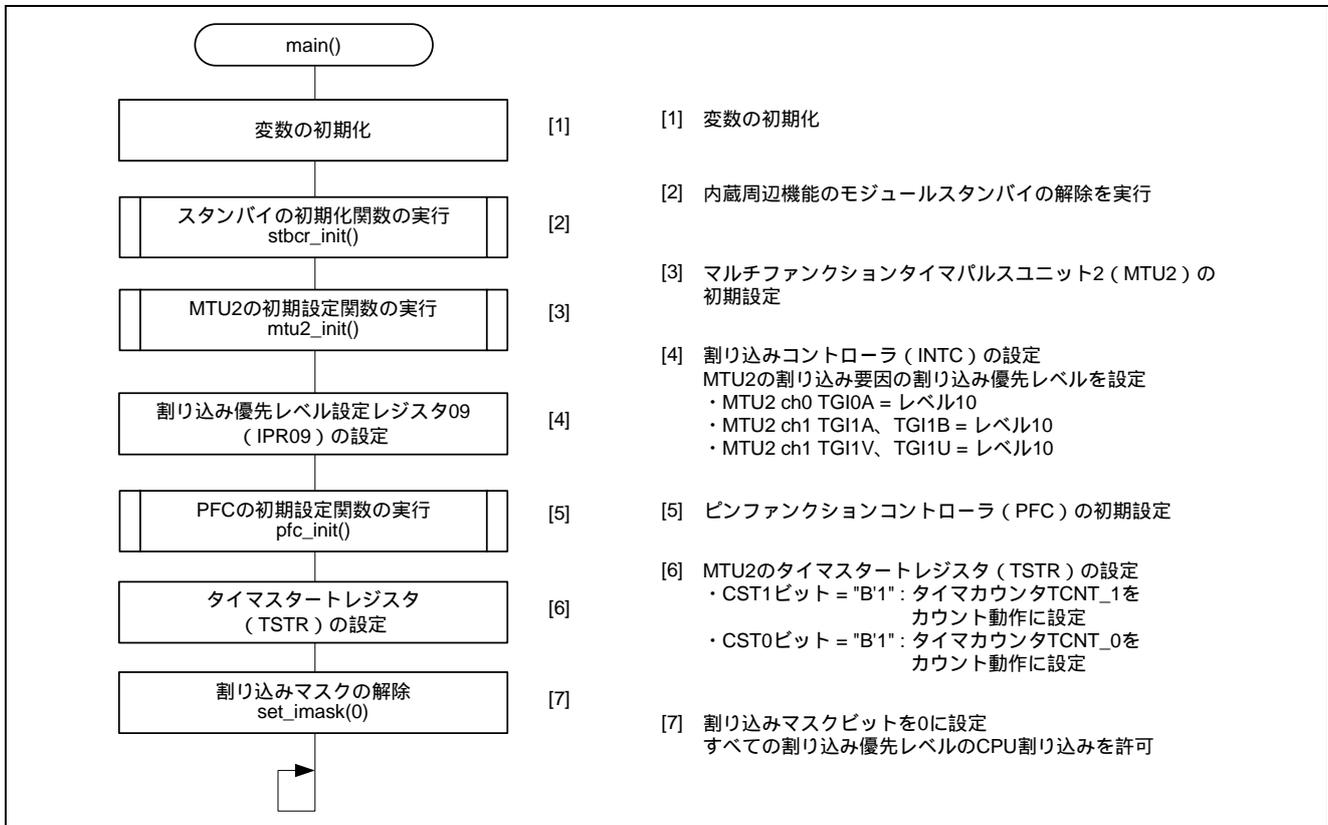


図 6 メイン関数の処理

2.4.2 モジュールスタンバイの解除設定

図 7 にモジュールスタンバイ解除の処理フローを示します。

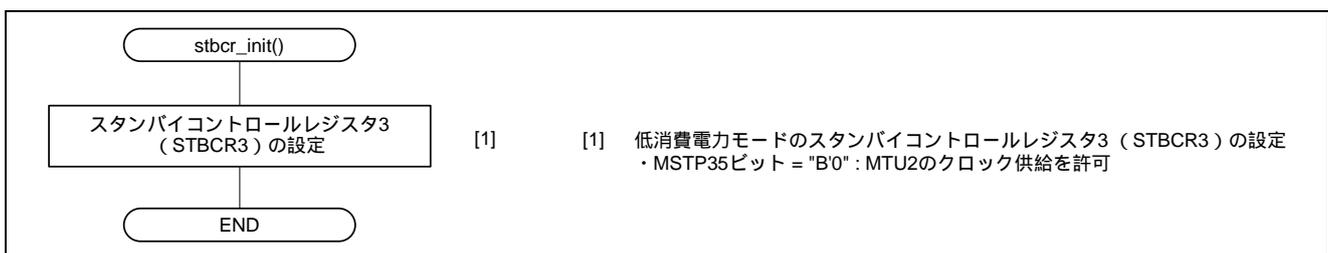


図 7 モジュールスタンバイ解除の設定

2.4.3 マルチファンクションタイマパルスユニット 2 (MTU2) の設定

図 8 にマルチファンクションタイマパルスユニット 2 (MTU2) の初期設定の処理フローを示します。

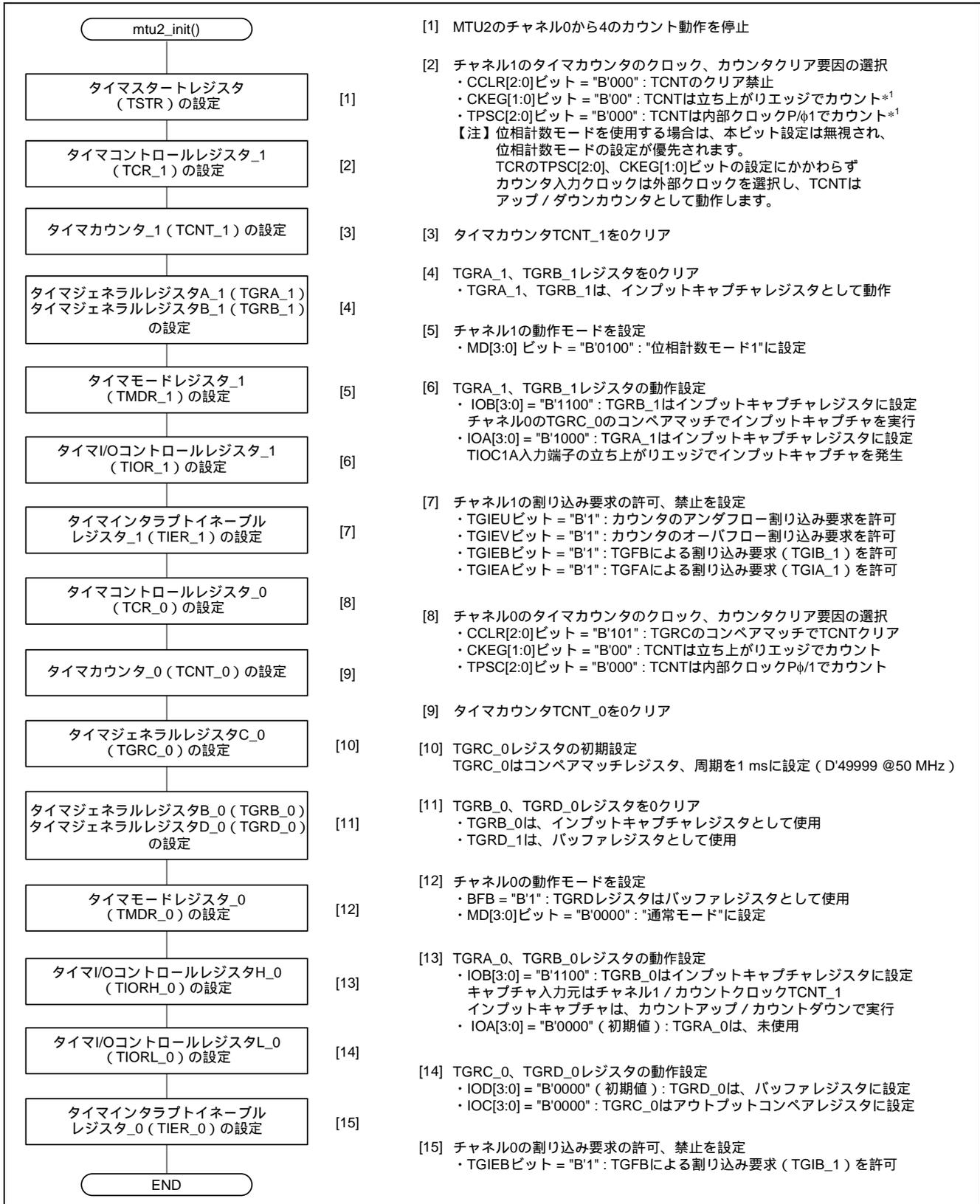


図 8 マルチファンクションタイマパルスユニット 2 (MTU2) の初期設定

2.4.4 ピンファンクションコントローラ (PFC) の設定

図 9 にピンファンクションコントローラ (PFC) の設定の処理フローを示します。

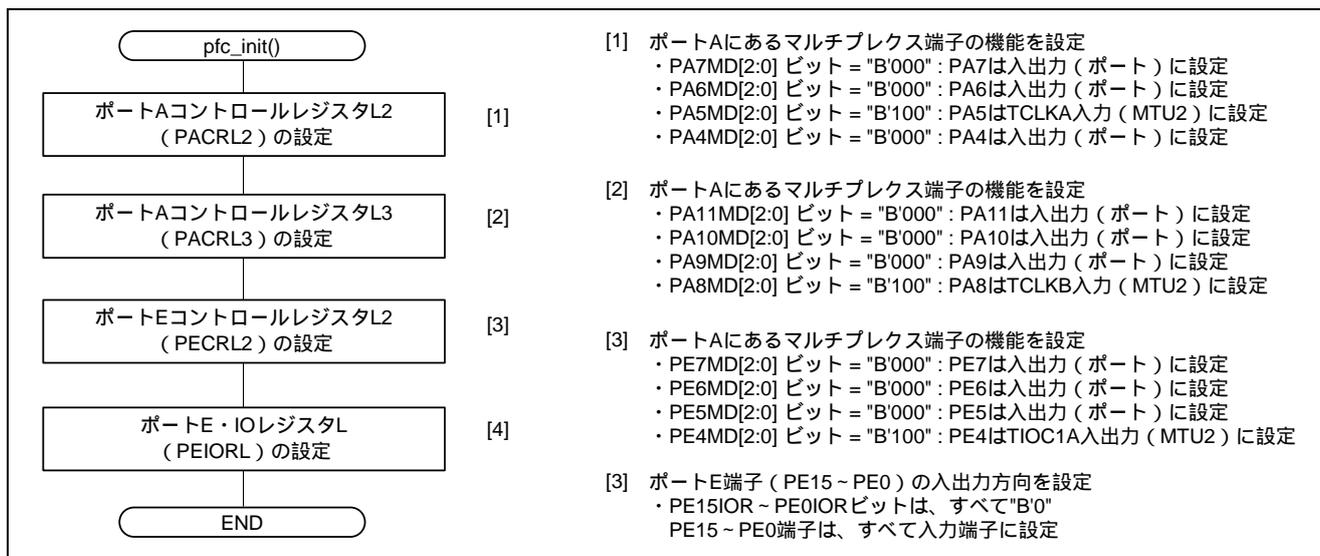


図 9 ピンファンクションコントローラ (PFC) の設定

2.4.5 チャネル 1 のインプットキャプチャ (TGRA_1) 割り込み

図 10 に MTU2 のチャネル 1 のインプットキャプチャ割り込み (TRRA_1) の処理のフローを示します。割り込みは、二相エンコーダの Z 相信号の立ち上がりエッジで発生します。

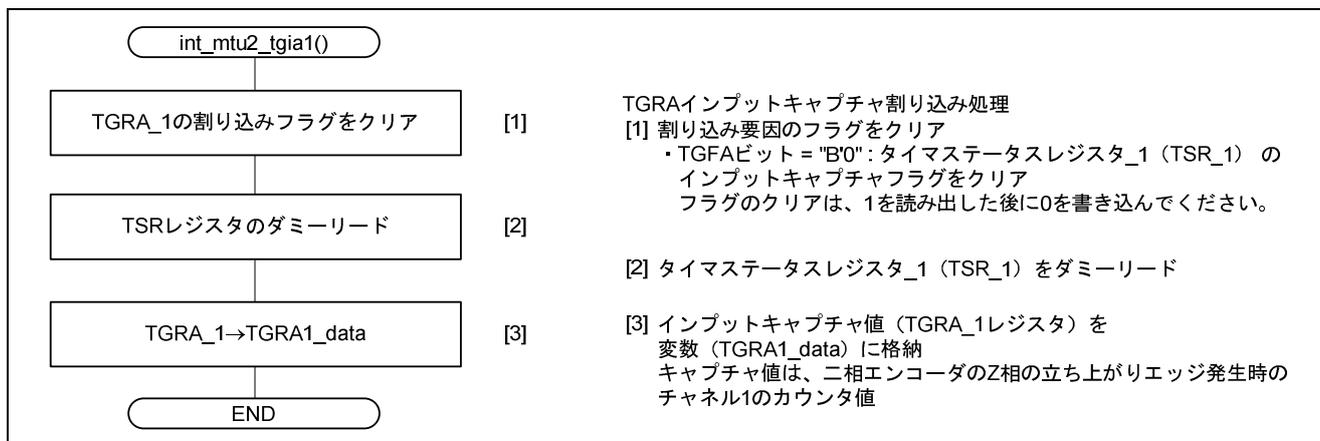


図 10 MTU2 チャネル 1 のインプットキャプチャ (TGRA_1) 割り込み処理

2.4.6 MTU2 チャンネル 1 のインプットキャプチャ (TGRB_1) 割り込み

図 11 に MTU2 のチャンネル 1 のインプットキャプチャ割り込み (TRRB_1) の処理フローを示します。割り込みは、1 ms 周期で発生します。

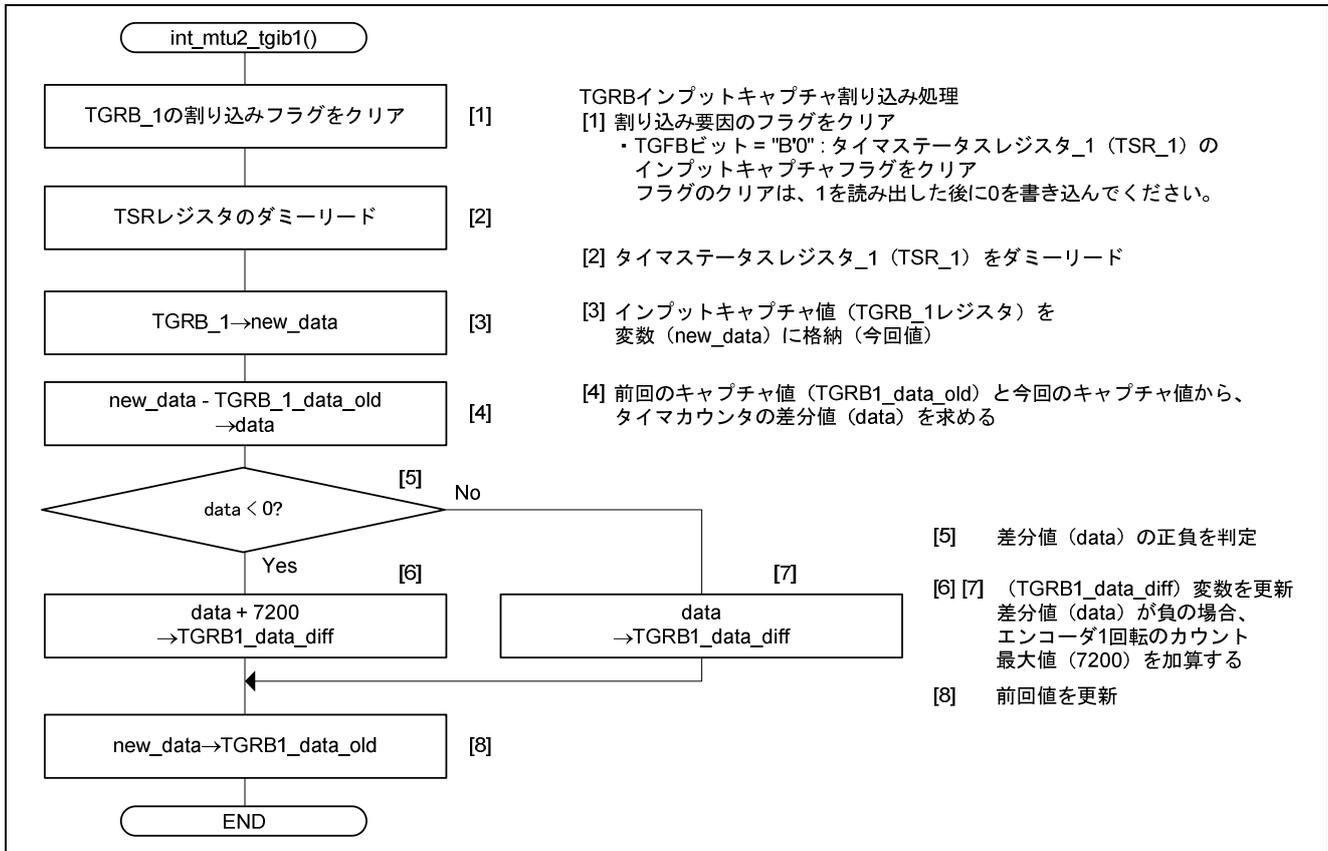


図 11 MTU2 チャンネル 1 のインプットキャプチャ (TGRB_1) 割り込み処理

2.4.7 MTU2 チャンネル 1 のオーバーフロー割り込み

図 12 に MTU2 のチャンネル 1 のオーバーフロー割り込みの処理フローを示します。

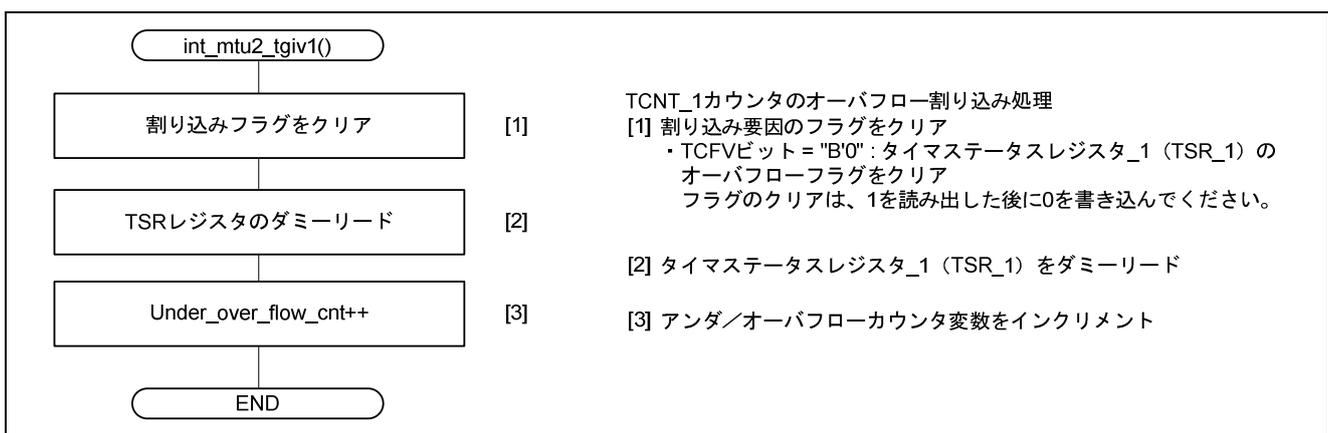


図 12 MTU2 チャンネル 1 のオーバーフロー割り込み処理

2.4.8 MTU2 チャンネル 1 のアンダフロー割り込み

図 13 に MTU2 のチャンネル 1 のアンダフロー割り込みの処理フローを示します。

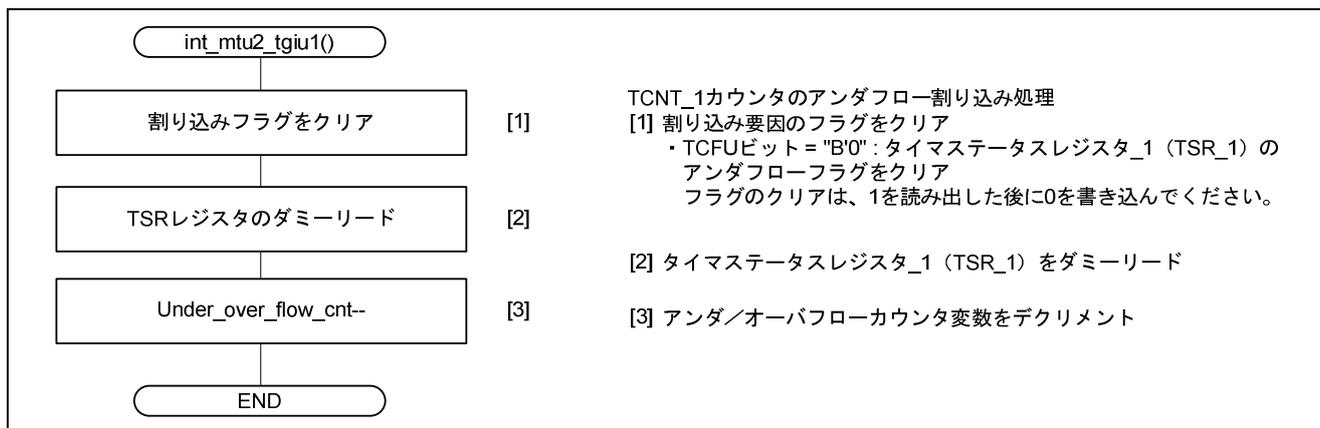


図 13 MTU2 チャンネル 1 のアンダフロー割り込み処理

2.4.9 MTU2 チャンネル 0 のインプットキャプチャ (TGRB_0) 割り込み

図 14 に MTU2 のチャンネル 0 のインプットキャプチャ (TGRB_0) 割り込みの処理フローを示します。割り込みは、チャンネル 1 のカウントごとに発生します。二相エンコーダ A 相、B 相の信号のエッジ間隔を算出します。

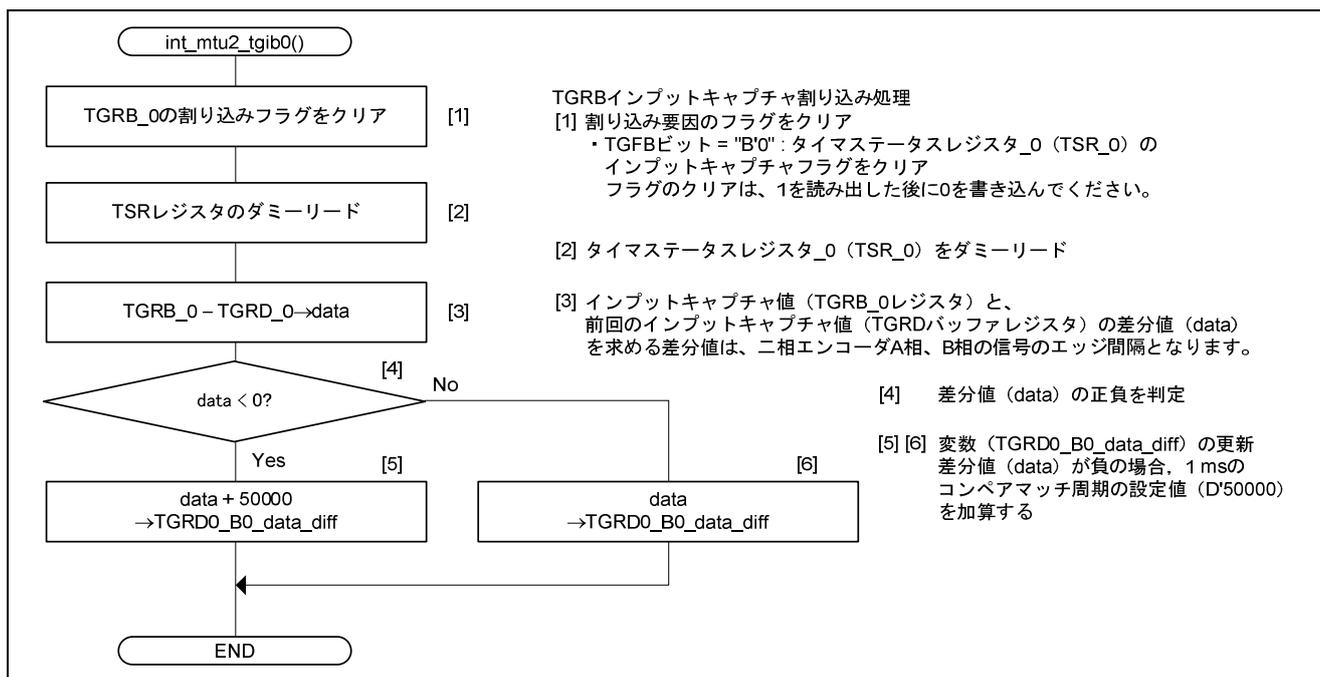


図 14 MTU2 チャンネル 0 のインプットキャプチャ (TGRB_0) 割り込み処理

2.5 参考プログラムのレジスタ設定

参考プログラムで使用するレジスタの設定値を示します。

2.5.1 クロックパルス発振器 (CPG)

表 6 にクロックパルス発振器 (CPG) のレジスタ設定を示します。

表 6 クロックパルス発振器 (CPG)

レジスタ名	アドレス	設定値	機能
周波数制御 レジスタ (FRQCR)	H'FFFE 0010	H'0305	動作周波数の分周率を指定 <ul style="list-style-type: none"> • STC[2:0] = "B'011" : バスクロック (Bϕ) の分周率 : $\times 1/4$ • IFC[2:0] = "B'000" : 内部クロック (Iϕ) の分周率 : $\times 1$ • PFC[2:0] = "B'101" : 周辺クロック (Pϕ) の分周率 : $\times 1/8$

2.5.2 低消費電力モード

表 7 に低消費電力モードのレジスタ設定を示します。

表 7 低消費電力モード

レジスタ名	アドレス	設定値	機能
スタンバイ コントロール レジスタ 3 (STBCR3)	H'FFFE 0408	H'5E	低消費電力モード時の各モジュールの動作を制御 <ul style="list-style-type: none"> • HIZ = "B'0" : ソフトウェアスタンバイモード時に、端子状態を保持する • MSTP36 = "B'1" : MTU2S へのクロックの供給を停止 • MSTP35 = "B'0" : MTU2 は動作 • MSTP34 = "B'1" : POE2 へのクロックの供給を停止 • MSTP33 = "B'1" : IIC3 へのクロックの供給を停止 • MSTP32 = "B'1" : ADC0 へのクロックの供給を停止 • MSTP30 = "B'0" : フラッシュメモリは動作

2.5.3 マルチファンクションタイマパルスユニット 2 (MTU2)

表 8 にマルチファンクションタイマパルスユニット 2 (MTU2) のレジスタ設定を示します。

表 8 マルチファンクションタイマパルスユニット 2 (MTU2)

レジスタ名	アドレス	設定値	機能
タイマコントロール レジスタ_1 (TCR_1)	H'FFFE 4380	H'20	チャンネル 1 の TCNT の制御内容を設定 <ul style="list-style-type: none"> • CCLR[2:0] = "B'001" : TGRA のインプットキャプチャで TCNT クリア • CKEG[1:0] = "B'00" : 立ち上がりエッジでカウント • TPSC[2:0] = "B'000" : TCNT は内部クロック Pϕ/1 でカウント 【注】位相計数モードに設定した場合、TPSC[2:0]、CKEG[1:0]ビットの設定は無視され位相計数モードの設定が優先されます。設定にかかわらずカウンタ入力クロックは外部クロックを選択し、TCNTはアップ/ダウンカウンタとして動作します。
タイマカウンタ_1 (TCNT_1)	H'FFFE 4386	H'0000	16 ビットのカウンタ 0 クリア
タイマジェネラル レジスタ A_1 (TGRA_1)	H'FFFE 4388	H'0000	インプットキャプチャレジスタとして使用 0 クリア
タイマジェネラル レジスタ B_1 (TGRB_1)	H'FFFE 438A	H'0000	インプットキャプチャレジスタとして使用 0 クリア
タイマモード レジスタ_1 (TMDR_1)	H'FFFE 4381	H'04	動作モードを設定 <ul style="list-style-type: none"> • MD[3:0] = "B'0100" : 位相計数モード 1
タイマ I/O コントロール レジスタ_1 (TIOR_1)	H'FFFE 4382	H'C8	TGR レジスタの動作設定 <ul style="list-style-type: none"> • IOB[3:0] = "B'1100" : TGRB_1 レジスタは、チャンネル 0 の TGRC_0 のコンペアマッチの発生でインプットキャプチャ • IOA[3:0] = "B'1000" : TGRA_1 レジスタは、立ち上がりエッジでインプットキャプチャ
タイマインタラプト イネーブルレジスタ_1 (TIER_1)	H'FFFE 4384	H'33	割り込み要求の許可、禁止を制御 <ul style="list-style-type: none"> • TTGE = "B'0" : A/D コンバータ開始要求の発生を禁止 • TCIEU = "B'1" : TCFU によるアンダフロー割り込み要求 (TCIU) を許可 • TCIEV = "B'1" : TCFV によるオーバフロー割り込み要求 (TCIV) を許可 • TGIEB = "B'1" : TGFB による割り込み要求 (TGIB) を許可 • TGIEA = "B'1" : TGFA による割り込み要求 (TGIA) を許可
タイマコントロール レジスタ_0 (TCR_0)	H'FFFE 4300	H'A0	チャンネル 0 の TCNT の制御内容を設定 <ul style="list-style-type: none"> • CCLR[2:0] = "B'101" : TGRC のコンペアマッチで TCNT クリア • CKEG[1:0] = "B'00" : 立ち上がりエッジでカウント • TPSC[2:0] = "B'000" : TCNT は内部クロック Pϕ/1 でカウント

レジスタ名	アドレス	設定値	機能
タイマカウンタ_0 (TCNT_0)	H'FFFE 4306	H'0000	16 ビットのカウンタ 0 クリア
タイマジェネラル レジスタ A_0(TGRA_0)	H'FFFE 4308	—	本応用例では未使用
タイマジェネラル レジスタ B_0(TGRB_0)	H'FFFE 430A	H'0000	インプットキャプチャレジスタとして使用 0 クリア
タイマジェネラル レジスタ C_0(TGRC_0)	H'FFFE 430C	D'49999	コンペアマッチレジスタとして使用 コンペアマッチの周期を 1 ms に設定 (1 ms / 20 ns [@50 MHz]) - 1 = D'50000 - 1 = D'49999
タイマジェネラル レジスタ D_0(TGRD_0)	H'FFFE 430E	H'0000	TGRB_0 のバッファレジスタとして使用 0 クリア
タイマモード レジスタ_0 (TMDR_0)	H'FFFE 4301	H'20	動作モードを設定 <ul style="list-style-type: none"> • BFE = "B'0" : TGRE_0 と TGRF_0 は通常動作 • BFB = "B'1" : TGRB と TGRD はバッファ動作 • BFA = "B'0" : TGRA と TGRC は通常動作 • MD[3:0] = "B'0000" : 動作モードは、通常動作
タイマ I/O コントロール レジスタ H_0 (TIORH_0)	H'FFFE 4302	H'C0	TGR レジスタの動作設定 <ul style="list-style-type: none"> • IOB[3:0] = "B'1100" : TGRB_1 は、インプットキャプチャレジスタ。キャ プチャ入力元はチャンネル 1 のカウントクロック、 TCNT_1 のカウントアップ / カウントダウンでイ ンプットキャプチャが発生 • IOA[3:0] = "B'0000" : TGRA_0 は、アウトプットコンペアレジスタ
タイマ I/O コントロール レジスタ L_0 (TIORL_0)	H'FFFE 4303	H'00	TGR レジスタの動作設定 <ul style="list-style-type: none"> • IOD[3:0] = "B'0000" : TGRD_0 は、アウトプットコンペアレジスタ • IOC[3:0] = "B'0000" : TGRC_0 は、アウトプットコンペアレジスタ
タイマインタラプト イネーブルレジスタ_0 (TIER_0)	H'FFFE 4304	H'02	割り込み要求の許可、禁止を制御 <ul style="list-style-type: none"> • TTGE = "B'0" : A/D コンバータ開始要求の発生を禁止 • TCIEV = "B'0" : TCFV ビットによるオーバーフロー割り込み要求 (TCIV) を禁止 • TGIED = "B'0" : TGFD による割り込み要求 (TGID) を禁止 • TGIEC = "B'0" : TGFC による割り込み要求 (TGIC) を禁止 • TGIEB = "B'1" : TGFB による割り込み要求 (TGIB) を許可 • TGIEA = "B'0" : TGFA による割り込み要求 (TGIA) を禁止
タイマスタート レジスタ (TSTR)	H'FFFE 4280	H'03	チャンネル 0 ~ 4 の TCNT の動作 / 停止を選択 <ul style="list-style-type: none"> • CST1 = "B'1" : TCNT_1 はカウント動作 • CST0 = "B'1" : TCNT_0 はカウント動作

2.5.4 割り込みコントローラ (INTC)

表 9 に割り込みコントローラ (INTC) のレジスタ設定を示します。

表 9 割り込みコントローラ (INTC)

レジスタ名	アドレス	設定値	機能
割り込み優先レベル 設定レジスタ 09 (IPR09)	H'FFFE 0C06	H'A0AA	割り込みの優先順位 (レベル 0 ~ 15) を設定 <ul style="list-style-type: none"> Bit 15-12 = "B'1010" : MTU0 (TGI0A ~ TGI0D) 割り込みレベル = 10 Bit 11-8 = "B'0000" : MTU0 (TCI0V, TGI0E, TGI0F) 割り込みレベル = 0 Bit 7-4 = "B'1010" : MTU1 (TGI1A, TGI1B) 割り込みレベル = 10 Bit 3-0 = "B'1010" : MTU1 (TCI1V, TCI1U) 割り込みレベル = 10

2.5.5 ピンファンクションコントローラ (PFC)

表 10 にピンファンクションコントローラ (PFC) のレジスタ設定を示します。

表 10 ピンファンクションコントローラ (PFC)

レジスタ名	アドレス	設定値	機能
ポート A コントロール レジスタ L2 (PACRL2)	H'FFFE 3814	H'0040	ポート A のマルチプレクス端子の機能を選択 <ul style="list-style-type: none"> PA7MD[2:0] = "B'000" : PA7 は、PA7 入出力 (ポート) PA6MD[2:0] = "B'000" : PA6 は、PA6 入出力 (ポート) PA5MD[2:0] = "B'100" : PA5 は、TCLKA 入力 (MTU2) PA4MD[2:0] = "B'000" : PA4 は、PA4 入出力 (ポート)
ポート A コントロール レジスタ L3 (PACRL3)	H'FFFE 3812	H'0004	ポート A のマルチプレクス端子の機能を選択 <ul style="list-style-type: none"> PA11MD[2:0] = "B'000" : PA11 は、PA11 入出力 (ポート) PA10MD[2:0] = "B'000" : PA10 は、PA10 入出力 (ポート) PA9MD[2:0] = "B'000" : PA9 は、PA9 入出力 (ポート) PA8MD[2:0] = "B'100" : PA8 は、TCLKB 入力 (MTU2)
ポート E コントロール レジスタ L2 (PECRL2)	H'FFFE 3A14	H'0004	ポート E のマルチプレクス端子の機能を選択 <ul style="list-style-type: none"> PE7MD[2:0] = "B'000" : PE7 は、PE7 入出力 (ポート) PE6MD[2:0] = "B'000" : PE6 は、PE6 入出力 (ポート) PE5MD[2:0] = "B'000" : PE5 は、PE5 入出力 (ポート) PE4MD[2:0] = "B'100" : PE4 は、TIOC1A 入出力 (MTU2)
ポート E・ IO レジスタ L (PEIORL)	H'FFFE 3A06	H'0000	ポート E の端子の入出力方向を設定 <ul style="list-style-type: none"> PE15IOR から PE0IOR は、すべて "B'0" に設定 : PE15 から PE0 は、すべて入力

3. 参考ドキュメント

ハードウェアマニュアル

SH7216 グループ ハードウェアマニュアル [RJJ09B0575]

(最新版はルネサス エレクトロニクスのホームページから入手してください)

ソフトウェアマニュアル

SH-2A/SH2A-FPU ソフトウェアマニュアル [RJJ09B0086]

(最新版はルネサス エレクトロニクスのホームページから入手してください)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.09.07	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>