

# SH7216 グループ

R01AN0290JJ0220

Rev.2.20

2012.06.11

## データフラッシュ書き換え中の BGO 動作例

### 要旨

本アプリケーションノートは、SH7216 の BGO (Back Ground Operation) 動作について説明しています。SH7216 内蔵のデータフラッシュ (FLD) の書き込み/消去中に、CPU では別の動作を行うことが可能です。

内蔵フラッシュの書き換え処理部に関しては、ルネサスエレクトロニクスが提供している標準 API (Application Program Interface) を使用しています\*。

【注】 \* 本アプリケーションノートでは、標準 API の詳細な説明は行っていません。

### 動作確認デバイス

SH7216

### 目次

1. はじめに.....	2
2. 使用機能説明.....	4
3. 参考プログラムの動作説明.....	7

## 1. はじめに

### 1.1 BGO 動作概要

本応用例では、シングルチップモードで起動し、SH7216 内蔵の 32Kbyte のデータ格納用フラッシュメモリ (FLD) の書き込み/消去を行います。

SH7216 では、内蔵フラッシュ専用のシーケンサ (FCU) を搭載しており、CPU の動作とは独立して FLD の書き込み/消去を実行できます。また、FLD の書き込み/消去時には、内蔵フラッシュ上のプログラムを実行可能です。

図 1.1 に FCU による FLD 書き換えイメージを示します。

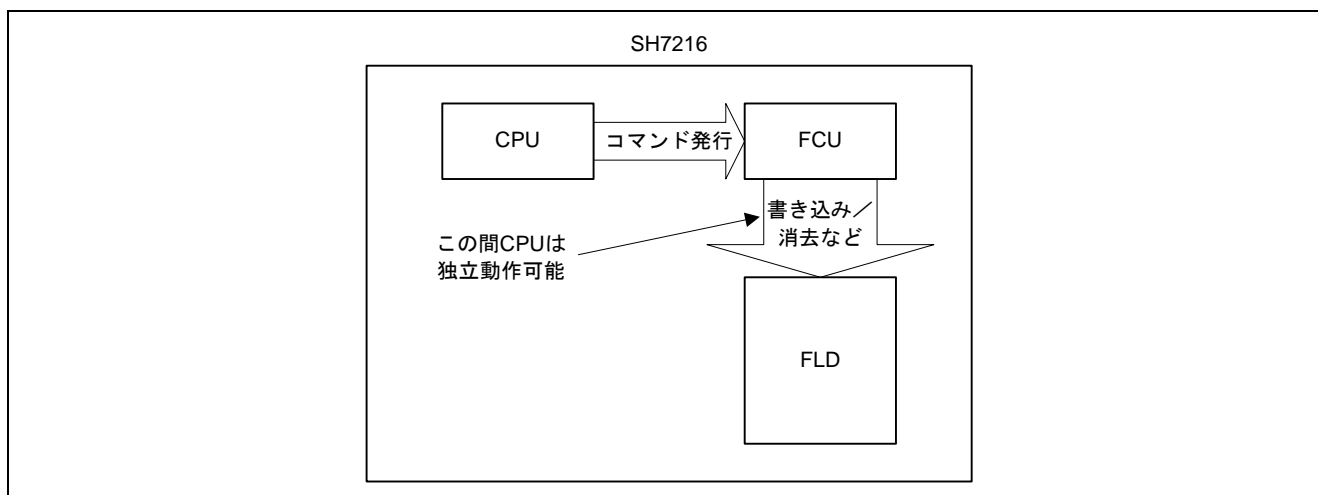


図 1.1 FLD 書き換えイメージ

本応用例では、コンペアマッチタイマ割り込みを使用して、FLD の書き込み/消去中に CPU で汎用ポートからの出力をトグルさせ続けます。また、FLD の書き込み/消去処理には、ルネサスエレクトロニクス提供の標準 API (以下、標準 API) を使用します。

表 1.1 サンプルプログラムの SH7216 モード端子設定

モード名	端子設定		
	FWE	MD1	MD0
シングルチップモード	0	1	1

### 1.2 使用機能

- 内蔵フラッシュ専用シーケンサ (FCU)
- コンペアマッチタイマ (CMT)
- ピンファンクションコントローラ (PFC)
- 割り込みコントローラ (INTC)
- クロックパルス発振器 (CPG)

### 1.3 適用条件

マイコン	SH7216
動作周波数	内部クロック : 200MHz バスクロック : 50MHz 周辺クロック : 50MHz MTU2S クロック : 100MHz AD クロック : 50MHz
統合開発環境	ルネサス エレクトロニクス製 High-Performance Embedded Workshop Ver.4.07.00
C コンパイラ	ルネサス エレクトロニクス製 SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.03.00 Release02
コンパイラオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -pic=1 -object="\$(CONFIGDIR)¥\$(FILELEAF).obg" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

### 1.4 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。必要に応じご参照ください。

- SH ファミリ SH-2、SH-2A 用シンプルフラッシュ API

## 2. 使用機能説明

本応用例では、FCUによる FLD のブランクチェック／消去／書き込みの一連の動作を行います。また、FCUの動作中に、CMT 割り込みにより CPU は異なる処理を行います。

### 2.1 FLD 機能説明

FLD は、データ格納専用の内蔵フラッシュメモリで、8K バイト×4 ブロックの合計 32K バイトの容量となります。

図 2.1 に FLD のブロック図を、図 2.2 にブロック分割図を示します。

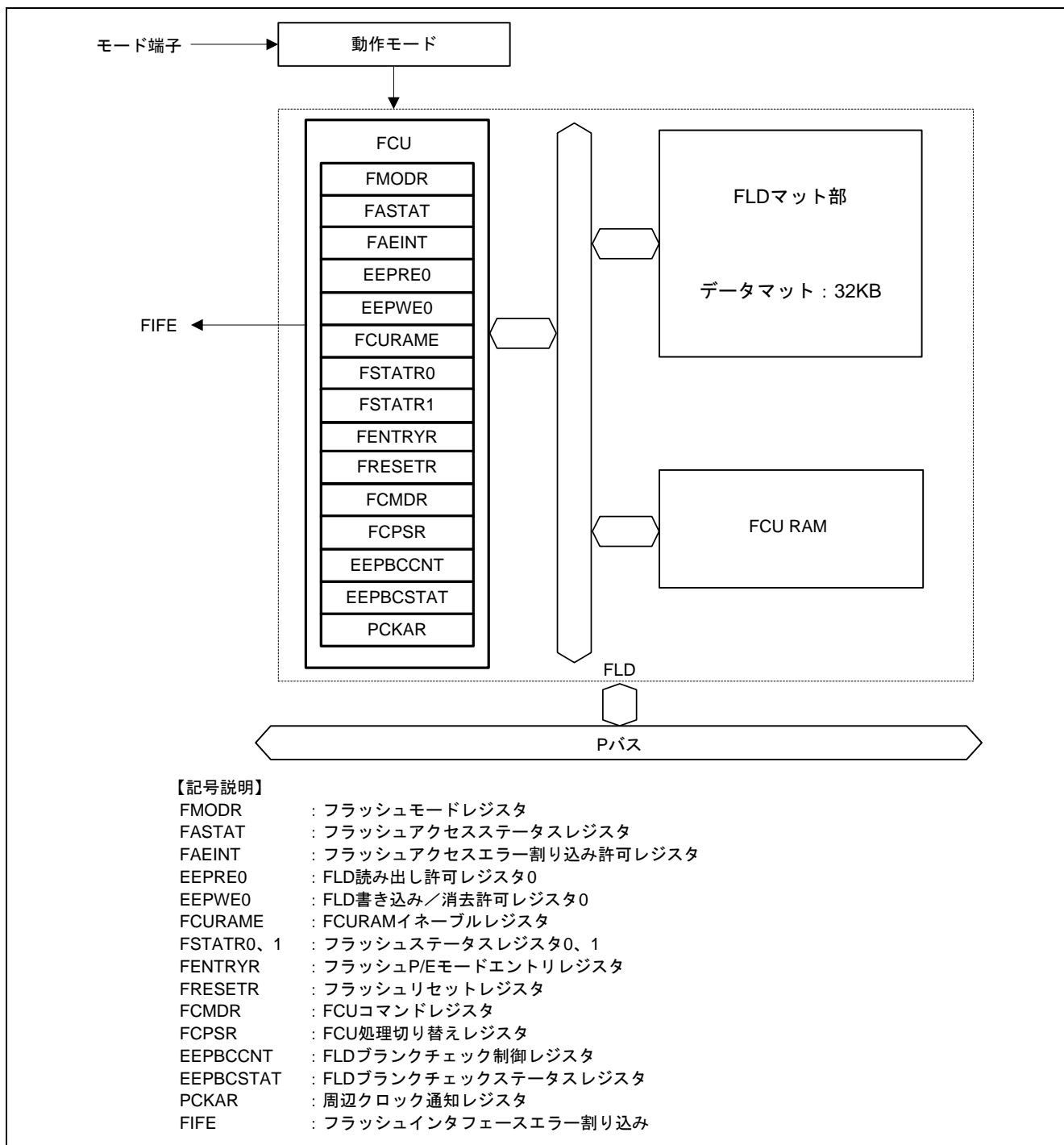


図 2.1 FLD ブロック図

アドレス	FLD
H'8010_0000 }	DB00
H'8010_1FFF H'8010_2000 }	
H'8010_3FFF H'8010_3000 }	DB02
H'8010_5FFF H'8010_6000 }	
H'8010_7FFF	DB03

図 2.2 FLD ブロック分割

### 2.1.1 ブランクチェック

FLD は、相補型の記憶方式をとっており、消去状態では不定値が読み出されます。そのため、FLD の書き込み状態を確認するには、ブランクチェックを行う必要があります。

ブランクチェックは、FCU にブランクチェックコマンドを発行することで行われ、結果は FLD ブランクチェックステータスレジスタ (EEPBCSTAT) に反映されます。ブランクチェックを行う単位は、コマンド発行のシーケンスに応じて、8 バイトまたは 8K バイト (1 ブロック単位) を選択可能です。

コマンド発行フローおよび動作の詳細は、SH7216 のハードウェアマニュアルを参照してください。

### 2.1.2 消去

FLD の消去は、ブロック単位 (8K バイト) で行われます。

FCU は、消去コマンドを受け付けると、フラッシュステータスレジスタ 0 (FSTATR0) の FRDY ビットを 0 クリアし、FLD の消去動作を行います。消去終了後、FSTATR0 の FRDY ビットを 1 にセットします。CPU は、コマンド発行後に FSTATR0 の FRDY ビットを確認することで、FCU の動作状態を確認することができます。

コマンド発行フローおよび動作の詳細は、SH7216 のハードウェアマニュアルを参照してください。

### 2.1.3 書き込み

ユーザモード/ユーザプログラムモード/ユーザブートモードでは、8 バイトまたは 128 バイト単位での書き込みが可能です。ブートモードでは、256 バイト単位となります。

消去動作同様、コマンド発行後の FCU の動作状態は、FSTATR0 の FRDY ビットを確認することで把握することができます。

コマンド発行フローおよび動作の詳細は、SH7216 のハードウェアマニュアルを参照してください。

## 2.2 CMT 機能説明

CMT は、16 ビットカウンタを持つタイマで、2 チャンネル搭載しています。本サンプルプログラムでは、チャンネル 0 を用いて、2ms ごと ( $P\phi=50\text{MHz}$  時) に割り込みを発生させています。

図 2.3 に CMT のブロック図を示します。

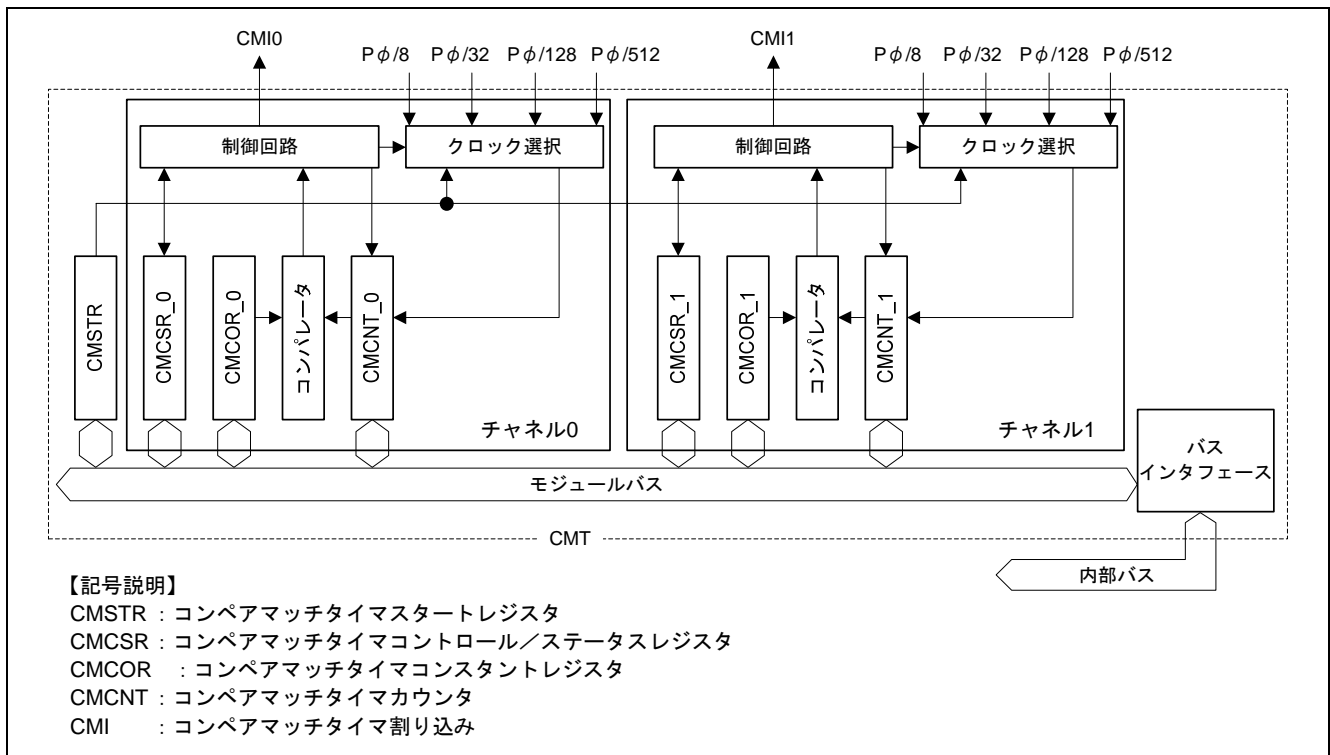


図 2.3 CMT ブロック図

### 3. 参考プログラムの動作説明

図 3.1 に本応用例での動作概要を示します。

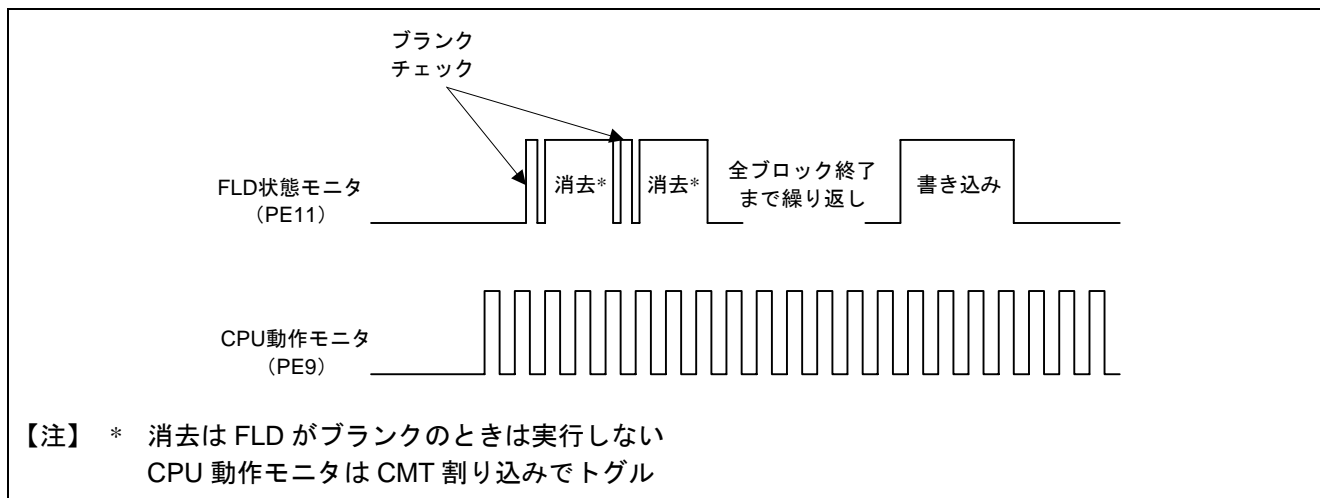


図 3.1 動作概要

本応用例では、BGO の動作確認のために PE9 と PE11 を使用します。FLD 状態モニタ端子出力は、標準 API の各ルーチン呼び出し前後でトグルさせています。また、標準 API では、FLD への動作完了後にルーチンから復帰するため、CMT 割り込み内で CPU 動作モニタ端子出力をトグルしています。

#### 3.1 参考プログラムの基本仕様

##### 3.1.1 参考プログラムの設定内容

表 3.1 に本応用例の設定内容を示します。

表 3.1 SH7216 の設定内容

機能	項目	内容
全般	周波数 (入力 : 12.5MHz)	I $\phi$ = 200MHz、B $\phi$ = P $\phi$ = 50MHz、 M $\phi$ = 100MHz、A $\phi$ = 50MHz
	レジスタバンクの使用	全割り込みレベルに対して許可
	割り込みマスクレベル	0
CMT	カウントクロック分周	P $\phi$ /8
	コンペアマッチ割り込み	許可
	コンペアマッチ発生間隔	2ms

##### 3.1.2 参考プログラムの使用変数

表 3.2 に本応用例で使用している変数を示します。

表 3.2 参考プログラムでの使用変数

変数名	機能	型宣言	備考
passfail	標準 API からの戻り値の格納	unsigned char	
fld_wr_addr	FLD への書き込み先アドレス	unsigned long	
fld_wr_source	FLD への書き込みデータ格納アドレス	unsigned long	

## 3.1.3 参考プログラムの使用関数

表 3.3 に本応用例で使用している関数を示します。

表 3.3 参考プログラムでの使用関数

関数名	機能	ファイル名	備考
main	メイン関数 動作確認用の汎用ポート設定と各種関数のコール	main.c	
init_CMT	CMT の設定		
init_INTC	INTC の設定		
init_CPG	CPG の設定 FRQCR 設定プログラムを RAM に転送し実行	cpg_init.c	
set_FRQCR	FRQCR の設定		RAM 上で実行
INT_CMT_CMIO	CMT ch0 のコンペアマッチ割り込み 動作確認端子の反転	intprg.c	
R_FlashDataAreaAccess	FLD 読み出し／書き込み許可設定	Flash_API_SH7216.c	標準 API
R_FlashDataBlankCheck	FLD ブランクチェック		
R_FlashErase	ROM/FLD のブロック消去		
R_FlashWrite	ROM/FLD への書き込み		

## 3.1.4 標準 API

表 3.4 に標準 API で提供している関数を示します。

表 3.4 標準 API 関数

関数名	機能	引数	戻り値
R_FlashDataAreaAccess(x,y)	FLD アクセス許可設定 (読み出し、書き込み許可)	x : 読み出し許可設定 y : 書き込み許可設定	なし
R_FlashDataBlankCheck(x,y)	FLD ブランクチェック	x : 対象アドレス y : 対象サイズ	0 : Blank 1 : Not Blank 2 : Fail
R_FlashErase(x)	Flash 消去 (ROM/FLD 共通)	x : 対象ブロック	0 : Succeed 1 : Fail
R_FlashWrite(x,y,z)	Flash 書き込み (ROM/FLD 共通)	x : 書き込み先アドレス y : 書き込みデータ格納 アドレス z : 書き込みサイズ	0 : Succeed 1 : Fail 2-5 : 引数 Error



## 3.2 参考プログラムのレジスタ設定

表 3.5 に参考プログラムのレジスタ設定を示します。

表 3.5 参考プログラムのレジスタ設定\*

モジュール名	レジスタ名	アドレス	設定値	機能
クロックパルス 発振器 (CPG)	周波数制御レジスタ (FRQCR)	H'FFFE0010	H'0303	STC[2:0] = "B'011" : × 1/8 倍 IFC[2:0] = "B'000" : × 1/4 倍 PFC[2:0] = "B'011" : × 1/8 倍
	MTU2S クロック 周波数制御レジスタ (MCLKCR)	H'FFFE0410	H'41	MSDIVS[1:0] = "B'01" : × 1/2 倍
	AD クロック 周波数制御レジスタ (ACLKCR)	H'FFFE0414	H'43	ASDIVS[1:0] = "B'11" : × 1/4 倍
割り込み コントローラ (INTC)	割り込み優先レベル 設定レジスタ 08 (IPR08)	H'FFFE0C04	H'A000	割り込みレベルを 10 に設定
	バンク番号レジスタ (IBNR)	H'FFFE080E	H'C000	BE[1:0] = B'11 : レジスタバンクの使用は IBCR の設定に従う
	バンクコントロール レジスタ (IBCR)	H'FFFE080C	H'FFFE	全割り込み優先レベルに対してレ ジスタバンクの使用を許可
スタンバイ コントロール	スタンバイ コントロールレジスタ 4 (STBCR4)	H'FFFE040C	H'F3	MSTP42 = 0 : CMT は動作
ピン ファンクション コントローラ (PFC)	ポート E・IO レジスタ L (PEIORL)	H'FFFE3A06	H'0A00	PE11IOR = B'1 : PE11 出力 PE9IOR = B'1 : PE9 出力
	ポート E データ レジスタ L (PEDRL)	H'FFFE3A02	H'0000	PE11 : FLD への動作ごとにトグル PE9 : CMT 割り込みでトグル
コンペアマッチ タイマ (CMT)	コンペアマッチタイマ スタートレジスタ (CMSTR)	H'FFFE0C00	H'0001	
	コンペアマッチタイマ コントロール/ステー タスレジスタ 0 (CMCSR0)	H'FFFE0C02	H'0040	
	コンペアマッチコンス タントレジスタ 0 (CMCOR0)	H'FFFE0C06	H'30D4	2ms ごとにコンペアマッチ

【注】 \* Flash 関連のレジスタは、標準 API 内で設定を行っているため本表には記載していません。

## 3.3 参考プログラムのフローチャート

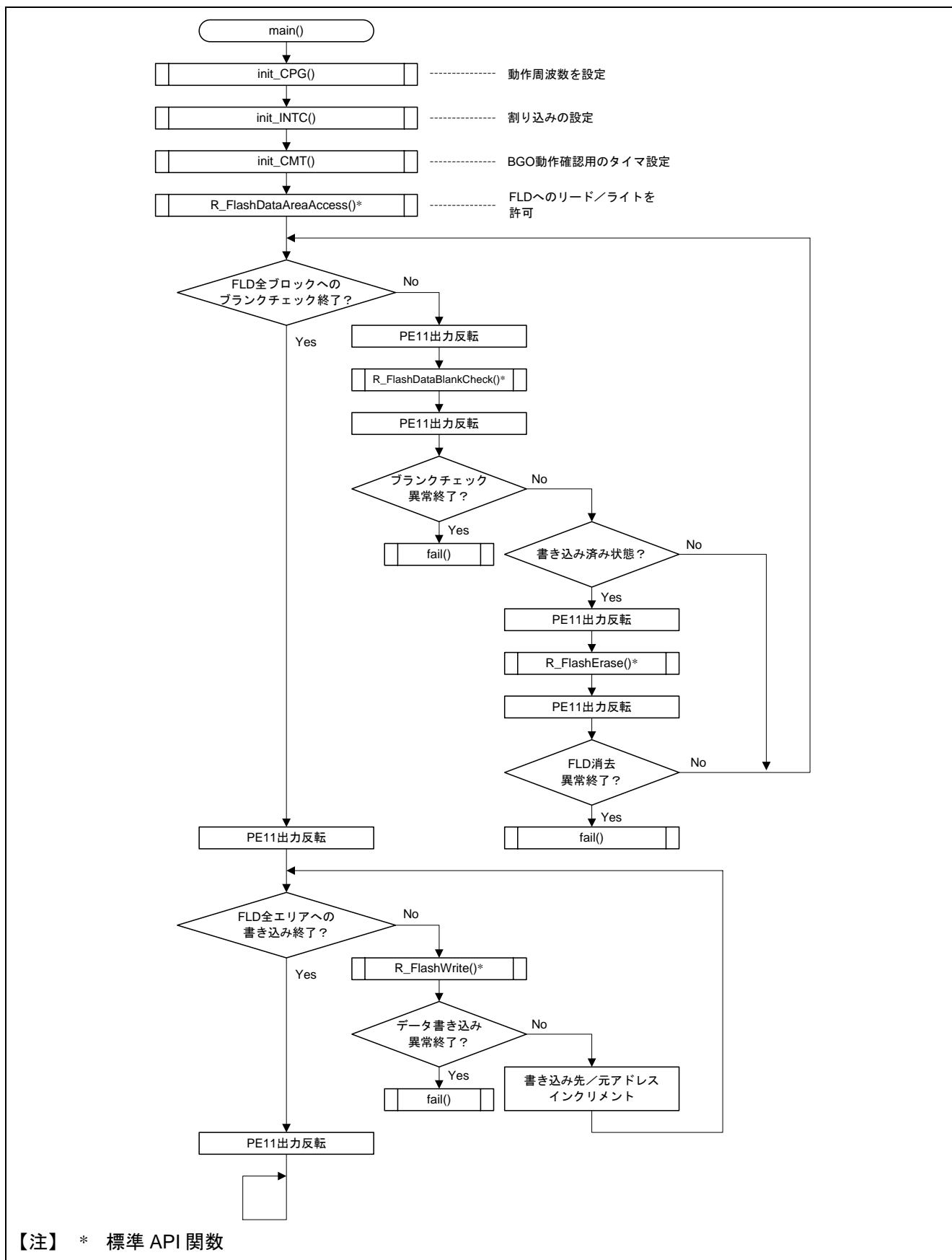


図 3.2 メインルーチン

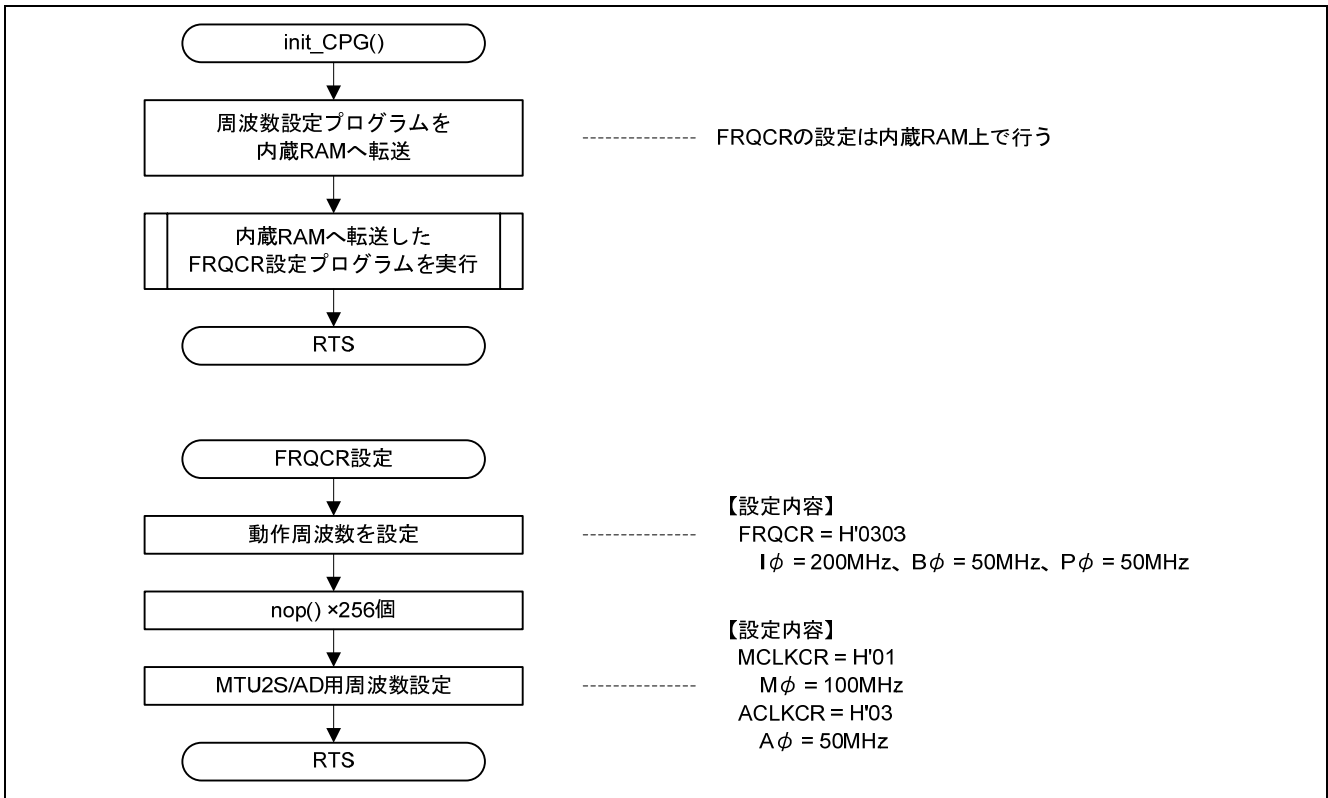


図 3.3 周波数設定ルーチン

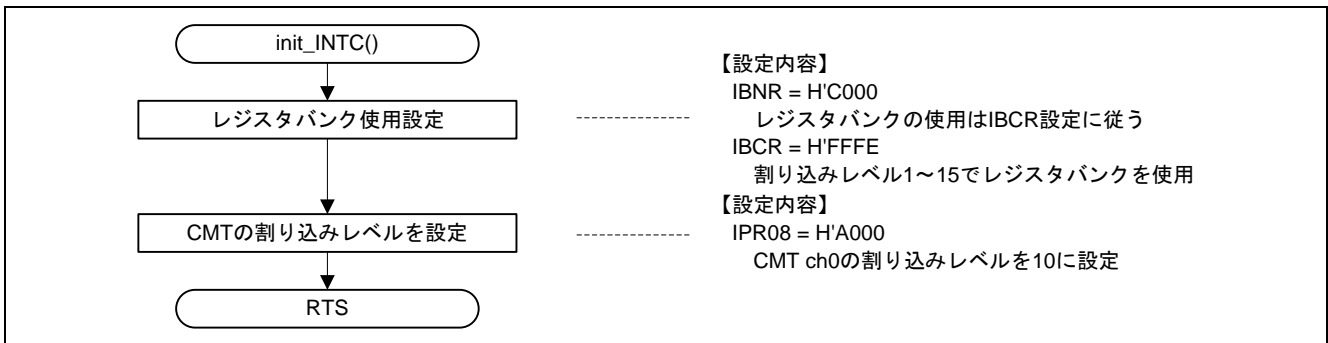


図 3.4 INTC 設定ルーチン

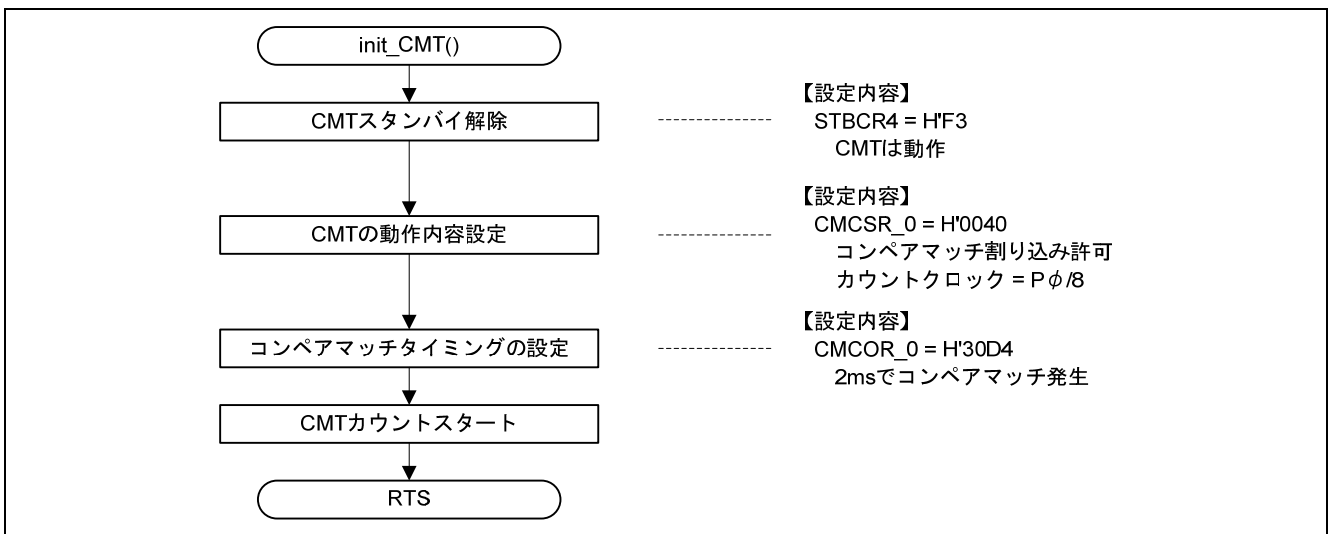


図 3.5 CMT 設定ルーチン

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.03.02	—	初版発行
2.00	2010.12.09	—	FLD に SH-2、SH-2A 用シンプルフラッシュ API を適用
2.10	2011.02.28	—	FRQCR 設定後のリードを追加
2.20	2012.06.11	—	サンプルコード（シンプルフラッシュ API）更新 SH7231 グループ用サンプルコード追加 「ご注意書き」ページ更新

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認ください。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<http://japan.renesas.com/contact/>