

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

455A グループ、4559 グループ

455A グループと 4559 グループの相違点

1. 455A グループと 4559 グループの相違点

項目		455A グループ	4559 グループ
基本命令数		138 (SBK*, RBK*, TW5A, TA5W 命令を追加、CRCK 命令を削減)	135
ROM 種類		QzROM	← 相違ありません
ROM 容量		8192 語 × 10 ビット (M3455AG8FP / M3455AG8-XXXFP) 12288 語 × 10 ビット (M3455AGCFP / M3455AGC-XXXFP)	6144 語 × 10 ビット (M34559G6FP / M34559G6-XXXFP)
RAM 容量		512 語 × 4 ビット (液晶表示用 RAM 32 語 × 4 ビットを含む)	288 語 × 4 ビット (液晶表示用 RAM 32 語 × 4 ビットを含む)
入出力端子	D0 ~ D5	ブルアップ機能、キーオンウェイクアップ機能がソフトウェア切り替え可能 出力形式がソフトウェア切り替え可能 ポート D5 は INT 端子と兼用	4559 グループには、この機能はありません ← 相違ありません
	D6, D7	ブルアップ機能、キーオンウェイクアップ機能がソフトウェア切り替え可能 ポート D6, D7 は入出力端子、XCIN, XCOUT 端子と兼用	4559 グループには、この機能はありません ポート D6, D7 は出力端子、XCIN, XCOUT 端子と兼用
	P00 ~ P03	ブルアップ機能、キーオンウェイクアップ機能及び出力形式がソフトウェア切り替え可能 ポート P00 ~ P03 は SEG16 ~ SEG19 端子と兼用 PU00, PU01 は P00 ~ P01, P02 ~ P03 のブルアップ制御レジスタ	← 相違ありません PU00 ~ PU03 は P00 ~ P03 のブルアップ制御レジスタ
	P10 ~ P13	ブルアップ機能、キーオンウェイクアップ機能及び出力形式がソフトウェア切り替え可能 ポート P10 ~ P13 は SEG20 ~ SEG23 端子と兼用 PU02, PU03 は P10 ~ P11, P12 ~ P13 のブルアップ制御レジスタ	← 相違ありません PU10 ~ PU13 は P10 ~ P13 のブルアップ制御レジスタ
	P20 ~ P23	ブルアップ機能、キーオンウェイクアップ機能及び出力形式がソフトウェア切り替え可能 ポート P20 ~ P23 は SEG24 ~ SEG27 端子と兼用 PU10 ~ PU13 は P20 ~ P23 のブルアップ制御レジスタ	← 相違ありません PU20 ~ PU23 は P20 ~ P23 のブルアップ制御レジスタ
	P30 ~ P33	ブルアップ機能、キーオンウェイクアップ機能及び出力形式がソフトウェア切り替え可能 ポート P30 ~ P33 は SEG28 ~ SEG31 端子と兼用 PU20 ~ PU23 は P30 ~ P33 のブルアップ制御レジスタ	← 相違ありません PU30 ~ PU33 は P30 ~ P33 のブルアップ制御レジスタ
	C	キーオンウェイクアップエッジ復帰 ポート C は CNTR 端子と兼用	キーオンウェイクアップエッジ/レベル復帰 ← 相違ありません
	タイマ	タイマ 1	8 ビットタイマ、リロードレジスタ 1 本付き
タイマ 2		8 ビットタイマ、リロードレジスタ 2 本付き	← 相違ありません
タイマ 3		16 ビットタイマ、固定分周(時計カウント用)	← 相違ありません
		四つのカウントソース : XCIN 入力、ORCLK 入力、低速/高速オンチップオシレータ カウントソース選択レジスタ : W51, W50 八つのカウント値を選択可能 カウント値選択レジスタ : W30 ~ W32	二つのカウントソース : XCIN 入力、ORCLK 入力 カウントソース選択レジスタ : W33 四つのカウント値を選択可能 カウント値選択レジスタ : W30 ~ W31
タイマ LC		4 ビットタイマ、リロードレジスタ 1 本付き (LCD クロック生成用)	← 相違ありません
ウォッチドッグタイマ	16 ビットタイマ、固定分周 (監視用)		

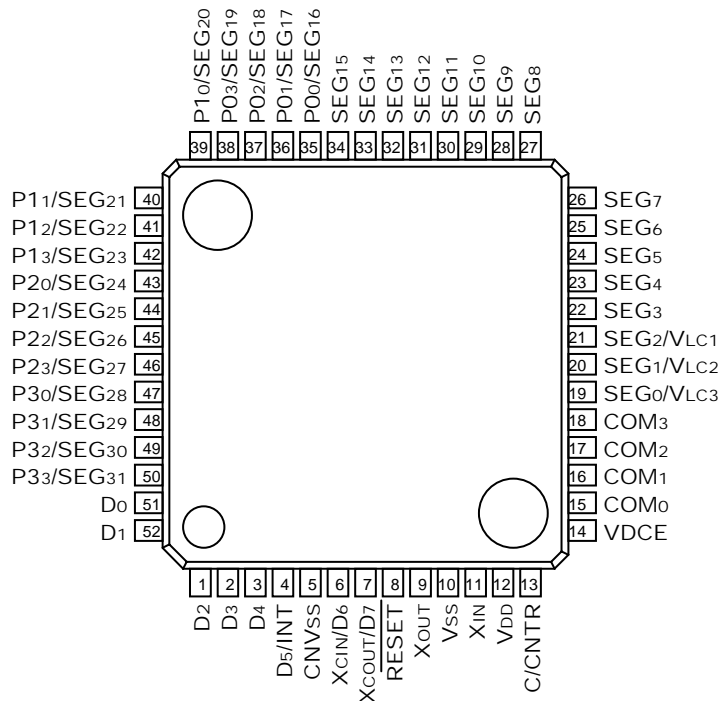
* M3455AG8 では、SBK、RBK 命令は使用できません。

(続き)

LCD 制御回路	選択バイアス値	1/2、1/3 バイアス	← 相違ありません
	選択時分割値	2、3、4 時分割	
	コモン出力	4 本	
	セグメント出力	32 本	
	電源用内蔵抵抗	2r×3、2r×2、r×3、r×2 (r=100KΩ、標準値)	
オンチップ オシレータ	高速	f(HSOCO):500KHz (Ta=25℃、VDD=3V)	f(RING):250KHz (Ta=25℃、VDD=3V)
	低速	f(LSOCO):50KHz (Ta=25℃、VDD=3V)	4559 グループには、この機能はありません
割り込み	割り込み要因	4 要因 (外部×1、タイマ×3)	← 相違ありません
	ネスティング	1 レベル	
サブルーチンネスティング		8 レベル	← 相違ありません
クロック発生回路		メインクロック (セラミック共振) サブクロック (水晶発振) 内部クロック (高速/低速オンチップオシレータ)	メインクロック (セラミック共振/RC 発振) サブクロック (水晶発振) 内部クロック (オンチップオシレータ)

2. ピン配置の相違点

455A グループのピン接続図 (上面図)



PLQP0052JA-A (52P6A-A)

4559 グループのピン接続図は 455A グループと同じです。

3. 制御レジスタの相違点

割り込み制御レジスタ V1			455A グループ			4559 グループ
			リセット時： 0000 ₂	パワーダウン時： 0000 ₂	R/W	
V13	タイマ 2 割り込み可能ビット	0	発生禁止 (SNZT2 命令有効)			← 相違ありません
		1	発生可能 (SNZT2 命令無効)			
V12	タイマ 1 割り込み可能ビット	0	発生禁止 (SNZT1 命令有効)			
		1	発生可能 (SNZT1 命令無効)			
V11	使用しません	0	このビットに機能はありませんが			
		1	R/W は可能です。			
V10	外部 0 割り込み可能ビット	0	発生禁止 (SNZO 命令有効)			
		1	発生可能 (SNZO 命令無効)			

割り込み制御レジスタ V2			455A グループ			4559 グループ
			リセット時： 0000 ₂	パワーダウン時： 0000 ₂	R/W	
V23	使用しません	0	このビットに機能はありませんが			← 相違ありません
		1	R/W は可能です。			
V22	使用しません	0	このビットに機能はありませんが			
		1	R/W は可能です。			
V21	使用しません	0	このビットに機能はありませんが			
		1	R/W は可能です。			
V20	タイマ 3 割り込み可能ビット	0	発生禁止 (SNZT3 命令有効)			
		1	発生可能 (SNZT3 命令無効)			

割り込み制御レジスタ I1			455A グループ			4559 グループ
			リセット時： 0000 ₂	パワーダウン時： 状態保持	R/W	
I13	INT 端子入力制御ビット	0	入力禁止			← 相違ありません
		1	入力可能			
I12	INT 端子割り込み有効波形 /復帰レベル選択ビット	0	立ち下がり波形/“L”レベル			
		1	立ち上がり波形/“H”レベル			
I11	INT 端子エッジ検出回路 制御ビット	0	片エッジ検出			
		1	両エッジ検出			
I10	INT 端子タイマ 1 カウント開始 同期回路選択ビット	0	タイマ 1 カウント開始同期回路非選択			
		1	タイマ 1 カウント開始同期回路選択			

クロック制御レジスタ MR			455A グループ			4559 グループ	
			リセット時： 1100 ₂	パワーダウン時： 状態保持	R/W		
MR3	動作モード選択ビット	MR3 MR2	動作モード			← 相違ありません	
		0 0	スルーモード (分周なし)				
		0 1	2分周モード				
		1 0	4分周モード				
MR2		1 1	8分周モード				
		MR1 MR0	システムクロック				
MR1	システムクロック 選択ビット	0 0	f(HSOCO)				f(RING)
		0 1	f(XIN)				← 相違ありません
MR0		1 0	f(XCIN)				
		1 1	f(LSOCO)			使用禁止	

クロック制御レジスタ RG		455A グループ			4559 グループ		
		リセット時： 1000 ₂	パワーダウン時： 状態保持	W	リセット時： 000 ₂	パワーダウン時： 状態保持	W
RG ₃	低速オンチップオシレータ (f(LSOCO)) 制御ビット	0	低速オンチップオシレータ (f(LSOCO)) 発振可能			4559 グループには、このビットはありません	
		1	低速オンチップオシレータ (f(LSOCO)) 発振停止				
RG ₂	サブクロック (f(XCIN)) 制御ビット	0	サブクロック (f(XCIN)) 発振可能、ポート D6、D7 非選択			← 相違ありません	
		1	サブクロック (f(XCIN)) 発振停止、ポート D6、D7 選択				
RG ₁	メインクロック (f(XIN)) 制御ビット	0	メインクロック (f(XIN)) 発振可能				
		1	メインクロック (f(XIN)) 発振停止				
RG ₀	オンチップオシレータ 制御ビット	0	高速オンチップオシレータ (f(HSOCO)) 発振可能			オンチップオシレータ (f(RING)) 発振可能	
		1	高速オンチップオシレータ (f(HSOCO)) 発振停止			オンチップオシレータ (f(RING)) 発振停止	

タイマ制御レジスタ W1		455A グループ			4559 グループ		
		リセット時： 0000 ₂	パワーダウン時： 状態保持	R/W			
W1 ₃	タイマ 1 カウント自動停止回路選択ビット	0	タイマ 1 カウント自動停止回路非選択		← 相違ありません		
		1	タイマ 1 カウント自動停止回路選択				
W1 ₂	タイマ 1 制御ビット	0	停止 (状態保持)				
		1	動作				
W1 ₁	タイマ 1 カウントソース 選択ビット	W1 ₁ W1 ₀		カウントソース			
		0 0	PWM 信号 (PWMOUT)				
		0 1	プリスケアラ出力 (ORCLK)				
W1 ₀		1 0	タイマ 3 アンダフロー信号 (T3UDF)				
		1 1	CNTR 入力				

タイマ制御レジスタ W2		455A グループ			4559 グループ	
		リセット時： 0000 ₂	パワーダウン時： 状態保持	R/W		
W2 ₃	CNTR 端子出力制御ビット	0	CNTR 端子出力無効		← 相違ありません	
		1	CNTR 端子出力有効			
W2 ₂	PWM 信号 “H” 期間拡張機能制御ビット	0	PWM 信号 “H” 期間拡張機能無効			
		1	PWM 信号 “H” 期間拡張機能有効			
W2 ₁	タイマ 2 制御ビット	0	停止 (状態保持)			
		1	動作			
W2 ₀	タイマ 2 カウントソース選択ビット	0	XIN 入力			
		1	プリスケアラ出力 (ORCLK) の 2 分周信号			

タイマ制御レジスタ W3		455A グループ		
		リセット時： 0000 ₂	パワーダウン時： 状態保持	R/W
W3 ₃	タイマ 3 制御ビット	0	停止 (初期状態)	
		1	動作	
W3 ₂	タイマ 3 カウント値 選択ビット	W3 ₂ W3 ₁ W3 ₀		カウント値
		0 0 0	512 カウントごとにアンダフロー発生	
		0 0 1	1024 カウントごとにアンダフロー発生	
W3 ₁		0 1 0	2048 カウントごとにアンダフロー発生	
		0 1 1	4096 カウントごとにアンダフロー発生	
W3 ₀		1 0 0	8192 カウントごとにアンダフロー発生	
		1 0 1	16384 カウントごとにアンダフロー発生	
		1 1 0	32768 カウントごとにアンダフロー発生	
		1 1 1	65536 カウントごとにアンダフロー発生	

タイマ制御レジスタ W3			4559 グループ		
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W
W3 ₃	タイマ 3 カウントソース選択ビット	0	XCIN 入力		
		1	プリスケアラ出力 (ORCLK)		
W3 ₂	タイマ 3 制御ビット	0	停止 (初期状態)		
		1	動作		
W3 ₁ W3 ₀	タイマ 3 カウント値選択ビット	W3 ₁ W3 ₀		カウント値	
		0 0	8192 カウントごとにアンダフロー発生		
		0 1	16384 カウントごとにアンダフロー発生		
		1 0	32768 カウントごとにアンダフロー発生		
		1 1	65536 カウントごとにアンダフロー発生		

タイマ制御レジスタ W4			455A グループ			4559 グループ		
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W			
W4 ₃	タイマ LC 制御ビット	0	停止 (状態保持)			← 相違ありません		
		1	動作					
W4 ₂	タイマ LC カウントソース選択ビット	0	タイマ 3 のビット 4 (T34)					
		1	システムクロック (STCK)					
W4 ₁	CNTR 端子出力自動制御 回路選択ビット	0	CNTR 端子出力自動制御回路非選択					
		1	CNTR 端子出力自動制御回路選択					
W4 ₀	CNTR 端子入力 カウントエッジ選択ビット	0	立ち下がりエッジ					
		1	立ち上がりエッジ					

タイマ制御レジスタ W5			455A グループ			4559 グループ			
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W				
W5 ₃	使用しません	0	このビットに機能はありませんが R/W は可能です			4559 グループには、このレジスタはありません			
		1	このビットに機能はありませんが R/W は可能です						
W5 ₂	使用しません	0	このビットに機能はありませんが R/W は可能です						
		1	このビットに機能はありませんが R/W は可能です						
W5 ₁ W5 ₀	タイマ 3 カウント ソース選択ビット	W5 ₁ W5 ₀		カウントソース					
		0 0	XCIN 入力						
		0 1	ORCLK 入力						
		1 0	低速オンチップオシレータ						
		1 1	高速オンチップオシレータ						

LCD 制御レジスタ L1			455A グループ			4559 グループ				
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W					
L1 ₃	LCD 電源用内部分割 抵抗選択ビット	0	2r×3、2r×2			← 相違ありません				
		1	r×3、r×2							
L1 ₂	LCD 制御ビット	0	停止							
		1	動作							
L1 ₁ L1 ₀	LCD デューティ /バイアス選択ビット	L1 ₁ L1 ₀		デューティ	バイアス					
		0 0	使用禁止							
		0 1	1/2							
		1 0	1/3							
		1 1	1/4							

タイマ制御レジスタ PA			455A グループ			4559 グループ		
			リセット時 : 0 ₂	パワーダウン時 : 0 ₂	W			
PA ₀	プリスケアラ制御ビット	0	停止 (状態保持)			← 相違ありません		
		1	動作					

LCD 制御レジスタ L2			455A グループ			4559 グループ
			リセット時 : 00002	パワーダウン時 : 状態保持	W	
L23	SEG0/VLC3 端子機能 選択ビット	0	SEG0		← 相違ありません	
		1	VLC3			
L22	SEG1/VLC2 端子機能 選択ビット	0	SEG1			
		1	VLC2			
L21	SEG2/VLC1 端子機能 選択ビット	0	SEG2			
		1	VLC1			
L20	LCD 電源用内部分割 抵抗制御ビット	0	内部分割抵抗有効			
		1	内部分割抵抗無効			

LCD 制御レジスタ L3			455A グループ			4559 グループ
			リセット時 : 11112	パワーダウン時 : 状態保持	W	
L33	P23/SEG27 端子機能 選択ビット	0	SEG27		← 相違ありません	
		1	P23			
L32	P22/SEG26 端子機能 選択ビット	0	SEG26			
		1	P22			
L31	P21/SEG25 端子機能 選択ビット	0	SEG25			
		1	P21			
L30	P20/SEG24 端子機能 選択ビット	0	SEG24			
		1	P20			

LCD 制御レジスタ C1			455A グループ			4559 グループ
			リセット時 : 11112	パワーダウン時 : 状態保持	W	
C13	P03/SEG19 端子機能 選択ビット	0	SEG19		← 相違ありません	
		1	P03			
C12	P02/SEG18 端子機能 選択ビット	0	SEG18			
		1	P02			
C11	P01/SEG17 端子機能 選択ビット	0	SEG17			
		1	P01			
C10	P00/SEG16 端子機能 選択ビット	0	SEG16			
		1	P00			

LCD 制御レジスタ C2			455A グループ			4559 グループ
			リセット時 : 11112	パワーダウン時 : 状態保持	W	
C23	P13/SEG23 端子機能 選択ビット	0	SEG23		← 相違ありません	
		1	P13			
C22	P12/SEG22 端子機能 選択ビット	0	SEG22			
		1	P12			
C21	P11/SEG21 端子機能 選択ビット	0	SEG21			
		1	P11			
C20	P10/SEG20 端子機能 選択ビット	0	SEG20			
		1	P10			

LCD 制御レジスタ C3			455A グループ			4559 グループ		
			リセット時 : 1111 ₂	パワーダウン時 : 状態保持	W	← 相違ありません		
C3 ₃	P3 ₃ /SEG ₃₁ 端子機能 選択ビット	0	SEG ₃₁					
		1	P3 ₃					
C3 ₂	P3 ₂ /SEG ₃₀ 端子機能 選択ビット	0	SEG ₃₀					
		1	P3 ₂					
C3 ₁	P3 ₁ /SEG ₂₉ 端子機能 選択ビット	0	SEG ₂₉					
		1	P3 ₁					
C3 ₀	P3 ₀ /SEG ₂₈ 端子機能 選択ビット	0	SEG ₂₈					
		1	P3 ₀					

プルアップ制御レジスタ PU0			455A グループ			4559 グループ		
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W	← 相違ありません		
PU0 ₃	プルアップ トランジスタ制御ビット	0	P1 ₂ , P1 ₃ プルアップトランジスタ OFF		P0 ₃ プルアップトランジスタ OFF			
		1	P1 ₂ , P1 ₃ プルアップトランジスタ ON		P0 ₃ プルアップトランジスタ ON			
PU0 ₂	プルアップ トランジスタ制御ビット	0	P1 ₀ , P1 ₁ プルアップトランジスタ OFF		P0 ₂ プルアップトランジスタ OFF			
		1	P1 ₀ , P1 ₁ プルアップトランジスタ ON		P0 ₂ プルアップトランジスタ ON			
PU0 ₁	プルアップ トランジスタ制御ビット	0	P0 ₂ , P0 ₃ プルアップトランジスタ OFF		P0 ₁ プルアップトランジスタ OFF			
		1	P0 ₂ , P0 ₃ プルアップトランジスタ ON		P0 ₁ プルアップトランジスタ ON			
PU0 ₀	プルアップ トランジスタ制御ビット	0	P0 ₀ , P0 ₁ プルアップトランジスタ OFF		P0 ₀ プルアップトランジスタ OFF			
		1	P0 ₀ , P0 ₁ プルアップトランジスタ ON		P0 ₀ プルアップトランジスタ ON			

プルアップ制御レジスタ PU1			455A グループ			4559 グループ		
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W	← 相違ありません		
PU1 ₃	プルアップ トランジスタ制御ビット	0	P2 ₃ プルアップトランジスタ OFF		P1 ₃ プルアップトランジスタ OFF			
		1	P2 ₃ プルアップトランジスタ ON		P1 ₃ プルアップトランジスタ ON			
PU1 ₂	プルアップ トランジスタ制御ビット	0	P2 ₂ プルアップトランジスタ OFF		P1 ₂ プルアップトランジスタ OFF			
		1	P2 ₂ プルアップトランジスタ ON		P1 ₂ プルアップトランジスタ ON			
PU1 ₁	プルアップ トランジスタ制御ビット	0	P2 ₁ プルアップトランジスタ OFF		P1 ₁ プルアップトランジスタ OFF			
		1	P2 ₁ プルアップトランジスタ ON		P1 ₁ プルアップトランジスタ ON			
PU1 ₀	プルアップ トランジスタ制御ビット	0	P2 ₀ プルアップトランジスタ OFF		P1 ₀ プルアップトランジスタ OFF			
		1	P2 ₀ プルアップトランジスタ ON		P1 ₀ プルアップトランジスタ ON			

プルアップ制御レジスタ PU2			455A グループ			4559 グループ		
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W	← 相違ありません		
PU2 ₃	プルアップ トランジスタ制御ビット	0	P3 ₃ プルアップトランジスタ OFF		P2 ₃ プルアップトランジスタ OFF			
		1	P3 ₃ プルアップトランジスタ ON		P2 ₃ プルアップトランジスタ ON			
PU2 ₂	プルアップ トランジスタ制御ビット	0	P3 ₂ プルアップトランジスタ OFF		P2 ₂ プルアップトランジスタ OFF			
		1	P3 ₂ プルアップトランジスタ ON		P2 ₂ プルアップトランジスタ ON			
PU2 ₁	プルアップ トランジスタ制御ビット	0	P3 ₁ プルアップトランジスタ OFF		P2 ₁ プルアップトランジスタ OFF			
		1	P3 ₁ プルアップトランジスタ ON		P2 ₁ プルアップトランジスタ ON			
PU2 ₀	プルアップ トランジスタ制御ビット	0	P3 ₀ プルアップトランジスタ OFF		P2 ₀ プルアップトランジスタ OFF			
		1	P3 ₀ プルアップトランジスタ ON		P2 ₀ プルアップトランジスタ ON			

プルアップ制御レジスタ PU3			455A グループ			4559 グループ
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W	← 相違ありません
PU3 ₃	プルアップ トランジスタ制御ビット	0	D ₆ , D ₇ プルアップトランジスタ OFF		P3 ₃ プルアップトランジスタ OFF	
		1	D ₆ , D ₇ プルアップトランジスタ ON			
PU3 ₂	プルアップ トランジスタ制御ビット	0	D ₄ , D ₅ プルアップトランジスタ OFF		P3 ₂ プルアップトランジスタ OFF	
		1	D ₄ , D ₅ プルアップトランジスタ ON			
PU3 ₁	プルアップ トランジスタ制御ビット	0	D ₂ , D ₃ プルアップトランジスタ OFF		P3 ₁ プルアップトランジスタ OFF	
		1	D ₂ , D ₃ プルアップトランジスタ ON			
PU3 ₀	プルアップ トランジスタ制御ビット	0	D ₀ , D ₁ プルアップトランジスタ OFF		P3 ₀ プルアップトランジスタ OFF	
		1	D ₀ , D ₁ プルアップトランジスタ ON			

ポート出力形式制御レジスタ FR0			455A グループ			4559 グループ
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	W	← 相違ありません
FR0 ₃	ポート P1 ₂ , P1 ₃ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR0 ₂	ポート P1 ₀ , P1 ₁ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR0 ₁	ポート P0 ₂ , P0 ₃ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR0 ₀	ポート P0 ₀ , P0 ₁ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			

ポート出力形式制御レジスタ FR1			455A グループ			4559 グループ
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	W	← 相違ありません
FR1 ₃	ポート D ₃ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR1 ₂	ポート D ₂ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR1 ₁	ポート D ₁ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR1 ₀	ポート D ₀ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			

ポート出力形式制御レジスタ FR2			455A グループ			4559 グループ
			リセット時 : 0000 ₂	パワーダウン時 : 状態保持	W	← 相違ありません
FR2 ₃	ポート P3 ₂ , P3 ₃ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR2 ₂	ポート P3 ₀ , P3 ₁ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR2 ₁	ポート D ₅ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			
FR2 ₀	ポート D ₄ 出力形式選択ビット	0	N チャネルオープンドレイン出力		← 相違ありません	
		1	CMOS 出力			

ポート出力形式制御レジスタ FR3			455A グループ			4559 グループ
			リセット時： 0000 ₂	パワーダウン時： 状態保持	W	
FR3 ₃	ポート P2 ₃ 出力形式選択ビット	0	N チャネルオープンドレイン出力			← 相違ありません
		1	CMOS 出力			
FR3 ₂	ポート P2 ₂ 出力形式選択ビット	0	N チャネルオープンドレイン出力			
		1	CMOS 出力			
FR3 ₁	ポート P2 ₁ 出力形式選択ビット	0	N チャネルオープンドレイン出力			
		1	CMOS 出力			
FR3 ₀	ポート P2 ₀ 出力形式選択ビット	0	N チャネルオープンドレイン出力			
		1	CMOS 出力			

キーオンウェイクアップ制御レジスタ K0			455A グループ			4559 グループ
			リセット時： 0000 ₂	パワーダウン時： 状態保持	R/W	
K0 ₃	ポート P1 ₂ , P1 ₃ キーオン ウェイクアップ制御ビット	0	キーオンウェイクアップ無効			← 相違ありません
		1	キーオンウェイクアップ有効			
K0 ₂	ポート P1 ₀ , P1 ₁ キーオン ウェイクアップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			
K0 ₁	ポート P0 ₂ , P0 ₃ キーオン ウェイクアップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			
K0 ₀	ポート P0 ₀ , P0 ₁ キーオン ウェイクアップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			

キーオンウェイクアップ制御レジスタ K1			455A グループ			4559 グループ
			リセット時： 0000 ₂	パワーダウン時： 状態保持	R/W	
K1 ₃	ポート P2 ₃ キーオンウェイク アップ制御ビット	0	キーオンウェイクアップ無効			← 相違ありません
		1	キーオンウェイクアップ有効			
K1 ₂	ポート P2 ₂ キーオンウェイク アップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			
K1 ₁	ポート P2 ₁ キーオンウェイク アップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			
K1 ₀	ポート P2 ₀ キーオンウェイク アップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			

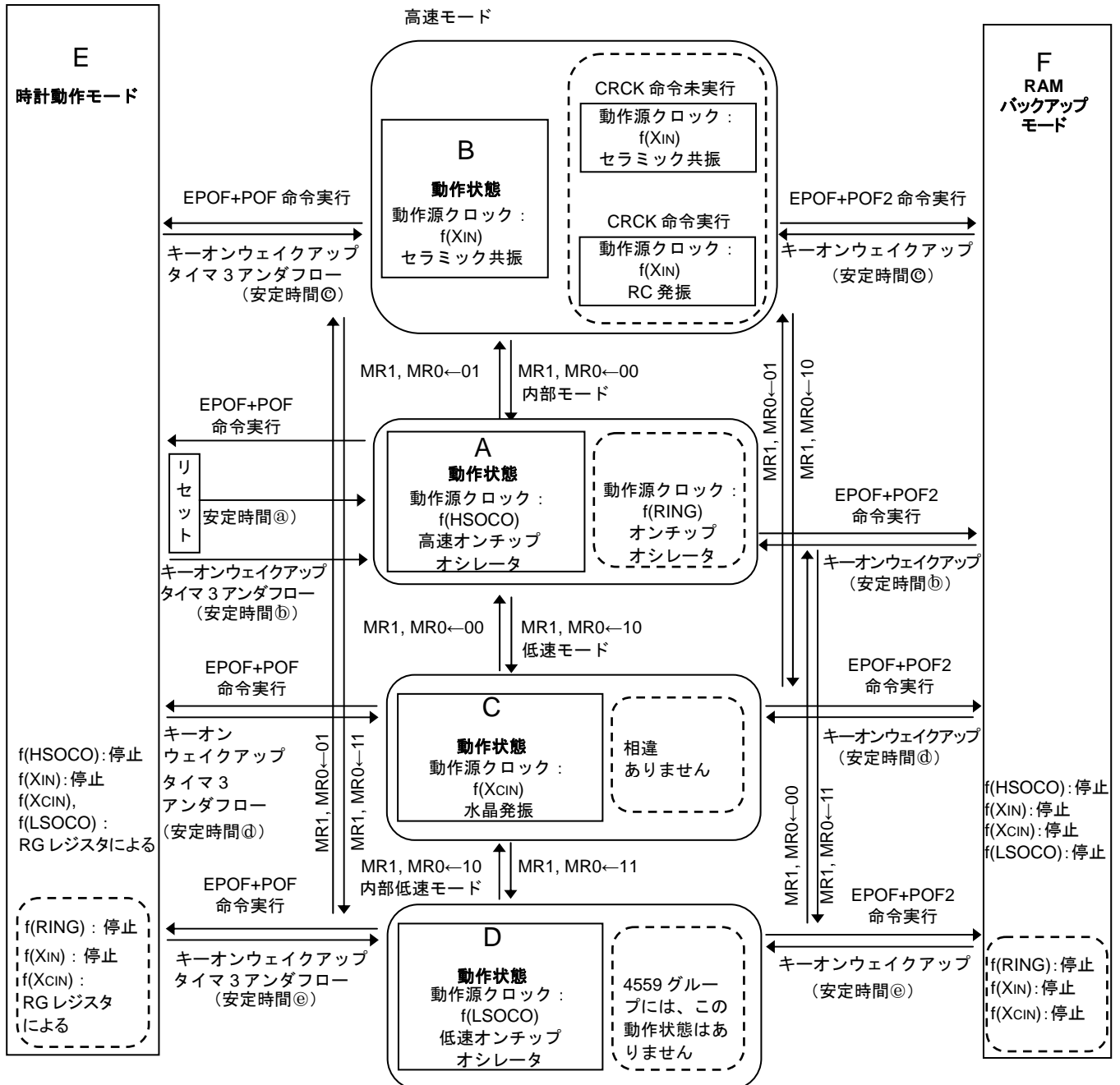
キーオンウェイクアップ制御レジスタ K2			455A グループ			4559 グループ
			リセット時： 0000 ₂	パワーダウン時： 状態保持	R/W	
K2 ₃	ポート P3 ₂ , P3 ₃ キーオンウェ イクアップ制御ビット	0	キーオンウェイクアップ無効			← 相違ありません
		1	キーオンウェイクアップ有効			
K2 ₂	ポート P3 ₀ , P3 ₁ キーオンウェ イクアップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			
K2 ₁	INT 端子復帰条件選択ビット	0	レベル復帰			
		1	エッジ復帰			
K2 ₀	INT 端子キーオンウェイク アップ制御ビット	0	キーオンウェイクアップ無効			
		1	キーオンウェイクアップ有効			

キーオンウェイクアップ制御レジスタ K3		455A グループ		
		リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W
K3 ₃	ポート D6, D7 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効	
		1	キーオンウェイクアップ有効	
K3 ₂	ポート D4, D5 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効	
		1	キーオンウェイクアップ有効	
K3 ₁	ポート D2, D3 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効	
		1	キーオンウェイクアップ有効	
K3 ₀	ポート D0, D1 キーオンウェイクアップ制御ビット	0	キーオンウェイクアップ無効	
		1	キーオンウェイクアップ有効	

キーオンウェイクアップ制御レジスタ K3		4559 グループ		
		リセット時 : 0000 ₂	パワーダウン時 : 状態保持	R/W
K3 ₃	ポート P3 ₂ , P3 ₃ 復帰条件 選択ビット	0	レベル復帰	
		1	エッジ復帰	
K3 ₂	ポート P3 ₂ , P3 ₃ 有効波形/レベル選択ビット	0	立ち下がり波形/“L” レベル	
		1	立ち上がり波形/“H” レベル	
K3 ₁	ポート P3 ₀ , P3 ₁ 復帰条件 選択ビット	0	レベル復帰	
		1	エッジ復帰	
K3 ₀	ポート P3 ₀ , P3 ₁ 有効波形/レベル選択ビット	0	立ち下がり波形/“L” レベル	
		1	立ち上がり波形/“H” レベル	

5. M3455AG8FP/M3455AGCFP と M34559G6FP の状態遷移図

にM34559G6FPの状態を示します。



安定時間 :

ⓐ : $f(HSOCO)$ / $f(RING)$ を 1376 回カウントした後、マイクロコンピュータは動作を開始します。

ⓑ : $f(HSOCO)$ を「システムクロック分周比×15」回カウントした後、マイクロコンピュータは動作を開始します。

$f(RING)$ を「システムクロック分周比×171」回カウントした後、マイクロコンピュータは動作を開始します。

ⓒ : $f(XIN)$ を「システムクロック分周比×171」回カウントした後、マイクロコンピュータは動作を開始します。455A グループと相違ありません

ⓓ : $f(XCIN)$ を「システムクロック分周比×171」回カウントした後、マイクロコンピュータは動作を開始します。455A グループと相違ありません

ⓔ : $f(LSOCO)$ を「システムクロック分周比×15」回カウントした後、マイクロコンピュータは動作を開始します。

6. 455A グループに追加/削除した命令コード

命令記号	追加 /削除	命令コード 16 進表記	機能	詳細説明
TW5A	追加	2 1 2	(W5) ← (A)	レジスタ A の内容をタイマ制御レジスタ W5 へ転送します。
TAW5	追加	2 4 F	(A) ← (W5)	タイマ制御レジスタ W5 の内容をレジスタ A へ転送します。
RBK	追加	0 4 0	TABP p 命令実行時 : p6←0	TABP p 命令実行時に参照するデータ領域を 0~63 ページに設定します。 この命令は TABP p 命令に対してのみ有効です。
SBK	追加	0 4 1	TABP p 命令実行時 : p6←1	TABP p 命令実行時に参照するデータ領域を 64~127 ページに設定します。 この命令は TABP p 命令に対してのみ有効です。
CRCK	削除	2 9 B	RC 発振回路選択	メインクロック (f(XIN)) に RC 発振回路を選択します。

7. 参考ドキュメント

データシート

455A グループデータシート

4559 グループデータシート

(最新版をルネサステクノロジホームページから入手してください。)

テクニカルニュース/テクニカルアップデート

(最新の情報をルネサステクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサステクノロジホームページ
<http://japan.renesas.com/>

お問合せ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録	455A グループ、4559 グループ 455A グループと 4559 グループの相違点
------	---

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2008.08.29	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事事務の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりますは、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444