

# RX65N、H8SX/1668

## シリアル通信インタフェース移行ガイド：H8SX/1668⇒RX65N

### 要旨

本アプリケーションノートは、RX65N および H8SX/1668 デバイスのシリアル通信インターフェース (SCI) の相違点について説明します。

### 動作確認デバイス

RX65N

H8SX/1668

### 目次

1. 特徴 .....	2
2. 一般的な注意事項 .....	4
3. 参考資料 .....	4
3.1 ハードウェアマニュアルの関連する章 .....	4
3.2 関連するレジスタ .....	5
4. レジスタの相違点の概要 .....	7
4.1 シリアルモードレジスタ (SMR) の変更 .....	9
4.2 SCI スマートカードモードレジスタ (SCMR) の変更 .....	10
4.3 シリアル拡張モードレジスタの変更 (SEMR_2 および SEMR) .....	10
5. ソフトウェアの詳細 .....	11
5.1 ソフトウェア移行手順の概要 .....	11
5.2 手順 1：レジスタ名参照を変更します。 .....	12
5.3 手順 2：周辺クロックレートが変更された場合、ボーレートを調整します。 .....	13
5.4 手順 3：ポート端子設定を修正します。 .....	13
5.5 手順 4：モジュールストップコントロールレジスタを調整します。 .....	13
5.6 手順 5：割り込みセットアップおよびハンドラコードを修正します。 .....	14
5.6.1 割り込み要因の許可 .....	14
5.6.2 割り込み優先レベル .....	14
5.6.3 割り込みプロトコルの調整 .....	15
5.6.4 ベクタ番号の調整 .....	16
6. 使用上の注意 .....	17
6.1 RX スマート・コンフィグレータ .....	17
改訂記録 .....	18

## 1. 特徴

表 1.1 に RX65N および H8SX/1668 デバイスの SCIg モジュール<sup>注</sup>の特長を示します。相違点は網掛けをしています。

表 1.1 SCIg の特長(1/2)

項目	仕様	
	RX65N	H8SX/1668
チャンネル数	10:SCI0、1、2、3、4、5、6、7、8、9	6:SCI_0、1、2、4、5、6
通信モード	5モード:調歩同期、 クロック同期、 スマートカード、 簡易 I2C、簡易 SPI	3モード:調歩同期、 クロック同期、 スマートカード
全二重通信	使用可能。送信部、受信部ともダブルバッファ構成	
データ転送	MSB ファースト/LSB ファースト選択可能	
割り込み要因	送信終了、送信データエンpty、 受信データフル、受信エラー、 開始条件/再開条件/停止条件生成終了(簡易 I2C モード用)	送信終了、送信データエンpty、 受信データフル、受信エラー
消費電力低減機能	チャンネルごとにモジュールストップ状態の設定が可能。	
調歩同期式 モード	チャンネル	全て
	データ長	7ビット/8ビット/9ビット
	送信ストップビット	1ビット/2ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS#端子、RTS#端子を用いた送受信制御が可能
	スタートビットの検出	Low レベルまたは立ち下がりエッジを選択可能
	ブレイク検出	<ul style="list-style-type: none"> <li>フレーミングエラー発生時、RxDn 端子のレベルを直接読み出すことでブレイクを検出可能</li> <li>SPTR.RXDMON フラグを読み出すことでブレイクを検出可能</li> </ul>
	クロックソース	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5,SCI6)
	倍速モード	ボーレートジェネレータ倍速モードを選択可能
マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	
ノイズ除去	RxDn 端子入力経路にデジタルノイズフィルタを内蔵	

表 1.2 SC1g の特長(1/2)

項目		仕様	
		RX65N	H8SX/1668
クロック同期式モード	チャネル	全て	0,1,2,4
	データ長	8 ビット	
	受信エラーの検出機能	オーバランエラー	
	ハードウェアフロー制御	CTS#端子、RTSn#端子を用いた送受信制御が可能	
スマートカードインタフェースモード	エラー処理	<ul style="list-style-type: none"> <li>受信時パリティエラーを検出するとエラーシグナルを自動送出</li> <li>送信時エラーシグナルを受信するとデータを自動再送信</li> </ul>	
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	
IrDA モード		非対応	SCI5 のみ対応
簡易 I2C モード	データ長	8 ビット	
	エラーの検出	オーバランエラー	
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	
ビットレートモジュレーション機能		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	
イベントリンク機能 (SCI5 のみ対応)	エラー(受信エラー・エラーシグナル検出)イベント出力		
	受信データフルイベント出力		
	送信データエンプティイベント出力		
	送信終了イベント出力		

【注】 RX651 は、SC1g のほかに SC1i(SCI10、SCI11)および SC1h(SCI12)があります。SCHi、SHCh の詳細については、「RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編」の「シリアルコミュニケーションインターフェース」の章を参照してください。

## 2. 一般的な注意事項

RX65N では IrDA はサポートされておりません。IrDA サポートを必要とするアプリケーションでは、外部 IrDA コントローラを追加する必要があります。

クロック同期動作モードでは RX65N の 10 のチャンネルすべてで使用可能です。HS8X/1668 では 4 つのチャンネルのみがクロック同期動作モードをサポートしています。

## 3. 参考資料

- RX65N ハードウェアマニュアル：  
R01UH0590JJ0230：RX65N グループ、RX651 グループユーザーズマニュアル ハードウェア編
- RX65N ソフトウェアマニュアル：  
R01US0071JJ0100：RX ファミリ RXv2 命令セットアーキテクチャ ユーザーズマニュアル ソフトウェア編

(最新版をルネサス エレクトロニクスホームページから入手してください。)

### 3.1 ハードウェアマニュアルの関連する章

- クロック発生回路  
SCI で使用される周辺クロックのセットアップ方法の詳細
- I/O レジスタ  
すべてのレジスタの一覧を示します。
- 消費電力低減機能  
モジュールストップコントロールレジスタの詳細
- 割り込みコントローラ  
SCI から割り込みコントローラへの割り込みの許可について
- I/O ポート  
SCI 関連の端子に関連する ICR およびポートファンクションレジスタの詳細

### 3.2 関連するレジスタ

RX65N のシリアル通信インタフェース(SCI<sub>g</sub>,SCI<sub>i</sub>,SCI<sub>h</sub>)の動作に関連するレジスタを以下に示します。

表 3.1 シリアル通信インタフェース動作に関連するレジスタ(1/2)

名前	説明	ハードウェアマニュアルの章
SYSTEM.SCKCR	システムクロックコントロールレジスタ	クロック発生回路
SYSTEM.MSTPCRB	モジュールストップコントロールレジスタ B	消費電力低減機能
ICU.IRx	割り込み要求レジスタ	割り込みコントローラ
ICU.IERx	割り込み要求許可レジスタ	
ICU.IPRx	割り込み要因プライオリティレジスタ	
PORTx.PDR	ポート方向レジスタ	I/O ポート
PORTx.PMR	ポートモードレジスタ	
MPC.PWPR	書き込みプロテクトレジスタ	マルチファンクション ピンコントローラ
MPC.PxxPFS	端子機能制御レジスタ	
SCIx.RSR	レシーブシフトレジスタ	シリアル通信インタ フェース
SCIx.RDR	レシーブデータレジスタ	
SCIx.RDRH	レシーブデータレジスタ H	
SCIx.RDRL	レシーブデータレジスタ L	
SCIx.RDRHL	レシーブデータレジスタ HL	
SCI10.FRDR SCI11.FRDR	受信 FIFO データレジスタ	
SCIx.TDR	トランスミットデータレジスタ	
SCIx.TDRH	トランスミットデータレジスタ H	
SCIx.TDRL	トランスミットデータレジスタ L	
SCIx.TDRHL	トランスミットデータレジスタ HL	
SCI10.FTDR SCI11.FTDR	送信 FIFO データレジスタ	
SCIx.SMR	シリアルモードレジスタ	
SCIx.SCR	シリアルコントロールレジスタ	
SCIx.SSR/SSRFIFO	シリアルステータスレジスタ	
SCIx.SCMR	スマートカードモードレジスタ	
SCIx.BRR	ビットレートレジスタ	
SCIx.MDDR	モジュレーションデューティレジスタ	
SCIx.SEMR	シリアル拡張モードレジスタ	
SCIx.SNFR	ノイズフィルタ設定レジスタ	
SCIx.SIMR1	I2C モードレジスタ 1	
SCIx.SIMR2	I2C モードレジスタ 2	
SCIx.SIMR3	I2C モードレジスタ 3	
SCIx.SISR	I2C ステータスレジスタ	
SCIx.SPMR	SPI モードレジスタ	
SCI10.FCR SCI11.FCR	FIFO コントロールレジスタ	

表 3.2 シリアル通信インタフェース動作に関連するレジスタ(2/2)

名前	説明	ハードウェアマニュアルの章
SCI10.FDR SCI11.FDR	FIFO データカウントレジスタ	
SCI10.LSR SCI11.LSR	ラインステータスレジスタ	
SCI10.CDR SCI11.CDR	比較データレジスタ	
SCI10.DCCR SCI11.DCCR	データ比較制御レジスタ	
SCI10.SPTR SCI11.SPTR	シリアルポートレジスタ	
SCI12.ESMER	拡張シリアルモード有効レジスタ	
SCI12.CR0	コントロールレジスタ 0	
SCI12.CR1	コントロールレジスタ 1	
SCI12.CR2	コントロールレジスタ 2	
SCI12.CR3	コントロールレジスタ 3	
SCI12.PCR	ポートコントロールレジスタ	
SCI12.ICR	割り込みコントロールレジスタ	
SCI12.STR	ステータスレジスタ	
SCI12.STCR	ステータスクリアレジスタ	
SCI12.CF0DR	Control Field 0 データレジスタ	
SCI12.CF0CR	Control Field 0 コンペアイネーブルレジスタ	
SCI12.CF0RR	Control Field 0 受信データレジスタ	
SCI12.PCF1DR	プライマリ Control Field 1 データレジスタ	
SCI12.SCF1DR	セカンダリ Control Field 1 データレジスタ	
SCI12.CF1CR	Control Field 1 コンペアイネーブルレジスタ	
SCI12.CF1RR	Control Field 1 受信データレジスタ	
SCI12.TCR	タイマコントロールレジスタ	
SCI12.TMR	タイマモードレジスタ	
SCI12.TPRE	タイマプリスケアラレジスタ	
SCI12.TCNT	タイマカウントレジスタ	

## 4. レジスタの相違点の概要

表 4.1 に RX65NSCI のレジスタを示します。H8SX/1668 デバイスから変更されたレジスタは網掛けをしています。変更されたレジスタの詳細については、以下のセクションで説明します。それ以外のレジスタに関しましては RX65N ハードウェアマニュアルを参照ください。

表 4.1 SCI レジスタ(1/2)

レジスタ名	記号
レシーブシフトレジスタ	RSR
レシーブデータレジスタ	RDR
レシーブデータレジスタ H	RDRH
レシーブデータレジスタ L	RDRL
レシーブデータレジスタ HL	RDRHL
受信 FIFO データレジスタ	FRDR
トランスミットデータレジスタ	TDR
トランスミットデータレジスタ H	TDRH
トランスミットデータレジスタ L	TDRL
トランスミットデータレジスタ HL	TDRHL
送信 FIFO データレジスタ	FTDR
シリアルモードレジスタ	SMR
シリアルコントロールレジスタ	SCR
シリアルステータスレジスタ	SSR
スマートカードモードレジスタ	SCMR
ビットレートレジスタ	BRR
モジュレーションデューティレジスタ	MDDR
シリアル拡張モードレジスタ	SEMR
ノイズフィルタ設定レジスタ	SNFR
I2C モードレジスタ 1	SIMR1
I2C モードレジスタ 2	SIMR2
I2C モードレジスタ 3	SIMR3
I2C ステータスレジスタ	SISR
SPI モードレジスタ	SPMR
FIFO コントロールレジスタ	FCR
FIFO データカウントレジスタ	FDR
ラインステータスレジスタ	LSR
比較データレジスタ	CDR
データ比較制御レジスタ	DCCR
シリアルポートレジスタ	SPTR
拡張シリアルモード有効レジスタ	ESMER
コントロールレジスタ 0	CR0
コントロールレジスタ 1	CR1
コントロールレジスタ 2	CR2
コントロールレジスタ 3	CR3
ポートコントロールレジスタ	PCR
割り込みコントロールレジスタ	ICR
ステータスレジスタ	STR
ステータスクリアレジスタ	STCR

表 4.2 SCI レジスタ(2/2)

レジスタ名	記号
Control Field 0 データレジスタ	CF0DR
Control Field 0 コンペアイネーブルレジスタ	CF0CR
Control Field 0 受信データレジスタ	CF0RR
プライマリ Control Field 1 データレジスタ	PCF1DR
セカンダリ Control Field 1 データレジスタ	SCF1DR
Control Field 1 コンペアイネーブルレジスタ	CF1CR
Control Field 1 受信データレジスタ	CF1RR
タイマコントロールレジスタ	TCR
タイマモードレジスタ	TMR
タイマプリスケアラレジスタ	TPRE
タイマカウントレジスタ	TCNT



#### 4.1 シリアルモードレジスタ（SMR）の変更

H8SX から RX65N への移行にともない網掛けされた CM および PM ビットの名称が変更されましたが、機能の変更はありません。

- SMR(RX65N)  
(SCMR.SMIF=0 のとき)

b7	b6	b5	b4	b3	b2	b1	b0
CM	CHR	PE	PM	STOP	MP	CKS[1:0]	

- SMR(H8SX/1668)  
(SCMR.SMIF=0 のとき)

b7	b6	b5	b4	b3	b2	b1	b0
C/-A	CHR	PE	O/-E	STOP	MP	CKS[1:0]	

- SMR(RX65N)  
(SCMR.SMIF=1 のとき)

b7	b6	b5	b4	b3	b2	b1	b0
GM	BLK	PE	PM	BCP[1:0]		CKS[1:0]	

- SMR(H8SX/1668)  
(SCMR.SMIF=1 のとき)

b7	b6	b5	b4	b3	b2	b1	b0
GM	BLK	PE	O/-E	BCP[1:0]		CKS[1:0]	

## 4.2 SCI スマートカードモードレジスタ (SCMR) の変更

新規に BCP2 ビット、CHR1 ビットが RX65N のレジスタに追加されました。

- SCMR (RX65N)

b7	b6	b5	b4	b3	b2	b1	b0
BCP2	—	—	CHR1	SDIR	SINV	—	SMIF

- SCMR(H8SX/1668)

b7	b6	b5	b4	b3	b2	b1	b0
—	—	—	—	SDIR	SINV	—	SMIF

## 4.3 シリアル拡張モードレジスタの変更 (SEMR\_2 および SEMR)

レジスタ名は SEMR\_2 から SEMR に移動しました。

ABCS ビットは b3 から b4 に移行されました。

ACS2 および ACS1 は削除されました (平均転送レート機能を持つ)。

新規に RXDESEL ビット、BGDM ビット、NFEN ビットが RX65N のレジスタに追加されました。

- SEMR(RX65N)

b7	b6	b5	b4	b3	b2	b1	b0
RXDESEL	BGDM	NFEN	ABCS	—	BRME	—	ACS0

- SEMR\_2(H8SX/1668)

b7	b6	b5	b4	b3	b2	b1	b0
—	—	—	—	ABCS	ACS[2:0]		

## 5. ソフトウェアの詳細

### 5.1 ソフトウェア移行手順の概要

1. 該当する場合、レジスタ名の参照を変更します（ルネサス iodef.h ファイルを使用している場合）。
2. 周辺クロックレートが変更された場合、ボーレートを修正します。
3. ポート端子設定を修正します。
4. モジュールストップコントロールレジスタを修正します。
5. 割り込みセットアップおよびハンドラコードを修正します。

## 5.2 手順 1：レジスタ名参照を変更します。

ルネサスツールチェーンには、対象チップのハードウェアリソースに関するレジスタ定義を含むヘッダファイルを自動的に生成するユーティリティが含まれています。コードを移行する場合、これらのリソースを参照するために使用する基礎構造が変更されている場合があることに十分注意してください。定義はファイル `iodefine.h` に格納されます。

H8SX ファミリ用に生成されたファイルでは、さまざまな動作モードで SCI レジスタに別個の構造が定義されます。たとえば、構造「`st_sci`」は、ノーマルモード（スマートカードモードは無効）で SCI に対してレジスタを定義するために使用され、構造「`st_smci`」は、SCI がスマートカードモードのときに同じレジスタを参照するために使用されます。

RX シリーズのパーツでは、コントロールレジスタを参照するために構造を定義する異なる方法が使用されます。シリアルポートなどの周辺装置に 1 つの構造が定義されます。コントロールレジスタが周辺装置のモードに基づいて 2 つのビットマップを持つその構造内で、2 つの構造のユニオンが作成されます。

- レジスタの変更（SMCR の SMIF=0、スマートカードインタフェースが無効）

● H8SX から	RX65N へ
<code>SCIx.SMR.BIT.CA</code>	<code>SCIx.SMR.BIT.CM</code>
<code>SCIx.SMR.BIT.CHR</code>	<code>SCIx.SMR.BIT.CHR</code>
<code>SCIx.SMR.BIT._PE</code>	<code>SCIx.SMR.BIT.PE</code>
<code>SCIx.SMR.BIT.OE</code>	<code>SCIx.SMR.BIT.PM</code>
<code>SCIx.SMR.BIT.STOP</code>	<code>SCIx.SMR.BIT.STOP</code>
<code>SCIx.SMR.BIT.MP</code>	<code>SCIx.SMR.BIT.MP</code>
<code>SCIx.SMR.BIT.CKS</code>	<code>SCIx.SMR.BIT.CKS</code>

- レジスタの変更（SMCR の SMIF=1、スマートカードインタフェースが有効）

● H8SX から	RX65N へ
<code>SMCIx.SMR.BIT.GM</code>	<code>SCIx.SMR.BIT.GM</code>
<code>SMCIx.SMR.BIT.CHR</code>	<code>SCIx.SMR.BIT.BLK</code>
<code>SMCIx.SMR.BIT._PE</code>	<code>SCIx.SMR.BIT.PE</code>
<code>SMCIx.SMR.BIT.OE</code>	<code>SCIx.SMR.BIT.PM</code>
<code>SMCIx.SMR.BIT.BCP</code>	<code>SCIx.SMR.BIT.BCP</code>
<code>SMCIx.SMR.BIT.CKS</code>	<code>SCIx.SMR.BIT.CKS</code>

RX ファミリのメンバ用の `iodefine.h` 内の新規マクロにより、周辺モジュールと関連する論理名で ICU 制御レジスタ、モジュールストップレジスタ、DTC 許可レジスタ、割り込みベクタ番号を簡単に参照することができます。これらのマクロにより、CPU 間で異なる特定のレジスタおよびベクタ番号を共通の表記で表現できるため、RX ファミリメンバ間のプログラム移行にも役立ちます。詳細については、`iodefine.h` に含まれる文書を参照してください。

マクロ	使用例
<code>IR("module name", "bit name")</code>	<code>if ( IR(SCI0, TXI0) == 1)...</code>
<code>IEN("module name", "bit name")</code>	<code>IEN(SCI0, TXI0) = 1 ;</code>
<code>IPR("module name", "bit name")</code>	<code>IPR(SCI0, TXI0) = 0x02 ;</code>
<code>MSTP("module name")</code>	<code>MSTP(SCI0) = 0 ;</code>
<code>VECT("module name", "bit name")</code>	<code>#pragma interrupt MySciTxIsr(vect=VECT(SCI0, TXI0))</code>

### 5.3 手順2：周辺クロックレートが変更された場合、ボーレートを調整します。

周辺クロック（PCLK）はSCIのタイムベースです。RX65Nコアの高速化により、周辺クロックは最大60MHz(SCI：120MHz)で動作します。H8SX/1668の最大周辺クロック周波数は35MHzです。周辺クロックのパフォーマンスの向上を活用するアプリケーションでは、ボーレート生成と関連するタイミングパラメータを修正する必要があります。その結果、最小および最大許容ボーレートが変わる場合があります。

RX65Nのクロック発生回路の改善とコアの高速化により、アプリケーションは向上したパフォーマンスを活用して、周辺モジュールのソフトウェアのタイミングの変更に関連する移行作業を最小限に抑えることができます。コード実行速度を決定するRX65Nシステムクロック速度は、同じ周辺クロック速度のまま、H8SX/1668のアプリケーションで倍速にすることができます。周辺モジュールのドライバコードに影響をほとんど与えずにコードを倍速で実行することができます。

### 5.4 手順3：ポート端子設定を修正します。

ポート端子割り当てが変更されたため、使用するシリアルポートについて、対応するポートモードレジスタ(PMR)で「周辺モジュールとして使用」に設定、及びマルチファンクションピンコントローラ(MCP)にて「シリアル通信機能」に設定してください。

### 5.5 手順4：モジュールストップコントロールレジスタを調整します。

電力効率を最大化するため、H8SXとRXコアは、ともにモジュールストップコントロールレジスタに書き込むことにより、内蔵周辺機能を個別に停止することができます。デフォルトでは、プロセッサのリセット後にシリアルポートは停止するため、シリアルポートを動作させる場合には、これを有効にしなければなりません。SCIチャンネルのステートを決定するビットが変更されているため、アプリケーションコードをH8SX/1668からRX65Nに移行する場合にこれを修正する必要があります。

● H8SX から	RX65N へ
SCI0:	
MSTP.CRB.BIT._SCI0	MSTP(SCI0)
SCI1:	
MSTP.CRB.BIT._SCI1	MSTP(SCI1)
SCI2:	
MSTP.CRB.BIT._SCI2	MSTP(SCI2)
SCI4:	
MSTP.CRB.BIT._SCI4	MSTP(SCI4)
SCI5:	
MSTP._CRC.BIT._SCI5	MSTP(SCI5)
SCI6:	
MSTP._CRC.BIT._SCI6	MSTP(SCI6)

## 5.6 手順5：割り込みセットアップおよびハンドラコードを修正します。

### 5.6.1 割り込み要因の許可

SCI 通信のために割り込みを使用しているアプリケーションコードは、変更の必要があります。RX65N 割り込みコントローラ (ICU) で適切な割り込み要因を許可して、優先順位を設定するために、SCI 初期化時に手順を追加しなければなりません。詳細については、「RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編」の「割り込みコントローラ」の章を参照してください。

- SCI0 の割り込みを許可するには、以下のコードを含まなければなりません。

```
IEN(SCI0,RXI0)    = 1U;    // Enable Rx interrupts
IEN(SCI0,TXI0)    = 1U;    // Enable Tx interrupts
ICU.GENBL0.BIT.EN0 = 1U;    // Enable Tx complete interrupts
ICU.GENBL0.BIT.EN1 = 1U;    // Enable Rx error interrupts

IPR(SCI0,RXI0)    = 0x01;  // Set priority for SCI0 RXI0 interrupts
IPR(SCI0,TXI0)    = 0x01;  // Set priority for SCI0 TXI0 interrupts
IPR(ICU,GROUPBL0) = 0x01;  // Set priority for GENBL0 interrupts
```

### 5.6.2 割り込み優先レベル

各 SCI チャンネルには、設定すべき関連する割り込み優先順位があります。CPU の PSW の現在の割り込み優先順位よりも高い優先順位を持つアクティブな割り込みが起動します。割り込み優先順位は、iodefine.h のマクロを使用して設定されます。

表 5.1 割り込み要因プライオリティレジスタ

SCI チャンネル	割り込み要因プライオリティ レジスタ (IPR)	IODEFINE.H マクロ
RXI0	IPR58	IPR(SCI0, RXDI0) = <priority>
TXI0	IPR59	IPR(SCI0, TXDI0) = <priority>
RXI1	IPR60	IPR(SCI1, RXDI1) = <priority>
TXI1	IPR61	IPR(SCI1, TXDI1) = <priority>
RXI2	IPR62	IPR(SCI2, RXDI2) = <priority>
TXI2	IPR63	IPR(SCI2, TXDI2) = <priority>
RXI3	IPR80	IPR(SCI3, RXDI3) = <priority>
TXI3	IPR81	IPR(SCI3, TXDI3) = <priority>
RXI4	IPR82	IPR(SCI4, RXDI4) = <priority>
TXI4	IPR83	IPR(SCI4, TXDI4) = <priority>
RXI5	IPR84	IPR(SCI5, RXDI5) = <priority>
TXI5	IPR85	IPR(SCI5, TXDI5) = <priority>
RXI6	IPR86	IPR(SCI6, RXDI6) = <priority>
TXI6	IPR87	IPR(SCI6, TXDI6) = <priority>

### 5.6.3 割り込みプロトコルの調整

割り込みサービスルーチン（ISR）を特定するための「\_\_interrupt」の使用は、ルネサス C コンパイラの最新バージョンではサポートされなくなりました。ISR のプロトコルは「#pragma interrupt」ディレクティブを使用しなければなりません。RX ファミリ間での移行を確実にするためベクタ番号を使用するのではなく、iodefine.h マクロを使用します。

- 以前の構文：

```
__interrupt(vect=215) void INT_RXI0_SCI0(void)
```

- 新しい構文：

```
#pragma interrupt (INT_RXI0(vect=VECT(SCI0,RXI0)))  
void INT_RXI0 (void) ;
```

### 5.6.4 ベクタ番号の調整

RX65N の割り込みベクタ番号は、H8SX のベクタ番号とは異なります。ルネサスコンパイラを使用するときに、C 言語で作成された割り込みサービスルーチンは、#pragma 割り込みディレクティブを使用して特定の割り込みベクタに組み込まれます。

```
#pragma interrupt (INT_RXI0(vect=145))
void INT_RXI0 (void) ;
```

「vect=」に続くベクタ番号は、表 5.2 に従って RX65N の新たなベクタ番号に更新する必要があります。iodefine.h の VECT マクロは、アプリケーションコードを変更せずに RX ファミリの他のメンバに移行することができる、より簡単で移行可能な構文を提供します。

表 5.2 割り込みベクタ番号

割り込み要因	H8SX ベクタ	RX65N	iodefine.h マクロ
SCI0 受信	145	58	VECT(SCI0, RXI0)
SCI0 送信	146	59	VECT(SCI0, TXI0)
SCI1 受信	149	60	VECT(SCI1, RXI1)
SCI1 送信	150	61	VECT(SCI1, TXI1)
SCI2 受信	153	62	VECT(SCI2, RXI2)
SCI2 送信	154	63	VECT(SCI2, TXI2)
SCI4 受信	161	82	VECT(SCI4, RXI4)
SCI4 送信	162	83	VECT(SCI4, TXI4)
SCI5 受信	220	84	VECT(SCI5, RXI5)
SCI5 送信	221	85	VECT(SCI5, TXI5)
SCI6 受信	224	86	VECT(SCI6, RXI6)
SCI6 送信	225	87	VECT(SCI6, TXI6)
SCI0 受信エラー	144	110	VECT(ICU, GROUPBL0)
SCI0 送信終了、送信完了	147		
SCI1 受信エラー	148		
SCI1 送信終了、送信完了	151		
SCI2 受信エラー	152		
SCI2 送信終了、送信完了	155		
SCI4 受信エラー	160		
SCI4 送信終了、送信完了	163		
SCI5 受信エラー	222		
SCI5 送信終了、送信完了	223		
SCI6 受信エラー	226		
SCI6 送信終了、送信完了	227		



## 6. 使用上の注意

### 6.1 RX スマート・コンフィグレータ

SCI のコード作成において、RX ファミリでは RX スマート・コンフィグレータを用いる事ができます。RX スマート・コンフィグレータでは GUI 上で SCI の機能を選択、設定することで対応するドライバコードを自動生成することが可能です。RX ファミリへの移行においてはスマート・コンフィグレータの使用をおすすめします。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2023.03.27	—	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
  2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
  5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
  6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等  
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
  7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
  8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
  11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
  13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

[www.renesas.com](http://www.renesas.com)

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。