

RL78/G24

タイマ RG2 PWM モード（バッファ動作）

要旨

本アプリケーションノートでは、RL78/G24 のタイマ RG2 PWM モード（バッファ動作）を使用して、PWM 波形を出力する方法を説明します。

動作確認デバイス

RL78/G24

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
1.1 仕様概要	3
1.2 動作概要	4
1.3 デューティ変更処理の説明	5
1.3.1 初期出力→デューティ 90%	5
1.3.2 デューティ 90%→80%→・・・10%、10%→20%→・・・90%	7
1.3.3 デューティ 10%→0%.....	9
1.3.4 デューティ 0%→10%.....	11
1.3.5 (補足) デューティ 100%出力.....	13
2. 動作確認条件.....	15
3. ハードウェア説明.....	16
3.1 ハードウェア構成例.....	16
3.2 使用端子一覧.....	16
4. ソフトウェア説明.....	17
4.1 スマート・コンフィグレータの設定.....	17
4.1.1 システム設定.....	17
4.1.2 コンポーネントの設定	19
4.2 フォルダ構成.....	20
4.3 オプション・バイトの設定一覧.....	21
4.4 定数一覧	21
4.5 変数一覧	22
4.6 関数一覧	22
4.7 関数仕様	23
4.8 フローチャート	24
4.8.1 メイン処理.....	24
4.8.2 R_Config_TRG_Create_UserInit 関数	24
4.8.3 r_Config_TRG_interrupt 関数.....	25
5. サンプルコード	26
6. 参考ドキュメント.....	26
改訂記録	27

1. 仕様

1.1 仕様概要

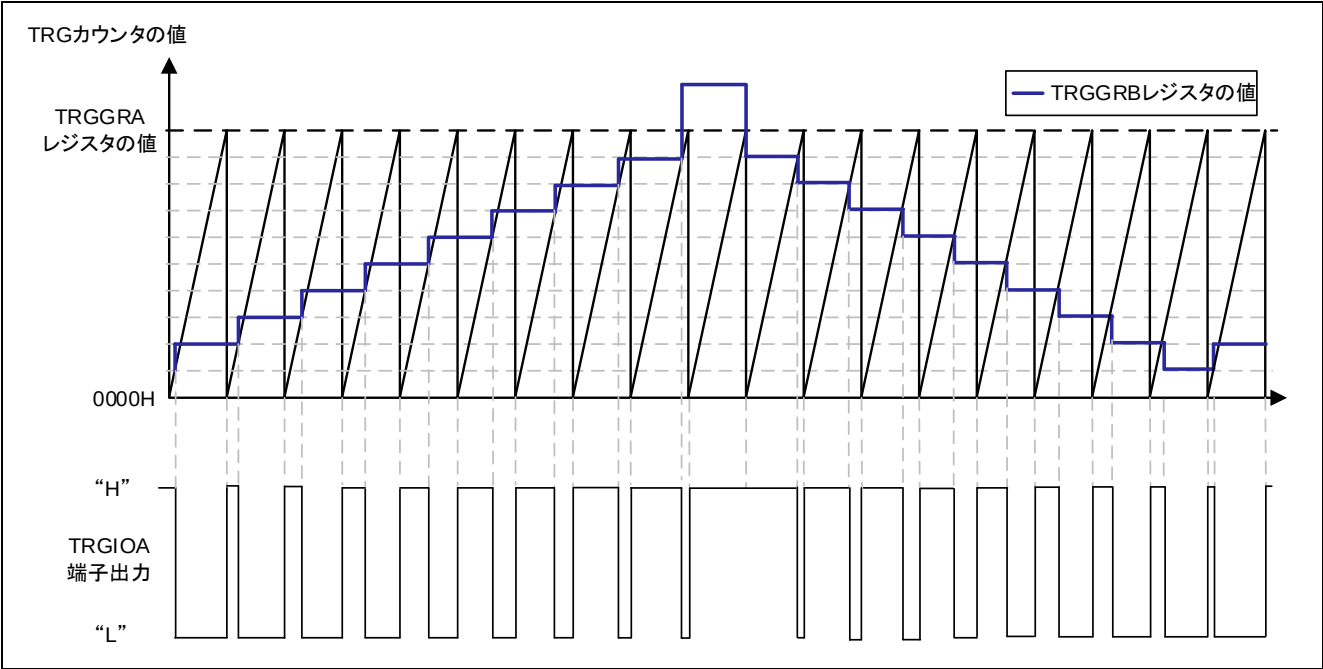
周期 100μs の PWM 波形を 1 本出力します。PWM 波形は、一周周期ごとにデューティを変更します。本アプリケーションノートでは、アクティブレベルは“L”、非アクティブレベルは“H”としています。

表 1-1 に使用する周辺機能と用途を、図 1-1 に PWM の出力波形を示します。

表 1-1 使用する周辺機能と用途

周辺機能	用途
タイマ RG2	PWM 波形出力

図 1-1 PWM の出力波形



1.2 動作概要

PWM モードを使用し、TRGIOA 端子から周期 100 μ s の PWM 波形を出力します。PWM 波形のデューティは 90%→80%→…→10%→0%→10%→…→90%と 1 周期ごとに変更します。デューティの変更は TRGGRA コンパレー一致割り込み（INTTRG）で行います。

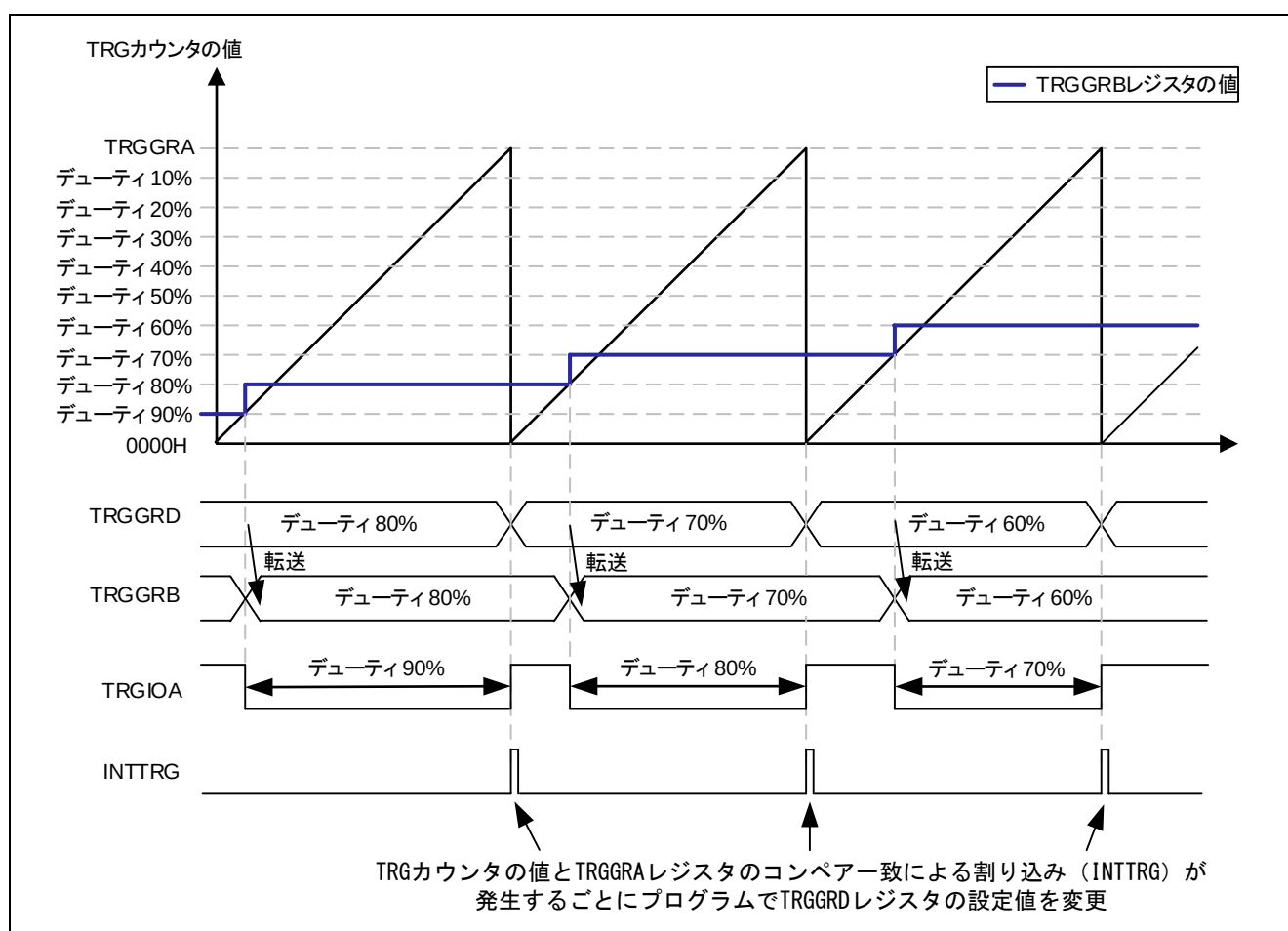
設定を以下に示します。

＜設定＞

- ・ タイマ RG2 のカウントソースは fCLK（48MHz）を使用します。
- ・ TRG カウンタは、TRGGRA レジスタとのコンパレー一致でクリアします。
- ・ TRGGRD レジスタは、TRGGRB バッファ・レジスタとして使用します。
- ・ TRGGRC レジスタは、TRGGRA バッファ・レジスタとして使用しません。
- ・ TRGGRA 比較一致割り込み（INTTRG）を使用します。

図 1-2 にバッファ動作、およびバッファレジスタ（TRGGRD）の書き換えタイミングを示します。

図 1-2 バッファ動作、およびバッファレジスタ（TRGGRD）の書き換えタイミング



1.3 デューティ変更処理の説明

本節ではデューティ変更時のハードウェア動作とソフトウェア処理について、いくつかの場合に分けて説明します。

なお、PWM 周期は共通で 100 [μs] に設定しています。

PWM 周期が 100 [μs] 時の TRGGRA レジスタの値は、下記の式から 4799 です。

$$\begin{aligned} 100 [\mu s] &= (1 / 48 [\text{MHz}]) \times (\text{TRGGRA} + 1) \\ &= 20.83 [\text{ns}] \times (4799 + 1) \end{aligned}$$

1.3.1 初期出力→デューティ 90%

$$\begin{aligned} \text{アクティブレベル L} : 90 [\mu s] &= (1 / 48 [\text{MHz}]) \times (\text{TRGGRA} - \text{TRGGRB}) \\ &= 20.83 [\text{ns}] \times 4319 \end{aligned}$$

$$\begin{aligned} \text{非アクティブレベル H} : 10 [\mu s] &= (1 / 48 [\text{MHz}]) \times (\text{TRGGRB} + 1) \\ &= 20.83 [\text{ns}] \times (479 + 1) \end{aligned}$$

図 1-3、表 1-2 に初期出力→デューティ 90%出力設定時の動作を示します。

図 1-3 初期出力→デューティ 90%出力タイミング

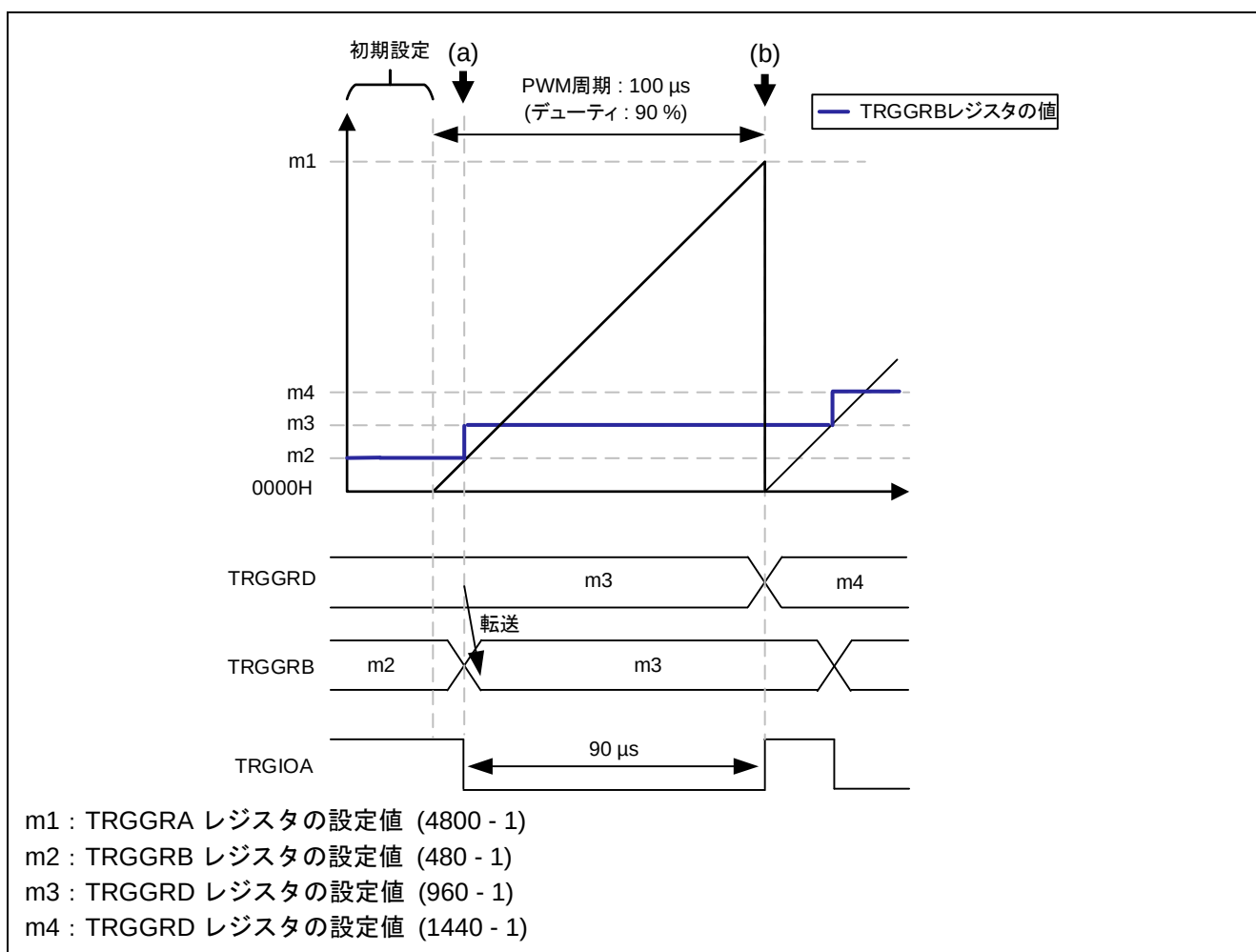


表 1-2 初期出力→デューティ 90%出力タイミング

	ハードウェア処理	ソフトウェア処理
初期設定	—	• TRG カウンタクリア要因を TRGGRA レジスタ一致に設定 • TRGGRA レジスタを設定 (m1) • TRGGRB レジスタを設定 (m2) • TRGGRD レジスタを設定 (m3)
	• TRGIOA 端子から初期状態"H"出力 • タイマ RG2 カウント開始	• 動作モードを PWM モードに設定 • タイマ RG2 カウント開始
(a)	• TRG カウンタと TRGGRB レジスタ (m2) 一致 • TRGGRD レジスタ (m3) を TRGGRB レジスタに転送 • TRGIOA 端子から"L"出力	—
(b)	• TRG カウンタと TRGGRA レジスタ (m1) 一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタ (m4) を設定

1.3.2 デューティ 90%→80%→・・・10%、10%→20%→・・・90%

アクティブレベル L : $(100 - N) [\mu s] = (1 / 48 [\text{MHz}]) \times (\text{TRGGRB} - M)$

非アクティブレベル H : $N [\mu s] = (1 / 48 [\text{MHz}]) \times (\text{TRGGRB} + 1)$
 $= 20.83 [\text{ns}] \times (M + 1)$

表 1-3 にデューティと TRGGRB レジスタ設定値を示します。

表 1-3 デューティと TRGGRB レジスタ設定値

デューティ (%)	90	80	70	60	50	40	30	20	10
非アクティブレベル H (N [μs])	10	20	30	40	50	60	70	80	90
TRGGRB レジスタ設定値 M	479	959	1439	1919	2399	2879	3359	3839	4319

図 1-4、表 1-4 にデューティ XX%→デューティ YY% (XX, YY: 10 ~ 90) 出力設定時の動作を示します。

図 1-4 デューティ XX%→デューティ YY%出力タイミング (XX, YY: 10 ~ 90)

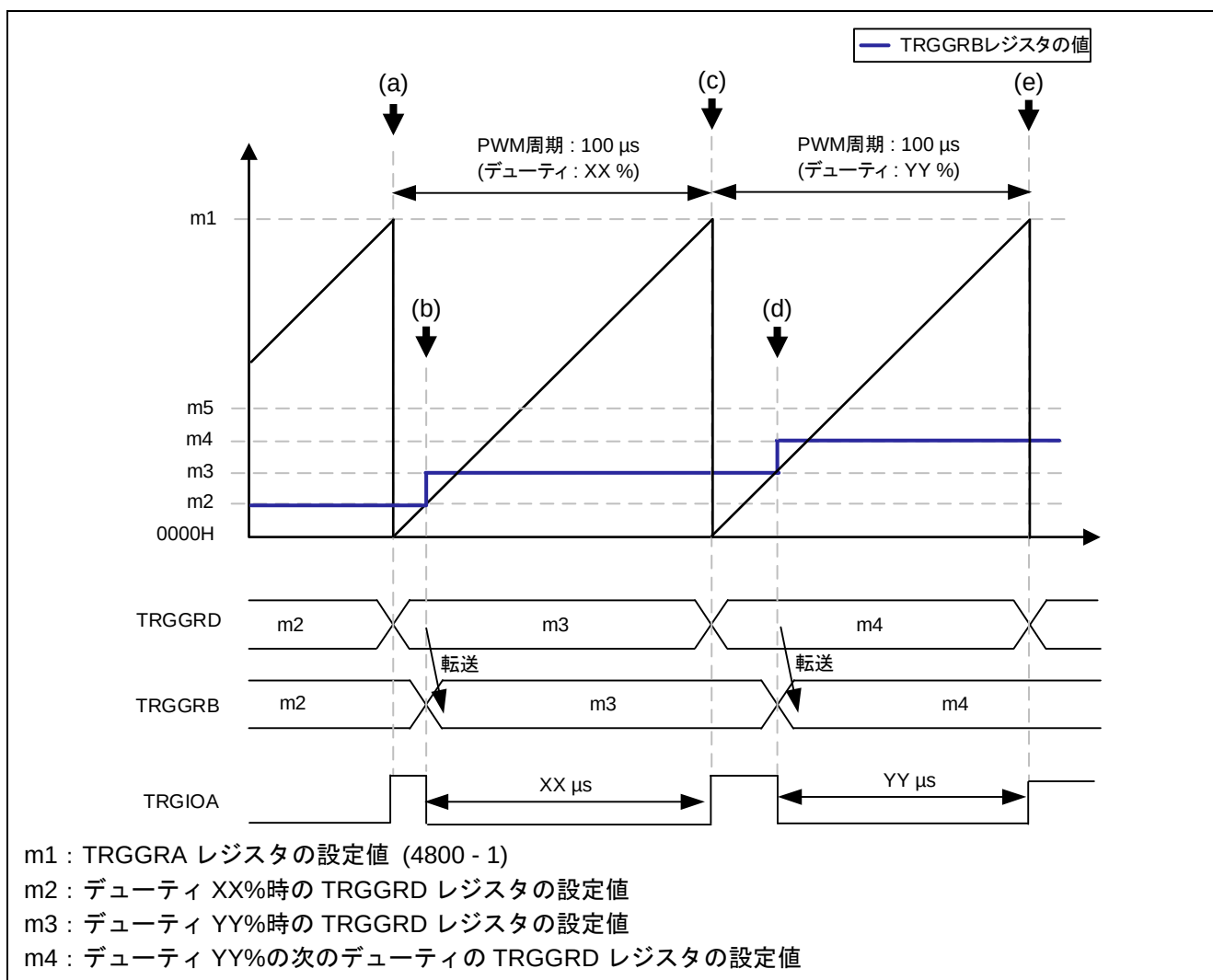


表 1-4 デューティ XX%→デューティ YY%出力タイミング（XX, YY: 10 ~ 90）

	ハードウェア処理	ソフトウェア処理
(a)	• TRG カウンタと TRGGRA レジスタ（m1）一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定（m3）
(b)	• TRG カウンタと TRGGRB レジスタ（m2）一致 • TRGGRD（m3）レジスタを TRGGRB レジスタに転送 • TRGIOA 端子から"L"出力	—
(c)	• TRG カウンタと TRGGRA レジスタ（m1）一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定（m4）
(d)	• TRG カウンタと TRGGRB（m3）レジスタ一致 • TRGGRD レジスタ（m4）を TRGGRB レジスタに転送 • TRGIOA 端子から"L"出力	—
(e)	• TRG カウンタと TRGGRA レジスタ（m1）一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定（m5）

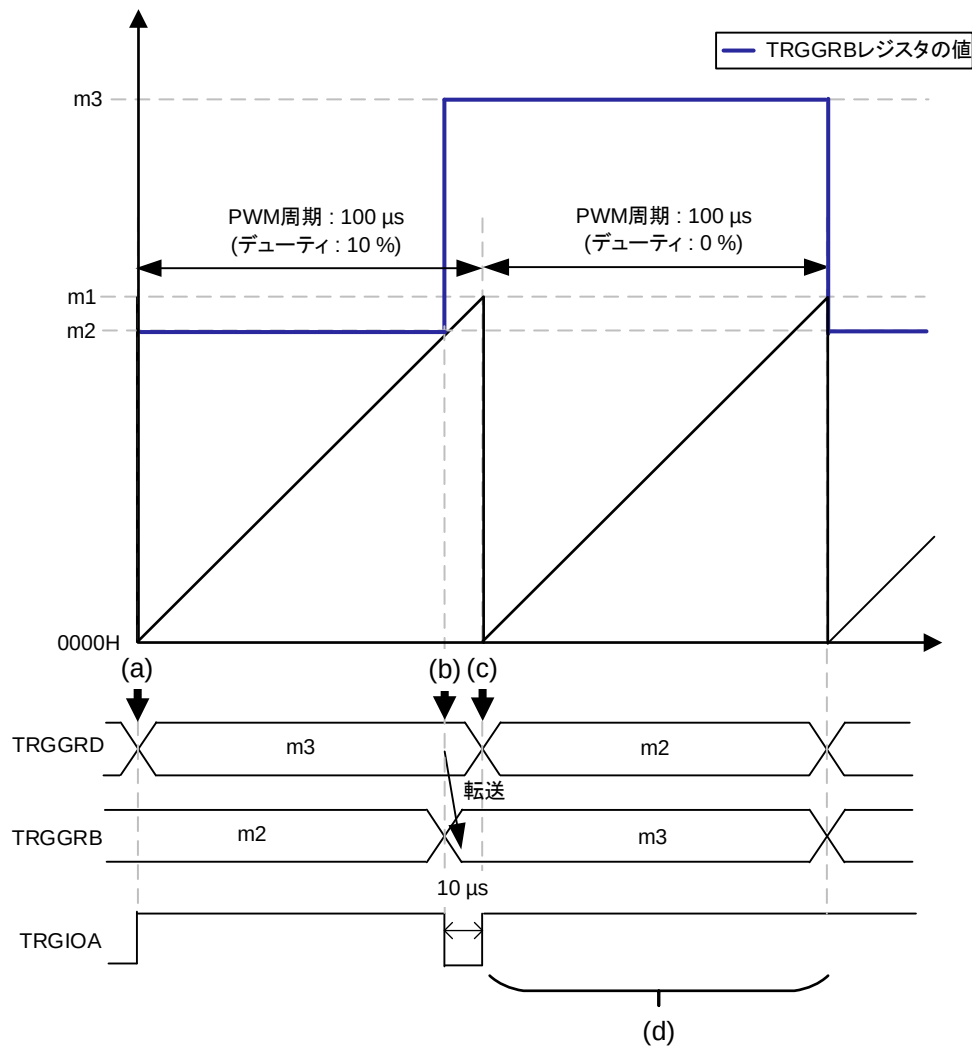
1.3.3 デューティ 10%→0%

$$\begin{aligned}\text{アクティブレベル L} &: 10 [\mu\text{s}] = (1 / 48 [\text{MHz}]) \times (\text{TRGGRA} - \text{TRGGRB}) \\ &= 20.83 [\text{ns}] \times 480\end{aligned}$$

$$\begin{aligned}\text{非アクティブレベル H} &: 90 [\mu\text{s}] = 1/48\text{MHz} \times (\text{TRGGRB} + 1) \\ &= 20.83 [\text{ns}] \times (4319 + 1)\end{aligned}$$

図 1-5、表 1-5 にデューティ 10%→デューティ 0%出力設定時の動作を示します。

図 1-5 デューティ 10%→デューティ 0%出力タイミング



m1 : TRGGRA レジスタの設定値 (4800 - 1)
 m2 : TRGGRD レジスタの設定値 (4320 - 1)
 m3 : TRGGRD レジスタの設定値 (65536 - 1)

表 1-5 デューティ 10%→デューティ 0%出力タイミング

	ハードウェア処理	ソフトウェア処理
(a)	• TRG カウンタと TRGGRA レジスタ（m1）一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定（m3）
(b)	• TRG カウンタと TRGGRB（m2）レジスタ一致 • TRGGRD レジスタ（m3）を TRGGRB レジスタに転送 • TRGIOA 端子から"L"出力	—
(c)	• TRG カウンタと TRGGRA レジスタ（m1）一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定（m2）
(d)	• TRG カウンタと TRGGRB レジスタ（m3）一致なし • TRGIOA 端子変化なし^{注1}	—

注1. TRGGRB レジスタに TRGGRA レジスタを超える値を設定した場合、TRG カウンタと TRGGRB レジスタが一致することはないため、デューティ 0%となります。

$$\begin{aligned} \text{非アクティブレベル H : } 90 \text{ } [\mu\text{s}] &= (1 / 48 \text{ } [\text{MHz}]) \times (\text{TRGGRB} + 1) \\ &= 20.83 \text{ } [\text{ns}] \times (4319 + 1) \end{aligned}$$

図 1-6 デューティ 0%→デューティ 10%出力タイミング

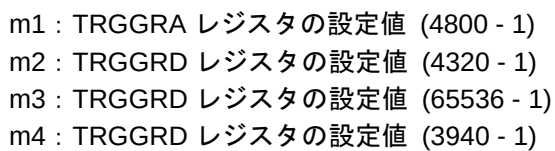


表 1-6 デューティ 0%→デューティ 10%出力タイミング

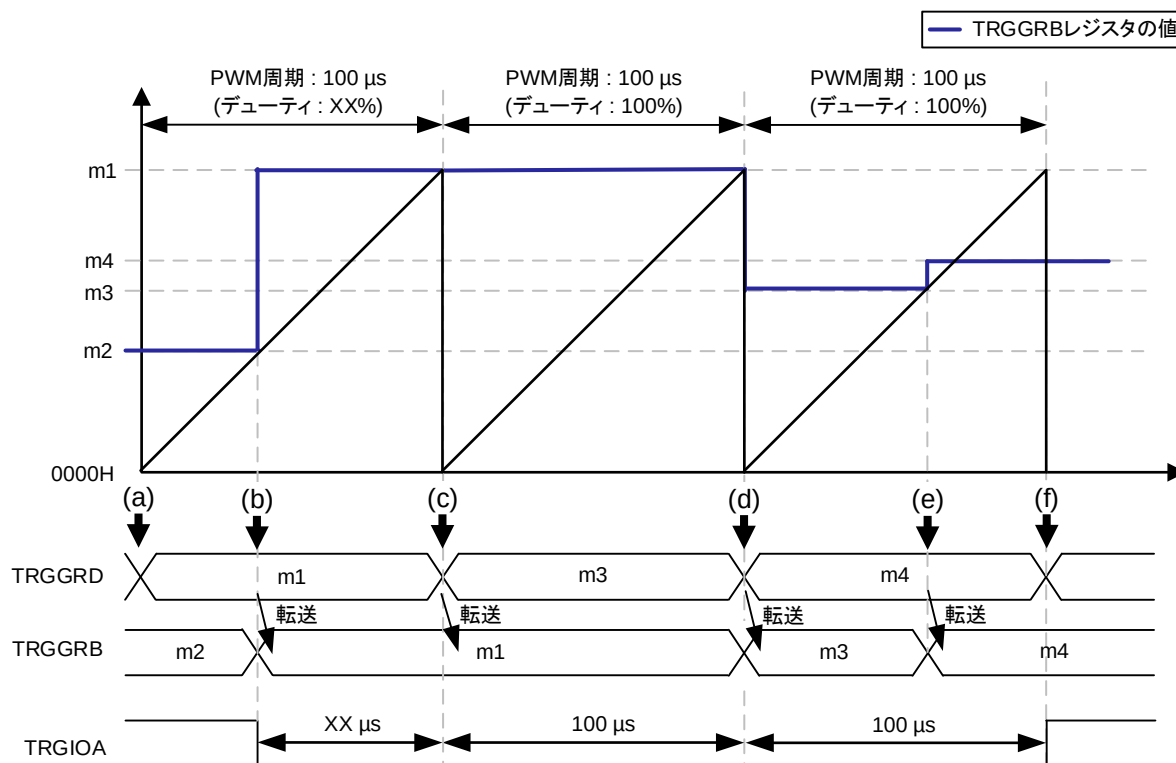
	ハードウェア処理	ソフトウェア処理
(a)	—	• TRGGRB レジスタを設定 (m2) 注1 • TRGGRD レジスタを設定 (m4) 注1
(b)	• TRG カウンタと TRGGRB (m2) レジスタ一致 • TRGGRD レジスタ (m4) を TRGGRB レジスタに転送 • TRGIOA 端子から"L"出力	—
(c)	• TRG カウンタと TRGGRA レジスタ (m1) 一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定

注1. デューティ 0%の場合、TRG カウンタと TRGGRB レジスタの値が一致することがないためバッファ転送が発生しません。デューティ 0%からデューティ比を変更する場合はプログラムで TRGGRD レジスタと TRGGRB レジスタに値を書き込みます。

1.3.5 (補足) デューティ 100%出力

本アプリケーションノートでは使用していませんが、TRGGRB レジスタの値を TRGGRA レジスタの値と同じに設定することでデューティ 100%を出力することが可能です。TRGIOA 端子から出力される PWM 波形のタイミングチャートを以下の図 1-7、表 1-7 に示します。

図 1-7 TRGGRB レジスタの値と TRGGRA レジスタの値が同じときに出力される PWM 波形とタイミング



m1 : TRGGRA, TRGGRB レジスタの設定値 (4800 - 1)

m2 : デューティ XX%時の TRGGRD レジスタの設定値

m3 : TRGGRD レジスタの設定値 m1 の次の TRGGRD レジスタの設定値

m4 : TRGGRD レジスタの設定値 m3 の次の TRGGRD レジスタの設定値

表 1-7 TRGGRB レジスタの値と TRGGRA レジスタの値が同じときに出力される PWM 波形とタイミング

	ハードウェア処理	ソフトウェア処理
(a)	• TRG カウンタと TRGGRA レジスタ (m1) 一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定 (m1)
(b)	• TRG カウンタと TRGGRB レジスタ (m2) 一致 • TRGGRD (m1) レジスタを TRGGRB レジスタに転送 • TRGIOA 端子から"L"出力	—
(c)	• TRG カウンタと TRGGRA レジスタと TRGGRB レジスタ (m1) 一致^{注1} • TRG カウンタを"0000H"にクリア • TRGGRD (m1) レジスタを TRGGRB レジスタに転送	• TRGGRD レジスタを設定 (m3)
(d)	• TRG カウンタと TRGGRA レジスタと TRGGRB レジスタ (m1) 一致^{注1} • TRG カウンタを"0000H"にクリア • TRGGRD (m3) レジスタを TRGGRB レジスタに転送	• TRGGRD レジスタを設定 (m4)
(e)	• TRG カウンタと TRGGRB レジスタ (m3) 一致 • TRGGRD (m4) レジスタを TRGGRB レジスタに転送	—
(f)	• TRG カウンタと TRGGRA レジスタ (m1) 一致 • TRG カウンタを"0000H"にクリア • TRGIOA 端子から"H"出力	• TRGGRD レジスタを設定

注1. TRGGRB レジスタの値と TRGGRA レジスタの値が同じである場合、TRG カウンタと TRGGRB レジスタの値が一致しても出力値は変化しません。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2-1 動作確認条件

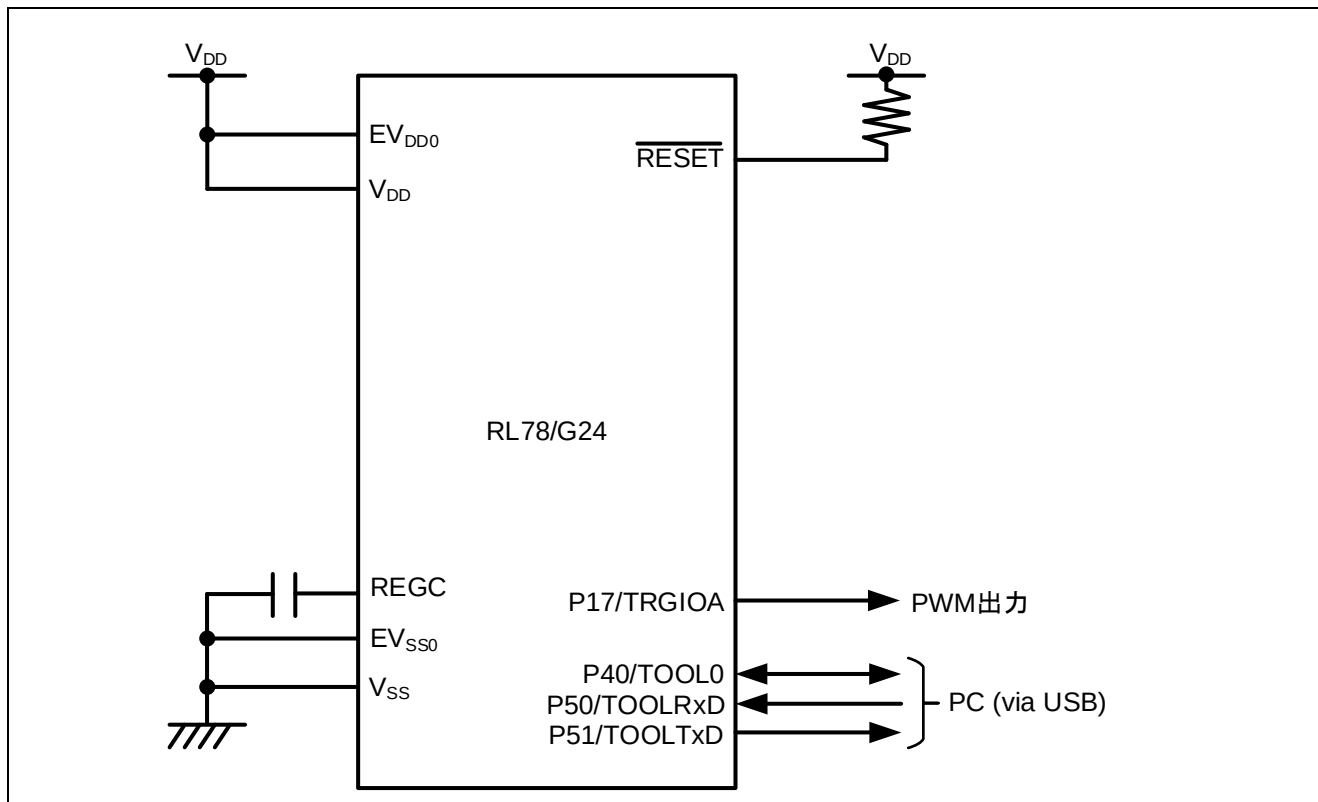
項目	内容
使用マイコン	RL78/G24 (R7F101GLG)
動作周波数	- 高速オンチップ・オシレータ・クロック (f_{HOCO}) : 8MHz - PLL 発振回路出力 (f_{PLL}) : 96MHz - CPU/周辺ハードウェア・クロック (f_{CLK}) : 48MHz
動作電圧	3.3V (2.7V~5.5V で動作可能) - LVD0 動作 (V_{LVD0}) : リセット・モード 立ち上がり時 TYP. 2.97V 立ち下がり時 TYP. 2.91V
統合開発環境 (CS+)	ルネサスエレクトロニクス製 CS+ for CC V8.10.00
C コンパイラ (CS+)	ルネサスエレクトロニクス製 CC-RL V1.12.01
統合開発環境 (e ² studio)	ルネサスエレクトロニクス製 e ² studio 2023-07 (23.7.0)
C コンパイラ (e ² studio)	ルネサスエレクトロニクス製 CC-RL V1.12.01
統合開発環境 (IAR)	IAR システム製
C コンパイラ (IAR)	IAR Embedded Workbench for Renesas RL78 V4.21.1
スマート・コンフィグレータ	V.1.7.0
ボードサポートパッケージ (r_bsp)	V.1.60
エミュレータ	CS+, e ² studio : COM ポート IAR : E2 エミュレータ Lite
使用ボード	RL78/G24 Fast Prototyping Board (RTK7RLG240C00000BJ)

3. ハードウェア説明

3.1 ハードウェア構成例

図 3-1 に本アプリケーションのサンプルコードで使用するハードウェア構成例を示します。

図 3-1 ハードウェア構成例



- 注意 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。
- 注意 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注意 3. V_{DD} は $LVD0$ にて設定したリセット解除電圧（ V_{LVD0} ）以上にしてください。

3.2 使用端子一覧

表 3-1 に使用端子と機能を示します。

表 3-1 使用端子と機能

端子名	入出力	内容
P17/TRGIOA	出力	PWM 出力

注意 本アプリケーションノートは、使用端子のみを端子処理しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

4. ソフトウェア説明

4.1 スマート・コンフィグレータの設定

本サンプルプログラムにおけるスマート・コンフィグレータの設定を示します。スマート・コンフィグレータの設定における各表の項目、設定内容は設定画面の表記で記載しています。

4.1.1 システム設定

本サンプルプログラムで使用しているシステム設定を以下に示します。

なお、本サンプルプログラムで使用しているシステム設定は、統合開発環境 e² studio と CS+は同じですが、IAR は異なります。ご使用の環境に合わせて適切な設定を行ってください。

まず、図 4-1 に本サンプルプログラム（e² studio、CS+）で使用しているシステム設定を示します。

RL78/G24 Fast Prototyping Board (RTK7RLG240C00000BJ) で COM port デバッグを行う場合、統合開発環境（e² studio、CS+）内の設定を適切に行う必要があります。詳細は、「RL78/G24 Fast Prototyping Board ユーザーズマニュアル（R20UT5091J）」の「7.1 e² studio で COM port デバッグを使用する場合」と「7.2 CS+を COM port デバッグ使用する場合」を参照してください。

図 4-1 システム設定（e² studio、CS+）



次に、図 4-2 に本サンプルプログラム（IAR）で使用しているシステム設定を示します。

図 4-2 システム設定（IAR）

システム設定

・オンチップ・デバッグ設定

オンチップ・デバッグ動作設定

☐ 使用しない ☒ エミュレータを使う ☐ COMポート

エミュレータ設定

☐ E2 ☒ E2 Lite

疑似RRM/DMM機能設定

☐ 使用しない ☒ 使用する

Start/Stop関数機能設定

☒ 使用しない ☐ 使用する

通過ポイント機能設定

☒ 使用しない ☐ 使用する

トレース機能設定

☐ 使用しない ☒ 使用する

セキュリティID設定

☒ セキュリティIDを設定する

セキュリティID

セキュリティID認証失敗時の設定

☒ フラッシュ・メモリのデータを消去しない ☐ フラッシュ・メモリのデータを消去する

チェックをつける

4.1.2 コンポーネントの設定

本サンプルプログラムで使用しているコンポーネントの設定を以下に示します。

表 4-1 コンポーネントの設定（タイマ RG2）

項目	内容
コンポーネント	PWM 出力
コンフィグレーション名	Config_TRG
動作	PWM 機能
リソース	TRG

図 4-3 TRG の設定

The screenshot shows the '設定' (Settings) window for the TRG component. The following settings are highlighted with blue boxes and callouts:

- カウントソース設定** (Count Source Setting):
 - クロック・ソース (Clock Source): fCLK (Clock frequency: 48000 kHz)
 - 外部クロック・エッジ選択 (External Clock Edge Selection): 立ち上り (Rising edge)
- TRGカウンタ設定** (TRG Counter Setting):
 - カウント動作 (Count Action): TRGGRA/TRGGRBコンパレー一致後もカウント継続 (Continue counting after TRGGRA/TRGGRB comparator match)
 - カウンタクリア要因 (Counter Clear Cause): TRGGRAコンパレー一致でクリア (Clear on TRGGRA comparator match)
- Register function setting**:
 - TRGGRC: ジェネラル・レジスタル・レジスタ (General register)
 - TRGGRD: TRGGRBバッファ・レジスタ (TRGGRB buffer register) - Callout: 「TRGGRBバッファ・レジスタ」に変更 (Change to 'TRGGRB buffer register')
- PWM出力設定** (PWM Output Setting):
 - PWM周期 (PWM Period): 100 μs (Actual value: 100)
 - デューティ (Duty): 90 (%) (Actual value: 90) - Callout: 「90」に変更 (Change to '90')
- パルス出力強制遮断設定** (Pulse Output Forced Stop Setting):
 - INTP0 Lowレベル入力による強制遮断許 (Allow forced stop by INTP0 Low level input): ☐
 - TRGIOAピン出力 (TRGIOA pin output): 強制遮断禁止 (Prohibit forced stop)
- 割り込み設定** (Interrupt Setting):
 - TRGGRA比較一致割り込みを有効にする (Enable TRGGRA comparison match interrupt): ☒
 - TRGGRB比較一致割り込みを有効にする (Enable TRGGRB comparison match interrupt): ☐ - Callout: チェックを外す (Uncheck)
 - TRGオーバーフロー割り込みを有効にする (Enable TRG overflow interrupt): ☐
 - INTTRG優先度 (INTTRG priority): レベル3(低) (Level 3 (Low))

4.2 フォルダ構成

表 4-2 にサンプルコードの使用しているソースファイル／ヘッダファイルの構成を示します。なお、統合開発環境で自動生成されるファイル、bsp 環境のファイルは除きます。

表 4-2 フォルダ構成

フォルダ、ファイル名	説明	スマート・コンフィグレータを使用
¥r01an6785_trg2_pwm<DIR> ^{注1}	サンプルコードのフォルダ	
¥src<DIR>	プログラム格納用フォルダ	
main.c	サンプルコードソースファイル	
¥smc_gen<DIR>	スマート・コンフィグレータ生成フォルダ	√
¥Config_TRG<DIR>	TRG 用プログラム格納フォルダ	√
Config_TRG.c	TRG 用ソースファイル	√
Config_TRG.h	TRG 用ヘッダファイル	√
Config_TRG_user.c	TRG 用割り込みソースファイル	√
¥general<DIR>	初期化、共通プログラム格納フォルダ	√
¥r_bsp<DIR>	BSP 用プログラム格納フォルダ	√
¥r_config<DIR>	プログラム格納フォルダ	√

補足 ” <DIR> ” は、ディレクトリを意味します。

注 1. IAR 版のサンプルコードは r01an6785_trg2_pwm.ipcf を格納しています。ipcf ファイルについては、「RL78 スマート・コンフィグレータ ユーザーガイド：IAR 編（R20AN0581）」を確認してください。

4.3 オプション・バイトの設定一覧

表 4-3 にオプション・バイト設定を示します。

表 4-3 オプション・バイト設定

アドレス	設定値	内容
000C0H/040C0H	1110 1111B (EFH)	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/040C1H	1111 1011B (FBH)	LVD0 リセット・モード 検出電圧：立ち上がり 2.97V／立下り 2.91V
000C2H/040C2H	1110 1010B (EAH)	フラッシュ動作モード：高速メインモード 高速オンチップ・オシレータの周波数：8MHz
000C3H/040C3H	1000 0101B (85H)	オンチップ・デバッグ動作許可

4.4 定数一覧

表 4-4 に本サンプルコードで使用する定数を示します。

表 4-4 サンプルコードで使用する定数

定数名	設定値	内容
DUTY_DEC	0U	デューティ減少モード（10%刻みで減少）
DUTY_INC	11U	デューティ増加モード（10%刻みで増加）
DUTY_INC_END	18U	デューティ増加モード終了
PWM_CYCLE	_12BF_TRG_TRG GRA_VALUE + 1	PWM 周期の値
PWM_CYCLE_10_STEP	PWM_CYCLE / 10	PWM 周期を 10 段階に分割した値
DUTY_90	(PWM_CYCLE_10 _STEP * 1) - 1	デューティ 90%の値
DUTY_80	(PWM_CYCLE_10 _STEP * 2) - 1	デューティ 80%の値
DUTY_70	(PWM_CYCLE_10 _STEP * 3) - 1	デューティ 70%の値
DUTY_60	(PWM_CYCLE_10 _STEP * 4) - 1	デューティ 60%の値
DUTY_50	(PWM_CYCLE_10 _STEP * 5) - 1	デューティ 50%の値
DUTY_40	(PWM_CYCLE_10 _STEP * 6) - 1	デューティ 40%の値
DUTY_30	(PWM_CYCLE_10 _STEP * 7) - 1	デューティ 30%の値
DUTY_20	(PWM_CYCLE_10 _STEP * 8) - 1	デューティ 20%の値
DUTY_10	(PWM_CYCLE_10 _STEP * 9) - 1	デューティ 10%の値
DUTY_0	0xFFFF	デューティ 0%の値

4.5 変数一覧

表 4-5 に本サンプルコードで使用する変数を示します。

表 4-5 サンプルコードで使用する変数

型	変数名	内容	使用関数
uint8_t	g_duty_mode	デューティモード設定	r_Config_TRG_interrupt
uint8_t	g_trgsr0_dummy	TRGSR0 レジスタのダミー変数	r_Config_TRG_interrupt
const uint16_t	g_trggrd_tbl[]	デューティ変更テーブルデータ	r_Config_TRG_interrupt

4.6 関数一覧

表 4-6 にサンプルコードで使用する関数を示します。ただし、スマート・コンフィグレータで生成された関数の内、変更を行っていないものは除きます。

表 4-6 関数一覧

関数名	概要	ソースファイル
main	メイン処理	main.c
R_Config_TRG_Create_UserInit	TRGGRD レジスタの初期値設定	Config_TRG_user.c
r_Config_TRG_interrupt	デューティ変更処理	Config_TRG_user.c

4.7 関数仕様

サンプルコードの関数仕様を示します。

[関数名] main

概要	メイン処理
ヘッダ	r_smc_entry.h
宣言	void main (void);
説明	タイマ RG2 の動作を開始します
引数	なし
リターン値	なし
備考	なし

[関数名] R_Config_TRG_Create_UserInit

概要	TRGGRD レジスタの初期値設定
ヘッダ	Config_TRG.h
宣言	void R_Config_TRG_Create_UserInit(void);
説明	TRGGRD レジスタの初期値を設定します
引数	なし
リターン値	なし
備考	なし

[関数名] r_Config_TRG_interrupt

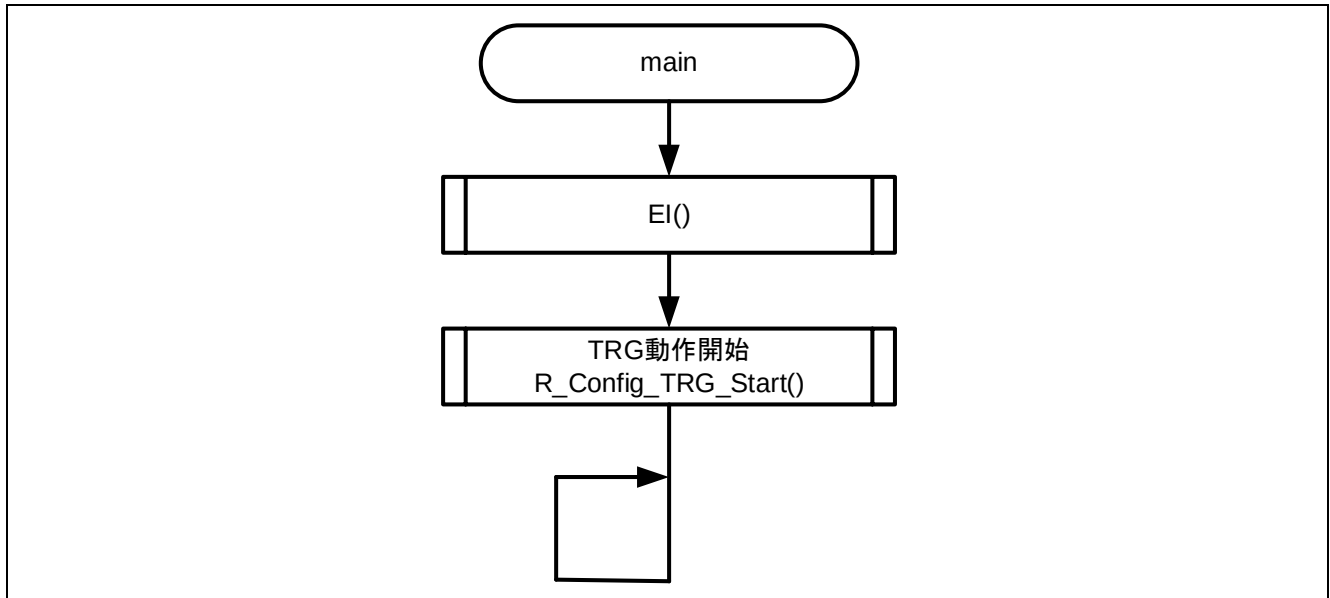
概要	デューティ変更処理
ヘッダ	Config_TRG.h
宣言	static void __near r_Config_TRG_interrupt (void);
説明	デューティ変更処理を行います
引数	なし
リターン値	なし
備考	なし

4.8 フローチャート

4.8.1 メイン処理

図 4-4 にメイン処理のフローチャートを示します。

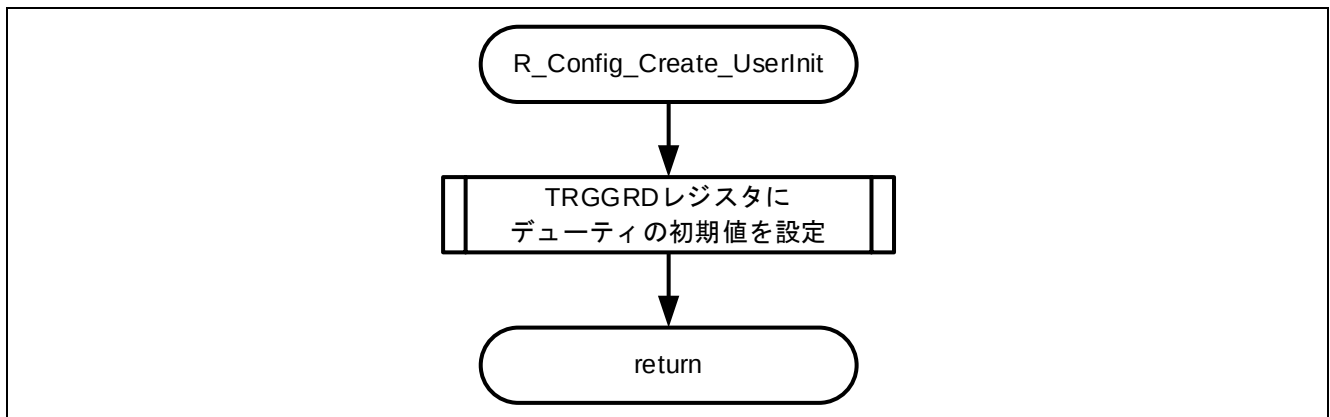
図 4-4 メイン処理



4.8.2 R_Config_TRG_Create_UserInit 関数

図 4-5 に R_Config_TRG_Create_UserInit 関数のフローチャートを示します。

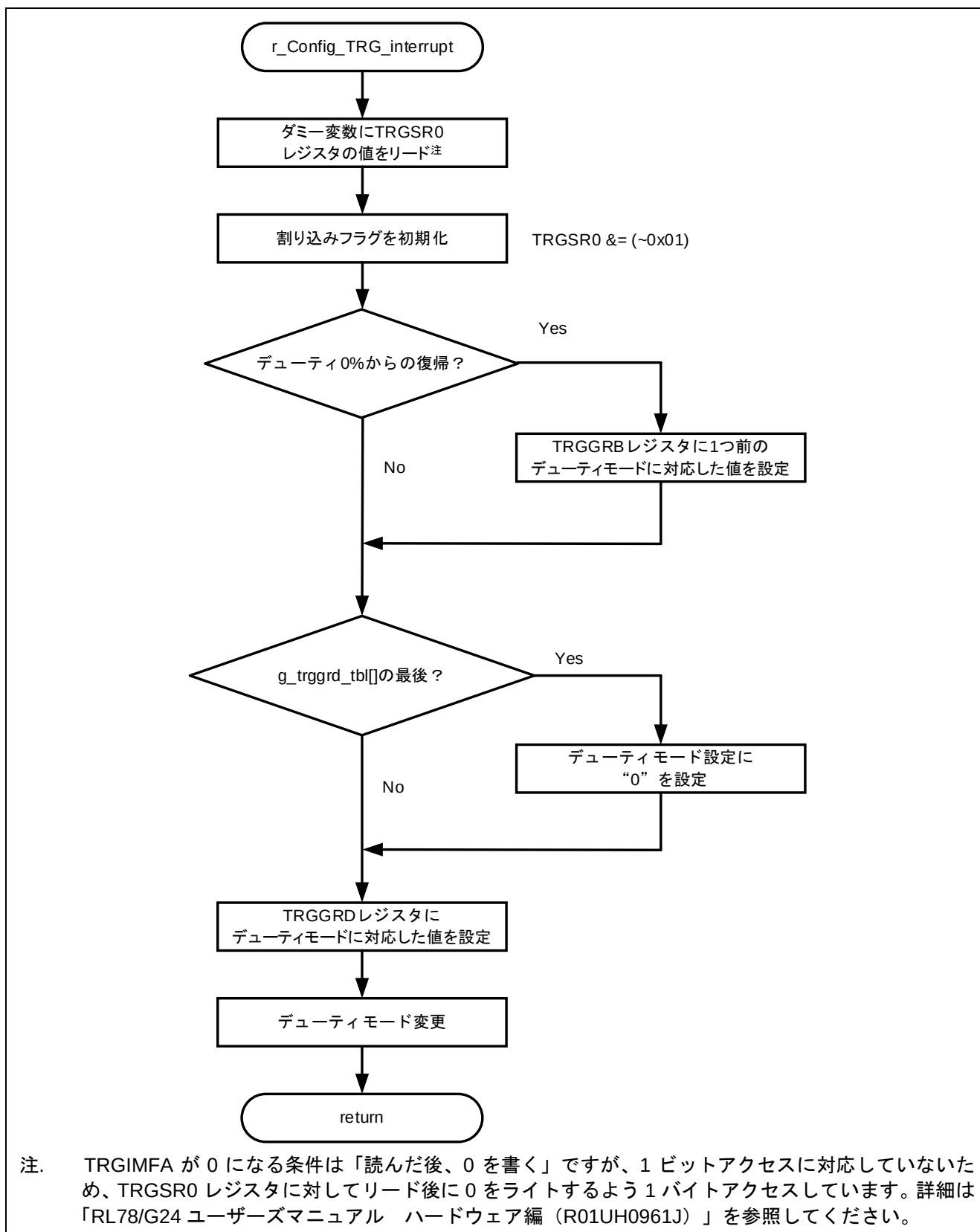
図 4-5 R_Config_TRG_Create_UserInit 関数



4.8.3 r_Config_TRG_interrupt 関数

図 4-6 に r_Config_TRG_interrupt 関数のフローチャートを示します。

図 4-6 r_Config_TRG_interrupt 関数



5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6. 参考ドキュメント

RL78/G24 ユーザーズマニュアル ハードウェア編（R01UH0961J）

RL78 ファミリ ユーザーズマニュアル ソフトウェア編（R01US0015J）

RL78/G24 Fast Prototyping Board ユーザーズマニュアル（R20UT5091J）

RL78 スマート・コンフィグレータ ユーザーガイド：CS+編（R20AN0580J）

RL78 スマート・コンフィグレータ ユーザーガイド：e² studio 編（R20AN0579J）

RL78 スマート・コンフィグレータ ユーザーガイド：IAR 編（R20AN0581J）

（最新版をルネサス エレクトロニクスホームページから入手してください。）

テクニカルアップデート／テクニカルニュース

（最新版の情報をルネサス エレクトロニクスホームページから入手してください。）

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2023.09.07	－	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。