

## RL78/G1E グループ

R01AN1128JJ0110

Rev.1.10

### アナログ部の省電力制御（間欠動作）

2013.03.29

#### 要旨

本アプリケーションノートでは、RL78/G1E（R5F10FMx）にて、マイコン部のスタンバイ機能（HALTモード）とアナログ部のパワーオフ機能を使用し、低消費電力でセンサを測定する方法について説明します。

#### 動作確認デバイス

RL78/G1E（R5F10FMx（x = C, D, E））

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

## 目次

1.	仕様.....	3
2.	動作確認条件.....	4
3.	関連アプリケーションノート.....	4
4.	ハードウェア説明.....	5
4.1	ハードウェア構成例.....	5
4.2	使用機能一覧.....	6
4.3	使用端子一覧.....	6
5.	アナログ部の機能説明.....	7
5.1	出力電圧可変レギュレータ設定手順.....	7
5.2	コンフィギュラブル・アンプ設定手順.....	8
5.3	D/A コンバータ設定手順.....	9
5.4	アナログ部のセットリング・タイム.....	10
5.4.1	出力電圧可変レギュレータのセットリング・タイム.....	10
5.4.2	コンフィギュラブル・アンプ（I/V 変換アンプ構成）のセットリング・タイム.....	10
5.4.3	D/A コンバータのセットリング・タイム.....	11
6.	ソフトウェア説明.....	12
6.1	タイミングチャート.....	12
6.2	アナログ部のレジスタ設定一覧.....	14
6.3	マイクロコントローラ部のレジスタ設定一覧.....	16
6.4	関数一覧.....	26
6.5	関数仕様.....	27
6.6	RAM 変数.....	29
6.7	フローチャート.....	30
6.8	RL78/G1A コード生成機能で出力したコードからの差分.....	35

1. 仕様

RL78/G1E で低消費電力でセンサ測定する方法として、間欠動作を導入した制御例を説明します。間欠動作とは、通常動作とスタンバイ動作の動作状態を周期的に切り替えることで、平均消費電流を低減する制御方法です。

本アプリケーションノートでは、RL78/G1E (R5F10FMx) にフォト・ダイオード (BS520E0F、シャープ株式会社製) を用いた照度を計測するシステムを例に、RL78/G1E (R5F10FMx) のマイコン部およびアナログ部を通常動作モードからスタンバイ・モードへの移行する手順、スタンバイ・モードから通常モードへ復帰手順、復帰後の CPU/周辺機能、アナログ部周辺機能方法について説明します。

図 1.1に本アプリケーションノートにおける制御フローを示します。

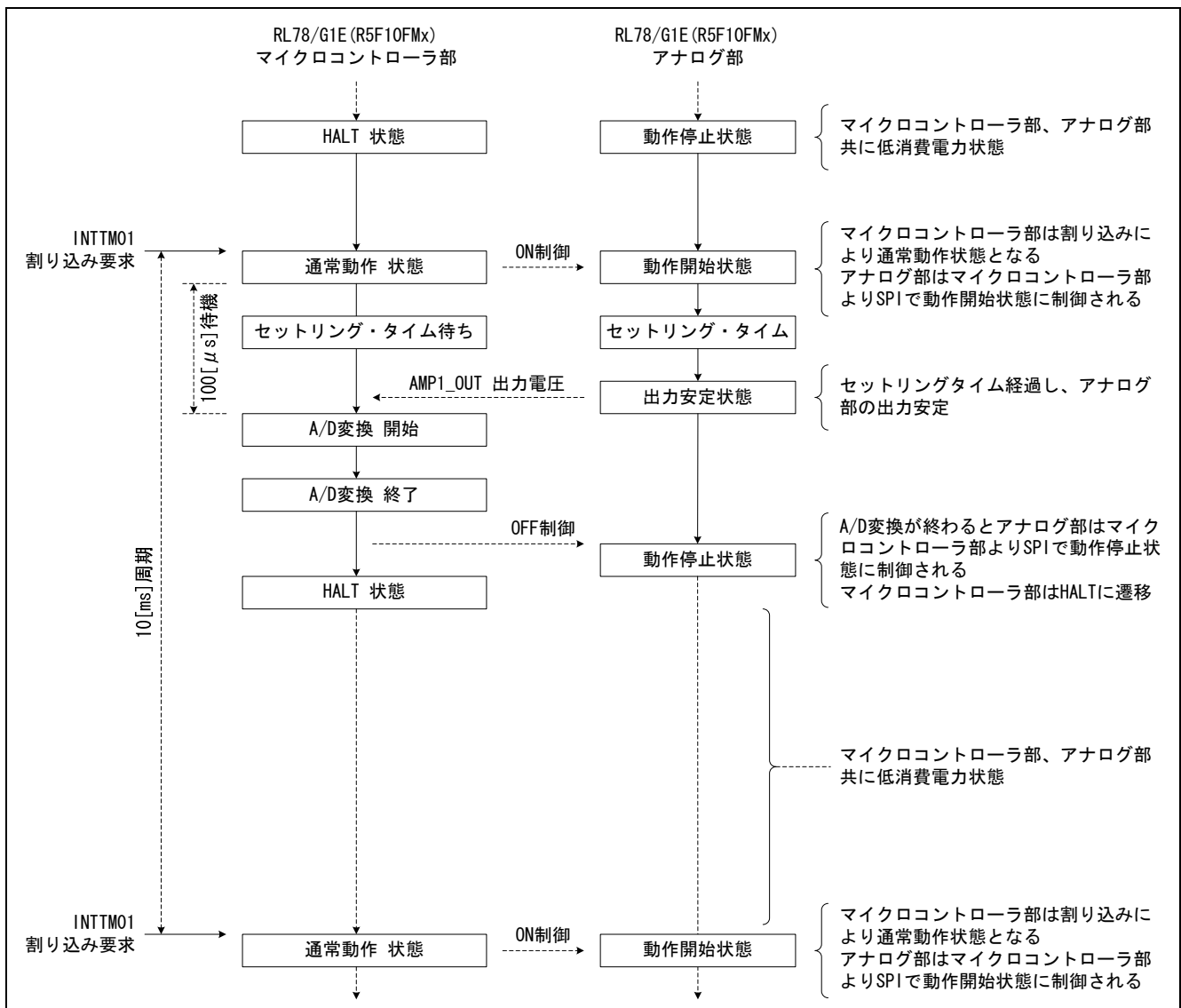


図 1.1 制御フロー

## 2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用デバイス	RL78/G1E (R5F10FME)
動作周波数	高速オンチップ・オシレータ（高速 OCD）クロック：32MHz CPU/周辺ハードウェア・クロック：32MHz
動作電圧	V <sub>DD</sub> ：5.0V AV <sub>DD</sub> ：3.3V DV <sub>DD</sub> ：5.0V AV <sub>DD1</sub> 、AV <sub>DD2</sub> 、AV <sub>DD3</sub> ：5.0V LVD 検出 (V <sub>LVIH</sub> )：立ち上がり 4.06V、立ち下がり 3.98V
使用外部デバイス	フォトダイオード（BS520E0F、シャープ株式会社）
統合開発環境	ルネサス エレクトロニクス製 CubeSuite+ V1.01.01 [31 Jan 2012]
C コンパイラ	ルネサス エレクトロニクス製 CA78K0R V1.30

## 3. 関連アプリケーションノート

関連するアプリケーションノートを以下に示します。併せてご参照ください。

- RL78/G13 低消費電力動作編（R01AN0465JJ0200）アプリケーションノート
- RL78/G1E 電流出力型センサを用いた測定例（R01AN1055J）アプリケーションノート
- RL78/G1E アナログ部との SPI 通信サンプルコード（R01AN1130J）アプリケーションノート

## 4. ハードウェア説明

## 4.1 ハードウェア構成例

図 4.1に本アプリケーションノートで使用するハードウェア構成例を示します。

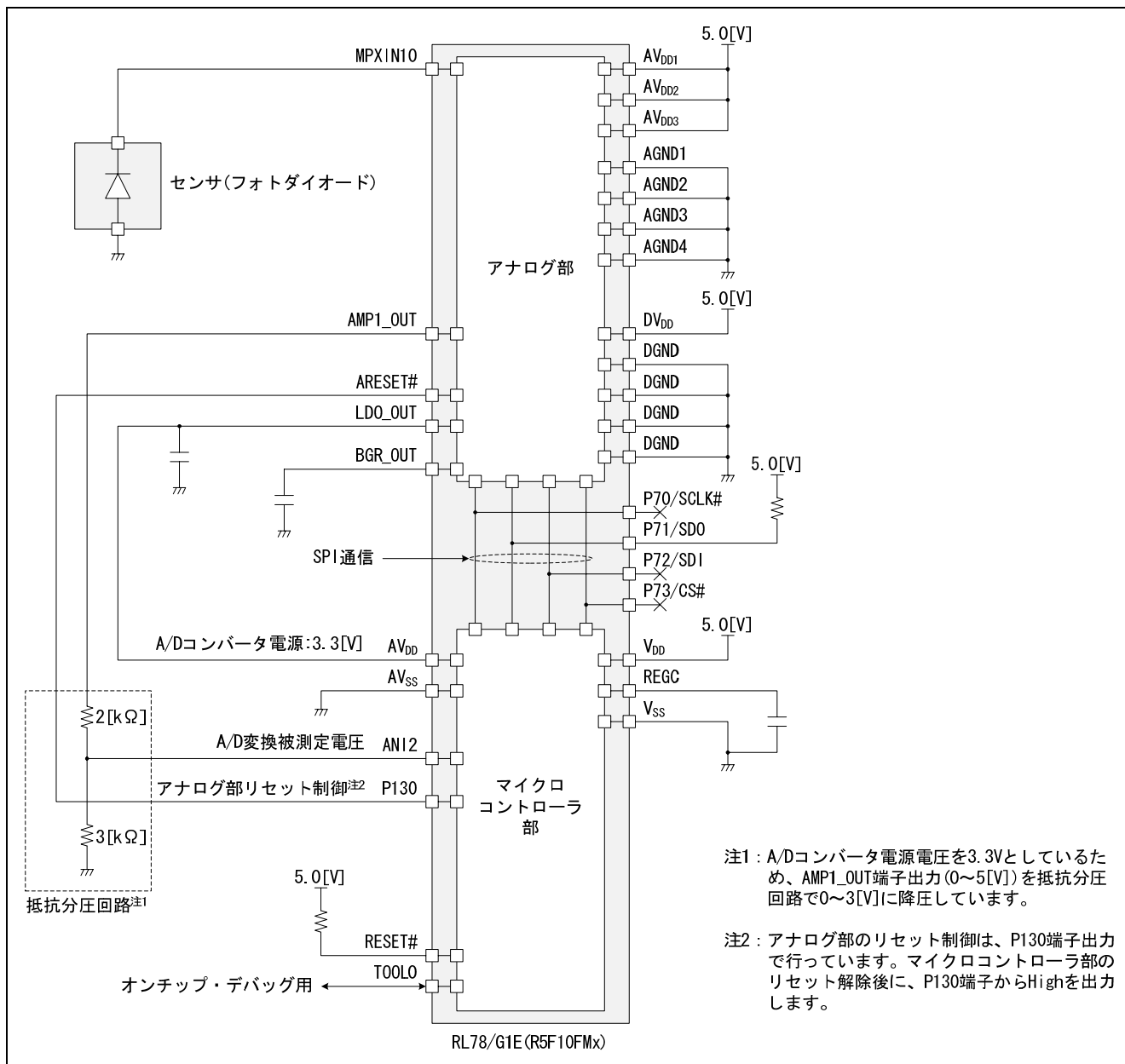


図 4.1 ハードウェア構成例

注意 この回路イメージは接続の概要を示すために簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介してV<sub>DD</sub>またはV<sub>SS</sub>に接続してください）。

## 4.2 使用機能一覧

本アプリケーションノートで使用する RL78/G1E (R5F10FMx) の周辺機能と用途を表 4.1に示します。

表 4.1 RL78/G1E (R5F10FMx) の使用する周辺機能と用途

RL78/G1E (R5F10FMx) 周辺機能		用途
アナログ部	コンフィギュラブル・アンプ	I/V 変換アンプ構成として用い、センサ（フォトダイオード）の出力電流をシングルエンド電圧に変換・増幅
	D/A コンバータ	コンフィギュラブル・アンプのバイアス電圧を生成
	出力電圧可変レギュレータ	A/D コンバータの電源電圧を生成
	SPI インタフェース	RL78/G1E (R5F10FMx) のマイクロコントローラ部との SPI 通信制御
マイクロコントローラ部	A/D コンバータ	コンフィギュラブル・アンプ（I/V 変換アンプ構成）の出力電圧をデジタル値に変換
	高速オンチップ・オシレータ（高速 OCD）	メイン・システム・クロックとして 32MHz のクロックを生成
	シリアル・アレイ・ユニット 1 チャンネル 1	3 線シリアル I/O 機能（CSI21）を使用して、アナログ部との SPI 通信制御
	I/O ポート	アナログ部のリセット制御、アナログ部との SPI 通信制御におけるチップ・セレクト信号（CS）の制御
	タイマ・アレイ・ユニット 0 チャンネル 1	HALT モード解除信号生成用タイマ
	タイマ・アレイ・ユニット 0 チャンネル 3	コンフィギュラブル・アンプ Ch1（I/V 変換アンプ構成）および D/A コンバータのセットリング・タイム待機タイマ

## 4.3 使用端子一覧

本アプリケーションノートにおける RL78/G1E (R5F10FMx) の使用端子と機能を表 4.2に示します。

表 4.2 RL78/G1E (R5F10FMx) の使用端子と機能

端子名	入出力	機能
MPXIN10	入力	アナログ部のコンフィギュラブル・アンプ Ch1（I/V 変換アンプ構成）の反転入力端子。センサ（フォトダイオード）を接続。
AMP1_OUT	出力	アナログ部のコンフィギュラブル・アンプ Ch1（I/V 変換アンプ構成）の出力端子。マイクロコントローラ部の A/D コンバータアナログ入力端子（ANI2）に抵抗分圧回路を介して接続。
ANI2	入力	マイクロコントローラ部の A/D コンバータのアナログ入力端子。アナログ部のコンフィギュラブル・アンプ Ch1（I/V 変換アンプ構成）の出力端子（AMP1_OUT）に抵抗分圧回路を介して接続。
P130	出力	マイクロコントローラ部の出力専用ポート。アナログ部の ARESET#端子に接続しアナログ部のリセット機能を制御。

## 5. アナログ部の機能説明

p14の「6.2 アナログ部のレジスタ設定一覧」を参照してください。

### 5.1 出力電圧可変レギュレータ設定手順

出力電圧可変レギュレータは、5V系の供給電源電圧から、制御レジスタの設定によって2.0Vから3.3Vまで0.1Vステップで変更可能なシリーズ・レギュレータです。本アプリケーション例では、出力電圧可変レギュレータを3.3Vに設定しA/Dコンバータ電源へ電圧供給します。

図5.1にRL78/G1E (R5F10FMx) のアナログ部の出力電圧可変レギュレータとマイクロコントローラ部 A/Dコンバータの接続図を示します。

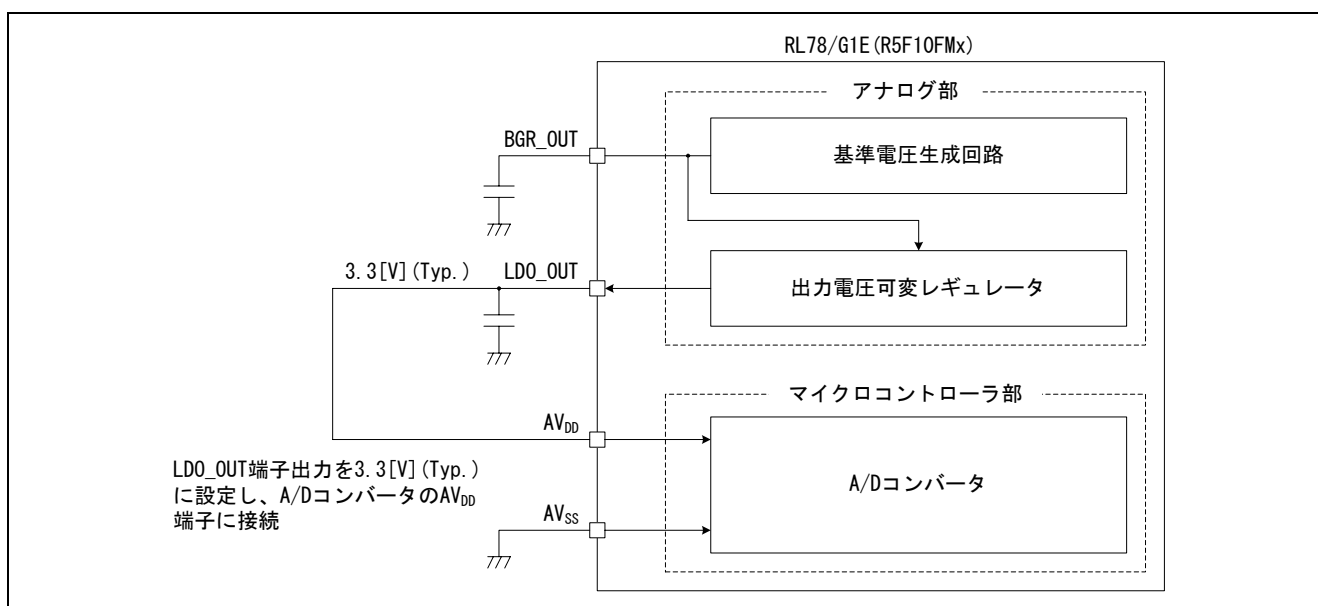


図 5.1 出力電圧可変レギュレータと A/D コンバータの接続

RL78/G1E (R5F10FMx) のアナログ部の出力電圧可変レギュレータ (LDO\_OUT=3.3V (Typ.))、および基準電圧生成回路の動作開始手順について以下に示します。

- ① LDO 出力電圧制御レジスタ (LDOC) を LDO3=1、LDO2=1、LDO1=0、LDO0=1 に設定し、出力電圧可変レギュレータの出力電圧を“3.3V (Typ.)”に設定。
- ② パワー制御レジスタ 2 (PC2) を LDOOF=1 に設定し、“出力電圧可変レギュレータと基準電圧生成回路の動作許可”に設定

以上の設定により、出力電圧可変レギュレータ、および基準電圧生成回路の動作が開始し、LDO\_OUT 端子から 3.3V (Typ.) が出力されます。

出力電圧可変レギュレータ、および基準電圧生成回路の動作停止手順について以下に示します。

- ① PC2 を LDOOF=0 に設定し、“出力電圧可変レギュレータと基準電圧生成回路の動作停止”に設定
- 以上の設定により、出力電圧可変レギュレータ、および基準電圧生成回路の動作が停止し、LDO\_OUT 端子出力電圧は 0V となります。

本アプリケーションノートでは、アナログ部の出力電圧可変レギュレータの出力はマイクロコントローラ部の A/D コンバータの電源電圧として使用しており、停止させることなく連続で動作させます。

## 5.2 コンフィギュラブル・アンプ設定手順

コンフィギュラブル・アンプは、アナログ部に内蔵されている制御レジスタの設定によって、回路構成および回路特性を変更できるオペアンプです。本アプリケーションノートでは、コンフィギュラブル・アンプ Ch1 にフォト・ダイオード接続します。フォト・ダイオードから出力される電流変化を電圧値に変換する為に、コンフィギュラブル・アンプ ch1 を I/V 変換アンプ構成とします。コンフィギュラブル・アンプ ch1 出力端子 (AMP1\_OUT) は、A/D コンバータのアナログ入力端子 (ANI2) に外部配線にて接続します。

図 5.2にフォト・ダイオード、コンフィギュラブル・アンプ Ch1、A/D コンバータの接続図を示します。

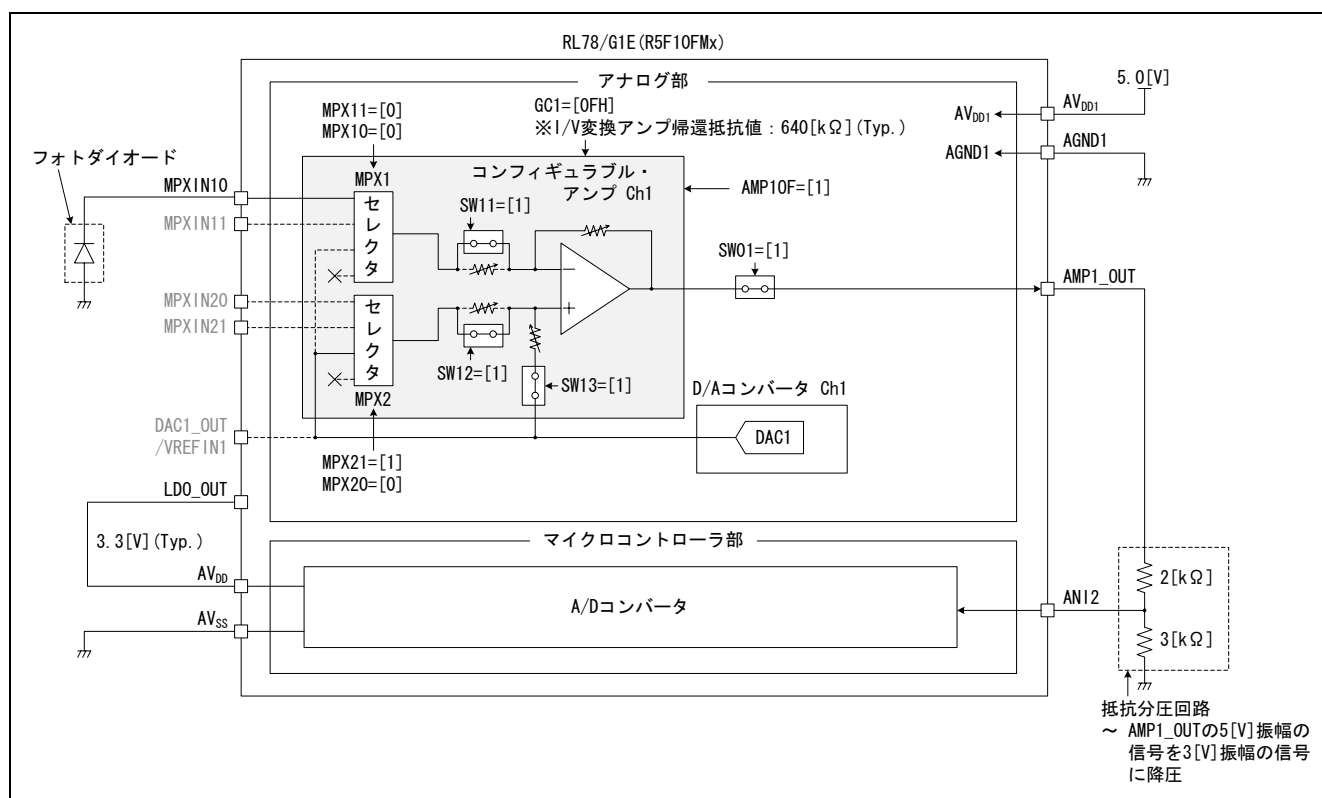


図 5.2 コンフィギュラブル・アンプ Ch1 とフォトダイオード、A/D コンバータの接続

コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の動作開始手順について以下に示します。

- ① コンフィギュレーション・レジスタ 1 (CONFIG1) を SW11=1, SW12=1, SW13=1 に設定し、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の回路構成を設定
- ② MPX 設定レジスタ 1 (MPX1) を MPN11=0, MPX10=0 に設定し、コンフィギュラブル・アンプ Ch1 の反転入力ソースを“MPXIN10 端子”に設定
- ③ MPX1 を MPX21=1, MPX20=0 に設定し、コンフィギュラブル・アンプ Ch1 の非反転入力ソースを“D/A コンバータ Ch1 出力信号または VREFIN1 端子”に設定
- ④ アンプ動作モード制御レジスタ (AOMC) を CC1=0, CC0=0 に設定し、コンフィギュラブル・アンプ Ch1~Ch3 の動作モードを“高速モード”に設定
- ⑤ ゲイン制御レジスタ 1 (GC1) を AMP14=0, AMP13=1, AMP12=1, AMP11=1, AMP10=1 に設定し、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の帰還抵抗値 (Typ.) を“640KΩ”に設定
- ⑥ コンフィギュレーション・レジスタ 2 (CONFIG2) を SW01=1 に設定し、“SW01 を ON”に設定
- ⑦ パワー制御レジスタ 1 (PC1) を AMP10F=1 に設定し、“コンフィギュラブル・アンプ Ch1 動作許可”に設定

以上の設定にて、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) が動作開始します。



コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の動作停止手順について以下に示します。

- ① PC1 を AMP1OF=0 に設定し、“コンフィギュラブル・アンプ Ch1 動作停止” に設定  
以上の操作の結果、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の動作が停止します。

本アプリケーションノートでは、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の出力電圧（抵抗分圧回路により降圧した電圧）をマイクロコントローラ部の A/D コンバータで A/D 変換を行った後に、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の動作を停止させます。

### 5.3 D/A コンバータ設定手順

本アプリケーションノートでは、アナログ部の D/A コンバータ Ch1 をコンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) のバイアス電圧として使用します。

D/A コンバータ Ch1 の動作開始手順について以下に示します。

- ① DAC 基準制御レジスタ (DACRC) を VRT1=0、VRT0=0 に設定し、D/A コンバータの基準電圧の上限值 (VRT) を “ $AV_{DD1} \times 5/10$ ” に設定
  - ② DACRC を VRB1=0、VRB0=0 に設定し、D/A コンバータの基準電圧の下限值 (VRB) を “AGND1” に設定
  - ③ DAC 制御レジスタ 1 (DAC1C) に出力するアナログ電圧値を設定
    - ・ 本アプリケーションノートでは、D/A コンバータ Ch1 をコンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) のバイアス電圧として使用します。DAC1C=19H と設定し、DAC1\_OUT 端子の出力電圧を 0.49V としています（ただし、DAC1C の設定値は参考値です。ご使用の際には、ユーザにて評価後、値を設定してください）。
    - ・  $DAC1\_OUT = ((\text{基準電圧上限値} - \text{基準電圧下限値}) \times 2 \times m/255) + 2 \times \text{基準電圧下限値}$   
 $= ((AV_{DD1} \times 5/10 - AGND1) \times 2 \times 25/255) + 2 \times AGND1$   
 $= ((5 \times 5/10 - 0) \times 2 \times 25/255) + 2 \times 0$   
 $= 0.49V$
- ※  $AV_{DD1} = 5V$   
 ※  $AGND1 = 0V$   
 ※ m (DAC1C レジスタ設定値) = 25 (19H)
- ④ パワー制御レジスタ 1 (PC1) を DAC1OF=1 に設定することにより “D/A コンバータ Ch1 の動作許可” に設定

以上の設定にて、D/A コンバータ Ch1 が動作開始します。

D/A コンバータ Ch1 の動作停止手順を以下に示します。

- ① PC1 を DAC1OF=0 に設定し、“D/A コンバータ Ch1 の動作停止” に設定  
以上の設定にて、D/A コンバータ Ch1 の動作が停止します。

本アプリケーションノートでは、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の出力電圧（抵抗分圧回路により降圧した電圧）をマイクロコントローラ部の A/D コンバータで A/D 変換を行った後に、コンフィギュラブル・アンプ Ch1 と D/A コンバータ Ch1 を共に動作停止します。

## 5.4 アナログ部のセットリング・タイム

### 5.4.1 出力電圧可変レギュレータのセットリング・タイム

出力電圧可変レギュレータが動作停止状態（パワー制御レジスタ 2（PC2）の LDOOF ビットが 0）から動作開始後（PC2 の LDOOF ビットが 1）、出力電圧可変レギュレータの出力が安定するまでにセットリング・タイム（ $t_{SET}$ ）が必要となります。

出力電圧可変レギュレータのセットリング・タイムは、RL78/G1E ユーザーズマニュアル ハードウェア編の電気的特性より表 5.1 となります。

表 5.1 出力電圧可変レギュレータのセットリング・タイム

( $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 、 $AV_{DD1}=AV_{DD2}=AV_{DD3}=DV_{DD}=5.0\text{V}$ 、LDOOF=1)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
セットリング・タイム	$t_{SET}$	—	—	—	5	ms

注意 表 5.1 を満たす条件は、LDO\_OUT 端子に 4.7 $\mu\text{F}$ (推奨値)を、BGR\_OUT 端子に 0.1 $\mu\text{F}$ (推奨値)のコンデンサを接続した場合となります。

### 5.4.2 コンフィギュラブル・アンプ（I/V 変換アンプ構成）のセットリング・タイム

コンフィギュラブル・アンプが動作停止状態（パワー制御レジスタ（PC1）の AMPnOF（ $n=1\sim 3$ ）ビットが 0）から動作開始後（PC1 の AMPnOF（ $n=1\sim 3$ ）ビットが 1）、アンプ出力が安定するまでにセットリング・タイム（ $T_s$ ）が必要となります。

コンフィギュラブル・アンプ（I/V 変換アンプ構成）のセットリング・タイムは、PC1 の AMPnOF（ $n=1\sim 3$ ）ビットを 0 から 1 へ設定するデータをラッチ後、AMPn\_OUT（ $n=1\sim 3$ ）出力電圧変動が  $\pm 0.1\%$  以内に収束するまでの時間です。図 5.3 にセットリング・タイムのタイミングを示します。

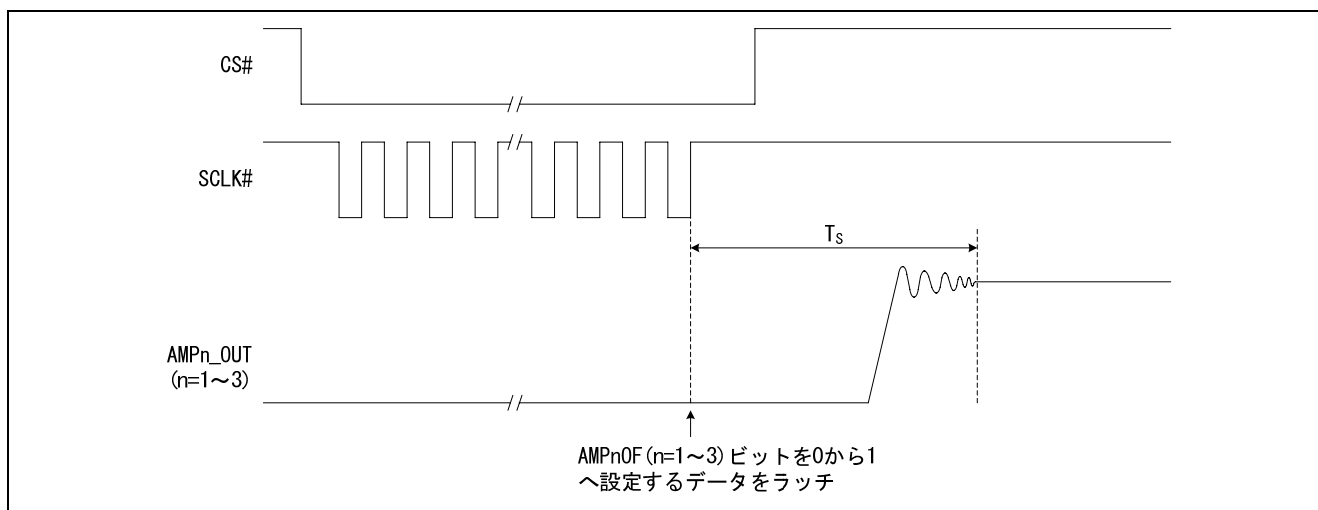


図 5.3 コンフィギュラブル・アンプ（I/V 変換アンプ構成）のセットリング・タイムのタイミング

コンフィギュラブル・アンプを I/V 変換アンプ構成で使用した場合のセットリング・タイムは、RL78/G1E ユーザーズマニュアル ハードウェア編の電気的特性より表 5.2 となります。

表 5.2 コンフィギュラブル・アンプ（I/V 変換アンプ構成）のセットリング・タイム

(-40°C ≤ T<sub>A</sub> ≤ 85°C、AV<sub>DD1</sub>=AV<sub>DD2</sub>=AV<sub>DD3</sub>=DV<sub>DD</sub>=5.0V、AMP1OF=AMP2OF=AMP3OF=1)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
セットリング・タイム	T <sub>S</sub>	高速モード (CC1,CC0=0,0) 帰還抵抗値 : 20 kΩ	—	—	9	μs

### 5.4.3 D/A コンバータのセットリング・タイム

D/A コンバータが動作停止状態（パワー制御レジスタ（PC1）の DACnOF（n=1~4）ビットが 0）から動作開始後（PC1 の DACnOF（n=1~4）ビットが 1）、D/A コンバータの出力が安定するまでにセットリング・タイム（t<sub>SET</sub>）が必要となります。

D/A コンバータのセットリング・タイムは、PC1 の DACnOF（n=1~4）ビットを 0 から 1 へ設定するデータをラッチ後、DACn\_OUT（n=1~4）出力電圧変動が ±1.0% 以内に収束するまでの時間です。

D/A コンバータのセットリング・タイムは、RL78/G1E ユーザーズマニュアル ハードウェア編の電気的特性より表 5.3 となります。

表 5.3 D/A コンバータのセットリング・タイム

(-40°C ≤ T<sub>A</sub> ≤ 85°C、AV<sub>DD1</sub>=AV<sub>DD2</sub>=AV<sub>DD3</sub>=DV<sub>DD</sub>=5.0V、DAC1OF=DAC2OF=DAC3OF=DAC4OF=1)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
セットリング・タイム	t <sub>SET</sub>	—	—	—	100	μs

6. ソフトウェア説明

6.1 タイミングチャート

本アプリケーションノートでは、コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) と D/A コンバータ Ch1 を使用しています。そのため、セットリング・タイムが長い D/A コンバータのセットリング・タイムに合わせ、PC1 の AMP10F=1、DAC10F=1 にセットしてから、A/D 変換を開始するまでに 100 μs 以上をソフトウェアで待機します。

本アプリケーションノートにおける間欠動作のタイミングチャートについて以下に説明します。

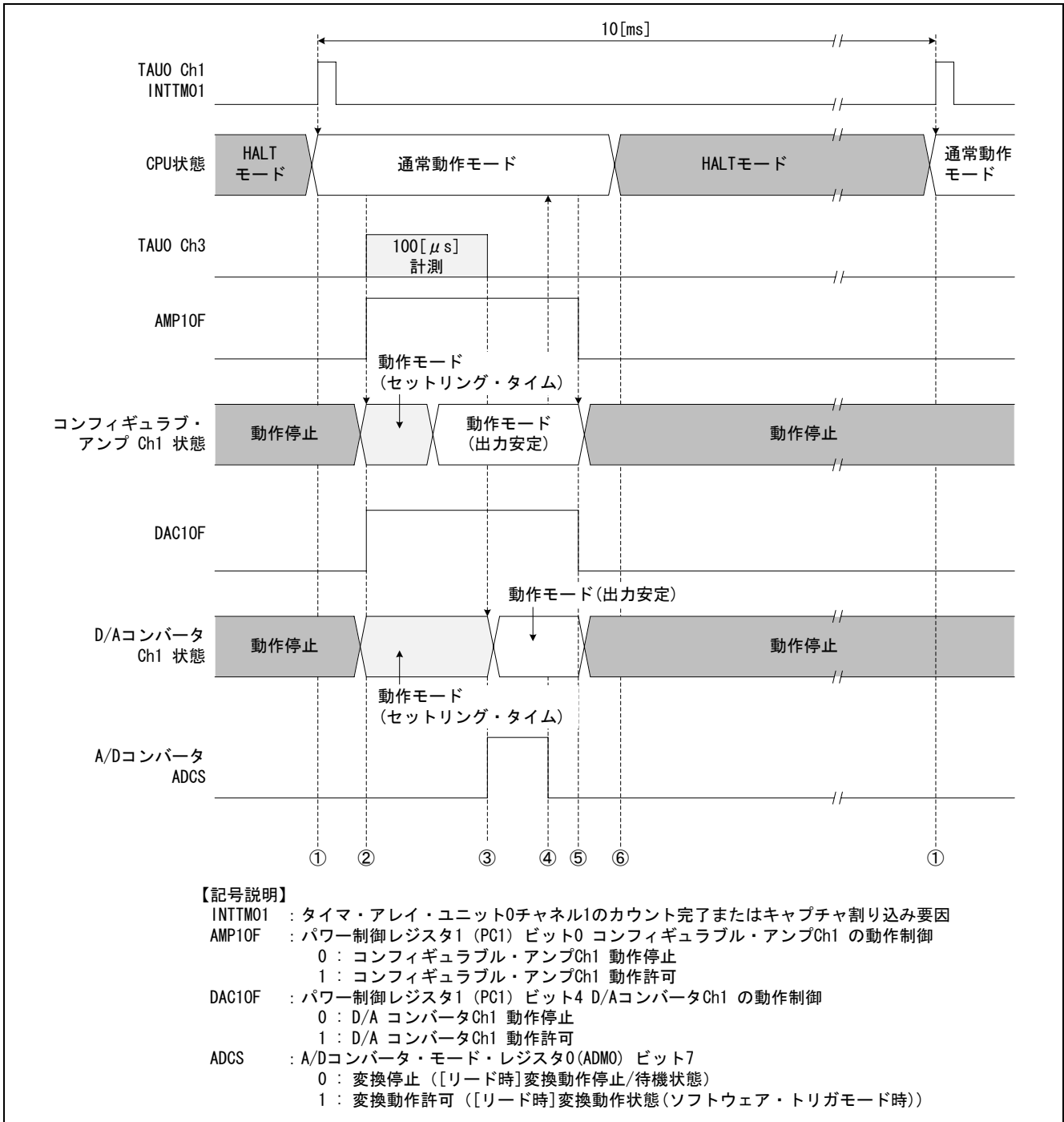


図 6.1 間欠動作タイミングチャート

- ① タイマ・アレイ・ユニット 0 チャンネル 1 のカウント完了割り込み要求 (INTTM01) により、マイクロコントローラ部は HALT モードから復帰
- ② マイクロコントローラ部のシリアル・アレイ・ユニット 1 チャンネル 1 の 3 線シリアル I/O 機能 (CSI21) により、アナログ部のコンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) および D/A コンバータ Ch1 の動作開始 (パワー制御レジスタ 1 (PC1) の AMP1OF、および DAC1OF ビットを 1 にセット)
- ③ マイクロコントローラ部のタイマ・アレイ・ユニット 0 チャンネル 3 のインターバル・タイマ機能を使用して、アナログ部のコンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) および D/A コンバータ Ch1 のセットリング・タイム待機のため、 $100\mu\text{s}$  待機。 $100\mu\text{s}$  の待機時間経過後、マイクロコントローラ部の A/D コンバータのソフトウェア・トリガ・モードにより、ANI2 端子の A/D 変換を開始 (A/D コンバータ・モード・レジスタ 0 (ADM0) の ADCS ビットを 1 にセット)
- ④ マイクロコントローラ部の A/D コンバータによる A/D 変換終了 (ADCS=0) 後、A/D 変換結果の読み出し
- ⑤ マイクロコントローラ部の CSI21 により、アナログ部コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) および D/A コンバータ Ch1 の動作停止 (PC1 の AMP1OF、および DAC1OF を 0 にクリア)
- ⑥ マイクロコントローラ部は HALT モードに遷移

## 6.2 アナログ部のレジスタ設定一覧

本アプリケーションノートで使用している RL78/G1E (R5F10FMx) のアナログ部の SPI 制御レジスタ設定について説明します。なお、本アプリケーションノートで使用していない SPI 制御レジスタについては説明を省略します（初期値の設定での使用となります）。

**注意** SPI 制御レジスタ設定方法の詳細につきましては、RL78/G1E ユーザーズマニュアル ハードウェア編をご参照ください。

### (1) コンフィギュレーション・レジスタ 1 (CONFIG1)

コンフィギュラブル・アンプ Ch1 の各スイッチの設定を“I/V 変換アンプ構成”に設定します。

アドレス : 00H (略号)	7	6	5	4	3	2	1	0
CONFIG1	0	SW11	SW12	SW13	0	SW21	SW22	SW23
(設定値)	0	1	1	1	0	0	0	0

### (2) コンフィギュレーション・レジスタ 2 (CONFIG2)

コンフィギュラブル・アンプ Ch1 の出力スイッチの設定を“ON”に設定します。

アドレス : 01H (略号)	7	6	5	4	3	2	1	0
CONFIG2	0	SW31	SW32	SW33	0	SW02	SW01	SW00
(設定値)	0	0	0	0	0	0	1	0

### (3) MPX 設定レジスタ 1 (MPX1)

コンフィギュラブル・アンプ Ch1 の編点入力ソースを“MPXIN10 端子”、非反転入力ソースを“D/A コンバータ Ch1 出力信号または VREFIN1 端子”に設定します。

アドレス : 03H (略号)	7	6	5	4	3	2	1	0
MPX1	MPX11	MPX10	MPX21	MPX20	MPX31	MPX30	MPX41	MPX40
(設定値)	0	0	1	0	0	0	0	0

### (4) ゲイン制御レジスタ 1 (GC1)

コンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の帰還抵抗値 (Typ.) を“640kΩ”に設定します。

アドレス : 06H (略号)	7	6	5	4	3	2	1	0
GC1	0	0	0	AMPG14	AMPG13	AMPG12	AMPG11	AMPG10
(設定値)	0	0	0	0	1	1	1	1

## (5) アンプ動作モード制御レジスタ（AOMC）

コンフィギュラブル・アンプ Ch1 の動作モードを“高速モード”に設定します。

アドレス : 09H (略号)	リセット時 : 00H				R/W		設定値 : 00H	
	7	6	5	4	3	2	1	0
AOMC	0	0	0	0	0	0	CC1	CC0
(設定値)	0	0	0	0	0	0	0	0

## (6) LDO 出力電圧制御レジスタ（LDOC）

出力電圧可変レギュレータの出力電圧（Typ.）を“3.3V”に設定します。

アドレス : 0BH (略号)	リセット時 : 0DH				R/W		設定値 : 0DH	
	7	6	5	4	3	2	1	0
LDOC	0	0	0	0	LDO3	LDO2	LDO1	LDO0
(設定値)	0	0	0	0	1	1	0	1

## (7) DAC 基準制御レジスタ（DACRC）

D/A コンバータの基準電圧の上限値（VRT）を“ $AV_{DD1} \times 5/10$ ”に、下限値（VRB）を“AGND1”に設定します。

アドレス : 0CH (略号)	リセット時 : 00H				R/W		設定値 : 00H	
	7	6	5	4	3	2	1	0
DACRC	0	0	0	0	VRT1	VRT0	VRB1	VRB0
(設定値)	0	0	0	0	0	0	0	0

## (8) DAC 制御レジスタ 1（DAC1C）

DAC1\_OUT 端子に出力するアナログ値を“0.49V”に設定します。

アドレス : 0DH (略号)	リセット時 : 80H				R/W		設定値 : 19H	
	7	6	5	4	3	2	1	0
DAC1C	DAC17	DAC16	DAC15	DAC14	DAC13	DAC12	DAC11	DAC10
(設定値)	0	0	0	1	1	0	0	1

## (9) パワー制御レジスタ 1（PC1）

コンフィギュラブル・アンプ Ch1 の“動作停止/動作許可”、および D/A コンバータ Ch1 の“動作停止/動作許可”を設定します。

アドレス : 11H (略号)	リセット時 : 00H				R/W		設定値 : **H	
	7	6	5	4	3	2	1	0
PC1	DAC4OF	DAC3OF	DAC2OF	DAC1OF	0	AMP3OF	AMP2OF	AMP1OF
(設定値)	0	0	0	*	0	0	0	*

備考 \* : コンフィギュラブル・アンプ Ch1、および D/A コンバータ Ch1 の動作許可時には“1”を、動作停止時には“0”を設定します。

## (10) パワー制御レジスタ 2 (PC2)

出力電圧可変レギュレータと基準電圧生成回路の“動作許可”を設定します。

アドレス : 12H (略号)	7	6	5	4	3	2	1	0
リセット時 : 00H								
R/W								
設定値 : 02H								
PC2 (設定値)	0 0	0 0	0 0	GAINOF 0	LPFOF 0	HPFOF 0	LDOOF 1	TEMPOF 0

## 6.3 マイクロコントローラ部のレジスタ設定一覧

本アプリケーションノートにおける RL78/G1E (R5F10FMx) のマイクロコントローラ部のレジスタ設定について説明します。なお、本アプリケーションノートで使用していないマイクロコントローラ部のレジスタについては説明を省略します（初期値の設定での使用となります）。

**注意** マイクロコントローラ部のレジスタ設定方法の詳細につきましては、RL78/G1E ユーザーズマニュアル ハードウェア編をご参照ください。

## (1) オプション・バイト

## (a) ユーザ・オプション・バイト (000C0H/010C0H)

ウォッチドッグ・タイマの動作を“カウンタ動作禁止”に設定します。

アドレス : 000C0H/010C0H (略号)	7	6	5	4	3	2	1	0
設定値 : EEH								
WDTINT		WINDO W1	WINDO W0	WDTON	WDCS2	WDCS1	WDCS0	WDSTB YON
(設定値)	1	1	1	0	1	1	1	0

## (b) ユーザ・オプション・バイト (000C1H/010C1H)

LVD の動作モードを“リセット・モード”、LVD 検出レベル ( $V_{LVH}$ ) を立ち上がり“4.06V”、立ち下がり“3.98V”に設定します。

アドレス : 000C1H/010C1H (略号)	7	6	5	4	3	2	1	0
設定値 : 73H								
VPOC2	VPOC1	VPOC0	1	LVIS1	LVIS0	LVIMDS 1	LVIMDS 0	
(設定値)	0	1	1	1	0	0	1	1

## (c) ユーザ・オプション・バイト (000C2H/010C2H)

フラッシュの動作モードを“HS (高速メイン) モード”、高速オンチップ・オシレータの周波数を“32MHz”に設定します。

アドレス : 000C2H/010C2H (略号)	7	6	5	4	3	2	1	0
設定値 : E8H								
CMODE 1	CMODE 0	1	0	FRQSEL 3	FRQSEL 2	FRQSEL 1	FRQSEL 0	
(設定値)	1	1	1	0	1	0	0	0



## (d) オンチップ・デバッグ・オプション・バイト（000C3H/010C3H）

オンチップ・デバッグ動作制御を“動作許可”、セキュリティ ID 認証失敗時のフラッシュ・メモリ・データの処理を“消去する”に設定します。

アドレス：000C3H/010C3H

設定値：84H

(略号)	7	6	5	4	3	2	1	0
OCDEN SET	0	0	0	0	0	1	0	OCDER SD
(設定値)	1	0	0	0	0	1	0	0

## (2) クロック発生回路

## (a) クロック動作モード制御レジスタ（CMC）

高速システム・クロック端子の動作モードを“入力ポート・モード”に設定します。

アドレス：FFFA0H

リセット時：00H

R/W

設定値：10H

(略号)	7	6	5	4	3	2	1	0
CMC	EXCLK	OSCSEL	0	0	0	0	0	AMPH
(設定値)	0	0	0	1	0	0	0	0

## (b) クロック動作ステータス制御レジスタ（CSC）

高速システム・クロックの動作制御（入力ポート・モード時）を“入力ポート”、高速オンチップ・オシレータ・クロックの動作制御を“高速オンチップ・オシレータ動作”に設定します。

アドレス：FFFA1H

リセット時：C0H

R/W

設定値：C0H

(略号)	7	6	5	4	3	2	1	0
CSC	MSTOP	1	0	0	0	0	0	HIOSTO P
(設定値)	1	1	0	0	0	0	0	0

## (c) システム・クロック制御レジスタ（CKC）

メイン・システム・クロック ( $f_{\text{MAIN}}$ ) を“高速オンチップ・オシレータ・クロック ( $f_{\text{IH}}$ )”に設定します。

アドレス：FFFA4H

リセット時：00H

R/W

設定値：00H

(略号)	7	6	5	4	3	2	1	0
CKC	CLS	0	MCS	MCM0	0	0	0	0
(設定値)	0	0	0	0	0	0	0	0

## (d) 動作スピード・モード制御レジスタ（OSMC）

インターバル・タイマの動作クロックを“低速オンチップ・オシレータ・クロック”に設定します。

アドレス：F00F3H

リセット時：00H

R/W

設定値：10H

(略号)	7	6	5	4	3	2	1	0
OSMC	0	0	0	WUTMM CK0	0	0	0	0
(設定値)	0	0	0	1	0	0	0	0

## (e) 周辺イネーブル・レジスタ（PER0）

A/D コンバータの入力クロック供給の制御を“入力クロック供給”、シリアル・アレイ・ユニット1の入力クロック供給の制御を“入力クロック供給”、およびタイマ・アレイ・ユニット0の入力クロック供給の制御を“入力クロック供給”に設定します。

アドレス : F00F0H	リセット時 : 00H							R/W	設定値 : 29H	
(略号)	7	6	5	4	3	2	1	0		
PER0	RTCEN	0	ADCEN	0	SAU1EN	SAU0EN	0	TAU0EN		
(設定値)	0	0	1	0	1	0	0	1		

## (3) シリアル・アレイ・ユニット1

## (a) シリアル・モード・レジスタ 11（SMR11）

チャンネル1の動作クロック ( $f_{MCK}$ ) を“SPS1 レジスタで設定した動作クロック CK10”、チャンネル1の転送クロック ( $f_{TCLK}$ ) を“CKS11 ビットで指定した動作クロック ( $f_{MCK}$ ) の分周クロック”、チャンネル1の動作モードを“CSI モード”、およびチャンネル1の割り込み要因を“転送完了割り込み/バッファ空き割り込み”に設定します。

アドレス : F0152H,F0153H	リセット時 : 0020H							R/W	設定値 : 002*H							
(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMR11	CKS11	CCS11	0	0	0	0	0	STS11	0	SIS110	1	0	0	MD112	MD111	MD110
(設定値)	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	*

備考 \*: ソフトウェアで転送完了割り込み (=0)、バッファ空き割り込み (=1) を切り替えて使用します。

## (b) シリアル通信動作設定レジスタ 11（SCR11）

チャンネル1の動作モードを“送受信を行う”、CSI モードでのデータとクロックの位相を“タイプ1”、データ転送順序を“MSB ファーストで入出力を行う”、およびデータ長を“8ビット・データ長”に設定します。

アドレス : F015AH,F015BH	リセット時 : 0087H							R/W	設定値 : C007H							
(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCR11	TXE11	RXE11	DAP11	CKP11	0	EOC11	PTC111	PTC110	DIR11	0	0	SLC110	0	1	1	DLS110
(設定値)	1	1	0	0	0	0	0	0	0	0	0	0	0	1	1	1

## (c) シリアル・データ・レジスタ 11 (SDR11)

動作クロック ( $f_{MCK}$ ) の分周による転送クロックを " $f_{MCK}/32$ " に設定します。下位 8 ビット (ビット 7-0) は送受信バッファ・レジスタとして機能します。

アドレス : FFF4AH, FFF4BH	リセット時 : 0000H								R/W								設定値 : 1E**H	
(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
SDR11	—	—	—	—	—	—	—	0	—	—	—	—	—	—	—	—		
(設定値)	0	0	0	1	1	1	1	0	*	*	*	*	*	*	*	*		

備考 \* : 送受信バッファ・レジスタとして機能します。

## (d) シリアル・チャンネル停止レジスタ 1 (ST1)

チャンネル 1 の動作停止トリガを “トリガ動作せず/SE11 ビットを 0 にクリアし、通信動作を停止する” に設定します。

アドレス : F0164H, F0165H	リセット時 : 0000H								R/W								設定値 : 000*H	
(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
ST1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	ST11	ST10		
(設定値)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	*	0		

備考 \* : シリアル通信の終了時にのみ 1 を書き込みます。

## (e) シリアル・クロック選択レジスタ 1 (SPS1)

動作クロック (CK10) を " $f_{CLK}$  (32MHz、 $f_{CLK}=32\text{MHz}$ ) ” に設定します。

アドレス : F0166H, F0167H	リセット時 : 0000H								R/W								設定値 : 0000H	
(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
SPS1	0	0	0	0	0	0	0	0	PRS113	PRS112	PRS111	PRS110	PRS103	PRS102	PRS101	PRS100		
(設定値)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		

## (f) シリアル出力レジスタ 1 (SO1)

チャンネル 1 のシリアル・クロック出力値を “1”、シリアル・データ出力を “0” に設定します。

アドレス : F0168H, F0169H	リセット時 : 0F0FH								R/W								設定値 : 0301H	
(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
SO1	0	0	0	0	0	0	CKO11	CKO10	0	0	0	0	0	0	SO11	SO10		
(設定値)	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	1		

## (g) シリアル出力許可レジスタ 1 (SOE1)

チャンネル1のシリアル出力を“シリアル通信動作による出力許可”に設定します。

アドレス : F016AH, F016BH      リセット時 : 0000H      R/W      設定値 : 000\*H  
(略号)      15   14   13   12   11   10   9   8   7   6   5   4   3   2   1   0

SOE1																
(設定値)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	*	0

備考 \* : シリアル通信開始時に“1”を、シリアル通信停止時に“0”を設定します。

## (h) シリアル・チャンネル開始レジスタ 1 (SS1)

チャンネル1の動作開始トリガを“SE11ビットに1をセットし通信待機状態に遷移する”に設定します。

アドレス : F0162H, F0163H      リセット時 : 0000H      R/W      設定値 : 000\*H  
(略号)      15   14   13   12   11   10   9   8   7   6   5   4   3   2   1   0

SS1																
(設定値)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	*	0

備考 \* : シリアル通信の開始時にのみ“1”を設定します。

## (4) ポート

## (a) ポート・モード・レジスタ

Pmn 端子の入出力モードを選択します (m=0-2, 4, 6, 7, 14, 15、n=0-7)。

アドレス : FFF20H      リセット時 : FFH      R/W      設定値 : 9FH  
(略号)      7      6      5      4      3      2      1      0

PM0	1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
(設定値)	1	0	0	1	1	1	1	1

アドレス : FFF21H      リセット時 : FFH      R/W      設定値 : BFH  
(略号)      7      6      5      4      3      2      1      0

PM1	1	PM16	PM15	PM14	PM13	PM12	PM11	PM10
(設定値)	1	0	1	1	1	1	1	1

アドレス : FFF22H      リセット時 : FFH      R/W      設定値 : 1FH  
(略号)      7      6      5      4      3      2      1      0

PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
(設定値)	0	0	0	1	1	1	1	1

アドレス : FFF24H      リセット時 : FFH      R/W      設定値 : F7H  
(略号)      7      6      5      4      3      2      1      0

PM4	1	1	1	1	PM43	PM42	PM41	PM40
(設定値)	1	1	1	1	0	1	1	1

アドレス : FFF26H	リセット時 : FFH				R/W		設定値 : F0H	
(略号)	7	6	5	4	3	2	1	0
PM6	1	1	1	1	PM63	PM62	PM61	PM60
(設定値)	1	1	1	1	0	0	0	0

アドレス : FFF27H	リセット時 : FFH				R/W		設定値 : 02H	
(略号)	7	6	5	4	3	2	1	0
PM7	PM77	PM76	PM75	PM74	PM73	PM72	PM71	PM70
(設定値)	0	0	0	0	0	0	1	0

アドレス : FFF2EH	リセット時 : FFH				R/W		設定値 : FDH	
(略号)	7	6	5	4	3	2	1	0
PM14	1	1	1	1	1	1	PM141	PM140
(設定値)	1	1	1	1	1	1	0	1

アドレス : FFF2FH	リセット時 : FFH				R/W		設定値 : E0H	
(略号)	7	6	5	4	3	2	1	0
PM15	1	1	1	PM154	PM153	PM152	PM151	PM150
(設定値)	1	1	1	0	0	0	0	0

## (b) ポート・レジスタ

Pmn 端子の出力データを制御します (m=0-2, 4, 7, 13, 14、n=0-5, 7)。

アドレス : FFF00H	リセット時 : 00H				R/W		設定値 : 00H	
(略号)	7	6	5	4	3	2	1	0
P0	0	0	0	P04	P03	P02	P01	P00
(設定値)	0	0	0	0	0	0	0	0

アドレス : FFF01H	リセット時 : 00H				R/W		設定値 : 00H	
(略号)	7	6	5	4	3	2	1	0
P1	0	0	P15	P14	P13	P12	P11	P10
(設定値)	0	0	0	0	0	0	0	0

アドレス : FFF02H	リセット時 : 00H				R/W		設定値 : 00H	
(略号)	7	6	5	4	3	2	1	0
P2	0	0	0	P24	P23	P22	P21	P20
(設定値)	0	0	0	0	0	0	0	0

アドレス : FFF04H	リセット時 : 00H				R/W		設定値 : 00H	
(略号)	7	6	5	4	3	2	1	0
P4	0	0	0	0	0	P42	P41	P40
(設定値)	0	0	0	0	0	0	0	0

アドレス : FFF07H	リセット時 : 00H				R/W		設定値 : 0*H	
(略号)	7	6	5	4	3	2	1	0
P7	0	0	0	0	P73	P72	P71	P70
(設定値)	0	0	0	0	*	1	0	1

アドレス : FFF0DH (略号)	リセット時 : 不定				R/W		設定値 : 01H	
	7	6	5	4	3	2	1	0
P13	P137	0	0	0	0	0	0	P130
(設定値)	0	0	0	0	0	0	0	1

アドレス : FFF0EH (略号)	リセット時 : 00H				R/W		設定値 : 00H	
	7	6	5	4	3	2	1	0
P14	0	0	0	0	0	0	0	P140
(設定値)	0	0	0	0	0	0	0	0

備考 \* : 状況に応じて 0/1 を書き込み、出力レベルを切り替えます。

### (c) ポート・モード・コントロール・レジスタ 7 (PMC7)

P70 端子のデジタル入出力/アナログ入力を設定します。

アドレス : F0067H (略号)	リセット時 : FFH				R/W		設定値 : FEH	
	7	6	5	4	3	2	1	0
PMC7	1	1	1	1	1	1	1	PMC70
(設定値)	1	1	1	1	1	1	1	0

### (5) A/D コンバータ

#### (a) A/D コンバータ・モード・レジスタ 0 (ADM0)

A/D 変換動作を“変換動作許可”、A/D 変換チャネル選択モードを“セレクト・モード”、A/D 電圧コンパレータの動作を“A/D 電圧コンパレータの動作許可”、および A/D 変換時間を“54  $\mu$ s”（12 ビット A/D 変換、安定待ち時間なし（ハードウェア・トリガ・ノーウエイト・モード）、 $AV_{DD}=2.7\sim 3.6V$ 、 $f_{CLK}=32MHz$ ）に設定します。

アドレス : FFF30H (略号)	リセット時 : 00H				R/W		設定値 : *1H	
	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
(設定値)	*	0	0	0	0	0	0	1

備考 \* : A/D 変換開始時にのみ“1”を書き込みます。

#### (b) A/D コンバータ・モード・レジスタ 1 (ADM1)

A/D 変換トリガ・モードを“ソフトウェア・トリガ・モード”、A/D 変換動作モードを“ワンショット変換モード”に設定します。

アドレス : FFF32H (略号)	リセット時 : 00H				R/W		設定値 : 20H	
	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
(設定値)	0	0	1	0	0	0	0	0

## (c) A/D コンバータ・モード・レジスタ 2 (ADM2)

A/D コンバータの+側の基準電圧源を“AV<sub>DD</sub>から供給”、A/D コンバータの-側の基準電圧源を“AV<sub>SS</sub>から供給”、変換結果上限/下限チェックを“ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号 (INTAD) が発生”、SNOOZE モードの設定を“SNOOZE モード機能を使用しない”、および A/D 変換分解能を“12 ビット分解能”に設定します。

アドレス : F0010H	リセット時 : 00H				R/W		設定値 : 00H	
(略号)	7	6	5	4	3	2	1	0
ADM2	ADREFP	ADREFP	ADREF	0	ADRCK	AWC	0	ADTYP
(設定値)	1	0	M	0	0	0	0	0

## (d) 変換結果比較上限値設定レジスタ (ADUL)

A/D 変換結果比較上限値を“FFH”に設定します。

アドレス : F0011H	リセット時 : FFH				R/W		設定値 : FFH	
(略号)	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
(設定値)	1	1	1	1	1	1	1	1

## (e) 変換結果比較下限値設定レジスタ (ADLL)

A/D 変換結果比較下限値を“00H”に設定します。

アドレス : F0012H	リセット時 : 00H				R/W		設定値 : 00H	
(略号)	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
(設定値)	0	0	0	0	0	0	0	0

## (f) アナログ入力チャネル指定レジスタ (ADS)

A/D 変換チャネルを“ANI2”（セレクト・モード (ADMD=0) の時）に設定します。

アドレス : FFF31H	リセット時 : 00H				R/W		設定値 : 02H	
(略号)	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
(設定値)	0	0	0	0	0	0	1	0

## (g) A/D ポート・コンフィギュレーション・レジスタ (ADPC)

P24/ANI4、P23/ANI3、P22/ANI2、P21/ANI1、P20/ANI0 のアナログ/デジタル入出力の切り替えを“P24/ANI4 : アナログ入力、P23/ANI3 : アナログ入力、P22/ANI2 : アナログ入力、P21/ANI1 : アナログ入力、P20/ANI0 : アナログ入力”に設定します。

アドレス : F0076H	リセット時 : 00H				R/W		設定値 : 00H	
(略号)	7	6	5	4	3	2	1	0
ADPC	0	0	0	0	0	PDPC2	PDPC1	PDPC0
(設定値)	0	0	0	0	0	0	0	0

## (6) タイマ・アレイ・ユニット 0

## (a) タイマ・チャンネル停止レジスタ 0 (TT0)

チャンネル3の動作停止トリガの“トリガ動作しない/動作停止（停止トリガ発生）”、チャンネル1の動作停止トリガの“トリガ動作しない/動作停止（停止トリガ発生）”を設定します。

チャンネル1の動作開始トリガを“SE11 ビットに1をセットし通信待機状態に遷移する”に設定します。

アドレス : F01B4H, F01B5H (略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TT0	0	0	0	0	TTH03	0	TTH01	0	TT07	TT06	TT05	TT04	TT03	TT02	TT01	TT00
(設定値)	0	0	0	0	0	0	0	0	0	0	0	0	*	0	*	0

備考 \* : タイマ動作中に1ライトし、タイマ動作を停止します。

## (b) タイマ・クロック選択レジスタ 0 (TPS0)

動作クロック (CK00) を“32MHz ( $f_{CLK}=32MHz$ )”、動作クロック (CK01) を“4MHz ( $f_{CLK}=32MHz$ )”設定します。

アドレス : F01B6H, F01B7H (略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TPS0	0	0	PRS031	PRS030	0	0	PRS021	PRS020	PRS013	PRS012	PRS011	PRS010	PRS003	PRS002	PRS001	PRS000
(設定値)	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0

## (c) タイマ・モード・レジスタ 1、3 (TMR01、TMR03)

タイマ・モード・レジスタ 1、3 を以下のように設定します。

- ・ チャンネル1の動作クロック ( $f_{MCK}$ ) を“TPS0で設定した動作クロック CK01”
- ・ チャンネル3の動作クロック ( $f_{MCK}$ ) を“TPS0で設定した動作クロック CK00”
- ・ チャンネル3、チャンネル1のカウント・クロック ( $f_{TCLK}$ ) を“CKS0n0、CKS0n1 (n=1、3) ビットで指定した動作クロック ( $f_{MCK}$ ) ”
- ・ チャンネル3、チャンネル1の8ビット・タイマ/16ビット・タイマ動作を“16ビット・タイマとして動作”
- ・ チャンネル3、チャンネル1のスタート・トリガ、キャプチャ・トリガを“ソフトウェア・トリガ・スタートのみ有効（他のトリガ要因を非選択にする）”
- ・ チャンネル3、チャンネル1の動作モードを“インターバル・タイマ・モード”
- ・ チャンネル3、チャンネル1のカウント・スタートと割り込みの設定を“カウント開始時にタイマ割り込みを発生しない（タイマ出力も変化しない）”



アドレス：F0192H,F0193H リセット時：0000H R/W 設定値：8000H

(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMR01	CKS011	CKS010	0	CCS01	SPLIT01	STS012	STS011	STS010	CIS011	CIS010	0	0	MD013	MD012	MD011	MD010
(設定値)	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

アドレス：F0196H,F0197H リセット時：0000H R/W 設定値：0000H

(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMR03	CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
(設定値)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

## (d) タイマ・データ・レジスタ 1、3 (TDR01、TDR03)

タイマ・アレイ・ユニット0チャンネル1およびチャンネル3のインターバル・タイマ・モードにおける周期を設定します。

アドレス：FFF1AH,FFF1BH リセット時：0000H R/W 設定値：9C3FH

(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TDR01	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
(設定値)	1	0	0	1	1	1	0	0	0	0	1	1	1	1	1	1

アドレス：FFF66H,FFF67H リセット時：0000H R/W 設定値：001FH

(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TDR03	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
(設定値)	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1

## (e) タイマ・チャンネル開始レジスタ 0 (TS0)

チャンネル1、およびチャンネル3の動作許可（スタート）トリガを“TE01、TE03ビットを1にセットし、カウント動作許可状態になる”に設定します。

アドレス：F01B2H,F01B3H リセット時：0000H R/W 設定値：000\*H

(略号)	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TS0	0	0	0	0	TSH03	0	TSH01	0	TS07	TS06	TS05	TS04	TS03	TS02	TS01	TS00
(設定値)	0	0	0	0	0	0	0	0	0	0	0	0	*	0	*	0

備考 \*：タイマ開始時にのみ“1”を書き込みます。

## 6.4 関数一覧

表 6.1 関数一覧

ファイル名	関数名	概要
main.c	main	メイン関数
	R5F10FMx_LDO_Enable	アナログ部 LDO 初期化関数
	R5F10FMx_Analog_Init	アナログ部初期化関数
	R5F10FMx_Analog_Start	アナログ部動作開始関数
	R5F10FMx_Analog_Stop	アナログ部動作停止関数
r_systeminit.c	R_Systeminit	MCU 初期化関数
	hdwinit	システム初期化関数
r_cg_cgc.c	R_CGC_Create	クロック発生回路初期化関数
r_cg_port.c	R_PORT_Create	ポート初期化関数
r_cg_serial.c	R_SAU1_Create	SAU1 初期化関数
	R_CSI21_Create	CSI21 初期化関数
	R_CSI21_Start	CSI21 動作開始関数
	R_CSI21_Stop	CSI21 動作停止関数
	R_CSI21_Send_Receive	CSI21 送受信関数
r_cg_serial_user.c	r_csi21_interrupt	INTCSI21 割り込み処理関数
	r_csi21_callback_receiveend	CSI21 受信完了処理関数
	r_csi21_callback_error	CSI21 エラー処理関数
	SPI_ControlRegister_Read	SPI 制御レジスタ読み出し関数
	SPI_ControlRegister_Write	SPI 制御レジスタ書き込み関数
	SPI_ControlRegister_Write_Verify	SPI 制御レジスタ書き込みチェック関数
	SPI_ControlRegister_Read_Bit	SPI 制御レジスタビット読み出し関数
	SPI_ControlRegister_Write_Bit	SPI 制御レジスタビット書き込み関数
	SPI_ControlRegister_Write_Verify_Bit	SPI 制御レジスタビット書き込みチェック関数
r_cg_adc.c	R_ADC_Create	ADC 初期化関数
	R_ADC_Start	ADC 動作開始関数
	R_ADC_Stop	ADC 動作停止関数
	R_ADC_Set_OperationOn	ADC コンパレータ動作許可関数
	R_ADC_Set_OperationOff	ADC コンパレータ動作停止関数
	R_ADC_Get_Result	A/D 変換結果読み出し関数
r_cg_adc_user.c	ADC_Control	A/D 変換制御関数
r_cg_timer.c	R_TAU0_Create	TAU0 初期化関数
	R_TAU0_Channel1_Start	TAU0 Ch1 カウンタ動作開始関数
	R_TAU0_Channel1_Stop	TAU0 Ch1 カウンタ動作停止関数
	R_TAU0_Channel3_Start	TAU0 Ch3 カウンタ動作開始関数
	R_TAU0_Channel3_Stop	TAU0 Ch3 カウンタ動作停止関数
r_cg_timer_user.c	r_tau0_channel1_interrupt	TAU0 Ch1 割り込み処理関数
	TAU0_WAIT_1us	1 $\mu$ s 単位ウェイト関数

## 6.5 関数仕様

本アプリケーションノートにおける主要な関数の関数仕様を以下に示します。また、RL78/G1E (R5F10FMx) アナログ部との SPI 通信に関しましては、「RL78/G1E アナログ部との SPI 通信サンプルコード (R01AN1130J)」をご参照ください。

## (1) main (メイン) 関数

宣言	void main (void)
概要	メイン関数
引数	なし
戻り値	なし
機能説明	<ul style="list-style-type: none"> <li>アナログ部の出力電圧可変レギュレータの初期化</li> <li>マイクロコントローラ部のタイマ・アレイ・ユニット 0 の初期化</li> <li>アナログ部の出力電圧可変レギュレータの出力安定時間待機処理</li> <li>マイクロコントローラ部の A/D コンバータの初期化</li> <li>アナログ部の各機能（コンフィギュラブル・アンプ Ch1、D/A コンバータ Ch1）の初期化</li> <li>マイクロコントローラ部のタイマ・アレイ・ユニット 0 チャンネル 1 のカウント動作開始</li> <li>アナログ部の各機能（コンフィギュラブル・アンプ Ch1、D/A コンバータ Ch1）の動作開始制御</li> <li>100 <math>\mu</math>s のセットリング・タイム待機</li> <li>マイクロコントローラ部の A/D コンバータによる A/D 変換制御</li> <li>アナログ部の各機能（コンフィギュラブル・アンプ Ch1、D/A コンバータ Ch1）の動作停止制御</li> <li>マイクロコントローラ部の HALT モードへの遷移</li> </ul>

## (2) R5F10FMx\_LDO\_Enable (アナログ部 LDO 初期化) 関数

宣言	static uinu8_t R5F10FMx_LDO_Enable (void)
概要	アナログ部 LDO 初期化関数
引数	なし
戻り値	0 : 正常 1 : アナログ部との通信 NG
機能説明	<ul style="list-style-type: none"> <li>アナログ部の出力電圧可変レギュレータを初期化</li> <li>出力電圧可レギュレータの出力電圧を 3.3V に設定し、出力電圧可変レギュレータと基準電圧生成回路の動作を許可</li> </ul>

## (3) R5F10FMx\_Analog\_Init (アナログ部初期化) 関数

宣言	static uinu8_t R5F10FMx_Analog_Init (void)
概要	アナログ部初期化関数
引数	なし
戻り値	0 : 正常 1 : アナログ部との通信 NG
機能説明	<ul style="list-style-type: none"> <li>アナログ部の各機能の初期化</li> <li>本アプリケーションノートにおけるコンフィギュラブル・アンプ Ch1 (I/V 変換アンプ構成) の設定</li> <li>D/A コンバータ Ch1 の出力電圧の設定</li> <li>D/A コンバータ Ch1、コンフィギュラブル・アンプ Ch1 の動作開始</li> </ul>

## (4) R5F10FMx\_Analog\_Start（アナログ部動作開始）関数

宣言	static uinu8_t R5F10FMx_Analog_Start (void)
概要	アナログ部動作開始関数
引数	なし
戻り値	0 : 正常 1 : アナログ部との通信 NG
機能説明	<ul style="list-style-type: none"> <li>アナログ部の各機能の動作開始処理</li> <li>D/A コンバータ Ch1、コンフィギュラブル・アンプ Ch1 の動作開始</li> </ul>

## (5) R5F10FMx\_Analog\_Stop（アナログ部動作停止）関数

宣言	static uinu8_t R5F10FMx_Analog_Stop (void)
概要	アナログ部動作停止関数
引数	なし
戻り値	0 : 正常 1 : アナログ部との通信 NG
機能説明	<ul style="list-style-type: none"> <li>アナログ部の各機能の動作停止処理</li> <li>D/A コンバータ Ch1、コンフィギュラブル・アンプ Ch1 の動作停止</li> </ul>

## (6) R\_Systeminit（MCU 初期化）関数

宣言	void R_Systeminit (void)
概要	MCU 初期化関数
引数	なし
戻り値	なし
機能説明	<ul style="list-style-type: none"> <li>本アプリケーションノートで使用する MCU の周辺ハードウェアの初期化</li> <li>R_PORT_Create 関数を呼び出し、ポートを初期化</li> <li>R_CGC_Create 関数を呼び出し、クロック発生回路を初期化</li> <li>R_SAU1_Create 関数を呼び出し、シリアル・アレイ・ユニット 1 チャネル 1 の 3 線シリアル I/O (CSI21) を初期化</li> </ul>

## (7) hdwinit（システム初期化）関数

宣言	void hdwinit (void)
概要	システム初期化関数
引数	なし
戻り値	なし
機能説明	<ul style="list-style-type: none"> <li>割り込み禁止の設定</li> <li>R_Systeminit 関数を呼び出し、MCU の初期化</li> <li>割り込み許可の設定</li> </ul>

## (8) ADC\_Control (A/D 変換制御) 関数

宣言	void ADC_Control (void)
概要	A/D 変換制御関数
引数	なし
戻り値	なし
機能説明	<ul style="list-style-type: none"> <li>・ コンフィギュラブル・アンプ (Ch1) の出力電圧 (抵抗分圧回路により降圧した電圧) の A/D 変換制御</li> </ul>

(9) TAU0\_WAIT\_1us (1 $\mu$ s 単位ウェイト) 関数

宣言	void TAU0_WAIT_1us (uint32_t wait_1us)
概要	1 $\mu$ s 単位ウェイト関数
引数	uint32_t wait_1us : 1 $\mu$ s カウンタ
戻り値	なし
機能説明	<ul style="list-style-type: none"> <li>・ R_TAU0_Channel3_Stop 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を停止</li> <li>・ R_TAU0_Channel3_Start 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を開始</li> <li>・ 引数の値 (wait_1us) をデクリメントし、0 になるまでタイマ・アレイ・ユニット 0 チャンネル 3 のインターバル周期 (1<math>\mu</math>s) を繰り返す</li> </ul>

## 6.6 RAM 変数

表 6.2 RAM 変数

型名	変数名	内容	使用関数
volatile uint8_t *	gp_csi21_rx_address	CSI21 の受信バッファアドレス	R_CSI21_Send_Receive r_csi21_interrupt
volatile uint16_t	g_csi21_rx_length	CSI21 の受信バイト数	未使用
volatile uint16_t	g_csi21_rx_count	CSI21 の受信バイトカウンタ	未使用
volatile uint8_t *	gp_csi21_tx_address	CSI21 の送信バッファアドレス	R_CSI21_Send_Receive r_csi21_interrupt
volatile uint16_t	g_csi21_send_length	CSI21 の送信バイト数	R_CSI21_Send_Receive r_csi21_interrupt
volatile uint16_t	g_csi21_tx_count	CSI21 の送信バイトカウンタ	R_CSI21_Send_Receive r_csi21_interrupt
volatile uint8_t	g_csi21_overrun_flag	CSI21 オーバランフラグ	R_CSI21_Send_Receive r_csi21_callback_error SPI_ControlRegister_Read SPI_ControlRegister_Write

### 6.7 フローチャート

図 6.2に本アプリケーションノートにおける全体フローを示します。また、主要な関数のフローチャートを以下に示します。

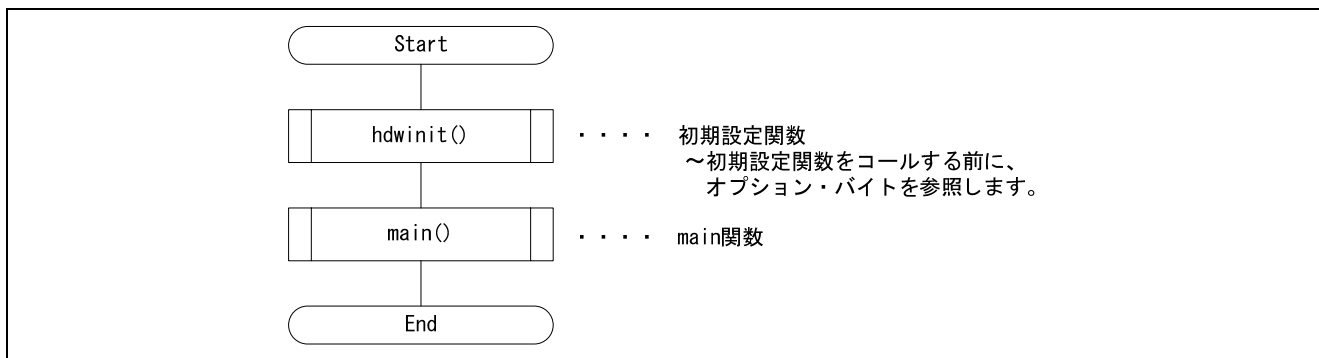


図 6.2 全体フロー

#### (1) hwinit（システム初期化）関数

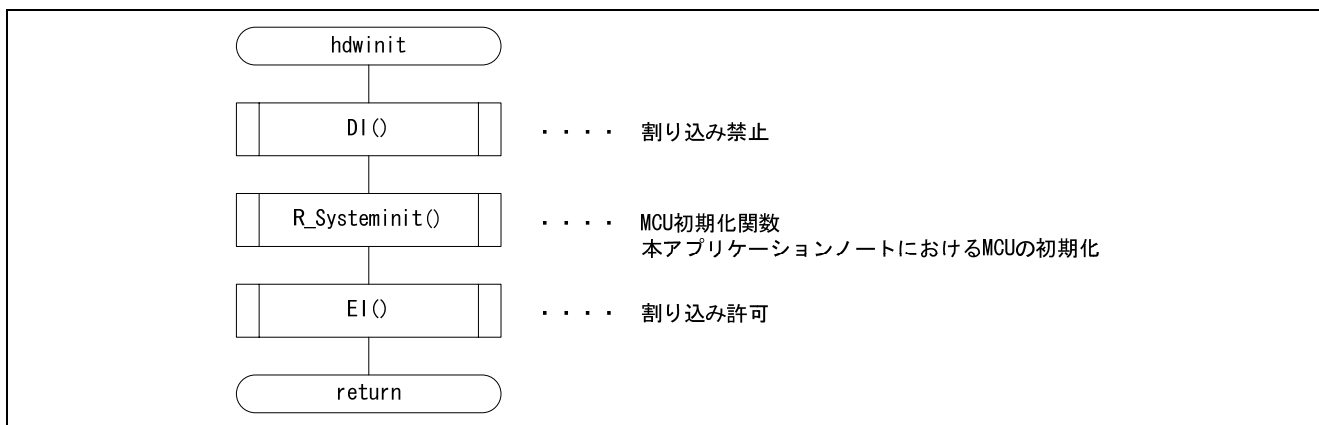


図 6.3 hwinit 関数フローチャート

(2) R\_Systeminit (MCU 初期化) 関数

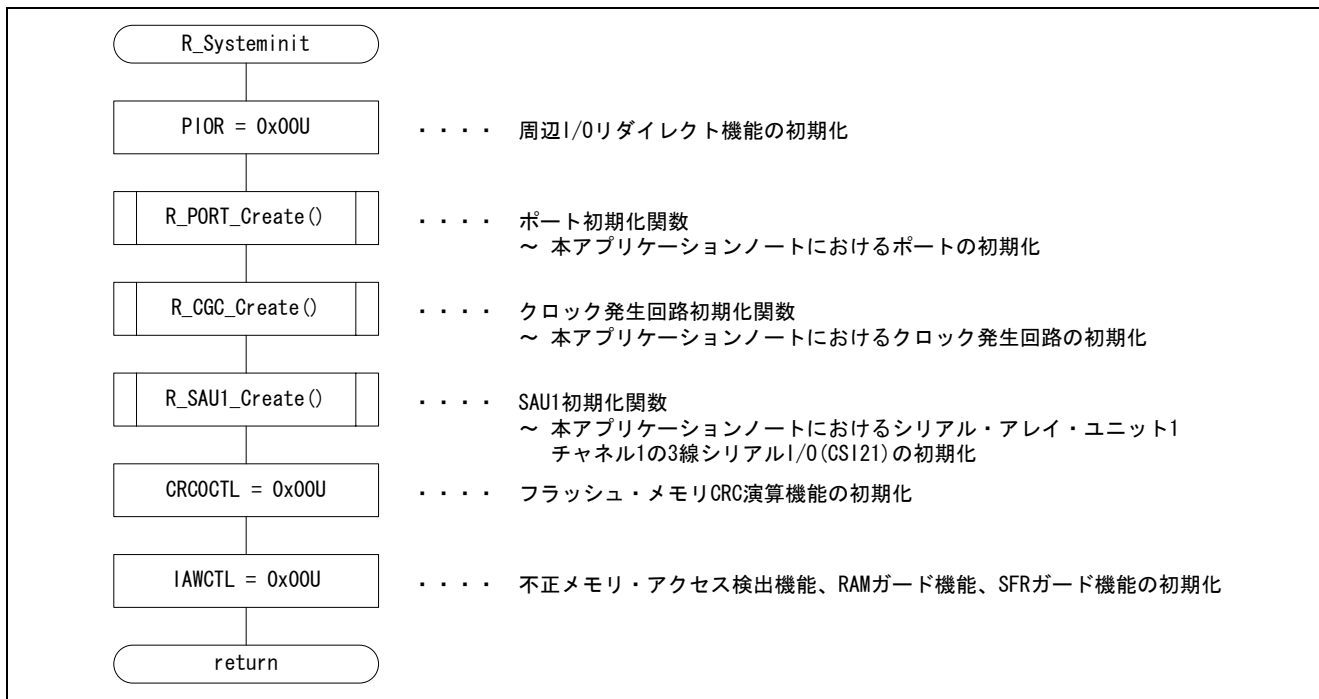


図 6.4 R\_Systeminit 関数フローチャート

(3) main（メイン）関数

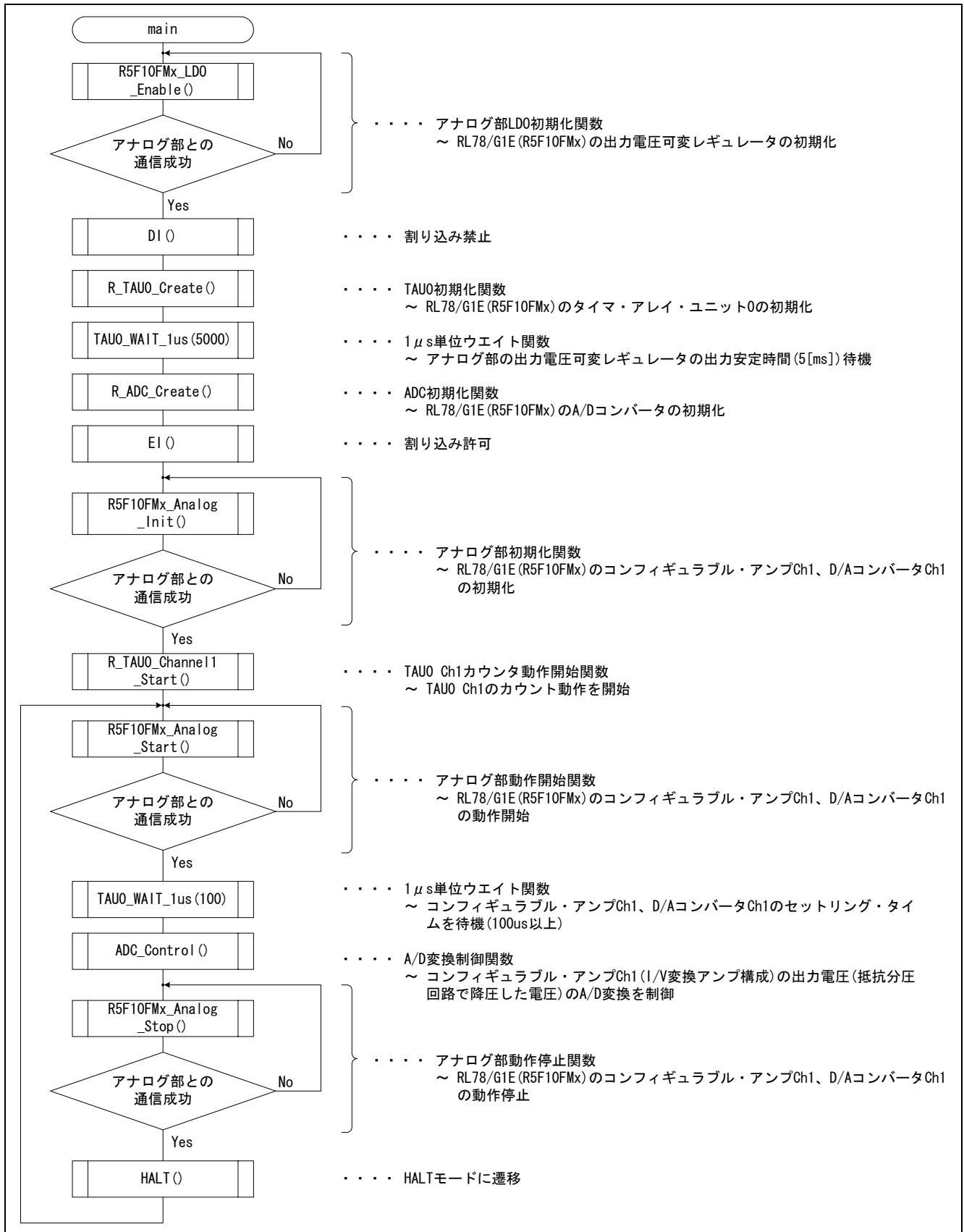


図 6.5 main 関数フローチャート



(4) R5F10FMx\_LDO\_Enable（アナログ部 LDO 初期化）関数

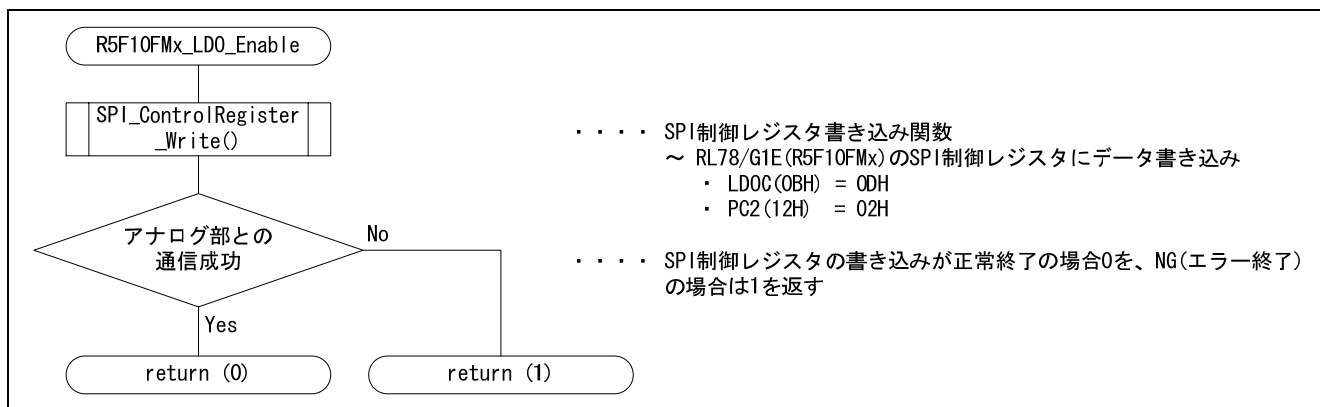


図 6.6 R5F10FMx\_LDO\_Enable 関数フローチャート

(5) R5F10FMx\_Analog\_Init（アナログ部初期化）関数

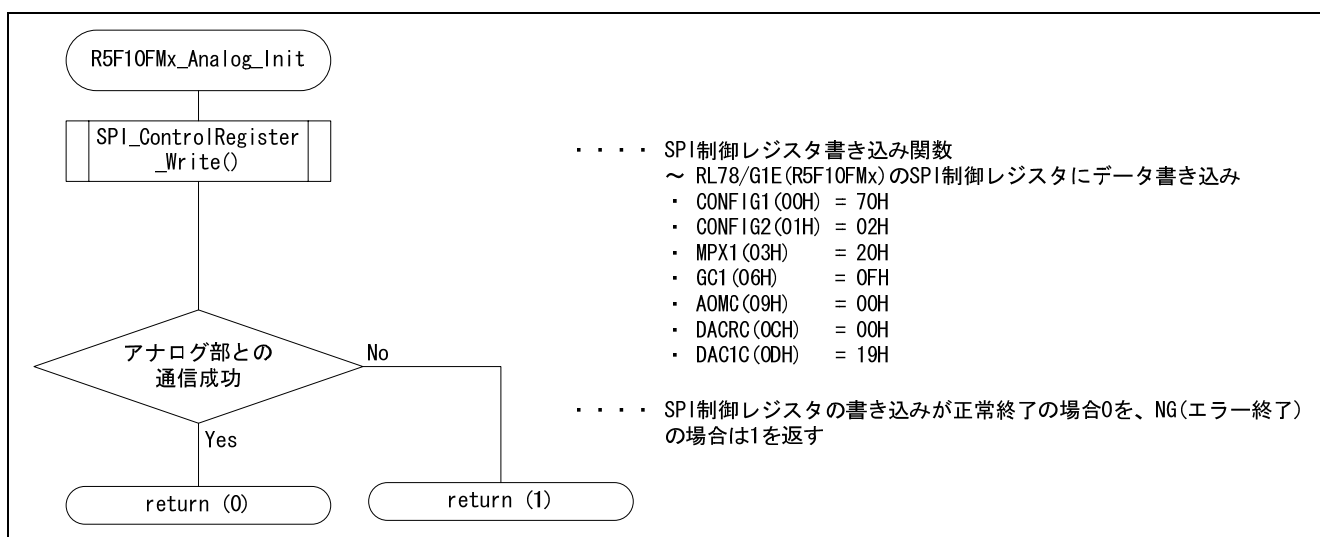


図 6.7 R5F10FMx\_Analog\_Init 関数フローチャート

(6) R5F10FMx\_Analog\_Start（アナログ部動作開始）関数

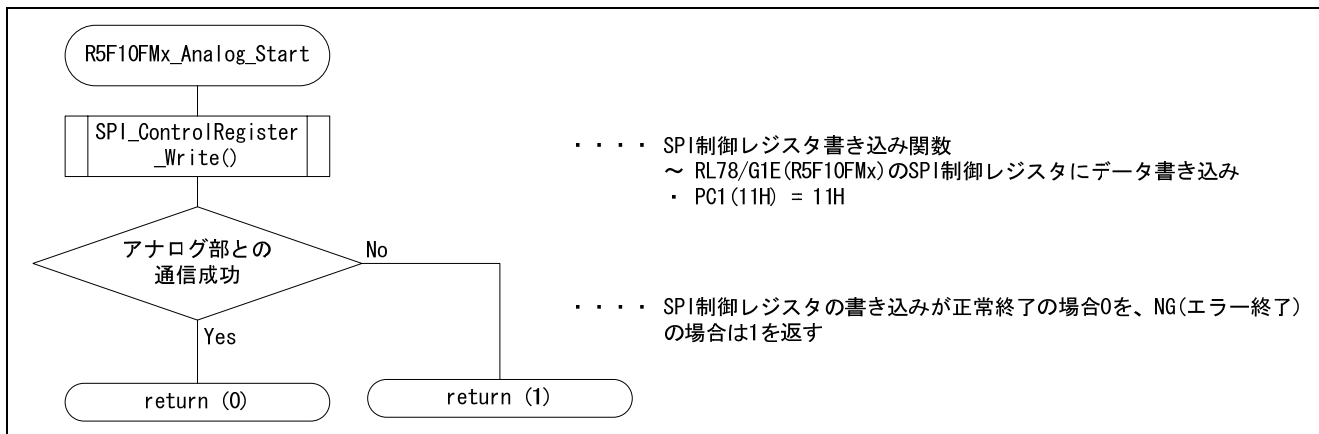


図 6.8 R5F10FMx\_Analog\_Start 関数フローチャート

(7) R5F10FMx\_Analog\_Stop（アナログ部動作停止）関数

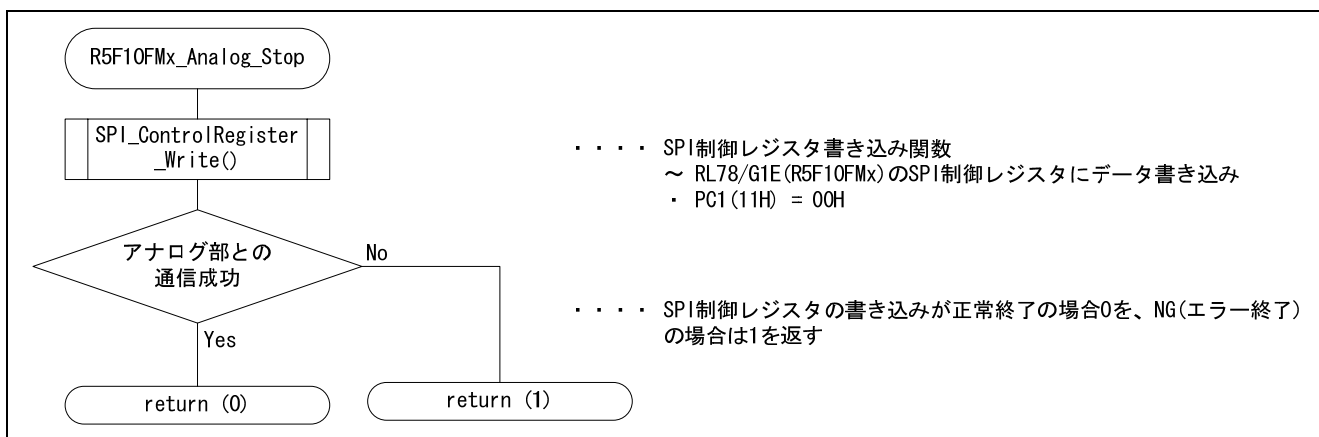


図 6.9 R5F10FMx\_Analog\_Stop 関数フローチャート

## 6.8 RL78/G1A コード生成機能で出力したコードからの差分

本アプリケーションノートのサンプルコードは、CubeSuite+のコード生成機能で RL78/G1A グループ (R5F10ELE) 用のコードを出力し、それを取り込み作成しています。

しかし、RL78/G1A (R5F10ELE) と RL78/G1E (R5F10FME) のレジスタの違い等により、コード生成機能で出力されたファイルを一部修正しています。表 6.3にコード生成機能で出力したコードからの差分一覧を示します。なお、RL78/G1A (R5F10ELE) と RL78/G1E (R5F10FME) の詳細な差異については、RL78/G1E ユーザーズマニュアル ハードウェア編をご参照ください。

表 6.3 ソースファイル一覧とコード生成機能で出力したコードからの差分

ファイル名	説明	コード生成機能で生成した内容からの差分	
		変更箇所	変更内容
r_main.c	コード生成機能で出力	—	—
r_systeminit.c	コード生成機能で出力	R_systeminit 関数	<ul style="list-style-type: none"> <li>・ R_ADC_Create(); をコメントアウト</li> <li>・ R_TAU0_Create(); をコメントアウト</li> </ul>
r_cg_cgc.c	コード生成機能で出力	R_CGC_Create 関数	<ul style="list-style-type: none"> <li>・ CMC = ...; の設定値変更</li> <li>・ XSTOP = ...; をコメントアウト</li> <li>・ CSS = ...; をコメントアウト</li> </ul>
r_cg_cgc_user.c	コード生成機能で出力	—	—
r_cg_port.c	コード生成機能で出力	R_PORT_Create 関数	<ul style="list-style-type: none"> <li>・ P6 = ...; をコメントアウト</li> <li>・ P15 = ...; をコメントアウト</li> <li>・ ADPC = ...; の設定値変更</li> </ul>
r_cg_port_user.c	コード生成機能で出力	—	—
r_cg_serial.c	コード生成機能で出力	R_CSI21_Create 関数	<ul style="list-style-type: none"> <li>・ SO1  = ...; をコメントアウト</li> <li>・ SO1 &amp;= ...; をコメントアウト</li> </ul>
r_cg_serial_user.c	コード生成機能で出力	r_csi21_callback _receiveend 関数	・ 処理を追加
		r_csi21_callback _error 関数	・ 処理を追加
r_cg_adc.c	コード生成機能で出力	R_ADC_Create 関数	<ul style="list-style-type: none"> <li>・ PM2  = ...; の設定値変更</li> <li>・ PM15  = ...; をコメントアウト</li> <li>・ PM12  = ...; をコメントアウト</li> <li>・ PMC3  = ...; をコメントアウト</li> <li>・ PM3  = ...; をコメントアウト</li> </ul>
r_cg_adc_user.c	コード生成機能で出力	—	—
r_cg_timer.c	コード生成機能で出力	R_TAU0_Create 関数	<ul style="list-style-type: none"> <li>・ TOM0 &amp;= ...; をコメントアウト</li> <li>・ TOL0 &amp;= ...; をコメントアウト</li> <li>・ TO0 &amp;= ...; をコメントアウト</li> <li>・ TOE0 &amp;= ...; をコメントアウト</li> </ul>
r_cg_timer_user.c	コード生成機能で出力	—	—
r_cg_macrodriver.h	コード生成機能で出力	—	—
r_cg_userdefine.h	コード生成機能で出力	—	・ define 文追加
r_cg_cgc.h	コード生成機能で出力	—	・ extern 文追加
r_cg_port.h	コード生成機能で出力	—	・ extern 文追加
r_cg_serial.h	コード生成機能で出力	—	・ extern 文、typedef 文追加
r_cg_adc.h	コード生成機能で出力	—	・ extern 文追加
r_cg_timer.h	コード生成機能で出力	—	・ extern 文追加

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact>

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2012.09.30	—	初版発行
1.10	2013.03.29	—	説明内容変更

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<http://japan.renesas.com/contact/>