
RL78/G14、R8C/36M グループ

R01AN4216JJ0100

Rev.1.00

R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

2018.10.22

要旨

本アプリケーションノートでは、R8C/36M グループのタイマ RA から、RL78/G14 (64 ピン製品)のタイマ RJ への移行に関して説明します。

動作確認デバイス

RL78/G14、R8C/36M グループ

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. R8C ファミリから RL78 ファミリへの移行方法	4
2. RL78/G14 と R8C/36M グループの相違点	5
2.1 機能概要の相違点	5
2.2 タイマモードの相違点	6
2.3 パルス出力モードの相違点	7
2.4 イベントカウンタモードの相違点	8
2.5 パルス幅測定モードの相違点	9
2.6 パルス周期測定モードの相違点	10
2.7 入出力端子の割り当て	11
2.8 レジスタの対比	12
2.8.1 I/O 制御レジスタの相違点	13
2.8.2 モードレジスタの相違点	13
2.8.3 タイマ RA/タイマ RJ カウンタレジスタの相違点	14
2.8.4 タイマ RA 端子選択/タイマ RJ イベント端子選択レジスタの相違点	14
3. 注意事項の主な相違点	15
3.1 カウント動作開始、停止制御	15
3.2 タイマ RJ 未使用時の設定	15
3.3 デジタルフィルタ使用時の注意事項	15
3.4 カウントソースに f_{IL} を選択する場合の注意事項	15
4. 本サンプルコードでのタイマ RA の移行方法	16
5. タイマモードからの移行例	17
5.1 仕様	17
5.2 動作確認条件	18
5.3 ハードウェア説明	18
5.3.1 ハードウェア構成例	18
5.3.2 使用端子一覧	19
5.4 ソフトウェア説明	19
5.4.1 動作概要	19
5.4.2 オプション・バイトの設定一覧	21
5.4.3 関数一覧	21
5.4.4 関数仕様	22
5.4.5 フローチャート	23
6. パルス出力モードからの移行例	37
6.1 仕様	37
6.2 動作確認条件	38
6.3 ハードウェア説明	38
6.3.1 ハードウェア構成例	38
6.3.2 使用端子一覧	39
6.4 ソフトウェア説明	39
6.4.1 動作概要	39

6.4.2	オプション・バイトの設定一覧.....	41
6.4.3	関数一覧.....	41
6.4.4	関数仕様.....	42
7.	イベントカウンタモードからの移行例.....	56
7.1	仕様.....	56
7.2	動作確認条件.....	57
7.3	ハードウェア説明.....	57
7.3.1	ハードウェア構成例.....	57
7.3.2	使用端子一覧.....	58
7.4	ソフトウェア説明.....	58
7.4.1	動作概要.....	58
7.4.2	オプション・バイトの設定一覧.....	60
7.4.3	関数一覧.....	60
7.4.4	関数仕様.....	61
7.4.5	フローチャート.....	62
8.	パルス幅測定モードからの移行例.....	76
8.1	仕様.....	76
8.2	動作確認条件.....	77
8.3	ハードウェア説明.....	77
8.3.1	ハードウェア構成例.....	77
8.3.2	使用端子一覧.....	78
8.4	ソフトウェア説明.....	78
8.4.1	動作概要.....	78
8.4.2	オプション・バイトの設定一覧.....	80
8.4.3	関数一覧.....	80
8.4.4	関数仕様.....	81
8.4.5	フローチャート.....	82
9.	パルス周期測定モードからの移行例.....	98
9.1	仕様.....	98
9.2	動作確認条件.....	99
9.3	ハードウェア説明.....	99
9.3.1	ハードウェア構成例.....	99
9.3.2	使用端子一覧.....	100
9.4	ソフトウェア説明.....	100
9.4.1	動作概要.....	100
9.4.2	オプション・バイトの設定一覧.....	102
9.4.3	関数一覧.....	102
9.4.4	関数仕様.....	103
9.4.5	フローチャート.....	104
10.	サンプルコード.....	120
11.	参考ドキュメント.....	120

1. R8C ファミリから RL78 ファミリへの移行方法

本アプリケーションノートでは、R8C/36M グループのタイマ RA に搭載されている各動作モード(タイマモード、パルス出力モード、イベントカウンタモード、パルス幅測定モードおよびパルス周期測定モード)を RL78/G14 で実現する方法について説明します。

表 1.1 に R8C/36M グループのタイマ RA の動作モードを、表 1.2 に RL78/G14 のタイマ RJ の動作モードを示します。

R8C/36M グループでは、タイマ RA は、8 ビットプリスケアラ付き 8 ビットタイマです。タイマ RA には、5 種類のモード(タイマモード、パルス出力モード、イベントカウンタモード、パルス幅測定モードおよびパルス周期測定モード)があります。タイマモードでは、内部カウントソースをカウントします。パルス出力モードでは、内部カウントソースをカウントし、タイマのアンダフローで極性を反転したパルスを出力します。イベントカウンタモードでは、外部パルスをカウントします。パルス幅測定モードでは、外部パルスのパルス幅を測定します。パルス周期測定モードでは、外部パルスのパルス周期を測定します。

RL78/G14 では、タイマ RJ はパルス出力、外部入力のパルス幅/周期測定、外部イベントをカウントできる 16 ビットタイマです。16 ビットタイマはリロードレジスタとダウンカウンタから構成されます。リロードレジスタとダウンカウンタは同じ番地に配置されており、TRJ0 レジスタにアクセスすると、リロードレジスタとカウンタにアクセスできます。タイマ RJ には、5 種類のモード(タイマモード、パルス出力モード、イベントカウンタモード、パルス幅測定モードおよびパルス周期測定モード)があります。タイマモードでは、カウントソースをカウントします。パルス出力モードでは、カウントソースをカウントし、タイマのアンダフローで、極性を反転したパルスを出力します。イベントカウンタモードでは、外部イベントをカウントします。また、STOP モード時も動作可能です。パルス幅測定モードでは、外部入力のパルス幅を測定します。パルス周期測定モードでは、外部入力のパルス周期を測定します。

RL78/G14 のタイマ RJ を使用することにより、R8C/36M グループのタイマ RA の各動作モード(タイマモード、パルス出力モード、イベントカウンタモード、パルス幅測定モードおよびパルス周期測定モード)と同様の動作を実現することが可能です。

本アプリケーションノートでは、この章で説明したように、「タイマモード」、「パルス出力モード」、「イベントカウンタモード」、「パルス幅測定モード」および「パルス周期測定モード」の 5 つのモードの移行方法について説明します。

表 1.1 R8C/36M グループのタイマ RA の動作モード

R8C/36M グループのタイマ RA	
動作モード	機能
タイマモード	内部カウントソースをカウントする
パルス出力モード	内部カウントソースをカウントし、タイマのアンダフローで極性を反転したパルスを出力する
イベントカウンタモード	外部パルスをカウントする
パルス幅測定モード	外部パルスのパルス幅を測定する
パルス周期測定モード	外部パルスのパルス周期を測定する

表 1.2 RL78/G14 のタイマ RJ の動作モード

RL78/G14 のタイマ RJ	
動作モード	機能
タイマモード	カウントソースをカウントする
パルス出力モード	カウントソースをカウントし、タイマのアンダフローで極性を反転したパルスを出力する
イベントカウンタモード	外部イベントをカウントする。STOP モード時も動作可能
パルス幅測定モード	外部入力のパルス幅を測定する
パルス周期測定モード	外部入力のパルス周期を測定する

2. RL78/G14 と R8C/36M グループの相違点

2.1 機能概要の相違点

表 2.1 に R8C/36M グループのタイマ RA と RL78/G14 のタイマ RJ の相違点を示します。

表 2.1 機能概要の相違点

項目	R8C/36M グループ タイマ RA	RL78/G14 タイマ RJ
カウントソース	<ul style="list-style-type: none"> • f1 • f2 • f8 • fOCO • fC32 • fC 	<ul style="list-style-type: none"> • fCLK • fCLK/2 • fCLK/8 • fIL • fSUB • イベントリンクコントローラ(ELC)からのイベント入力
構成	8 ビットプリスケラつき 8 ビットタイマ(リロードレジスタ付)	16 ビットタイマ(リロードレジスタ付)
外部入力端子	INT2	INTP4
イベントカウンタの制御用信号	<ul style="list-style-type: none"> • 常にイベント入力有効 • INT2 のレベルでイベント入力有効 • TRCIOD の”L”期間のイベント入力有効 	<ul style="list-style-type: none"> • 常にイベントをカウント • INTP4 の指定した極性の期間イベントをカウント • タイマ出力信号(TRDIOD1、TRDIOC1、TO02、TO03)の指定した極性の期間イベントをカウント
イベントカウンタモードでの入力エッジ極性および出力極性の選択	<ul style="list-style-type: none"> • TRAI0 入力の立ち上がりエッジでカウント。また、”L”から TRAO 出力開始 • TRAI0 入力の立ち下がりエッジでカウント。また、”H”から TRAO 出力開始 	<p>入力エッジ極性と出力極性の選択は、独立しています。</p> <ul style="list-style-type: none"> • TRJIO0 の入力エッジ極性は、「立ち上がりエッジでカウント」と「立ち下がりエッジでカウント」の切り替えができます。 • TRJO0 の出力極性は、「L から出力開始(初期化レベル：L)」または「H から出力開始(初期化レベル：H)」を選択できます。
ELC の連携	なし	あり

2.2 タイマモードの相違点

R8C/36M グループのタイマ RA のタイマモードの動作は、RL78/G14 のタイマ RJ のタイマモードに相当します。

表 2.2 に R8C/36M グループのタイマ RA のタイマモードと RL78/G14 のタイマ RJ のタイマモードの相違点を示します。

表 2.2 タイマ RA (タイマモード)とタイマ RJ (タイマモード)の相違点

項目	R8C/36M グループ (タイマ RA (タイマモード))	RL78/G14 (タイマ RJ (タイマモード))
カウントソース	f1、f2、f8、fOCO、fC32、fC	fCLK、fCLK/2、fCLK/8、fIL、fSUB、「イベント・リンク・コントローラ(ELC)からのイベント入力」から選択可能
カウント動作	<ul style="list-style-type: none"> • ダウンカウント • アンダフロー時リロードレジスタの内容をリロードしてカウントを継続 	<ul style="list-style-type: none"> • ダウンカウント • アンダフロー時リロードレジスタの内容をリロードしてカウントを継続
カウント開始条件	TRACR レジスタの TSTART ビットへの"1"(カウント開始)書き込み	TRJCR0 レジスタの TSTART ビットへの"1"(カウント開始)書き込み
カウント停止条件	<ul style="list-style-type: none"> • TRACR レジスタの TSTART ビットへの"0"(カウント停止)書き込み • TRACR レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み 	<ul style="list-style-type: none"> • TRJCR0 レジスタの TSTART ビットへの"0"(カウント停止)書き込み • TRJCR0 レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み
割り込み要求発生タイミング	タイマ RA のアンダフロー時	カウンタがアンダフローしたとき
端子機能	<ul style="list-style-type: none"> • TRAI0 端子： プログラマブル入出力ポート • TRAO 端子： プログラマブル入出力ポート 	<ul style="list-style-type: none"> • TRJIO0 端子：使用しない (プログラマブル入出力ポート) • TRJO0 端子：TRJO0 端子出力
タイマの読み出し	TRA レジスタ、TRAPRE レジスタを読み出すと、それぞれカウント値が読み出される	TRJ0 レジスタを読むとカウンタの値が読み出されます。
タイマの書き込み	<ul style="list-style-type: none"> • カウント停止中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタの両方に書き込まれる • カウント中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタへ書き込まれる 	TRJ0 レジスタに書くとリロードレジスタに書き込まれます。
選択機能	—	カウントソースとして「イベント・リンク・コントローラ(ELC)からのイベント入力」を選択可能

2.3 パルス出力モードの相違点

R8C/36M グループのタイマ RA のパルス出力モードの動作は、RL78/G14 のタイマ RJ のパルス出力モードに相当します。

表 2.3 に R8C/36M グループのタイマ RA のパルス出力モードと RL78/G14 のタイマ RJ のパルス出力モードの相違点を示します。

表 2.3 タイマ RA (パルス出力モード)とタイマ RJ (パルス出力モード)の相違点

項目	R8C/36M グループ (タイマ RA (パルス出力モード))	RL78/G14 (タイマ RJ (パルス出力モード))
カウントソース	f1、f2、f8、fOCO、fC32、fC	fCLK、fCLK/2、fCLK/8、fIL、fSUB、「イベント・リンク・コントローラ(ELC)からのイベント入力」から選択可能
カウント動作	<ul style="list-style-type: none"> • ダウンカウント • アンダフロー時リロードレジスタの内容をリロードしてカウントを継続 	<ul style="list-style-type: none"> • ダウンカウント • アンダフロー時リロードレジスタの内容をリロードしてカウントを継続
分周比	$1/(n+1)(m+1)$ n : TRAPRE レジスタの設定値、 m : TRA レジスタの設定値	$1/(n+1)$ n : TRJ0 レジスタの設定値
カウント開始条件	TRACR レジスタの TSTART ビットへの"1"(カウント開始)書き込み	TRJCR0 レジスタの TSTART ビットへの"1"(カウント開始)書き込み
カウント停止条件	<ul style="list-style-type: none"> • TRACR レジスタの TSTART ビットへの"0"(カウント停止)書き込み • TRACR レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み 	<ul style="list-style-type: none"> • TRJCR0 レジスタの TSTART ビットへの"0"(カウント停止)書き込み • TRJCR0 レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み
割り込み要求発生タイミング	タイマ RA のアンダフロー時	カウンタがアンダフローしたとき
端子機能	<ul style="list-style-type: none"> • TRAI0 端子：パルス出力、またはプログラマブル出力ポート • TRAO 端子：プログラマブル入出力ポート、または TRAI0 出力の反転出力 	<ul style="list-style-type: none"> • TRJIO0 端子：パルス出力 • TRJO0 端子：TRJO0 端子出力またはプログラマブル入出力ポート
タイマの読み出し	TRA レジスタ、TRAPRE レジスタを読み出すと、それぞれカウント値が読み出される	TRJ0 レジスタを読むとカウンタの値が読み出されます。
タイマの書き込み	<ul style="list-style-type: none"> • カウント停止中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタの両方に書き込まれる • カウント中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタへ書き込まれる 	TRJ0 レジスタに書くとリロードレジスタに書き込まれます。
選択機能	<ul style="list-style-type: none"> • TRAI0 出力極性切り替え機能 • TRAO 出力機能 • パルス出力停止機能 • TRAI0 端子選択機能 • TRAO 端子選択機能 	<ul style="list-style-type: none"> • TRJIO0 出力極性切り替え機能 • TRJO0 出力機能 • パルス出力停止機能 • TRJIO0 端子選択機能 • TRJO0 端子選択機能 • イベント・リンク・コントローラ(ELC)との連携

2.4 イベントカウンタモードの相違点

R8C/36M グループのタイマ RA のイベントカウンタモードの動作は、RL78/G14 のタイマ RJ のイベントカウンタモードに相当します。

表 2.4 に R8C/36M グループのタイマ RA のイベントカウンタモードと RL78/G14 のタイマ RJ のイベントカウンタモードの相違点を示します。

表 2.4 タイマ RA (イベントカウンタモード)とタイマ RJ (イベントカウンタモード)の相違点

項目	R8C/36M グループ (タイマ RA (イベントカウンタモード))	RL78/G14 (タイマ RJ (イベントカウンタモード))
カウントソース	TRAIO 端子に入力された外部信号 (プログラムで有効エッジを選択可能)	TRJIO0 端子から入力される外部イベント信号(カウントソース) (プログラムで有効エッジを選択)
カウント動作	<ul style="list-style-type: none"> ダウンカウント アンダフロー時リロードレジスタの内容をリロードしてカウントを継続 	<ul style="list-style-type: none"> ダウンカウント アンダフロー時リロードレジスタの内容をリロードしてカウントを継続
分周比	$1/(n+1)(m+1)$ n : TRAPRE レジスタの設定値、 m : TRA レジスタの設定値	$1/(n+1)$ n : TRJ0 レジスタの設定値
カウント開始条件	TRACR レジスタの TSTART ビットへの"1"(カウント開始)書き込み	TRJCR0 レジスタの TSTART ビットへの"1"(カウント開始)書き込み
カウント停止条件	<ul style="list-style-type: none"> TRACR レジスタの TSTART ビットへの"0"(カウント停止)書き込み TRACR レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み 	<ul style="list-style-type: none"> TRJCR0 レジスタの TSTART ビットへの"0"(カウント停止)書き込み TRJCR0 レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み
割り込み要求発生タイミング	タイマ RA のアンダフロー時	カウンタがアンダフローしたとき
端子機能	<ul style="list-style-type: none"> TRAIO 端子 : カウントソース入力 TRAO 端子 : プログラマブル入出力ポートまたはパルス出力 	<ul style="list-style-type: none"> TRJIO0 端子 : イベント入力端子 TRJO0 端子 : トグル出力またはプログラマブル入出力ポート
タイマの読み出し	TRA レジスタ、TRAPRE レジスタを読み出すと、それぞれカウント値が読み出される	TRJ0 レジスタを読むとカウンタの値が読み出されます。
タイマの書き込み	<ul style="list-style-type: none"> カウント停止中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタの両方に書き込まれる カウント中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタへ書き込まれる 	TRJ0 レジスタに書くとリロードレジスタに書き込まれます。
選択機能	<ul style="list-style-type: none"> TRAIO 入力極性切り替え機能 カウントソース入力端子選択機能 パルス出力機能 TRAO 端子選択機能 デジタルフィルタ機能 イベント入力制御機能 	<ul style="list-style-type: none"> TRJIO0 入力極性切り替え機能 カウントソース入力端子選択機能 パルス出力機能 TRJO0 端子選択機能 デジタルフィルタ機能 イベント入力制御機能 イベント・リンク・コントローラ(ELC)との連携

2.5 パルス幅測定モードの相違点

R8C/36M グループのタイマ RA のパルス幅測定モードの動作は、RL78/G14 のタイマ RJ のパルス幅測定モードに相当します。表 2.5 に R8C/36M グループのタイマ RA のパルス幅測定モードと RL78/G14 のタイマ RJ のパルス幅測定モードの相違点を示します。

表 2.5 タイマ RA (パルス幅測定モード)とタイマ RJ (パルス幅測定モード)の相違点

項目	R8C/36M グループ (タイマ RA (パルス幅測定モード))	RL78/G14 (タイマ RJ (パルス幅測定モード))
カウントソース	f1、f2、f8、fOCO、fC32、fC	fCLK、fCLK/2、fCLK/8、fIL、fSUB、「イベント・リンク・コントローラ(ELC)からのイベント入力」から選択可能
カウント動作	<ul style="list-style-type: none"> ダウンカウント 測定パルスの”H”レベルの期間、または”L”レベルの期間のみカウントを継続 アンダフロー時リロードレジスタの内容をリロードしてカウントを継続 	<ul style="list-style-type: none"> ダウンカウント パルス幅測定モードでは、TRJIO0 端子に TRJIOC0 レジスタの TEDGSEL ビットで指定したレベルが入力されると、選択したカウントソースでダウンカウントを開始します。TRJIO0 端子の指定したレベルが終了するとカウンタは停止し、TRJCR0 レジスタの TEDGF ビットが 1 (有効エッジあり)になります。
カウント開始条件	TRACR レジスタの TSTART ビットへの”1”(カウント開始)書き込み	TRJCR0 レジスタの TSTART ビットへの”1”(カウント開始)書き込み
カウント停止条件	<ul style="list-style-type: none"> TRACR レジスタの TSTART ビットへの”0”(カウント停止)書き込み TRACR レジスタの TSTOP ビットへの”1”(カウント強制停止)書き込み 	<ul style="list-style-type: none"> TRJCR0 レジスタの TSTART ビットへの”0”(カウント停止)書き込み TRJCR0 レジスタの TSTOP ビットへの”1”(カウント強制停止)書き込み
割り込み要求発生タイミング	<ul style="list-style-type: none"> タイマ RA のアンダフロー時 TRAIO 入力の立ち上がり、または立ち下がり(測定期間終了) 	<ul style="list-style-type: none"> カウンタがアンダフローしたとき 外部入力(TRJIO0)の有効幅の測定を完了したとき
端子機能	TRAIO 端子：測定パルス入力 TRA0 端子：プログラブル入出力ポート	<ul style="list-style-type: none"> TRJIO0 端子：外部信号入力 TRJO0 端子：TRJO0 端子出力 またはプログラブル入出力ポート
タイマの読み出し	TRA レジスタ、TRAPRE レジスタを読み出すと、それぞれカウント値が読み出される	TRJ0 レジスタを読むとカウンタの値が読み出されます。
タイマの書き込み	<ul style="list-style-type: none"> カウント停止中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタの両方に書き込まれる カウント中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタへ書き込まれる 	TRJ0 レジスタに書くとリロードレジスタに書き込まれます。
選択機能	<ul style="list-style-type: none"> 測定レベル設定 測定パルス入力端子選択機能 デジタルフィルタ機能 	<ul style="list-style-type: none"> 測定レベル設定 測定パルス入力端子選択機能 デジタルフィルタ機能 イベント・リンク・コントローラ(ELC)との連携

2.6 パルス周期測定モードの相違点

R8C/36M グループのタイマ RA のパルス周期測定モードの動作は、RL78/G14 のタイマ RJ のパルス周期測定モードに相当します。表 2.6 に R8C/36M グループのタイマ RA のパルス周期測定モードと RL78/G14 のタイマ RJ のパルス周期測定モードの相違点を示します。

表 2.6 タイマ RA (パルス周期測定モード)とタイマ RJ (パルス周期測定モード)の相違点

項目	R8C/36M グループ (タイマ RA (パルス周期測定モード))	RL78/G14 (タイマ RJ (パルス周期測定モード))
カウントソース	f1、f2、f8、fOCO、fC32、fC	fCLK、fCLK/2、fCLK/8、fIL、fSUB、「イベント・リンク・コントローラ(ELC)からのイベント入力」から選択可能
カウント動作	<ul style="list-style-type: none"> • ダウンカウント • 測定パルスの有効エッジ入力後、1 回目のタイマ RA プリスケアラのアンダフロー時に読み出し用バッファの内容を保持し、2 回目のタイマ RA プリスケアラのアンダフロー時にタイマ RA はリロードレジスタの内容をリロードしてカウントを継続 	<ul style="list-style-type: none"> • ダウンカウント • TRJIO0 端子に TRJIOC0 レジスタの TEDGSEL ビットで指定した期間のパルスが入力されると、カウントソースの立ち上がりでカウンタ値が読み出し用バッファに転送されます。次のカウントソースの立ち上がりで、リロードレジスタ値がカウンタにロードされません。
カウント開始条件	TRACR レジスタの TSTART ビットへの"1"(カウント開始)書き込み	TRJCR0 レジスタの TSTART ビットへの"1"(カウント開始)書き込み
カウント停止条件	<ul style="list-style-type: none"> • TRACR レジスタの TSTART ビットへの"0"(カウント停止)書き込み • TRACR レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み 	<ul style="list-style-type: none"> • TRJCR0 レジスタの TSTART ビットへの"0"(カウント停止)書き込み • TRJCR0 レジスタの TSTOP ビットへの"1"(カウント強制停止)書き込み
割り込み要求発生タイミング	<ul style="list-style-type: none"> • タイマ RA のアンダフロー時、またはリロード時 • TRAI0 入力の立ち上がり、または立ち下がり(測定期間終了) 	<ul style="list-style-type: none"> • カウンタがアンダフローしたとき • 外部入力(TRJIO0)の設定エッジが入力されたとき
端子機能	<ul style="list-style-type: none"> • TRAI0 端子：測定パルス入力 • TRAO 端子：プログラマブル入出力ポート 	<ul style="list-style-type: none"> • TRJIO0 端子：外部信号入力 • TRJO0 端子：TRJO0 端子出力またはプログラマブル入出力ポート
タイマの読み出し	TRA レジスタ、TRAPRE レジスタを読み出すと、それぞれカウンタ値が読み出される	TRJ0 レジスタを読むとカウンタの値が読み出されます。
タイマの書き込み	<ul style="list-style-type: none"> • カウント停止中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタの両方に書き込まれる • カウント中に、TRAPRE レジスタ、TRA レジスタに書き込むと、それぞれリロードレジスタとカウンタへ書き込まれる 	TRJ0 レジスタに書くとリロードレジスタに書き込まれます。
選択機能	<ul style="list-style-type: none"> • 測定期間選択 • 測定パルス入力端子選択機能 • デジタルフィルタ機能 	<ul style="list-style-type: none"> • 測定期間選択 • 測定パルス入力端子選択機能 • デジタルフィルタ機能 • イベント・リンク・コントローラ(ELC)との連携

2.7 入出力端子の割り当て

表 2.7 に R8C/36M グループで使用される入出力端子の割り当てを示します。

表 2.7 R8C/36M グループの入出力端子

端子名	割り当てる端子	入出力
INT2	P6_6、P3_2	入力
TRAIO	P1_5、P1_7 または P3_2	入出力
TRAO	P3_0、P3_7 または P5_6	出力

表 2.9 に RL78/G14 で使用される入出力端子の割り当てを示します。

表 2.8 RL78/G14 の入出力端子

端子名	割り当てる端子	入出力
INTP4	P31、P55 (注 1) または P146 (注 2)	入力
TRJIO0	P01、P31、P41 (注 3) または P06 (注 4)	入出力
TRJO0	P00、P30 または P50	出力

注 1. 64 ピン、80 ピン製品でのみ使用可能。

注 2. 100 ピン製品でのみ使用可能。

注 3. 44 ピン、48 ピン、52 ピン、64 ピン、80 ピン、100 ピン製品でのみ使用可能。

注 4. 64 ピン、80 ピン、100 ピン製品でのみ使用可能。

2.8 レジスタの対比

表 2.9 に R8C/36M グループのタイマ RA と RL78/G14 のタイマ RJ のレジスタ対比表を示します。

表 2.9 レジスタの対比

設定項目	R8C/36M グループ	RL78/G14
カウント開始	• TRACR レジスタ TSTART ビット	• TRJCR0 レジスタ TSTART ビット
カウントステータス フラグ	• TRACR レジスタ TCSTF ビット	• TRJCR0 レジスタ TCSTF ビット
カウント強制停止	• TRACR レジスタ TSTOP ビット	• TRJCR0 レジスタ TSTOP ビット (注 1)
有効エッジ判定フラグ	• TRACR レジスタ TEDGF ビット	• TRJCR0 レジスタ TEDGF ビット
アンダフローフラグ	• TRACR レジスタ TUNDF ビット	• TRJCR0 レジスタ TUNDF ビット
入出力端子極性切り替え	• TRAIOC レジスタ TEDGSEL ビット	• TRJIOC0 レジスタ TEDGSEL ビット
入出力端子出力制御	• TRAIOC レジスタ TOPCR ビット	• PMxx レジスタ • Pxx レジスタ
出力端子出力許可	• TRAIOC レジスタ TOENA ビット	• TRJIOC0 レジスタ TOENA ビット
ハードウェア LIN 機能 選択	• TRAIOC レジスタ TIOSEL ビット	—
入出力端子入力フィルタ 選択	• TRAIOC レジスタ TIPF0、TIPF1 ビット	• TRJIOC0 レジスタ TIPF0、TIPF1 ビット
イベント入力制御	• TRAIOC レジスタ TIOGT0、TIOGT1 ビット (注 2)	• TRJIOC0 レジスタ TIOGT0、TIOGT1 ビット • TRJMR0 レジスタ TEDGPL ビット • TRJISR0 レジスタ (注 3)
動作モード選択	• TRAMR レジスタ TMOD0~TMOD2 ビット	• TRJMR0 レジスタ TMOD0~TMOD2 ビット
カウントソース選択	• TRAMR レジスタ TCK0~TCK2 ビット	• TRJMR0 レジスタ TCK0~TCK2 ビット • OSMC レジスタ
カウントソース遮断	• TRAMR レジスタ TCKCUT ビット	—
入力クロック制御	—	• PER1 レジスタ TRJ0EN ビット
カウンタ	• TRAPRE レジスタ • TRA レジスタ	• TRJ0 レジスタ
端子選択	• TRASR レジスタ	• PIOR1 レジスタ

—：該当するレジスタはありません。

注 1. 書き込みのみ有効です。ビットの読み出しはできません。

注 2. INT2 のイベント入力有効を使用する場合は、INT2 関連のレジスタを合わせて設定してください。

注 3. イベントカウンタモードでのみ有効です。

2.8.1 I/O 制御レジスタの相違点

R8C/36M グループでは、パルス出力モードを使用する時に、TRAIOC レジスタの TOPCR ビットで、TRAIO 端子の出力制御を行います。RL78/G14 ではポートの出力制御は PMxx レジスタで行います (xx = 0 ~ 8、10 ~ 12、14、15)。また、RL78/G14 ではハードウェア LIN をタイマ・アレイ・ユニット 0 のチャンネル 3 と、シリアル・アレイ・ユニットの UART0 を使用して実現するため、TRAIOC レジスタの TIOSEL ビットは持っていません。

TRAIOC (R8C/36M グループ)

b7	b6	b5	b4	b3	b2	b1	b0
TIOGT1	TIOGT0	TIPF1	TIPF0	TIOSEL	TOENA	TOPCR	TEDGSEL

TRJIOC0 (RL78/G14)

b7	b6	b5	b4	b3	b2	b1	b0
TIOGT1	TIOGT0	TIPF1	TIPF0	-	TOENA	-	TEDGSEL

2.8.2 モードレジスタの相違点

R8C/36M グループでは、TRAMR レジスタの TCKCUT ビットでカウントソース供給/遮断の制御を行います。RL78/G14 では、TCKCUT ビットを持っていません。また、RL78/G14 では、TRJMR0 レジスタの TCK0 ~ TCK2 ビットで、イベントリンクコントローラ (ELC) からのイベント入力の選択、及び TEDGPL ビットでイベントカウンタモードの TRJIO エッジ極性 (片エッジ/両エッジ) の選択が可能です。

TRAMR (R8C/36M グループ)

b7	b6	b5	b4	b3	b2	b1	b0
TCKCUT	TCK2	TCK1	TCK0	-	TMOD2	TMOD1	TMOD0

TRJMR0 (RL78/G14)

b7	b6	b5	b4	b3	b2	b1	b0
-	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0

2.8.3 タイマ RA/タイマ RJ カウンタレジスタの相違点

R8C/36M グループでは、8 ビットのプリスケアラとタイマでカウントしますが、RL78/G14 では、16 ビットのダウンカウンタでカウントします。

TRA (R8C/36M グループ)

b7	b6	b5	b4	b3	b2	b1	b0
-	-	-	-	-	-	-	-

TRAPRE (R8C/36M グループ)

b7	b6	b5	b4	b3	b2	b1	b0
-	-	-	-	-	-	-	-

TRJ0 (RL78/G14)

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

2.8.4 タイマ RA 端子選択/タイマ RJ イベント端子選択レジスタの相違点

R8C/36M グループでは、TRASR レジスタで端子の割り当てを行います。RL78/G14 では、PIOR1 レジスタで端子の割り当てを行います。また、RL78/G14 では、TRJISR0 レジスタでタイマ出力信号及び INTP4 の極性、及びタイマ出力信号の選択が可能です。

TRASR (R8C/36M グループ)

b7	b6	b5	b4	b3	b2	b1	b0
-	-	-	TRAO SEL1	TRAO SEL0	-	TRAIO SEL1	TRAIO SEL0

PIOR1 (RL78/G14)

b7	b6	b5	b4	b3	b2	b1	b0
-	-	-	-	PIOR13	PIOR12	PIOR11	PIOR10

TRJISR0 (RL78/G14)

b7	b6	b5	b4	b3	b2	b1	b0
-	-	-	-	-	RCCP SEL2	RCCP SEL1	RCCP SEL0

3. 注意事項の主な相違点

3.1 カウント動作開始、停止制御

カウント停止中に TSTART ビットに”1”を書いた後、表 3.1 の期間中 TCSTF ビットは”0”になっています。

表 3.1 カウント動作開始までの期間

R8C/36M グループ	RL78/G14	
	イベントカウンタモードまたは カウントソースを ELC に設定	「イベントカウンタモードまたは カウントソースを ELC」以外に設定
カウントソースの 0~1 サイクルの間	CPU クロックの 2 サイクルの間	カウントソースの 3 サイクルの間

カウント中に TSTART ビットに”0”を書いた後、表 3.2 の期間中 TCSTF ビットは”1”になっています。

表 3.2 カウント停止までの期間

R8C/36M グループ	RL78/G14	
	イベントカウンタモードまたは カウントソースを ELC に設定	「イベントカウンタモードまたは カウントソースを ELC」以外に設定
カウントソースの 0~1 サイクルの間	CPU クロックの 2 サイクルの間	カウントソースの 3 サイクルの間

3.2 タイマ RJ 未使用時の設定

RL78/G14 では、タイマ RJ を使用しない場合、TRJMR0 レジスタの TMOD2~TMOD0 ビットを”000B”(タイマモード)、TRJIOC0 レジスタの TOENA ビットを”0”(TRJO0 出力禁止)にしてください。

3.3 デジタルフィルタ使用時の注意事項

RL78/G14 では、デジタルフィルタを使用する場合、TRJIOC0 レジスタの TIPF0、TIPF1 ビット設定後、デジタルフィルタクロックで 5 サイクルの間、タイマ動作を開始しないでください。また、デジタルフィルタを使用している状態で、TRJIOC0 レジスタの TEDGSEL ビットを変更した場合も同様にデジタルフィルタクロックで 5 サイクルの間、タイマ動作を開始しないでください。

3.4 カウントソースに f_{IL} を選択する場合の注意事項

RL78/G14 では、カウントソースに f_{IL} を選択する場合、OSMC レジスタの WUTMMCK0 ビットを”1”にしてください。ただし、リアルタイム・クロックまたは、12 ビット・インターバル・タイマのカウントソースに f_{SUB} を選択している場合、タイマ RJ のカウントソースに f_{IL} を選択することができません。

4. 本サンプルコードでのタイマ RA の移行方法

本サンプルプログラムでは表 4.1 に示す方法で、R8C/36M グループのタイマ RA の動作を RL78/G14 で実現します。

サンプルプログラムの詳細な内容については、「5. タイマモードからの移行例」～「9. パルス周期測定モードからの移行例」をご確認ください。

表 4.1 本サンプルプログラムでの R8C/36M グループから RL78/G14 への移行方法

R8C/36M グループのタイマ RA	RL78/G14 のタイマ RJ
動作モード	動作モード
タイマモード	タイマモード
パルス出力モード	パルス出力モード
イベントカウンタモード	イベントカウンタモード
パルス幅測定モード	パルス幅測定モード
パルス周期測定モード	パルス周期測定モード

5. タイマモードからの移行例

5.1 仕様

RL78/G14 のタイマ RJ を使用することにより、R8C/36M グループのタイマ RA のタイマモードと同様の動作を実現することが可能です。

タイマモードでは、カウントソースが入力されるごとにカウント値が 1 ずつ減少し、カウント値が 0000H になり、次のカウントソースが入力されるとアンダフローし、割り込み要求が発生します。

表 5.1 に使用する周辺機能と用途を、図 5.1 に動作概要を示します。

表 5.1 使用する周辺機能と用途(タイマモードからの移行例)

周辺機能	用途
タイマ RJ(タイマモード)	カウントソースをカウントする。

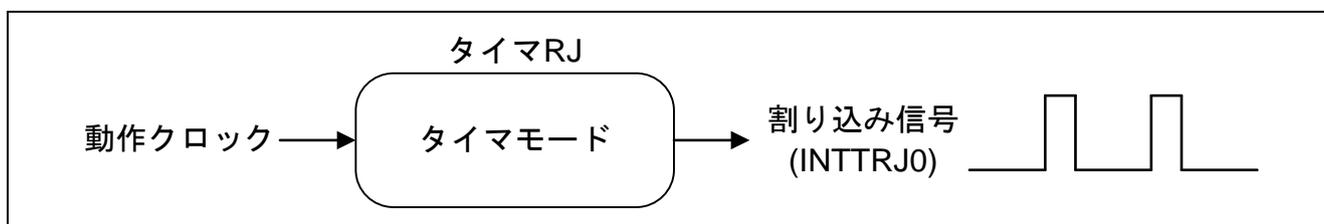


図 5.1 動作概要(タイマモードからの移行例)

5.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 5.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEAFB)
動作周波数	- 高速オンチップ・オシレータ・クロック (f_{IH}) : 32 MHz - CPU/周辺ハードウェア・クロック (f_{CLK}) : 32 MHz
動作電圧	5.0 V (2.9 V ~ 5.5 V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード立ち上がり 2.81 V/立下がり 2.75 V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.05.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V6.0.0
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.05.00

5.3 ハードウェア説明

5.3.1 ハードウェア構成例

図 5.2 に本アプリケーションノートで使用するハードウェア構成例を示します。

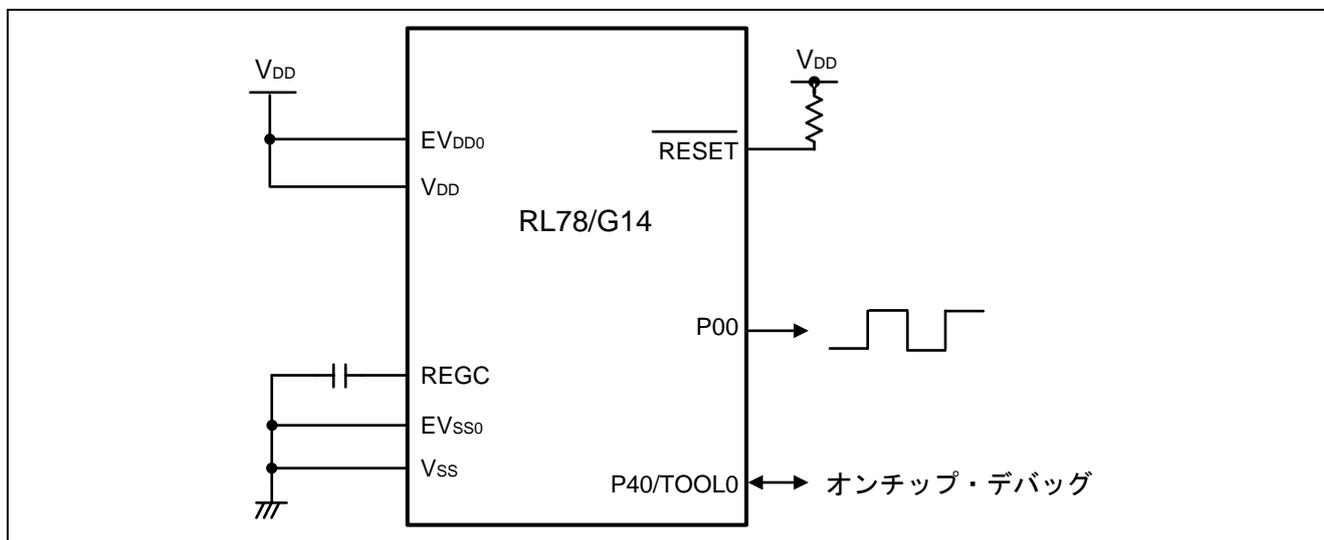


図 5.2 ハードウェア構成例(タイマモード)

- 注 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。
入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。
- 注 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、
 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注 3. V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

5.3.2 使用端子一覧

表 5.3 に使用端子と機能を示します。

表 5.3 使用端子と機能

端子名	入出力	内容
P00	出力	タイマ RJ 割り込みが発生したときに出力レベルをトグルする

5.4 ソフトウェア説明

5.4.1 動作概要

本サンプルコードでタイマ RJ のタイマモードを設定する方法について説明します。

タイマ RJ の設定後に、タイマ RJ のカウント動作が行われます。タイマ RJ のカウントが 1ms に達するごとに、タイマ RJ 割り込み(INTTRJ0)を発生させて P00 の出力レベルを反転させます。

表 5.4 に使用する周辺機能と用途を示します。図 5.3 にタイマ RJ と割り込み要求発生時の動作概要(タイマモード)を示します。

(1) タイマ RJ の初期設定を行います。

<設定条件>

タイマ RJ の動作モードをタイマモードに設定します。

タイマ RJ のカウントソースを f_{CLK} に設定します。

タイマ RJ カウンタレジスタ 0 (TRJ0)を初期化して、タイマカウント完了(カウンタのアンダフロー)の周期を 1ms に設定します。

タイマ RJ 割り込み(INTTRJ0)を使用するように設定します。

(2) TRJCR0 レジスタの TSTART ビットを"1"(カウント開始)に設定し、タイマ RJ のカウントを開始します。

(3) HALT 命令を実行して、タイマ RJ 割り込み(INTTRJ0)の発生を待ちます。

(4) タイマ RJ のカウントが 1ms に達して割り込み要求が発生すると、P00 端子の出力レベルをトグルします。

(5) 上記(3)、(4)の操作を繰り返します。

表 5.4 使用する周辺機能と用途

周辺機能	用途
タイマ RJ	P00 端子出力の反転制御

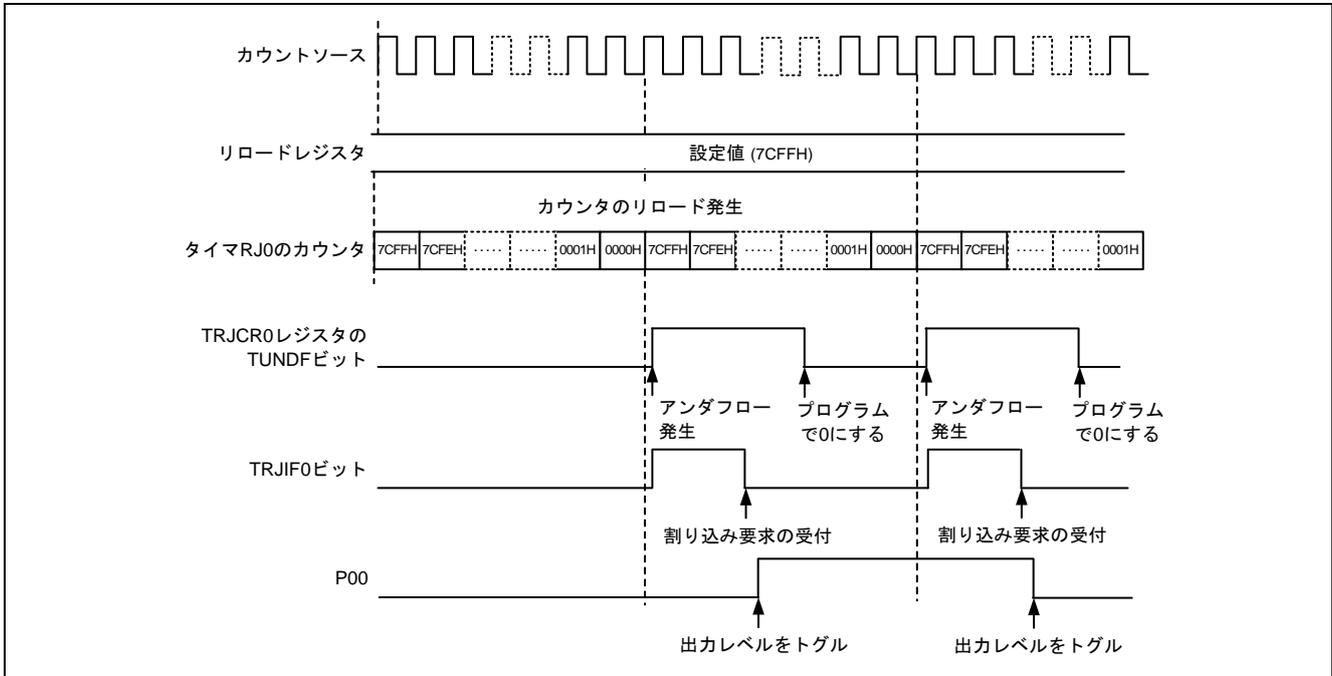


図 5.3 タイマ RJ と割り込み要求発生 of 動作概要(タイマモード)

5.4.2 オプション・バイトの設定一覧

表 5.5 にオプション・バイト設定を示します。

表 5.5 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立下がり 2.75 V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

5.4.3 関数一覧

表 5.6 に関数を示します。

表 5.6 関数

関数名	概要
R_TMR_RJ0_Create()	タイマ RJ の初期設定処理
R_TMR_RJ0_Start()	タイマ RJ の動作開始処理
r_tmr_rj0_interrupt()	タイマ RJ 割り込み処理

5.4.4 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_TMR_RJ0_Create()

概要	タイマ RJ の初期設定処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Create(void)
説明	タイマ RJ の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TMR_RJ0_Start()

概要	タイマ RJ の動作開始処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Start(void)
説明	タイマ RJ 割り込みを許可し、カウント動作を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_tmr_rj0_interrupt()

概要	タイマ RJ 割り込み処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	static void __near r_tmr_rj0_interrupt(void)
説明	P00 の出力レベルをトグルします。
引数	なし
リターン値	なし
備考	なし

5.4.5 フローチャート

5.4.5.1 全体フローチャート

図 5.4 に本アプリケーションノートの全体フローを示します。

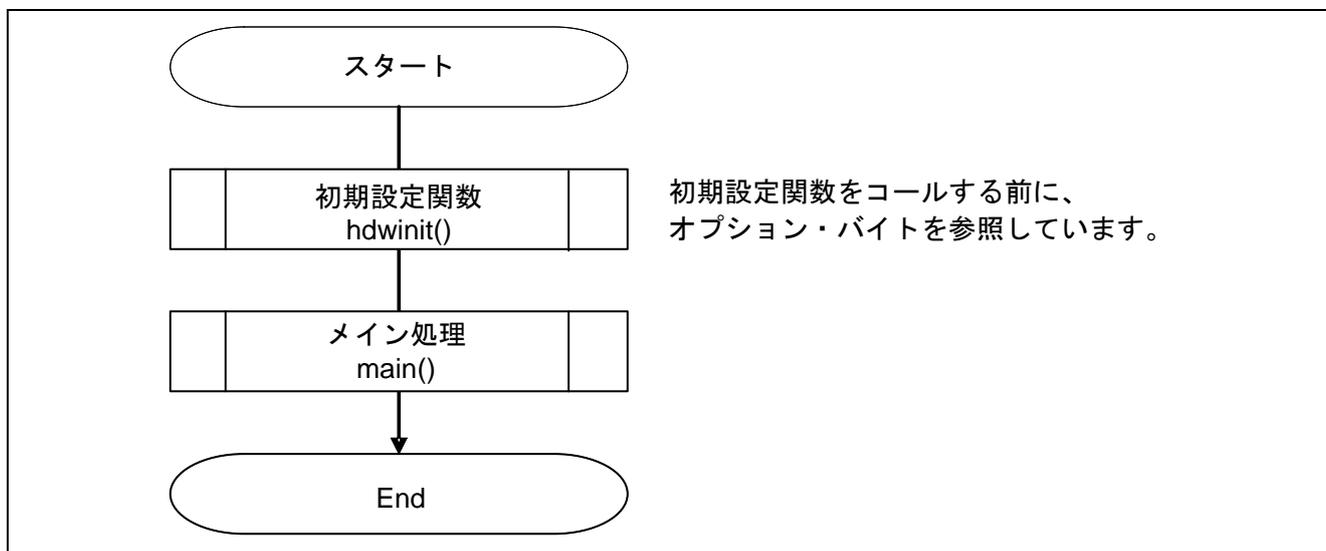


図 5.4 全体フロー

5.4.5.2 初期設定関数

図 5.5 に初期設定関数のフローチャートを示します。

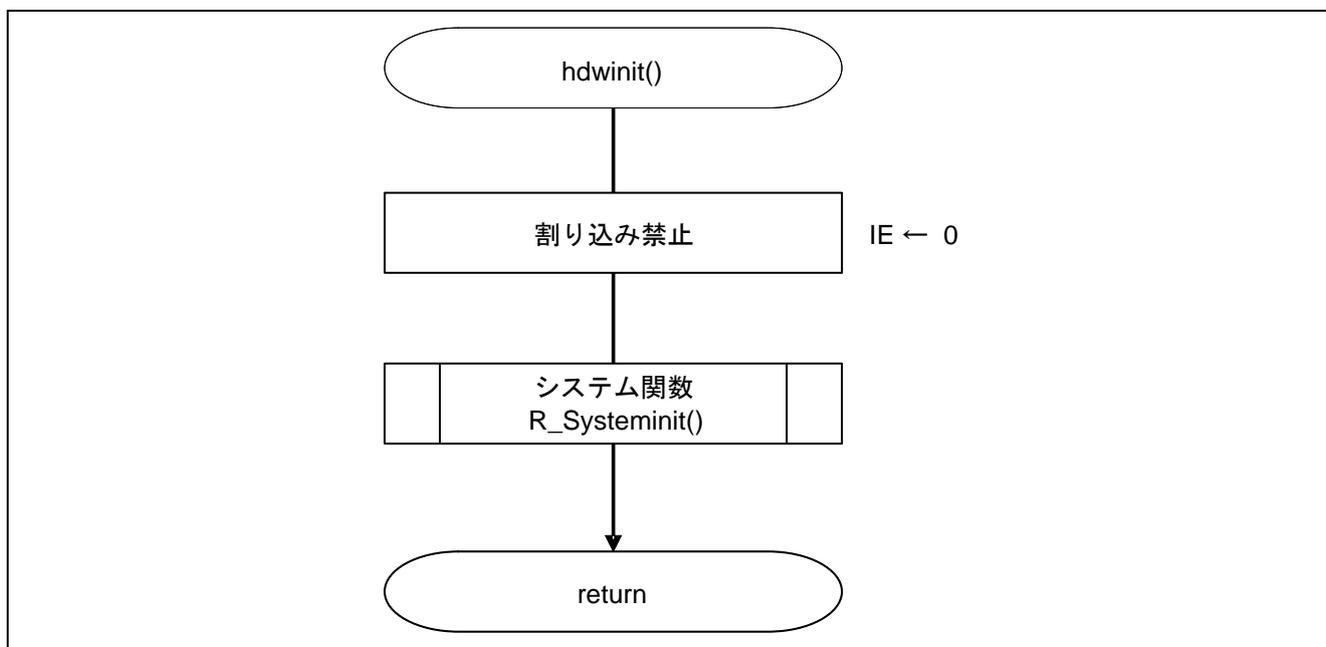


図 5.5 初期設定関数

5.4.5.3 システム関数

図 5.6 にシステム関数のフローチャートを示します。

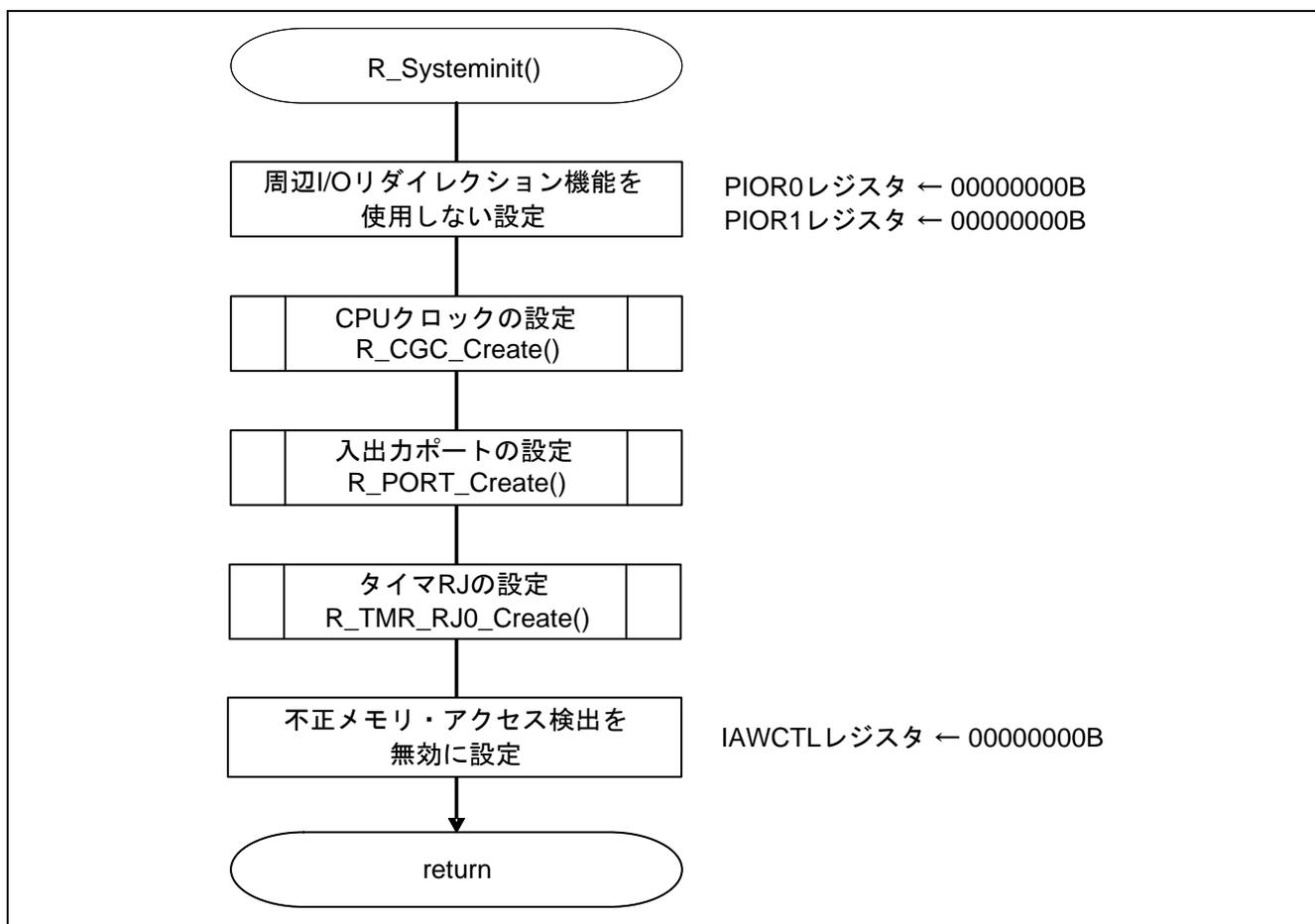


図 5.6 システム関数

5.4.5.4 CPU クロックの設定

図 5.7 に CPU クロックの設定のフローチャートを示します。

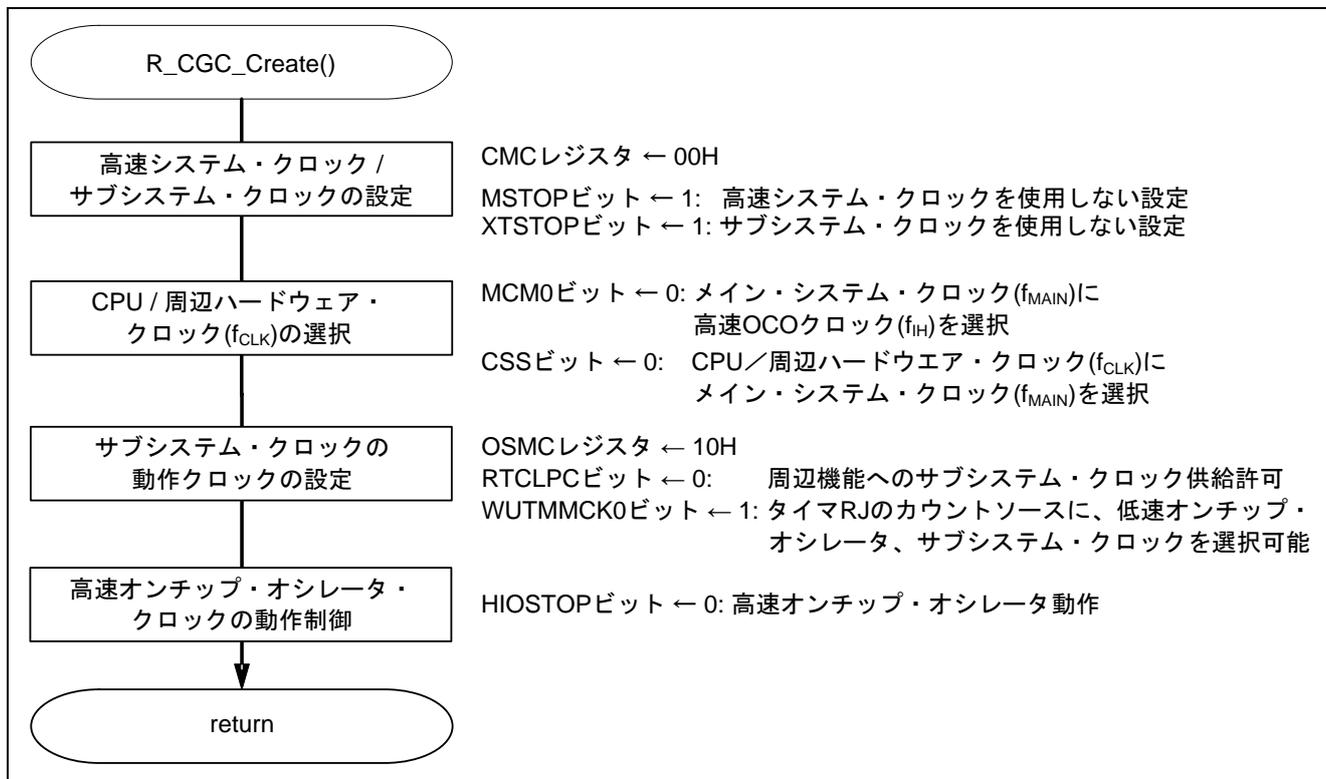


図 5.7 CPU クロックの設定

5.4.5.5 入出力ポートの設定

図 5.8 に入出力ポートの設定のフローチャートを示します。

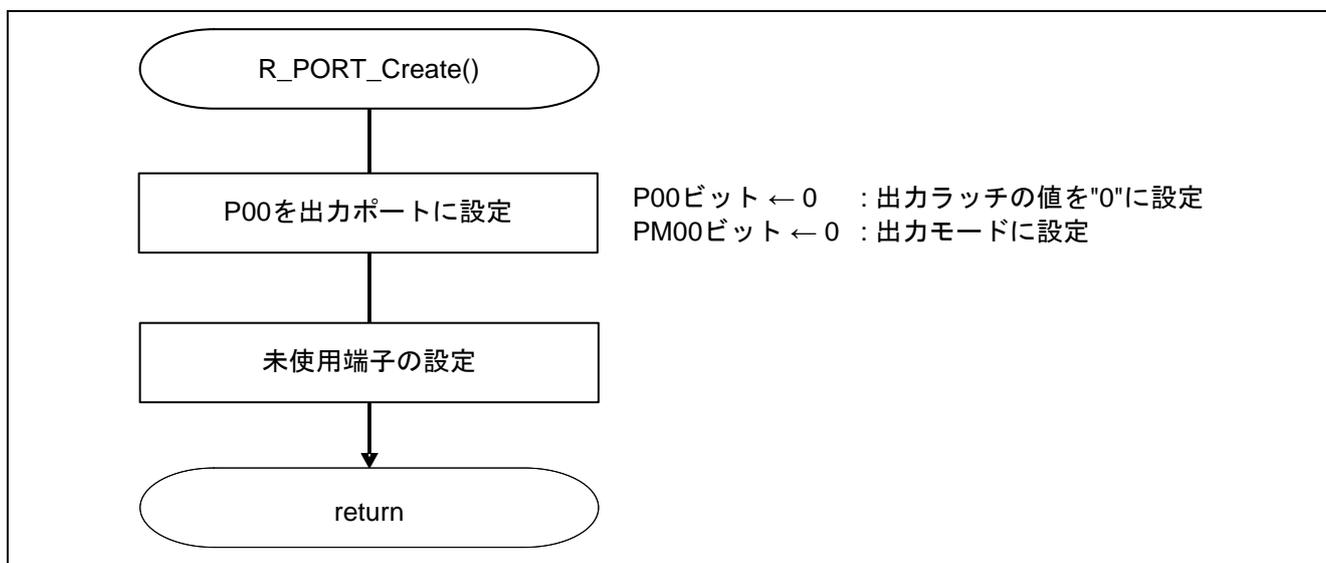


図 5.8 入出力ポートの設定

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

5.4.5.6 タイマ RJ の設定

図 5.9 にタイマ RJ の設定のフローチャートを示します。

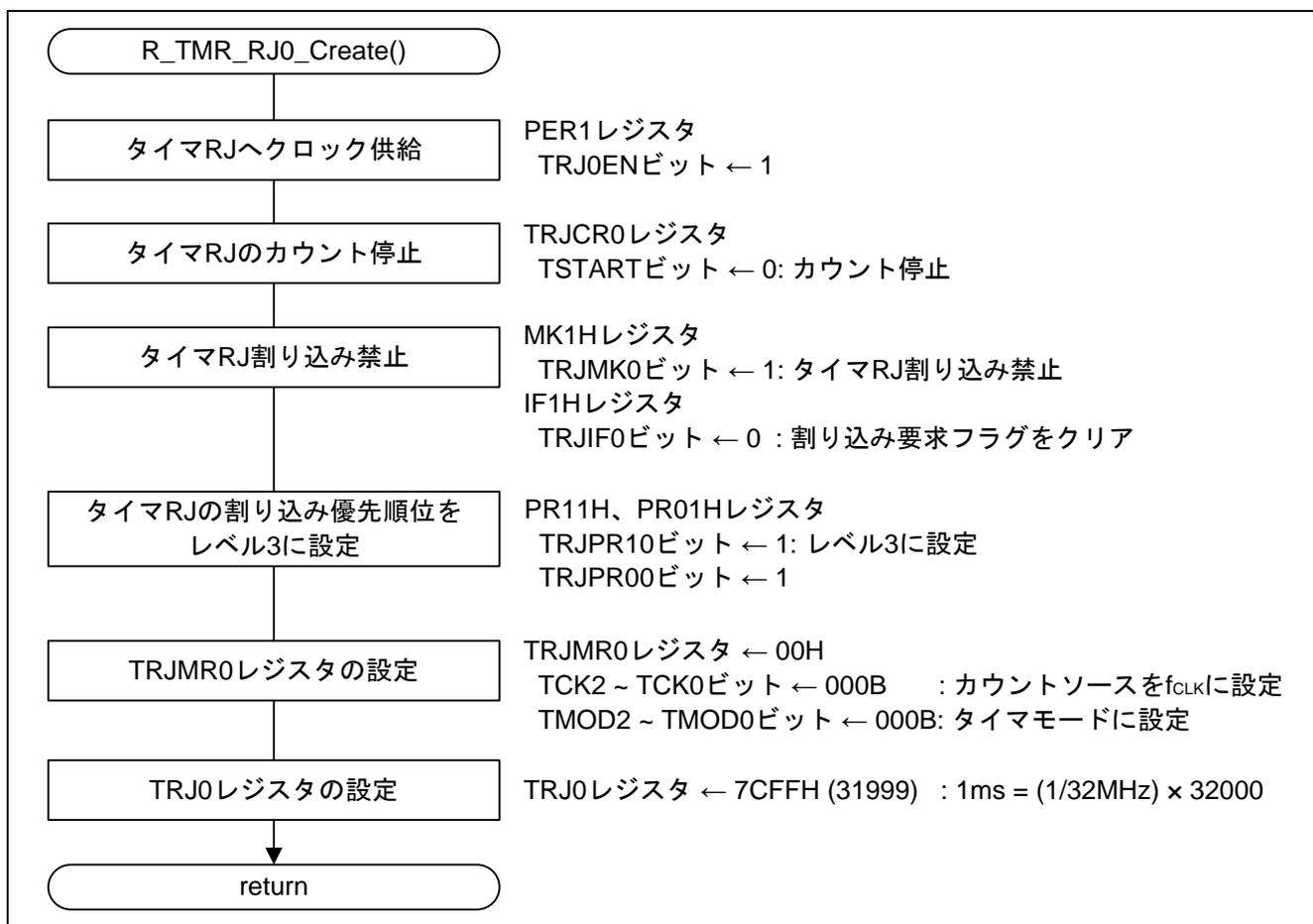


図 5.9 タイマ RJ の設定

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ へのクロック供給開始

- 周辺イネーブル・レジスタ 1 (PER1)
タイマ RJ へクロック供給

略号：PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
x	x	x	x	x	0	0	1

ビット 0

TRJ0EN	タイマ RJ0 の入力クロック供給の制御
0	入力クロック供給停止 ・ タイマ RJ0 で使用する SFR へのライト不可 ・ タイマ RJ0 はリセット状態
1	入力クロック供給 ・ タイマ RJ0 で使用する SFR へのリード/ライト可

タイマ RJ の動作と割り込みの設定

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を停止

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	0

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの禁止

- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を禁止
- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	1	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の割り込み優先順位の設定

- 優先順位指定フラグ・レジスタ (PR11H, PR01H)
レベル 3(低優先順位)に設定

略号：PR11H

7	6	5	4	3	2	1	0
TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
x	1	x	x	x	x	x	x

略号：PR01H

7	6	5	4	3	2	1	0
TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
x	1	x	x	x	x	x	x

ビット 6

TRJPR10	TRJPR00	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の動作設定

- タイマ RJ モードレジスタ 0 (TRJMR0)
カウントソースと動作モードの選択

略号：TRJMR0

7	6	5	4	3	2	1	0
0	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
0	0	0	0	x	0	0	0

ビット 6-4

TCK2	TCK1	TCK0	タイマ RJ カウントソース選択
0	0	0	f _{CLK}
0	0	1	f _{CLK} /8
0	1	1	f _{CLK} /2
1	0	0	f _{IL}
1	0	1	ELC からのイベント入力
1	1	0	f _{SUB}
上記以外			設定禁止

ビット 2-0

TMOD2	TMOD1	TMOD0	タイマ RJ 動作モード選択
0	0	0	タイマモード
0	0	1	パルス出力モード
0	1	0	イベントカウンタモード
0	1	1	パルス幅測定モード
1	0	0	パルス周期測定モード
上記以外			設定禁止

TRJ0 レジスタの設定

- タイマ RJ カウンタレジスタ 0 (TRJ0)
タイマ RJ 割り込みの周期を設定

略号：TRJ0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	1	1	1	1	1	0	0	1	1	1	1	1	1	1	1

タイマ RJ 割り込み(INTRJ0)の周期 = (TRJ0 の設定値 + 1) × カウント・クロック周期

$$1 \text{ ms} = (31999 + 1) \times (1/32000000)$$

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

5.4.5.7 メイン処理

図 5.10 にメイン処理のフローチャートを示します。

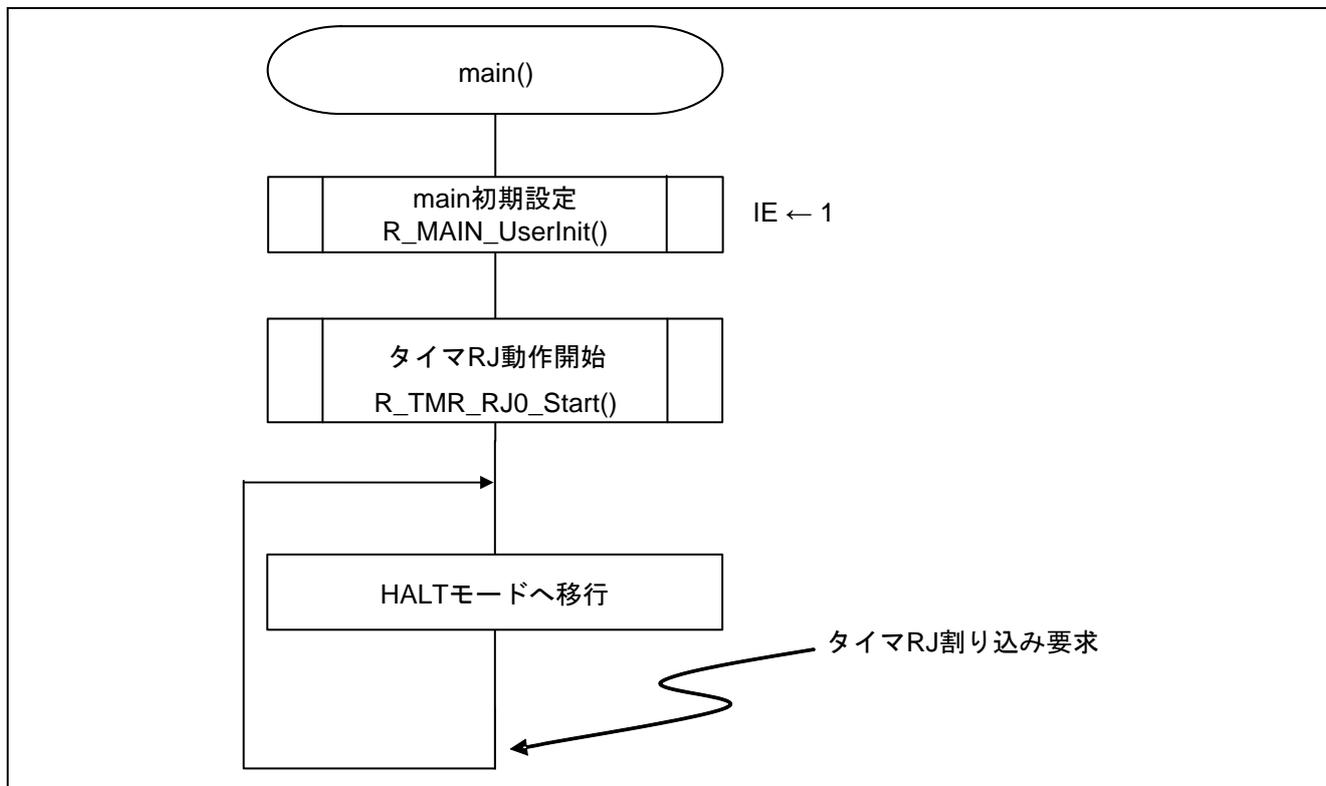


図 5.10 メイン処理

5.4.5.8 タイマ RJ 動作開始

図 5.11 にタイマ RJ 動作開始のフローチャートを示します。

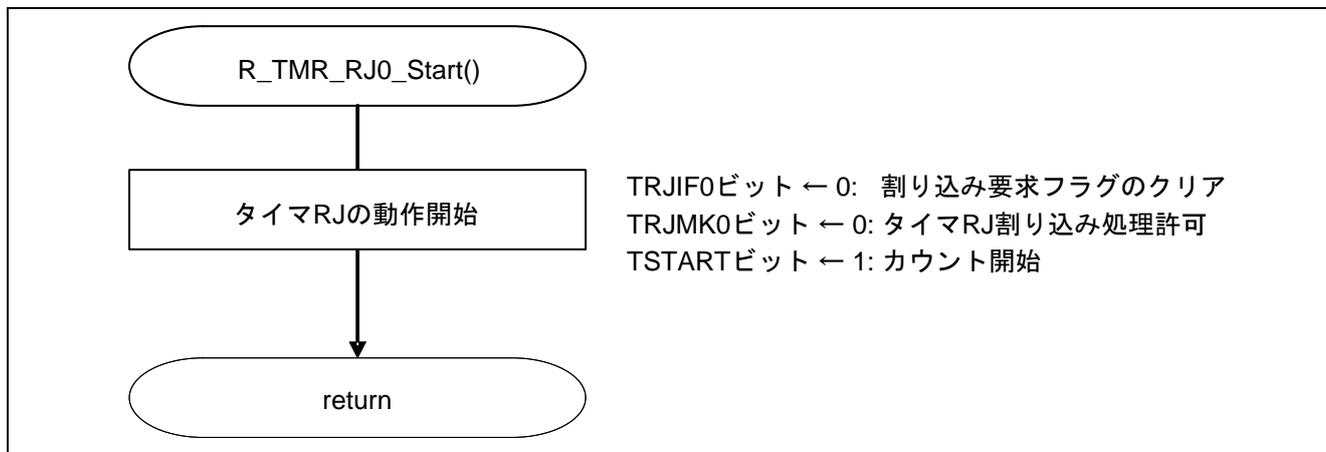


図 5.11 タイマ RJ 動作開始

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの設定

- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア
- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を許可

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	0	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ のカウント動作開始

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を開始

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	1

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

5.4.5.9 INTTRJ0 割り込み処理

図 5.12 に INTTRJ0 割り込み処理のフローチャートを示します。

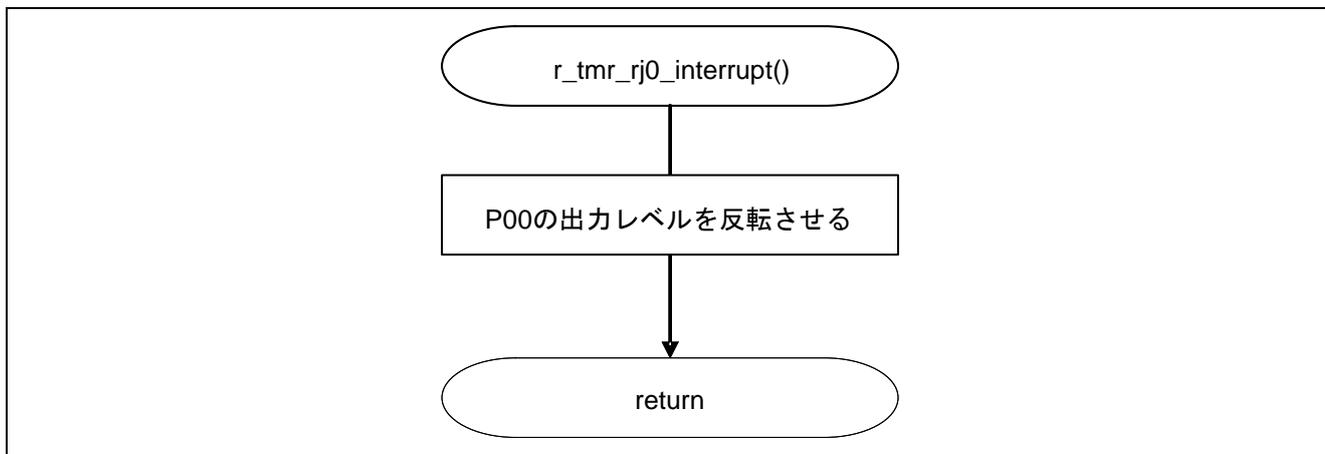


図 5.12 INTTRJ0 割り込み処理

6. パルス出力モードからの移行例

6.1 仕様

RL78/G14 のタイマ RJ を使用することにより、R8C/36M グループのタイマ RA のパルス出力モードと同様の動作を実現することが可能です。

パルス出力モードでは、カウントソースが入力されるごとにカウント値が 1 ずつ減少し、カウント値が 0000H になり、次のカウントソースが入力されるとアンダフローし、割り込み要求が発生します。

また、TRJIO0 端子と TRJO0 端子の 2 端子からパルス出力が可能で、アンダフローするごとに出力レベルを反転します。TRJO0 端子については、TRJIOC0 レジスタの TOENA ビットによりパルス出力を停止できません。

表 6.1 に使用する周辺機能と用途を、図 6.1 に動作概要を示します。

表 6.1 使用する周辺機能と用途(パルス出力モードからの移行例)

周辺機能	用途
タイマ RJ(パルス出力モード)	カウントソースをカウントし、タイマのアンダフローで、極性を反転したパルスを出力する

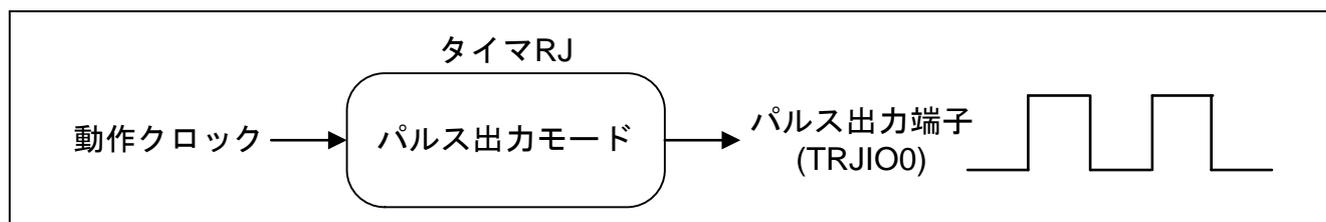


図 6.1 動作概要(パルス出力モードからの移行例)

6.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 6.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEAFB)
動作周波数	- 高速オンチップ・オシレータ・クロック (f_{IH}) : 32 MHz - CPU/周辺ハードウェア・クロック (f_{CLK}) : 32 MHz
動作電圧	5.0 V (2.9 V ~ 5.5 V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード立ち上がり 2.81 V/立下がり 2.75 V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.05.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V6.0.0
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.05.00

6.3 ハードウェア説明

6.3.1 ハードウェア構成例

図 6.2 に本アプリケーションノートで使用するハードウェア構成例を示します。

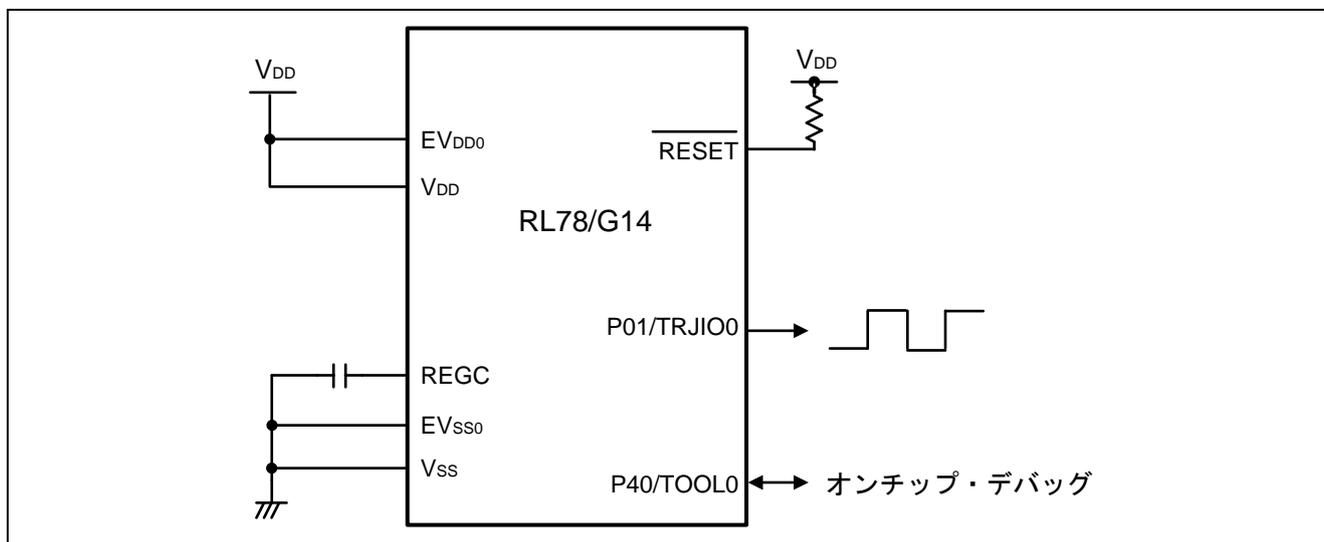


図 6.2 ハードウェア構成例(パルス出力モード)

- 注 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。
入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。
- 注 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、
 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注 3. V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

6.3.2 使用端子一覧

表 6.3 に使用端子と機能を示します。

表 6.3 使用端子と機能

端子名	入出力	内容
P01/TRJIO0	出力	パルスを出力する

6.4 ソフトウェア説明

6.4.1 動作概要

本サンプルコードでタイマ RJ のパルス出力モードを設定する方法について説明します。

この動作モードで、TRJMR0 レジスタの TCK0~TCK2 ビットにより選択されたカウントソースでダウンカウントし、アンダフローするごとに、TRJIO 端子の出力レベルを反転出力させます。

表 6.4 に使用する周辺機能と用途を示します。図 6.3 にタイマ RJ と割り込み要求発生の動作概要(パルス出力モード)を示します。

(1) タイマ RJ の初期設定を行います。

<設定条件>

タイマ RJ の動作モードをパルス出力モードに設定します。

タイマ RJ のカウントソースを f_{CLK} に設定します。

タイマ RJ カウンタレジスタ 0 (TRJ0)を初期化して、タイマカウント完了(カウンタのアンダフロー)の周期を 1ms に設定します。

(2) TRJCR0 レジスタの TSTART ビットを"1"(カウント開始)に設定し、タイマ RJ のカウントを開始します。

(3) HALT 命令を実行して、タイマ RJ 割り込み(INTTRJ0)の発生を待ちます。

(4) カウンタのアンダフローが発生すると、TRJIO0 端子の出力が反転します。

表 6.4 使用する周辺機能と用途

周辺機能	用途
タイマ RJ	P01/TRJIO0 出力パルス (タイマのインターバル時間は 1ms)

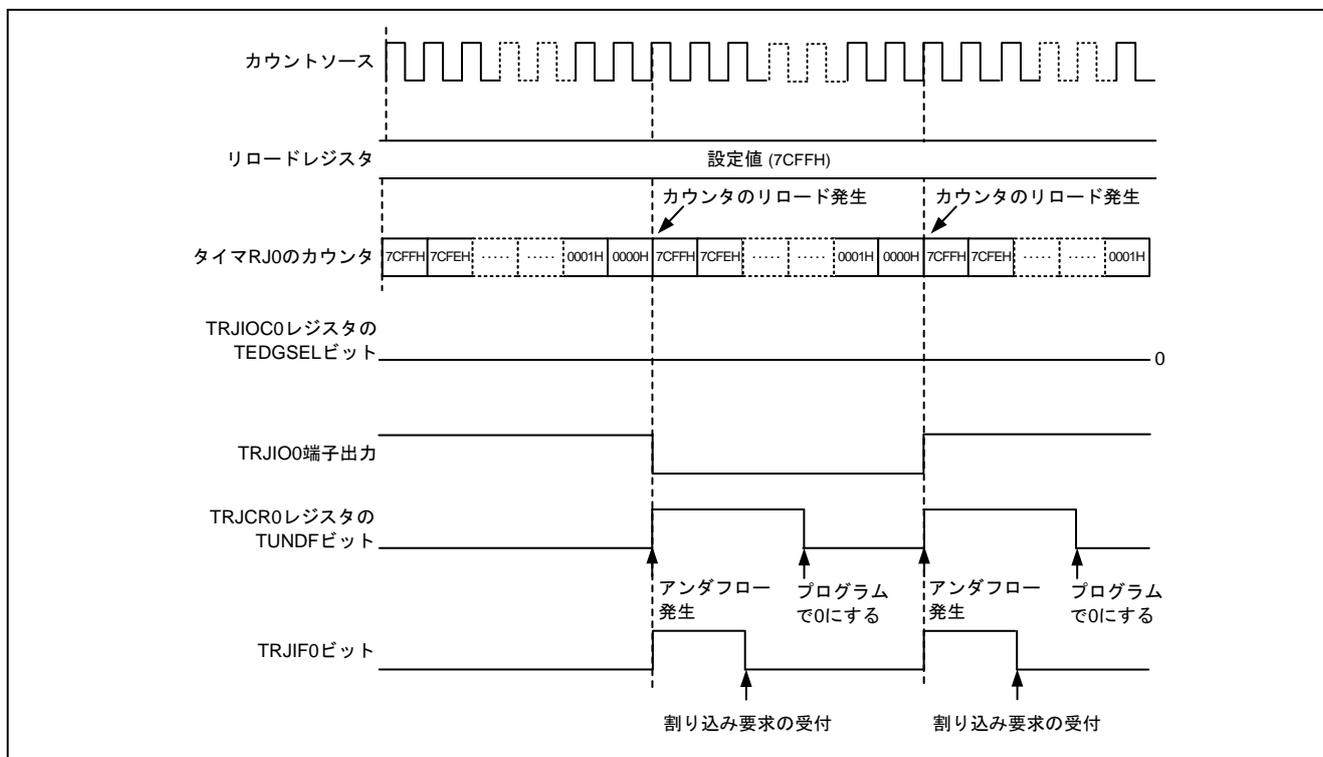


図 6.3 タイマ RJ と割り込み要求発生時の動作概要(パルス出力モード)

6.4.2 オプション・バイトの設定一覧

表 6.5 にオプション・バイト設定を示します。

表 6.5 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立下がり 2.75 V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

6.4.3 関数一覧

表 6.6 に関数を示します。

表 6.6 関数

関数名	概要
R_TMR_RJ0_Create()	タイマ RJ の初期設定処理
R_TMR_RJ0_Start()	タイマ RJ の動作開始処理

6.4.4 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_TMR_RJ0_Create()

概要	タイマ RJ の初期設定処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Create(void)
説明	タイマ RJ の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TMR_RJ0_Start()

概要	タイマ RJ の動作開始処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Start(void)
説明	タイマ RJ のカウント動作を開始します。
引数	なし
リターン値	なし
備考	なし

フローチャート

6.4.5.1 全体フローチャート

図 6.4 に本アプリケーションノートの全体フローを示します。

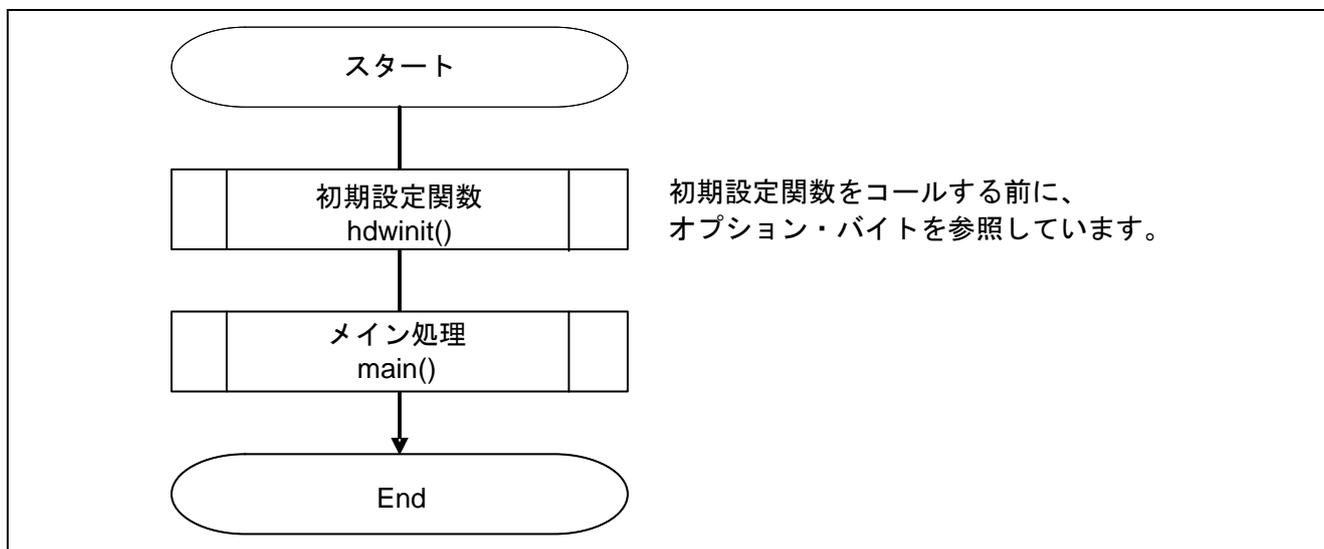


図 6.4 全体フロー

6.4.5.2 初期設定関数

図 6.5 に初期設定関数のフローチャートを示します。

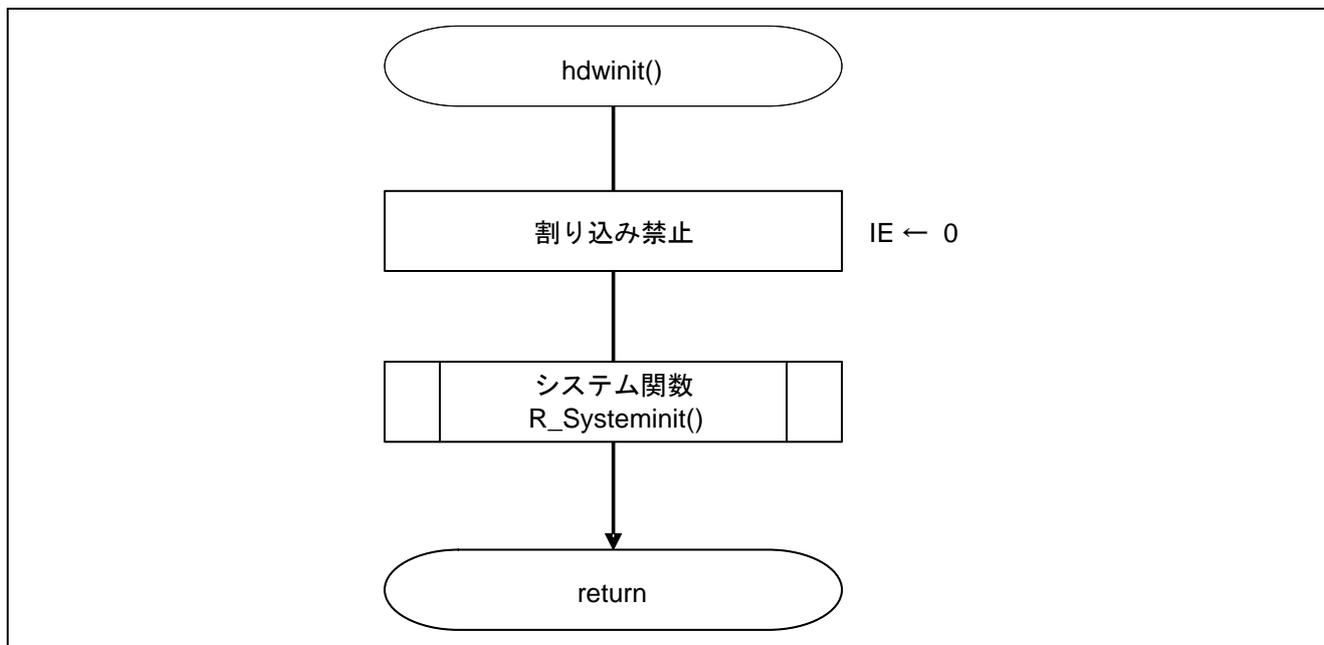


図 6.5 初期設定関数

6.4.5.3 システム関数

図 6.6 にシステム関数のフローチャートを示します。

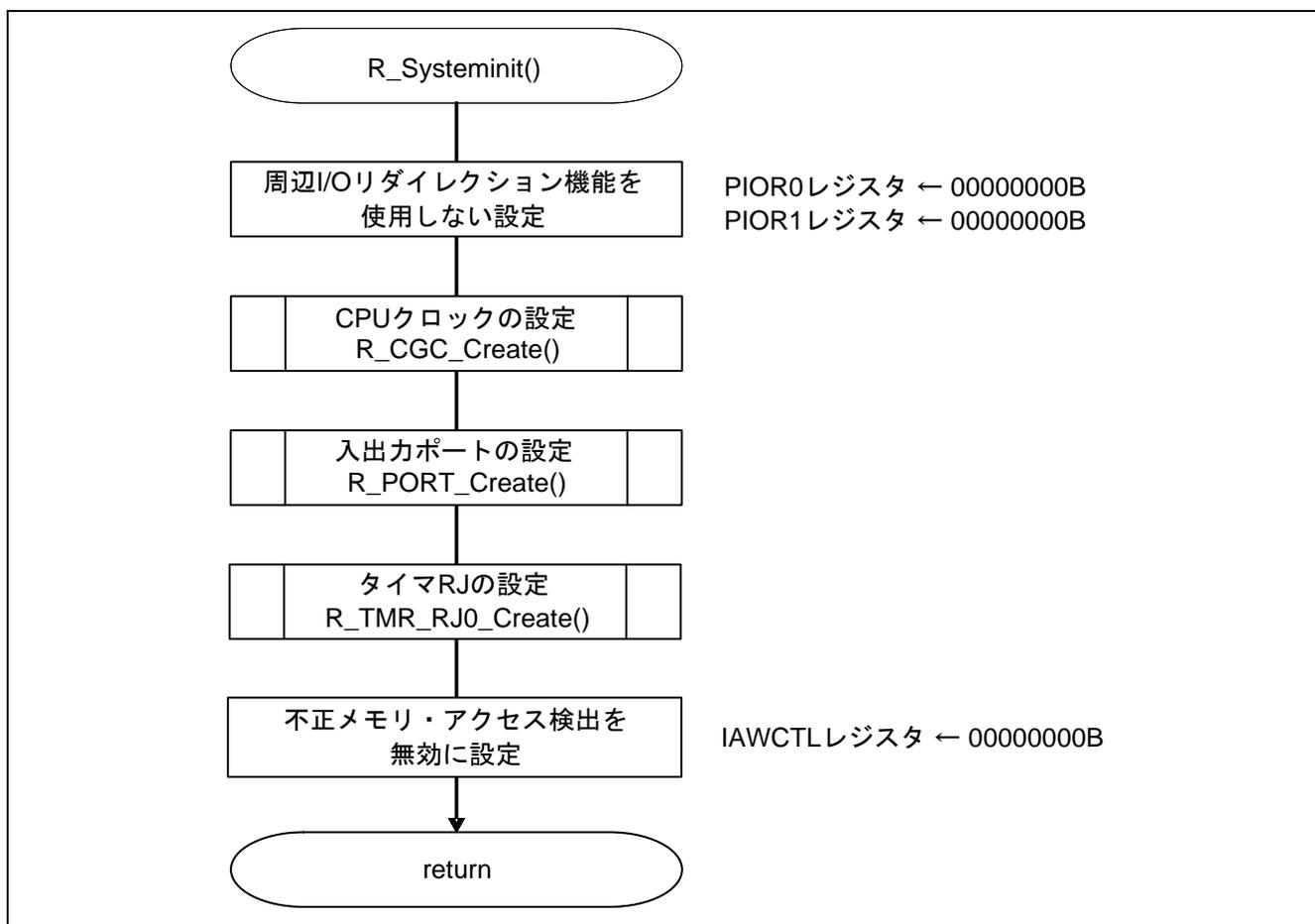


図 6.6 システム関数

6.4.5.4 CPU クロックの設定

図 6.7 に CPU クロックの設定のフローチャートを示します。

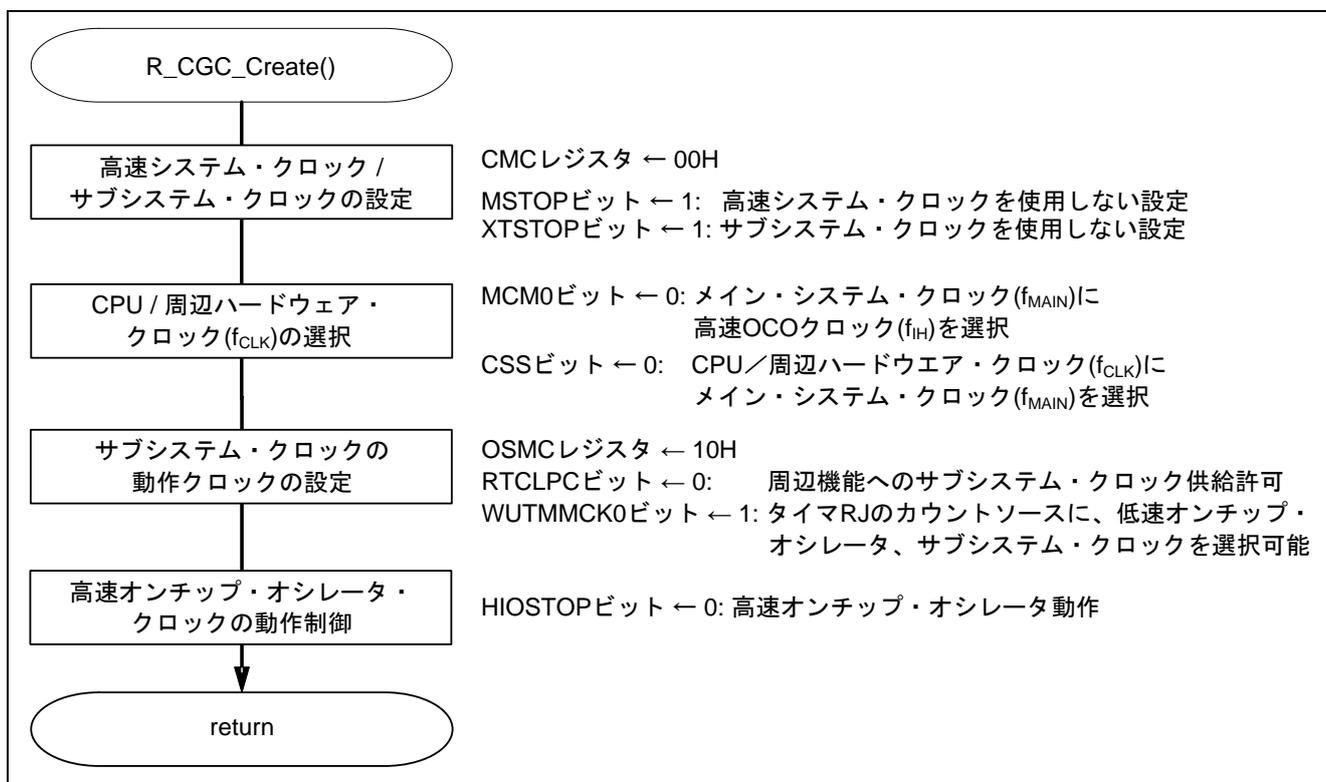


図 6.7 CPU クロックの設定

6.4.5.5 入出力ポートの設定

図 6.8 に入出力ポートの設定のフローチャートを示します。

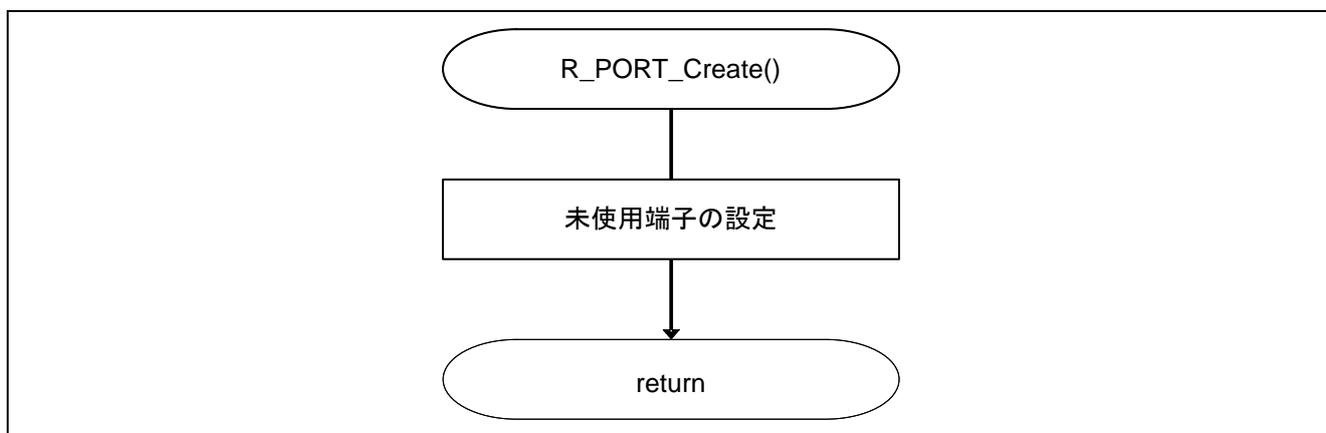


図 6.8 入出力ポートの設定

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

6.4.5.6 タイマ RJ の設定

図 6.9 にタイマ RJ の設定のフローチャートを示します。

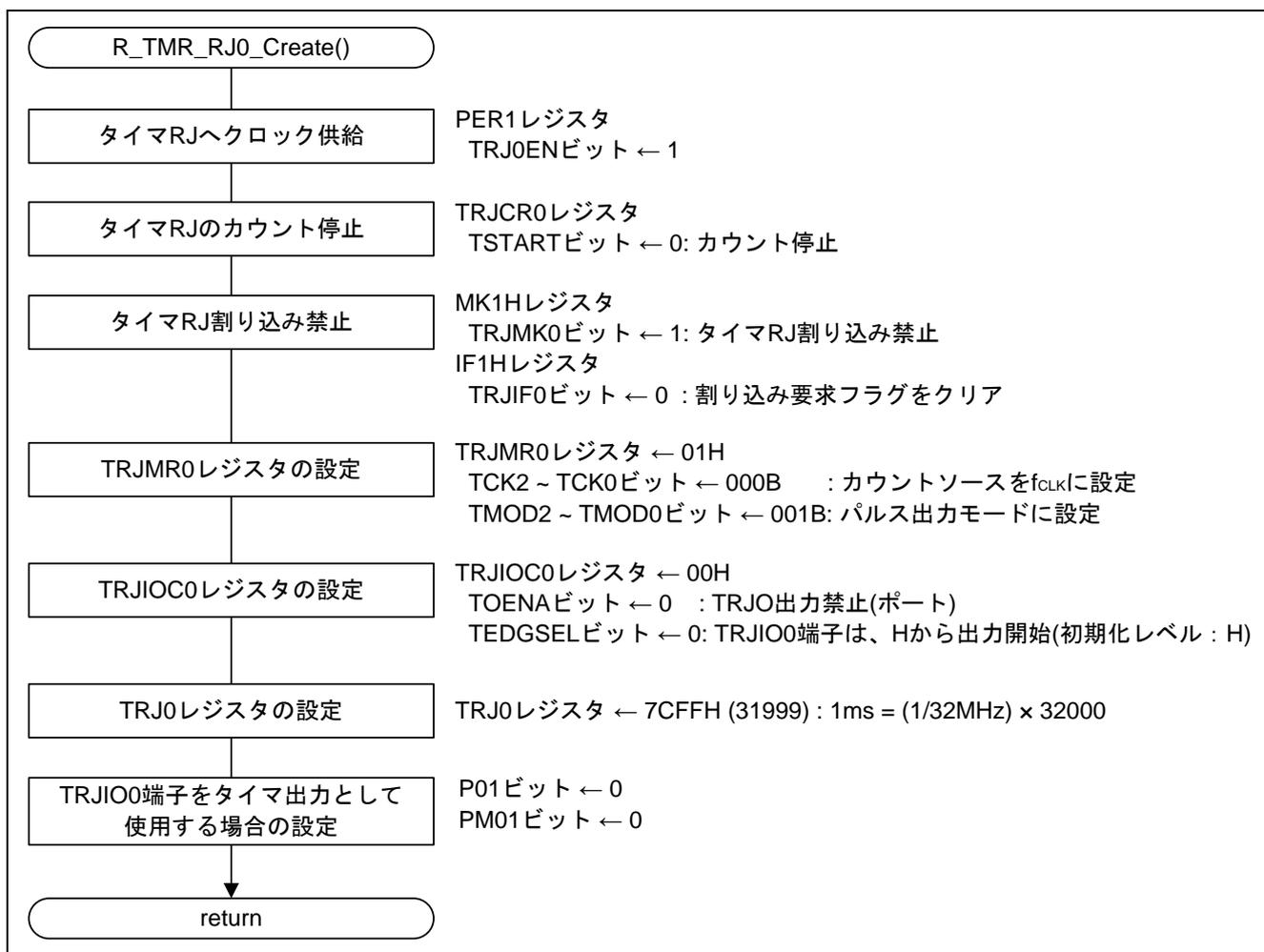


図 6.9 タイマ RJ の設定

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ へのクロック供給開始

- 周辺イネーブル・レジスタ 1 (PER1)
タイマ RJ へクロック供給

略号：PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
x	x	x	x	x	0	0	1

ビット 0

TRJ0EN	タイマ RJ0 の入力クロック供給の制御
0	入力クロック供給停止 ・ タイマ RJ0 で使用する SFR へのライト不可 ・ タイマ RJ0 はリセット状態
1	入力クロック供給 ・ タイマ RJ0 で使用する SFR へのリード/ライト可

タイマ RJ の動作と割り込みの設定。

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を停止

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	0

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの禁止

- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を禁止
- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	1	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の動作設定

- タイマ RJ モードレジスタ 0 (TRJMR0)
カウントソースと動作モードの選択

略号：TRJMR0

7	6	5	4	3	2	1	0
0	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
0	0	0	0	x	0	0	1

ビット 6-4

TCK2	TCK1	TCK0	タイマ RJ カウントソース選択
0	0	0	f _{CLK}
0	0	1	f _{CLK} /8
0	1	1	f _{CLK} /2
1	0	0	f _{IL}
1	0	1	ELC からのイベント入力
1	1	0	f _{SUB}
上記以外			設定禁止

ビット 2-0

TMOD2	TMOD1	TMOD0	タイマ RJ 動作モード選択
0	0	0	タイマモード
0	0	1	パルス出力モード
0	1	0	イベントカウンタモード
0	1	1	パルス幅測定モード
1	0	0	パルス周期測定モード
上記以外			設定禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

- タイマ RJ I/O 制御レジスタ 0 (TRJIOC0)
タイマ RJ の入出力設定

略号：TRJIOC0

7	6	5	4	3	2	1	0
TIOGT1	TIOGT0	TIPF1	TIPF0	0	TOENA	0	TEDGSEL
x	x	x	x	0	0	0	0

ビット 2

TOENA	TRJO 出力許可
0	TRJO 出力禁止(ポート)
1	TRJO 出力許可

- パルス出力モード

ビット 0

TEDGSEL	TRJIO 入出力のエッジおよび極性切り替え
0	H から出力開始(初期化レベル：H)
1	L から出力開始(初期化レベル：L)

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

TRJ0 レジスタの設定

- タイマ RJ カウンタレジスタ 0 (TRJ0)
タイマ RJ 割り込み要求の発生周期を設定

略号：TRJ0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	1	1	1	1	1	0	0	1	1	1	1	1	1	1	1

タイマ RJ 割り込み(INTRJ0)要求の発生周期 = (TRJ0 の設定値 + 1) × カウント・クロック周期

$$1 \text{ ms} = (31999 + 1) \times (1/32000000)$$

TRJIO0 端子の設定

- ポート・レジスタ (P0)
- ポート・モード・レジスタ (PM0)
TRJIO0 端子を出力モードに設定

略号：P0

7	6	5	4	3	2	1	0
0	P06	P05	P04	P03	P02	P01	P00
0	x	x	x	x	x	0	x

ビット 1

P01	出力データの制御(出力モード時)
0	0 を出力
1	1 を出力

略号：PM0

7	6	5	4	3	2	1	0
1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
1	x	x	x	x	x	0	x

ビット 1

PM01	P01 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

6.4.5.7 メイン処理

図 6.10 にメイン処理のフローチャートを示します。

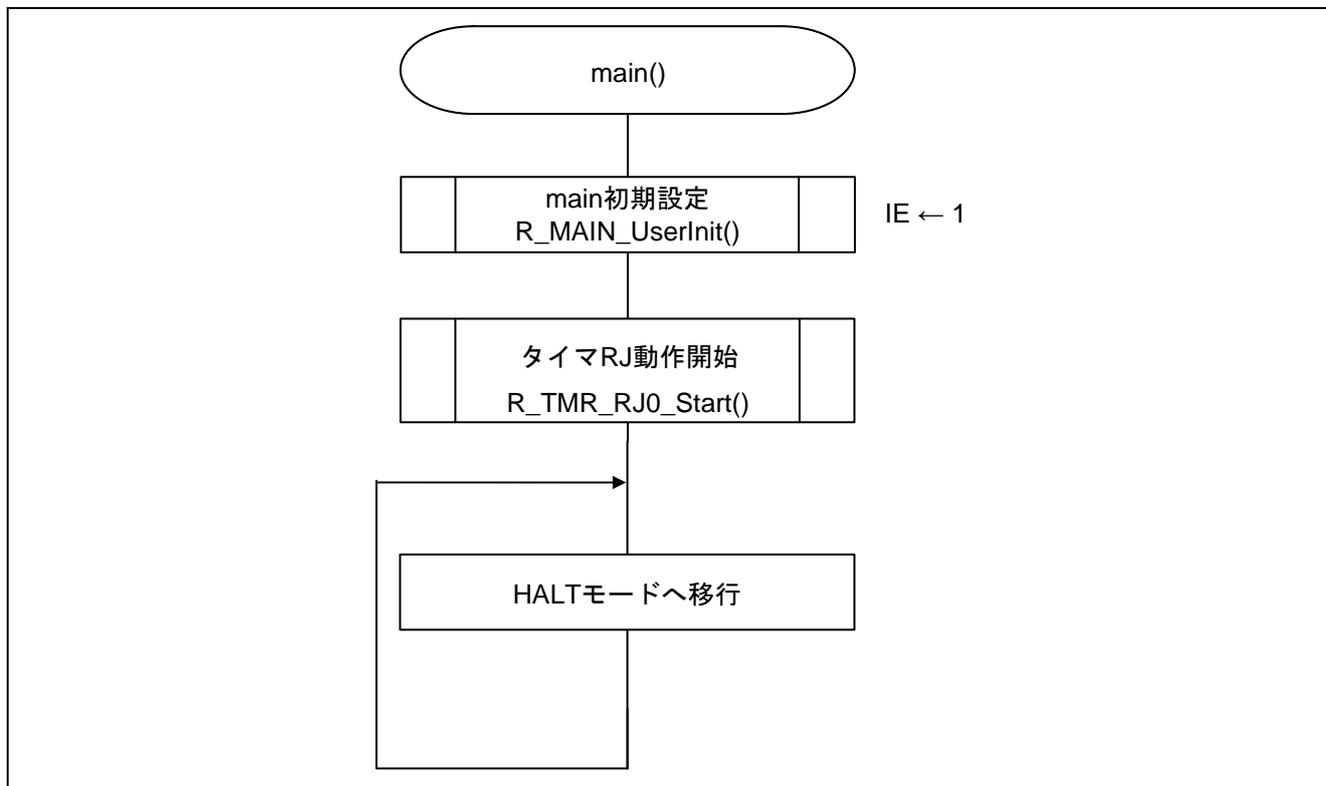


図 6.10 メイン処理

6.4.5.8 タイマ RJ 動作開始

図 6.11 にタイマ RJ 動作開始のフローチャートを示します。

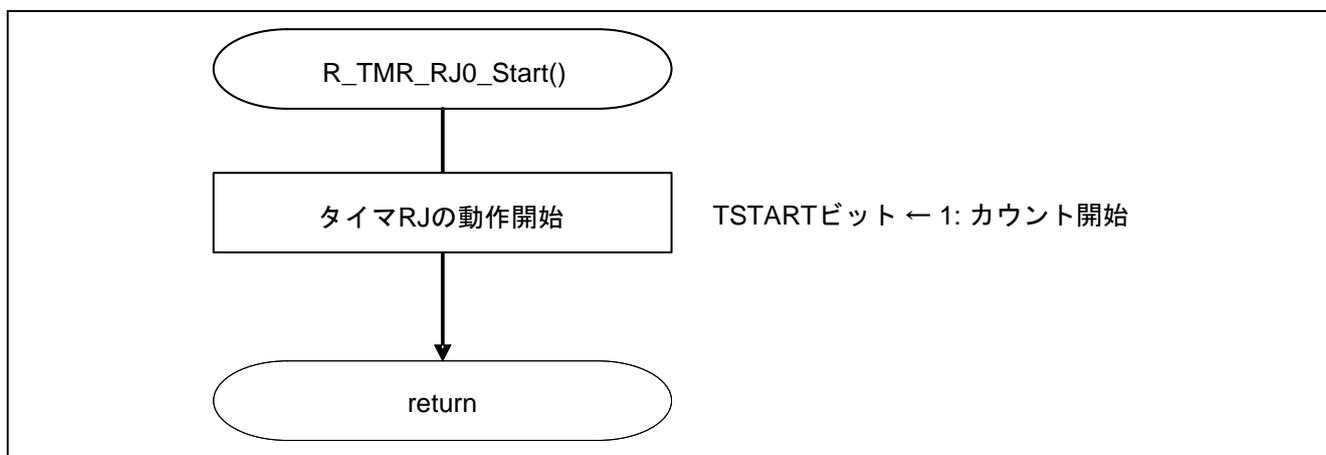


図 6.11 タイマ RJ 動作開始

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ のカウント動作開始

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を開始

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	1

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

7. イベントカウンタモードからの移行例

7.1 仕様

RL78/G14 のタイマ RJ を使用することにより、R8C/36M グループのタイマ RA のイベントカウンタモードと同様の動作を実現することが可能です。

イベントカウンタモードでは、TRJIO0 端子から入力される外部イベント信号(カウントソース)でダウンカウントします。イベントカウントする期間を、TRJIOC0 レジスタの TIOGT0~TIOGT1 ビットおよび TRJISR0 レジスタにより各種設定ができます。また、TRJIO0 入力のフィルタ機能を TRJIOC0 レジスタの TIPF0~TIPF1 ビットで指定できます。

なお、イベントカウンタモードでも TRJIO0 端子からトグル出力ができます。

表 7.1 に使用する周辺機能と用途を、図 7.1 に動作概要を示します。

表 7.1 使用する周辺機能と用途(イベントカウンタモードからの移行例)

周辺機能	用途
タイマ RJ(イベントカウンタモード)	外部イベントをカウントする

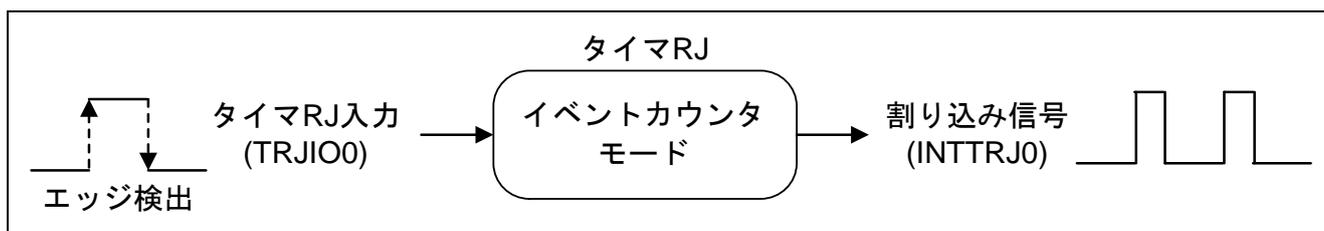


図 7.1 動作概要(イベントカウンタモードからの移行例)

7.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 7.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEAFB)
動作周波数	- 高速オンチップ・オシレータ・クロック (f_{IH}) : 32 MHz - CPU/周辺ハードウェア・クロック (f_{CLK}) : 32 MHz
動作電圧	5.0 V (2.9 V ~ 5.5 V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード立ち上がり 2.81 V/立下がり 2.75 V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.05.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V6.0.0
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.05.00

7.3 ハードウェア説明

7.3.1 ハードウェア構成例

図 7.2 に本アプリケーションノートで使用するハードウェア構成例を示します。

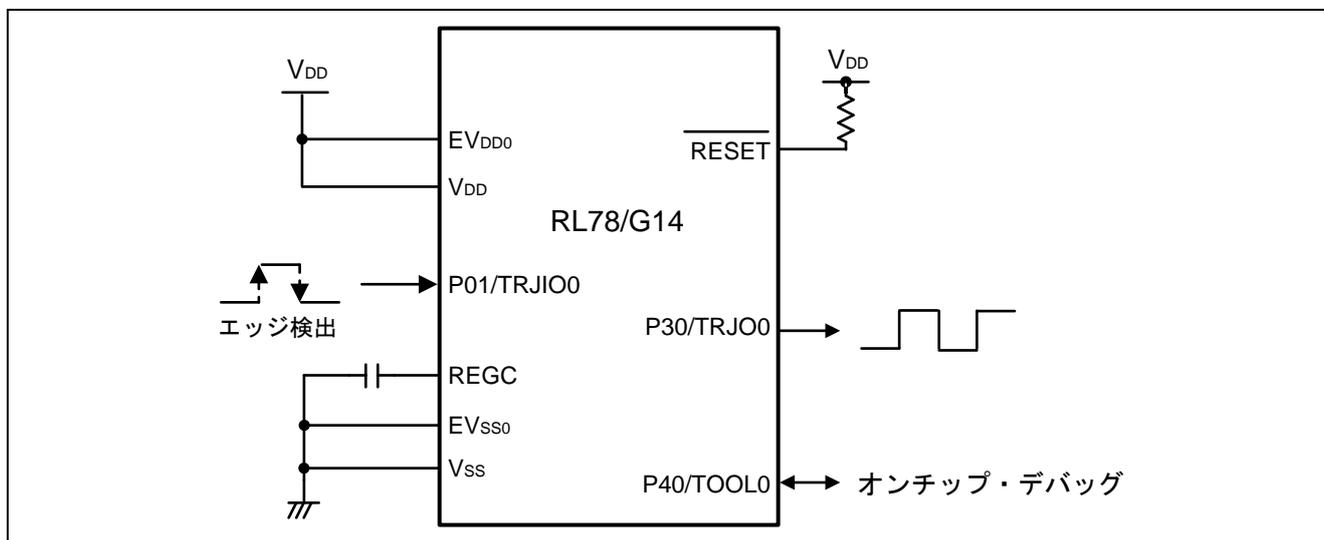


図 7.2 ハードウェア構成例(イベントカウンタモード)

- 注 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。
入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。
- 注 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、
 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注 3. V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

7.3.2 使用端子一覧

表 7.3 に使用端子と機能を示します。

表 7.3 使用端子と機能

端子名	入出力	内容
P01/TRJIO0	入力	外部イベント信号(カウントソース)が入力される
P30/TRJO0	出力	カウンタのアンダフロー発生で出力レベルを切り替える

7.4 ソフトウェア説明

7.4.1 動作概要

本サンプルコードでタイマ RJ のイベントカウンタモードを設定する方法について説明します。

タイマ RJ の設定後に、TRJIO0 端子へ外部イベント信号(カウントソース)を入力します。また、TRJO0 端子からトグル出力を行います。

表 7.4 に使用する周辺機能と用途を示します。図 7.3 にタイマ RJ と割り込み要求発生 of 動作概要(イベントカウンタモード)を示します。

(1) タイマ RJ の初期設定を行います。

＜設定条件＞

タイマ RJ の動作モードをイベントカウンタモードに設定します。

TRJIO0 端子のエッジ極性選択を立ち上がりエッジでカウント、常にイベントをカウントに設定します。

TRJIO0 入力フィルタ選択をフィルタあり、 f_{CLK} でサンプリングに設定します。

TRJO0 端子からのトグル出力を許可に設定します。

(2) TRJCR0 レジスタの TSTART ビットを"1"(カウント開始)に設定し、タイマ RJ のカウントを開始します。

(3) HALT 命令を実行して、外部イベント信号を待ちます。

(4) TRJIO0 端子に入力された外部イベント信号をカウントし、カウンタのアンダフロー発生で TRJO0 端子の出力レベルを切り替えます。

表 7.4 使用する周辺機能と用途

周辺機能	用途
タイマ RJ	TRJIO0 端子へ入力される外部イベント信号をカウント TRJIO0 端子の出力レベルをカウンタのアンダフロー発生で切り替える

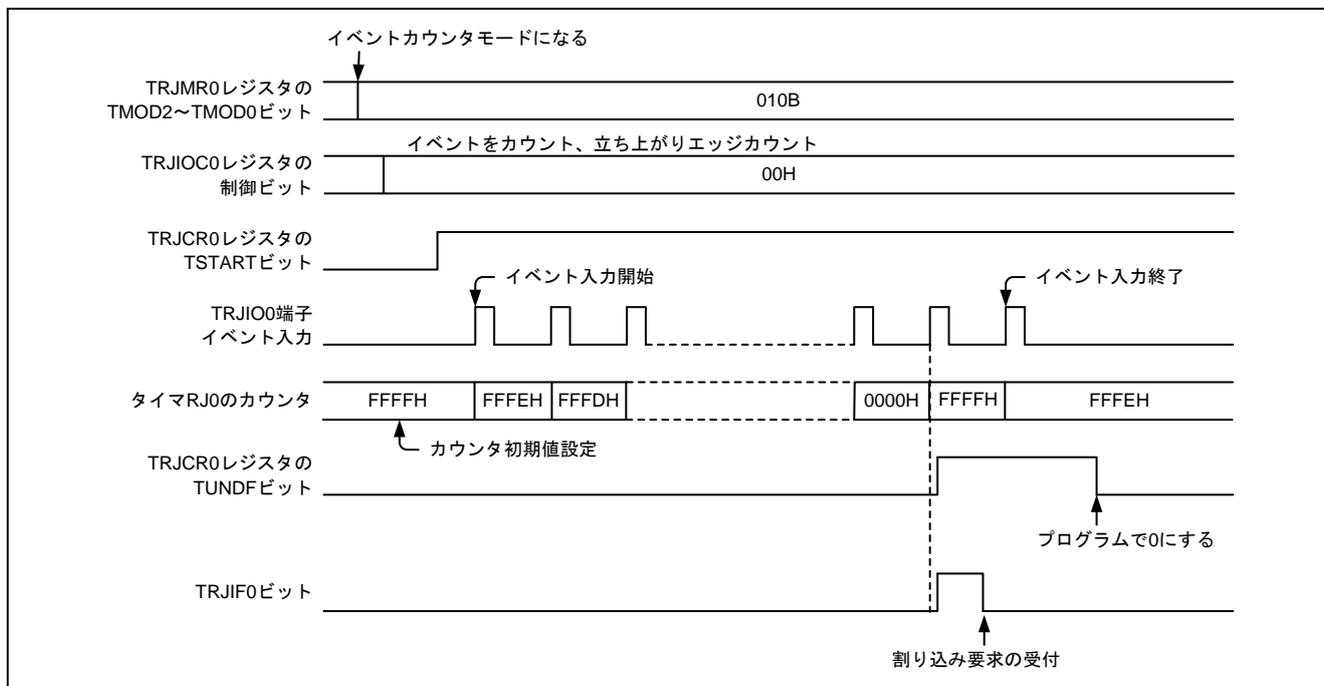


図 7.3 タイマ RJ と割り込み要求発生 of 動作概要(イベントカウンタモード)

7.4.2 オプション・バイトの設定一覧

表 7.5 にオプション・バイト設定を示します。

表 7.5 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立下がり 2.75 V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

7.4.3 関数一覧

表 7.6 に関数を示します。

表 7.6 関数

関数名	概要
R_TMR_RJ0_Create()	タイマ RJ の初期設定処理
R_TMR_RJ0_Start()	タイマ RJ の動作開始処理

7.4.4 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_TMR_RJ0_Create()

概要	タイマ RJ の初期設定処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Create(void)
説明	タイマ RJ の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TMR_RJ0_Start()

概要	タイマ RJ の動作開始処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Start(void)
説明	タイマ RJ のカウント動作を開始します。
引数	なし
リターン値	なし
備考	なし

7.4.5 フローチャート

7.4.5.1 全体フローチャート

図 7.4 に本アプリケーションノートの全体フローを示します。

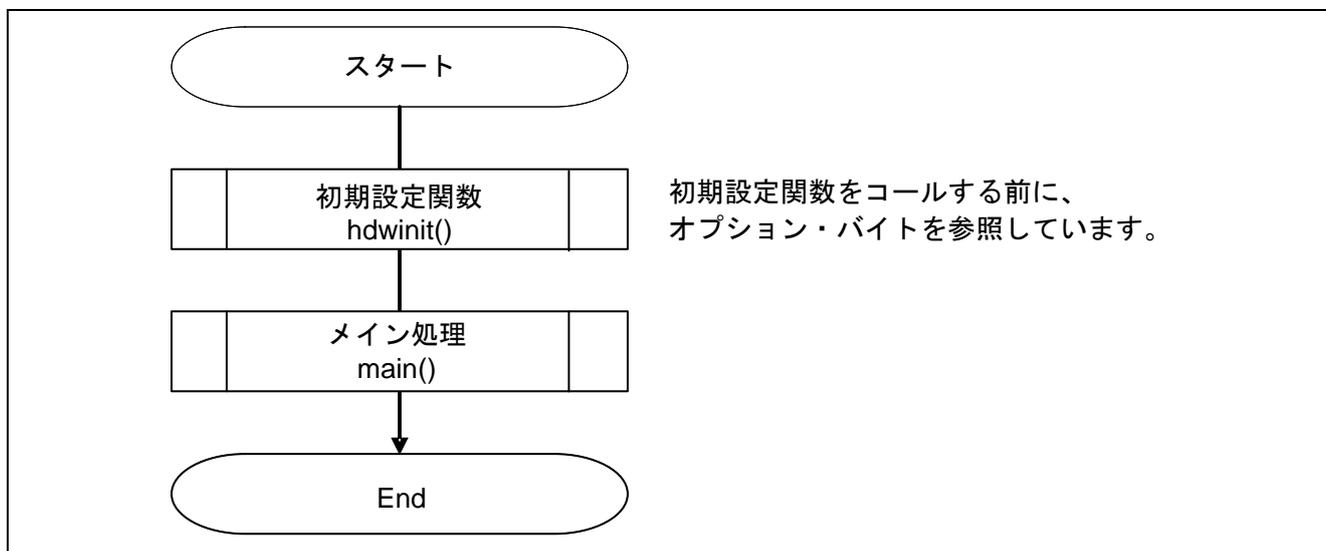


図 7.4 全体フロー

7.4.5.2 初期設定関数

図 7.5 に初期設定関数のフローチャートを示します。

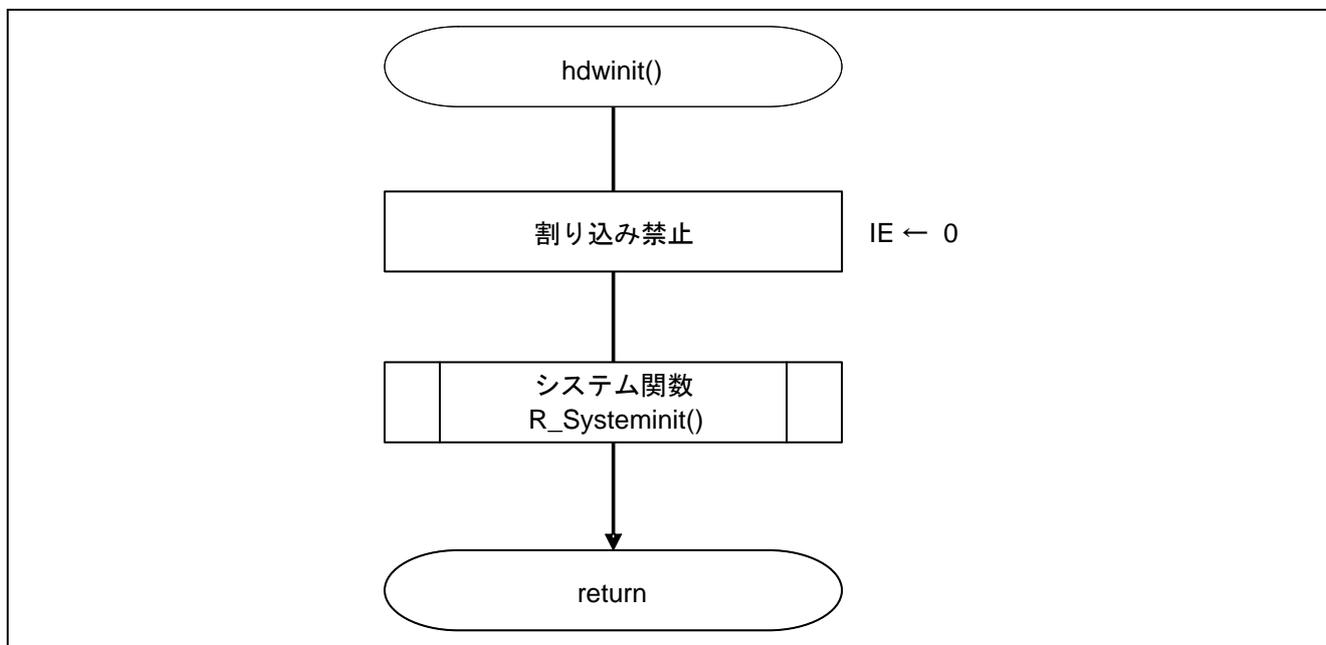


図 7.5 初期設定関数

7.4.5.3 システム関数

図 7.6 にシステム関数のフローチャートを示します。

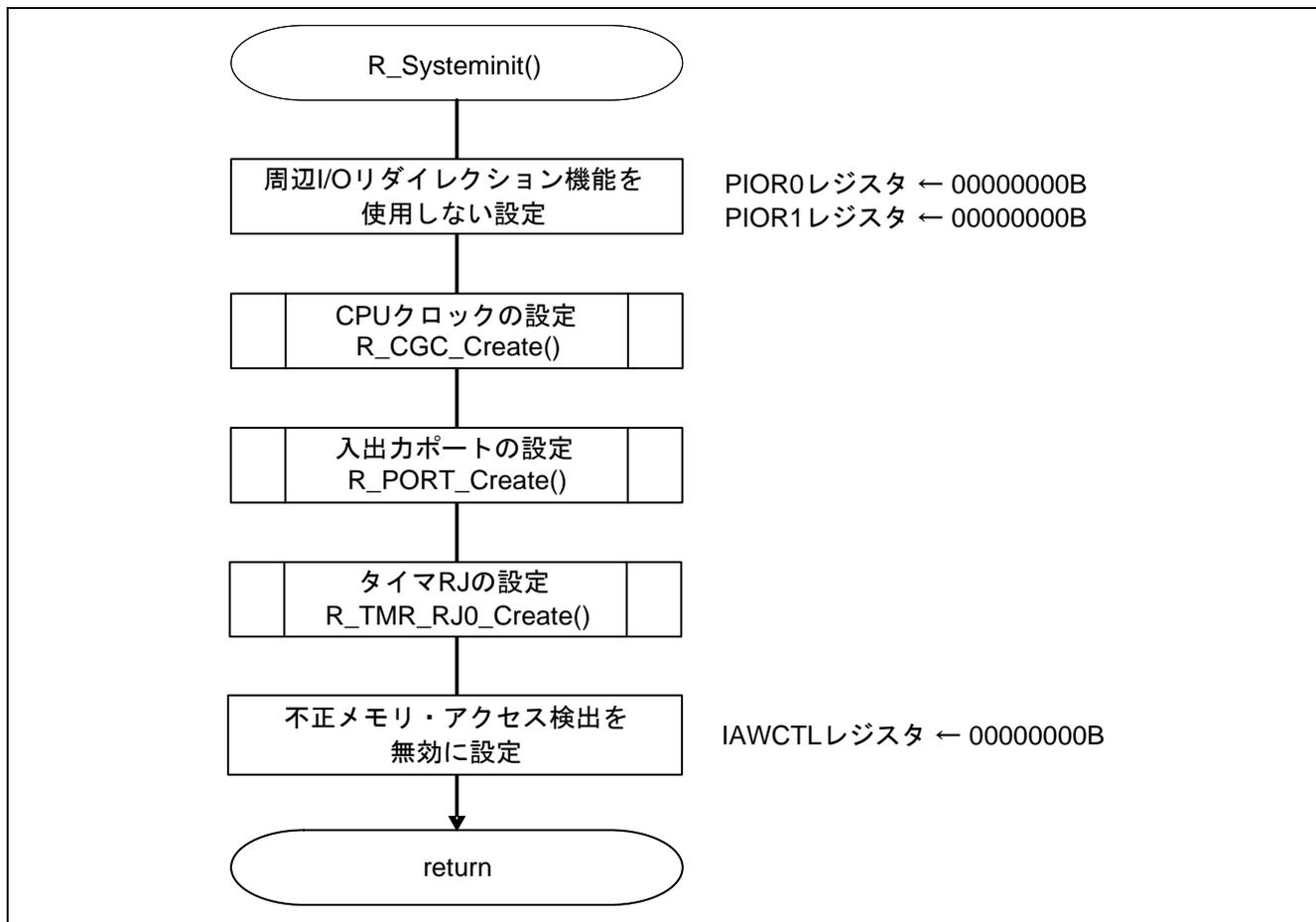


図 7.6 システム関数

7.4.5.4 CPU クロックの設定

図 7.7 に CPU クロックの設定のフローチャートを示します。

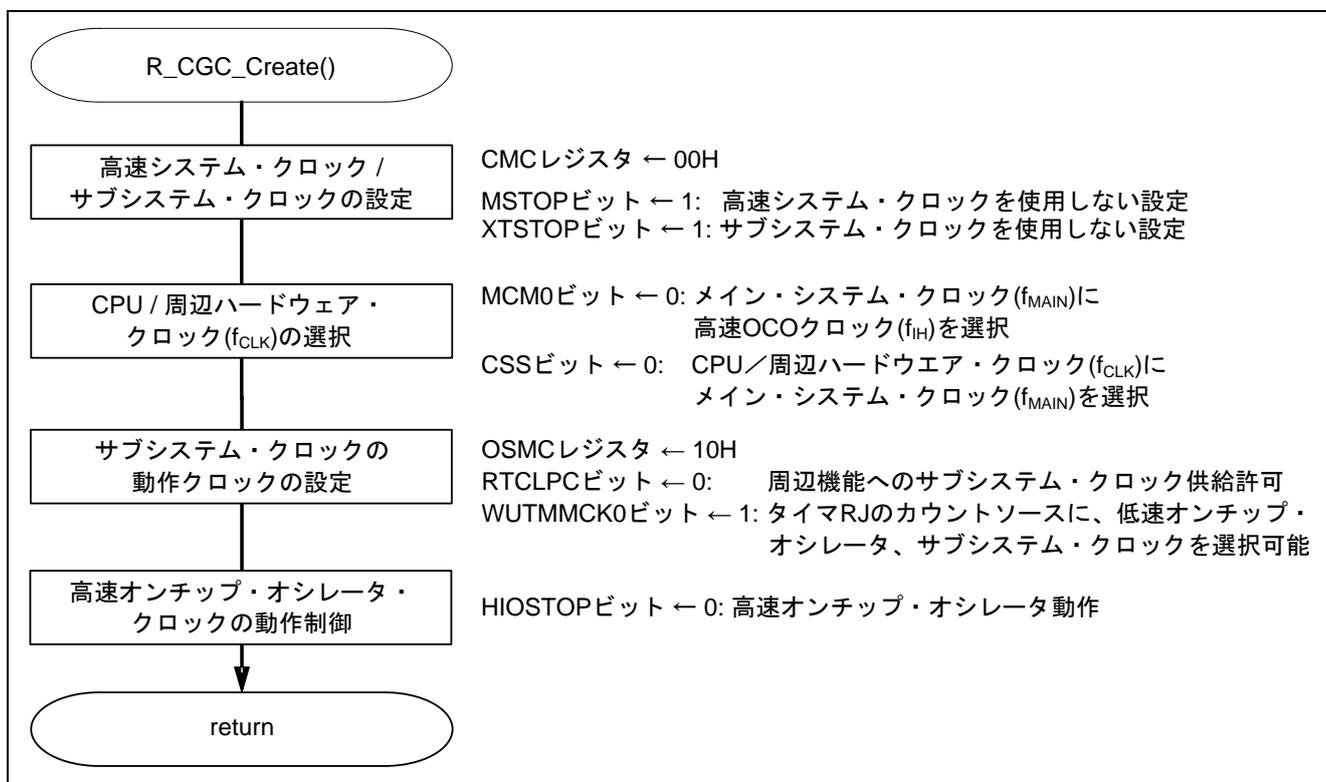


図 7.7 CPU クロックの設定

7.4.5.5 入出力ポートの設定

図 7.8 に入出力ポートの設定のフローチャートを示します。

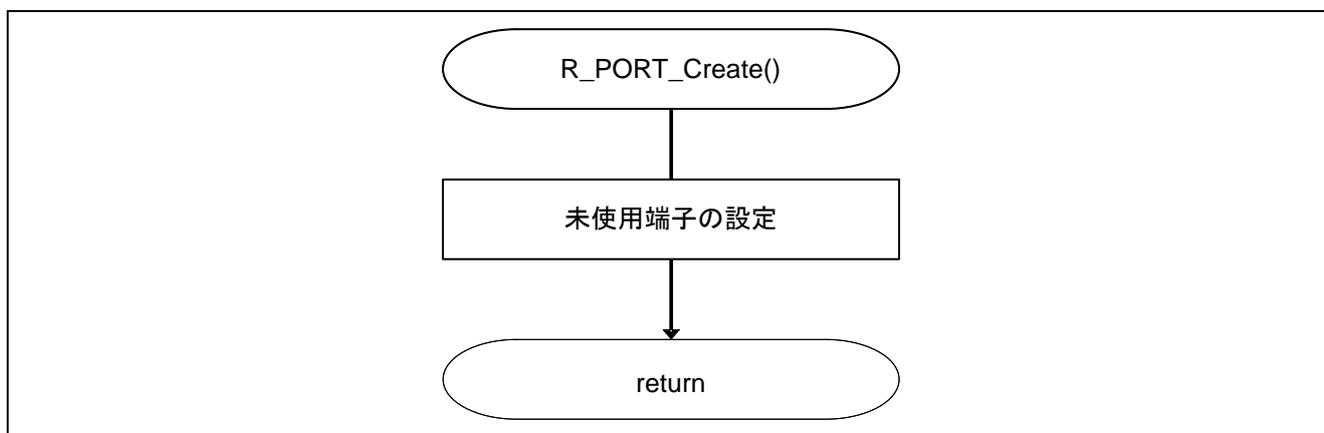


図 7.8 入出力ポートの設定

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

7.4.5.6 タイマ RJ の設定

図 7.9 にタイマ RJ の設定のフローチャートを示します。

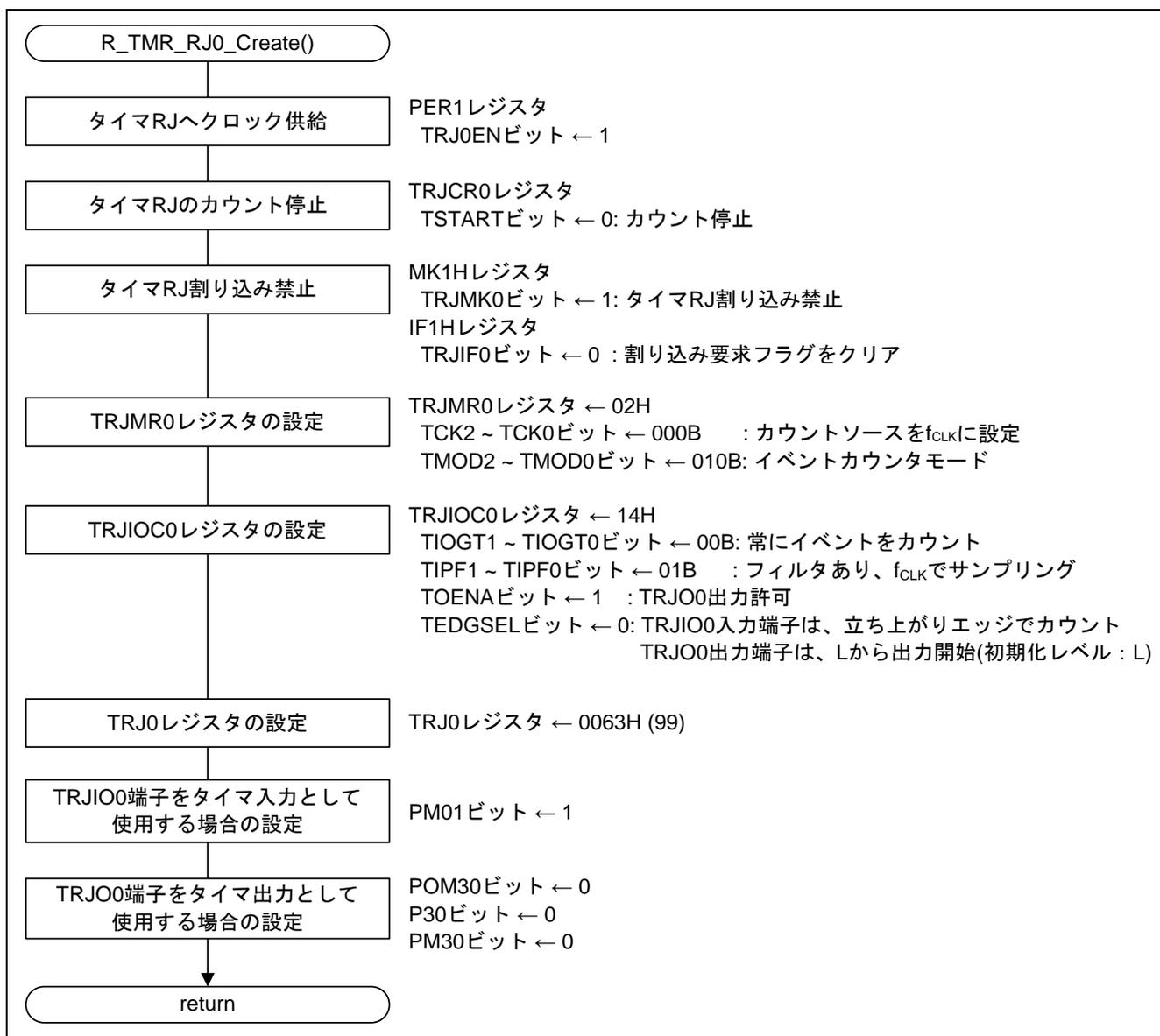


図 7.9 タイマ RJ の設定

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ へのクロック供給開始

- 周辺イネーブル・レジスタ 1 (PER1)
タイマ RJ へクロック供給

略号：PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
x	x	x	x	x	0	0	1

ビット 0

TRJ0EN	タイマ RJ0 の入力クロック供給の制御
0	入力クロック供給停止 ・ タイマ RJ0 で使用する SFR へのライト不可 ・ タイマ RJ0 はリセット状態
1	入力クロック供給 ・ タイマ RJ0 で使用する SFR へのリード/ライト可

タイマ RJ の動作と割り込みの設定。

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を停止

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	0

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの禁止

- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を禁止
- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	1	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の動作設定

- タイマ RJ モードレジスタ 0 (TRJMR0)
カウントソースと動作モードの選択

略号：TRJMR0

7	6	5	4	3	2	1	0
0	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
0	0	0	0	x	0	1	0

ビット 6-4

TCK2	TCK1	TCK0	タイマ RJ カウントソース選択
0	0	0	f _{CLK}
0	0	1	f _{CLK} /8
0	1	1	f _{CLK} /2
1	0	0	f _{IL}
1	0	1	ELC からのイベント入力
1	1	0	f _{SUB}
上記以外			設定禁止

ビット 2-0

TMOD2	TMOD1	TMOD0	タイマ RJ 動作モード選択
0	0	0	タイマモード
0	0	1	パルス出力モード
0	1	0	イベントカウンタモード
0	1	1	パルス幅測定モード
1	0	0	パルス周期測定モード
上記以外			設定禁止

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

- タイマ RJ I/O 制御レジスタ 0 (TRJIOC0)
タイマ RJ の入出力設定

略号：TRJIOC0

7	6	5	4	3	2	1	0
TIOGT1	TIOGT0	TIPF1	TIPF0	0	TOENA	0	TEDGSEL
0	0	0	1	0	1	0	0

ビット 7-6

TIOGT1	TIOGT0	TRJIO カウント制御
0	0	常にイベントをカウント
0	1	INTP4 の指定した極性の期間イベントをカウント
1	0	タイマ出力信号の指定した極性の期間イベントをカウント
上記以外		設定禁止

ビット 5-4

TIPF1	TIPF0	TRJIO 入力フィルタ選択
0	0	フィルタなし
0	1	フィルタあり, f_{CLK} でサンプリング
1	0	フィルタあり, $f_{CLK}/8$ でサンプリング
1	1	フィルタあり, $f_{CLK}/32$ でサンプリング

ビット 2

TOENA	TRJO 出力許可
0	TRJO 出力禁止(ポート)
1	TRJO 出力許可

- イベントカウンタモード

ビット 0

TEDGSEL	TRJIO 入出力のエッジおよび極性切り替え
0	立ち上がりエッジでカウント
1	立ち下がりエッジでカウント

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

TRJ0 レジスタの設定

- タイマ RJ カウンタレジスタ 0 (TRJ0)
TRJ0 レジスタの初期値を設定

略号：TRJ0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	1	1	0	0	0	1	1

TRJIO0 端子の設定

- ポート・モード・レジスタ (PM0)
TRJIO0 端子を入力モードに設定

略号：PM0

7	6	5	4	3	2	1	0
1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
1	X	X	X	X	X	1	X

ビット 1

PM01	P01 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

TRJO0 端子の設定

- ポート出力モード・レジスタ (POM3)
 - ポート・レジスタ (P3)
 - ポート・モード・レジスタ (PM3)
- TRJO0 端子を出力モードに設定

略号：POM3

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	POM30
0	0	0	0	0	0	0	0

ビット 0

POM30	P30 端子の出力モードの選択
0	通常出力モード
1	N-ch オープン・ドレイン出力(EVDD 耐圧)モード

略号：P3

7	6	5	4	3	2	1	0
0	0	0	0	0	0	P31	P30
0	0	0	0	0	0	x	0

ビット 0

P30	出力データの制御(出力モード時)
0	0 を出力
1	1 を出力

略号：PM3

7	6	5	4	3	2	1	0
1	1	1	1	1	1	PM31	PM30
1	1	1	1	1	1	x	0

ビット 0

PM30	P30 端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

7.4.5.7 メイン処理

図 7.10 にメイン処理のフローチャートを示します。

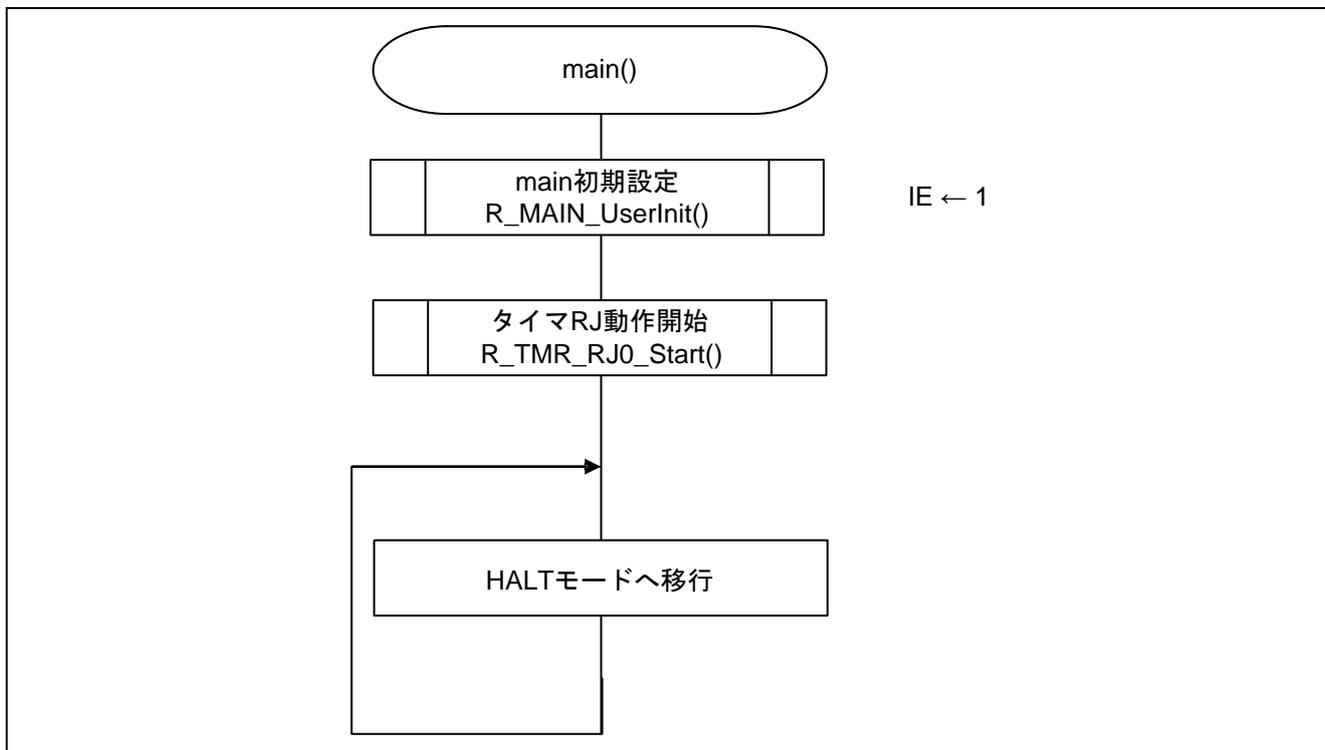


図 7.10 メイン処理

7.4.5.8 タイマ RJ 動作開始

図 7.11 にタイマ RJ 動作開始のフローチャートを示します。

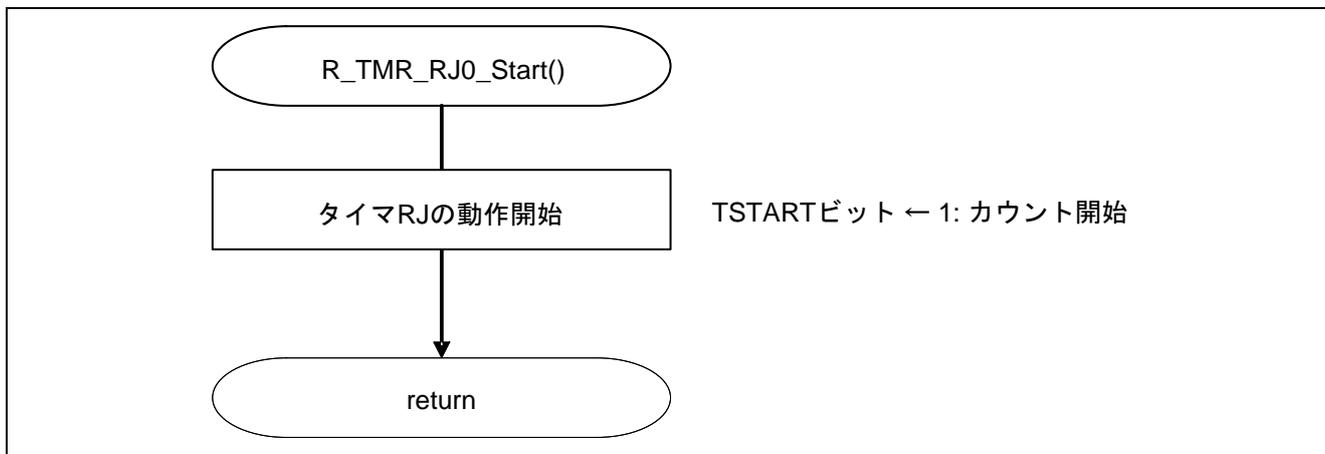


図 7.11 タイマ RJ 動作開始

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ のカウント動作開始

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を開始

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	1

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

8. パルス幅測定モードからの移行例

8.1 仕様

RL78/G14 のタイマ RJ を使用することにより、R8C/36M グループのタイマ RA のパルス幅測定モードと同様の動作を実現することが可能です。

パルス幅測定モードでは、TRJIO0 端子から入力される外部信号のパルス幅を測定します。

TRJIO0 端子に TRJIOC0 レジスタの TEDGSEL ビットで指定したレベルが入力されると、選択したカウンタソースでダウンカウントを開始します。TRJIO0 端子の指定したレベルが終了するとカウンタは停止し、TRJCR0 レジスタの TEDGF ビットが 1 (有効エッジあり) になり、割り込み要求が発生します。パルス幅データの測定は、カウンタが停止中にカウンタ値を読み出すことで行います。また、測定中にカウンタがアンダフローすると、TRJCR0 レジスタの TUNDF ビットが 1 (アンダフローあり) になり、割り込み要求が発生します。

表 8.1 に使用する周辺機能と用途を、図 8.1 に動作概要を示します。

表 8.1 使用する周辺機能と用途(パルス幅測定モードからの移行例)

周辺機能	用途
タイマ RJ(パルス幅測定モード)	外部信号のパルス幅を測定する。

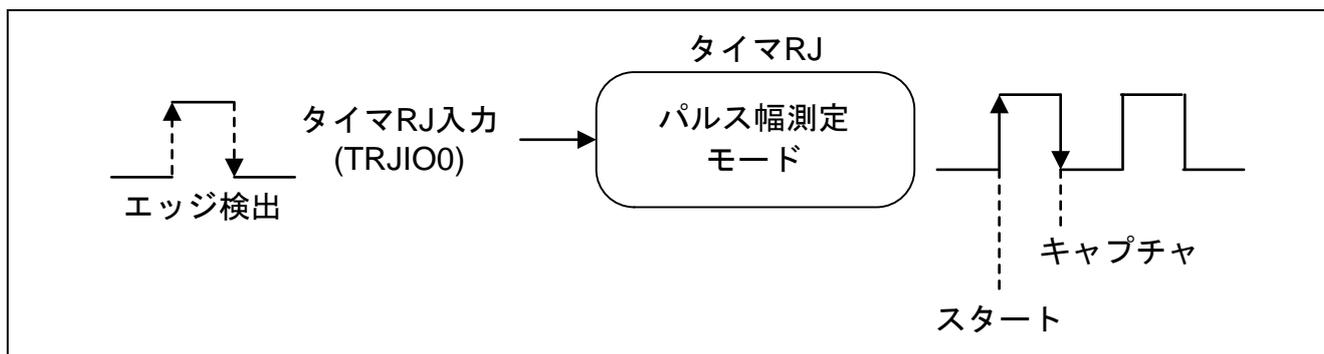


図 8.1 動作概要(パルス幅測定モードからの移行例)

8.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 8.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEAFB)
動作周波数	- 高速オンチップ・オシレータ・クロック (f_{IH}) : 32 MHz - CPU/周辺ハードウェア・クロック (f_{CLK}) : 32 MHz
動作電圧	5.0 V (2.9 V ~ 5.5 V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード立ち上がり 2.81 V/立下がり 2.75 V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.05.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V6.0.0
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.05.00

8.3 ハードウェア説明

8.3.1 ハードウェア構成例

図 8.2 に本アプリケーションノートで使用するハードウェア構成例を示します。

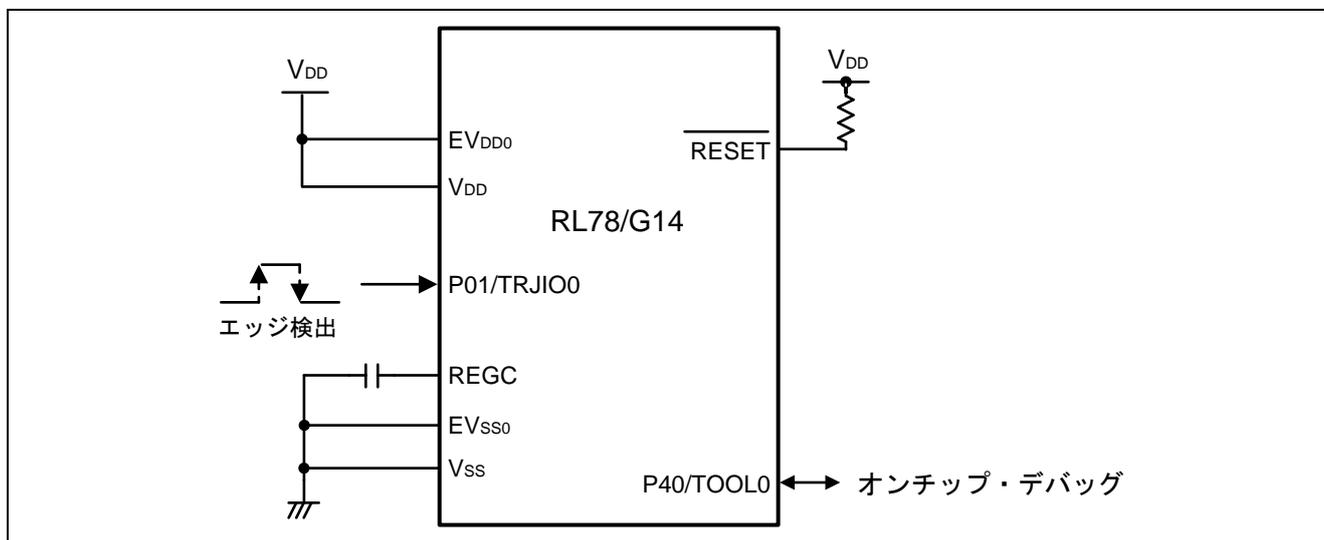


図 8.2 ハードウェア構成例(パルス幅測定モード)

- 注 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。
入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。
- 注 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、
 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注 3. V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

8.3.2 使用端子一覧

表 8.3 に使用端子と機能を示します。

表 8.3 使用端子と機能

端子名	入出力	内容
P01/TRJIO0	入力	パルス幅を測定する

8.4 ソフトウェア説明

8.4.1 動作概要

本サンプルコードでタイマ RJ のパルス幅測定モードを設定する方法について説明します。

本サンプルコードは、タイマ RJ 入力端子(TRJIO0)に有効エッジ(ハイレベル入力の終了)が検出されるたびに、タイマのカウント値をキャプチャし、タイマ RJ 入力端子(TRJIO0)に入力されるパルスのハイレベル幅を測定します。

キャプチャ終了時のタイマ RJ 割り込み(INTTRJ0)処理でパルス幅を算出し、その結果を RAM 領域に格納します。

表 8.4 に使用する周辺機能と用途を示します。図 8.3 にタイマ RJ と割り込み要求発生の動作概要(パルス幅測定モード)を示します。

(1) タイマ RJ の初期設定を行います。

＜設定条件＞

タイマ RJ の動作モードをパルス幅測定モードに設定します。

タイマ RJ のカウントソースを f_{CLK} に設定します。

タイマ RJ カウンタレジスタ 0 (TRJ0)を初期化し、TRJIO0 端子に入力されるパルスの H レベル幅を測定するように設定します。

タイマ RJ 割り込み(INTTRJ0)を使用するように設定します。

(2) TRJCR0 レジスタの TSTART ビットを"1"(カウント開始)に設定し、タイマ RJ のカウントを開始します。

(3) HALT 命令を実行して、タイマ RJ 割り込み(INTTRJ0)の発生を待ちます。

(4) 割り込みが発生するとパルス幅が算出され、その結果が RAM に格納されます。

(5) 上記(3)、(4)の操作を繰り返します。

表 8.4 使用する周辺機能と用途

周辺機能	用途
タイマ RJ	TRJIO0 端子のパルス幅測定

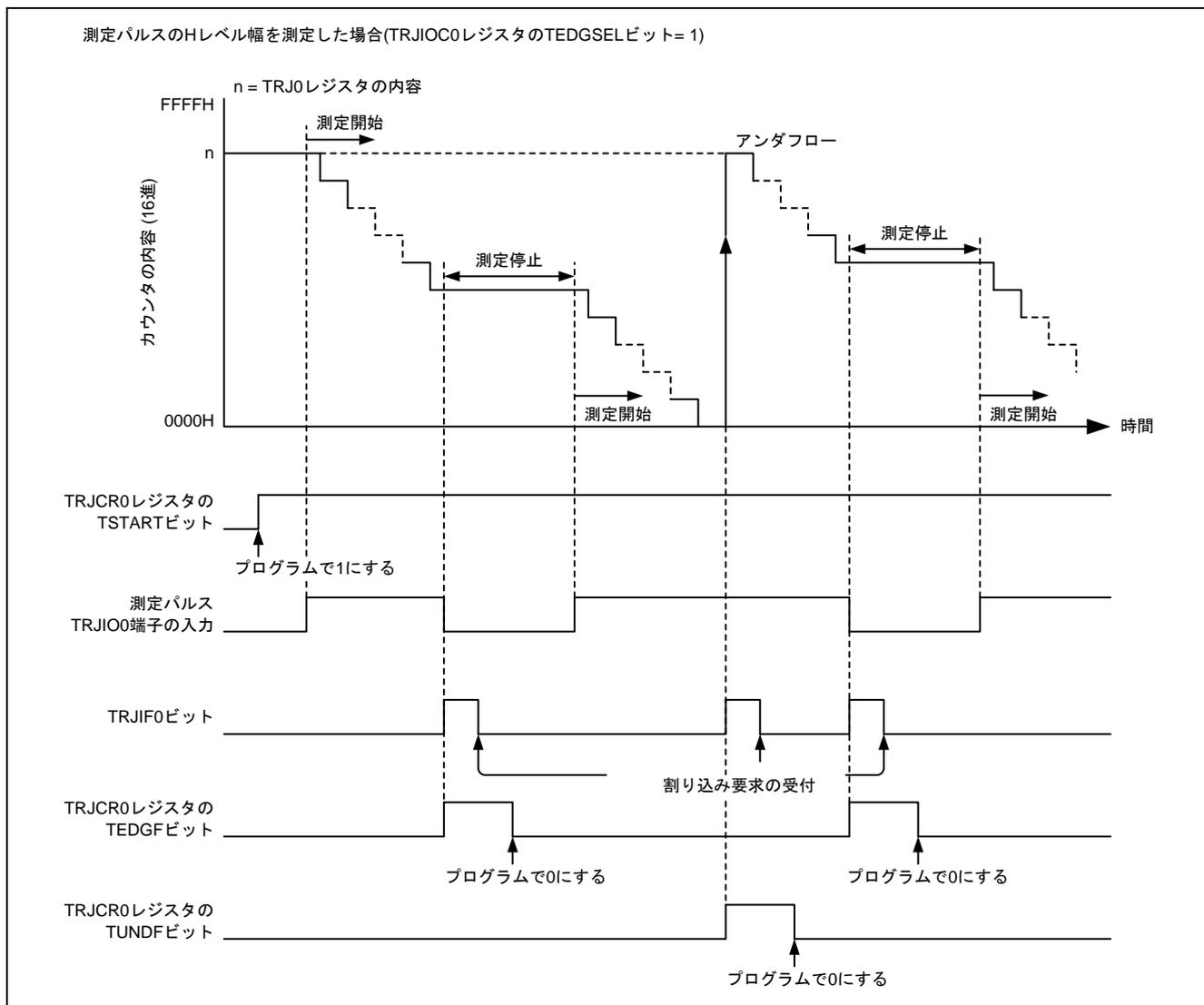


図 8.3 タイマ RJ と割り込み要求発生の動作概要(パルス幅測定モード)

8.4.2 オプション・バイトの設定一覧

表 8.5 にオプション・バイト設定を示します。

表 8.5 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立下がり 2.75 V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

8.4.3 関数一覧

表 8.6 に関数を示します。

表 8.6 関数

関数名	概要
R_TMR_RJ0_Create()	タイマ RJ の初期設定処理
R_TMR_RJ0_Start()	タイマ RJ の動作開始処理
r_tmr_rj0_interrupt()	タイマ RJ 割り込み処理

8.4.4 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_TMR_RJ0_Create()

概要	タイマ RJ の初期設定処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Create(void)
説明	タイマ RJ の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TMR_RJ0_Start()

概要	タイマ RJ の動作開始処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Start(void)
説明	タイマ RJ 割り込みを許可し、パルス幅の測定を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_tmr_rj0_interrupt()

概要	タイマ RJ 割り込み処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	static void __near r_tmr_rj0_interrupt(void)
説明	パルス幅を算出して、RAM 領域に格納します。
引数	なし
リターン値	なし
備考	なし

8.4.5 フローチャート

8.4.5.1 全体フローチャート

図 8.4 に本アプリケーションノートの全体フローを示します。

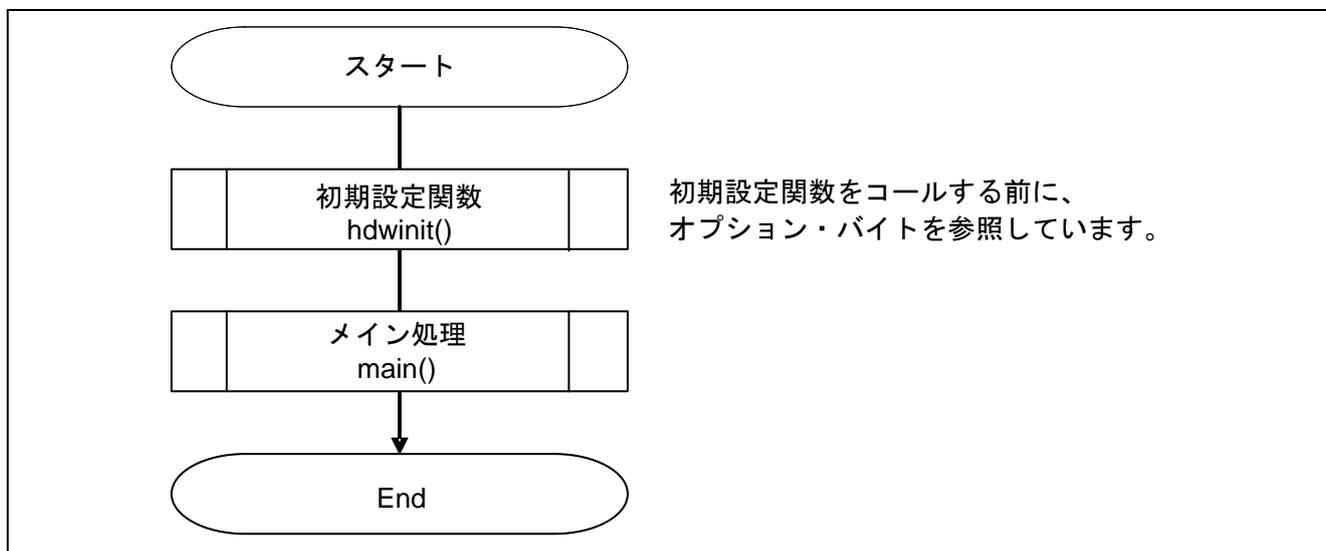


図 8.4 全体フロー

8.4.5.2 初期設定関数

図 8.5 に初期設定関数のフローチャートを示します。

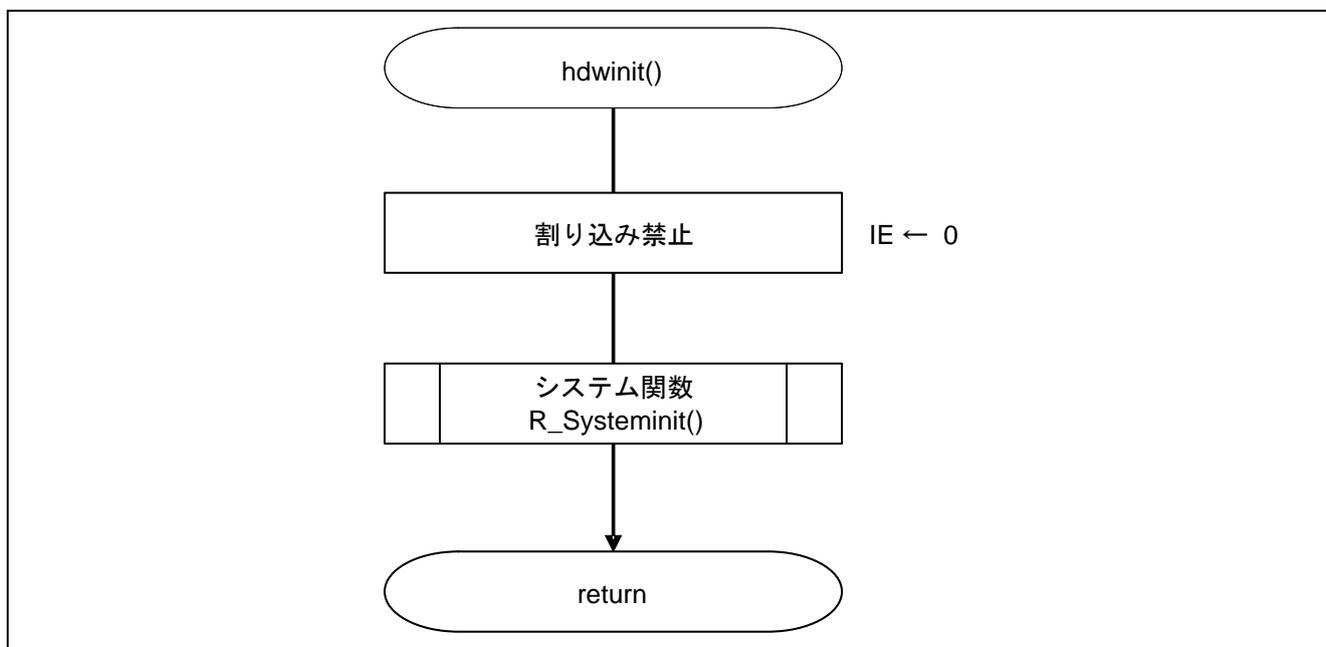


図 8.5 初期設定関数

8.4.5.3 システム関数

図 8.6 にシステム関数のフローチャートを示します。

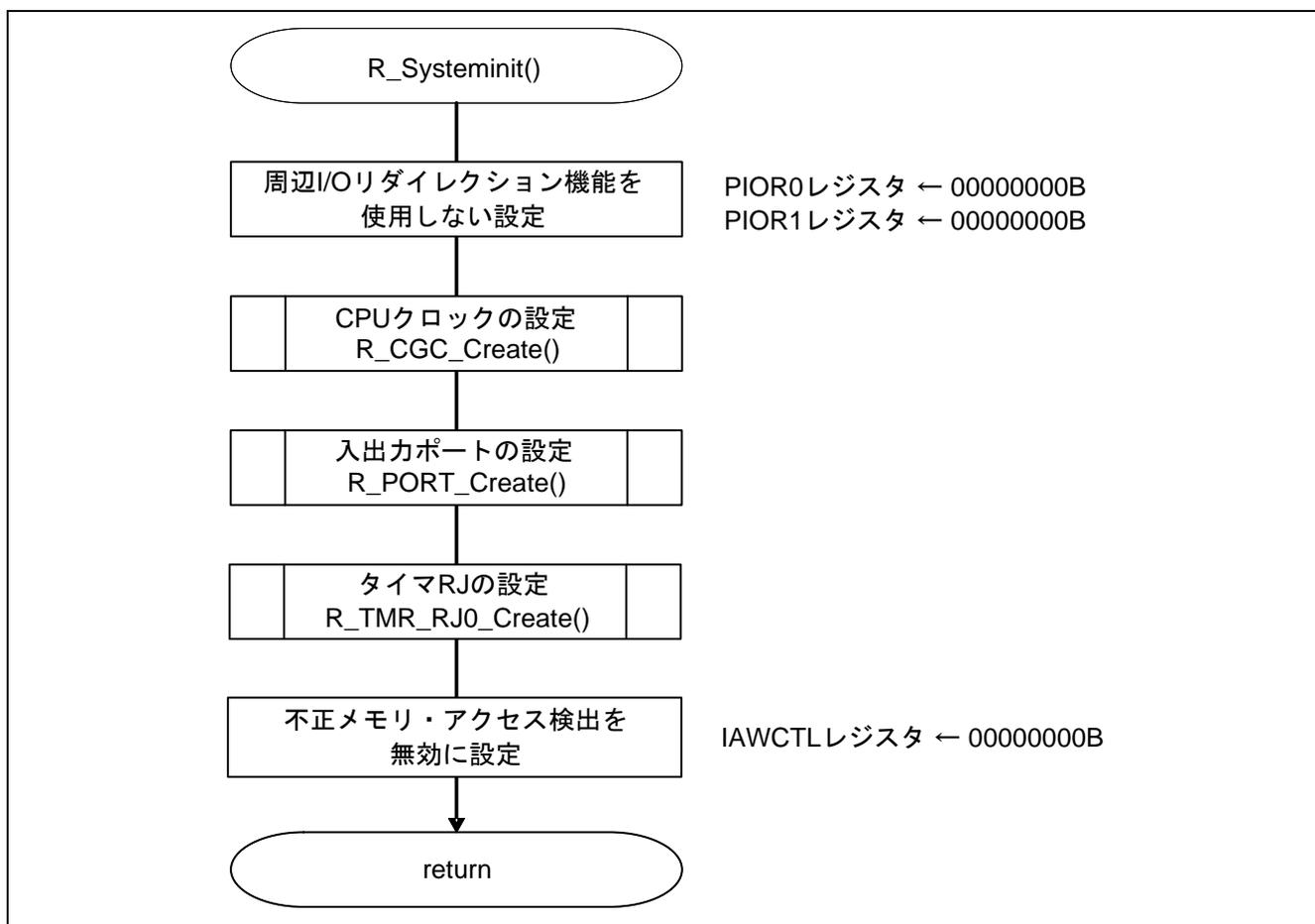


図 8.6 システム関数

8.4.5.4 CPU クロックの設定

図 8.7 に CPU クロックの設定のフローチャートを示します。

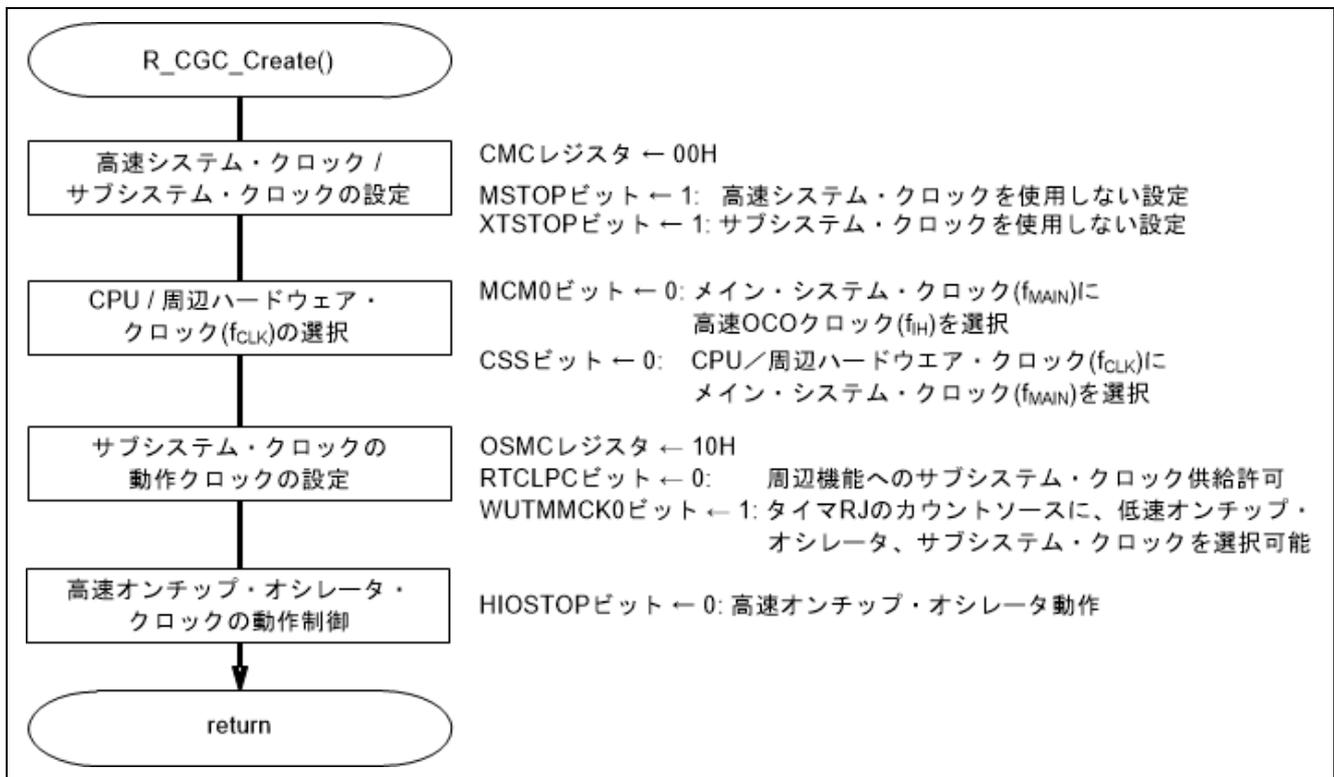


図 8.7 CPU クロックの設定

8.4.5.5 入出力ポートの設定

図 8.8 に入出力ポートの設定のフローチャートを示します。

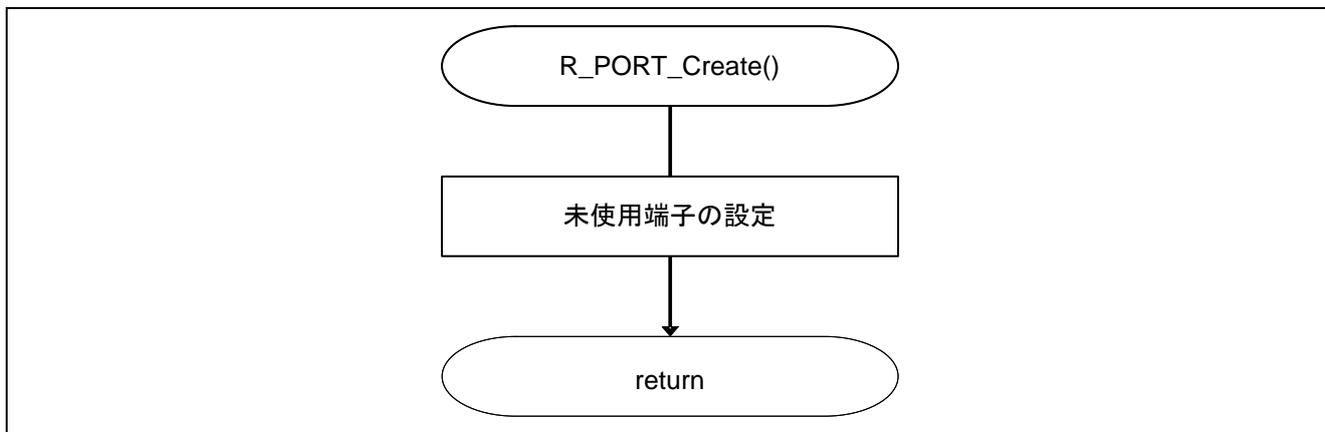


図 8.8 入出力ポートの設定

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

8.4.5.6 タイマ RJ の設定

図 8.9 にタイマ RJ の設定のフローチャートを示します。

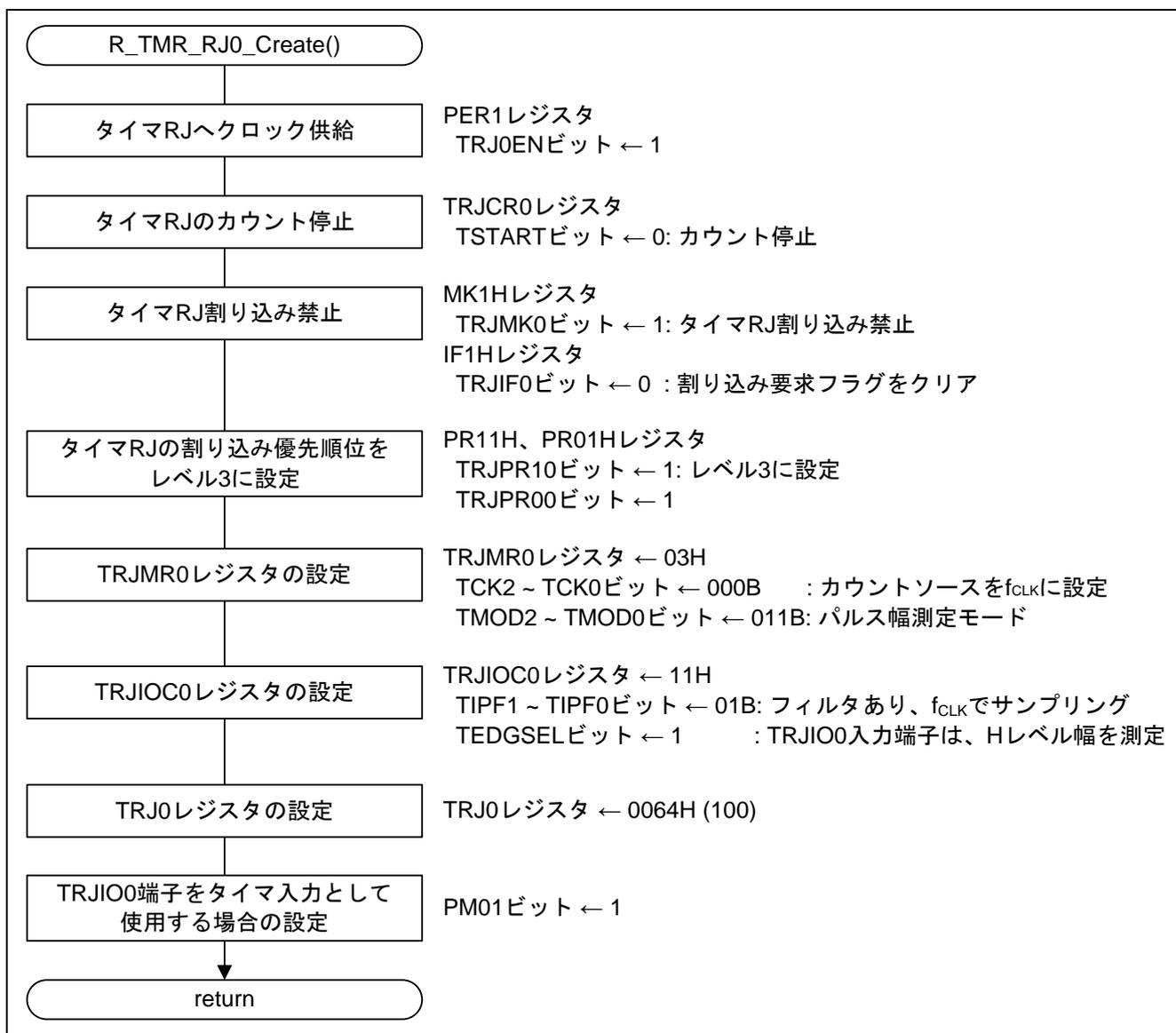


図 8.9 タイマ RJ の設定

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ へのクロック供給開始

- 周辺イネーブル・レジスタ 1 (PER1)
タイマ RJ へクロック供給

略号：PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
x	x	x	x	x	0	0	1

ビット 0

TRJ0EN	タイマ RJ0 の入力クロック供給の制御
0	入力クロック供給停止 ・ タイマ RJ0 で使用する SFR へのライト不可 ・ タイマ RJ0 はリセット状態
1	入力クロック供給 ・ タイマ RJ0 で使用する SFR へのリード/ライト可

タイマ RJ の動作と割り込みの設定

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を停止

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	0

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの禁止

- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を禁止
- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	1	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の割り込み優先順位の設定

- 優先順位指定フラグ・レジスタ (PR11H, PR01H)
レベル 3(低優先順位)に設定

略号：PR11H

7	6	5	4	3	2	1	0
TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
x	1	x	x	x	x	x	x

略号：PR01H

7	6	5	4	3	2	1	0
TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
x	1	x	x	x	x	x	x

ビット 6

TRJPR10	TRJPR00	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の動作設定

- タイマ RJ モードレジスタ 0 (TRJMR0)
カウントソースと動作モードの選択

略号：TRJMR0

7	6	5	4	3	2	1	0
0	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
0	0	0	0	x	0	1	1

ビット 6-4

TCK2	TCK1	TCK0	タイマ RJ カウントソース選択
0	0	0	f _{CLK}
0	0	1	f _{CLK} /8
0	1	1	f _{CLK} /2
1	0	0	f _{IL}
1	0	1	ELC からのイベント入力
1	1	0	f _{SUB}
上記以外			設定禁止

ビット 2-0

TMOD2	TMOD1	TMOD0	タイマ RJ 動作モード選択
0	0	0	タイマモード
0	0	1	パルス出力モード
0	1	0	イベントカウンタモード
0	1	1	パルス幅測定モード
1	0	0	パルス周期測定モード
上記以外			設定禁止

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

- タイマ RJ I/O 制御レジスタ 0 (TRJIOC0)
タイマ RJ の入出力設定

略号：TRJIOC0

7	6	5	4	3	2	1	0
TIOGT1	TIOGT0	TIPF1	TIPF0	0	TOENA	0	TEDGSEL
x	x	0	1	0	0	0	1

ビット 5-4

TIPF1	TIPF0	TRJIO 入力フィルタ選択
0	0	フィルタなし
0	1	フィルタあり, f_{CLK} でサンプリング
1	0	フィルタあり, $f_{CLK}/8$ でサンプリング
1	1	フィルタあり, $f_{CLK}/32$ でサンプリング

ビット 2

TOENA	TRJO 出力許可
0	TRJO 出力禁止(ポート)
1	TRJO 出力許可

- パルス幅測定モード

ビット 0

TEDGSEL	TRJIO 入出力のエッジおよび極性切り替え
0	L レベル幅を測定
1	H レベル幅を測定

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

TRJ0 レジスタの設定

- タイマ RJ カウンタレジスタ 0 (TRJ0)
TRJ0 レジスタの初期値を設定

略号：TRJ0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	1	1	0	0	1	0	0

TRJIO0 端子の設定

- ポート・モード・レジスタ (PM0)
TRJIO0 端子を入力モードに設定

略号：PM0

7	6	5	4	3	2	1	0
1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
1	X	X	X	X	X	1	X

ビット 1

PM01	P01 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

8.4.5.7 メイン処理

図 8.10 にメイン処理のフローチャートを示します。

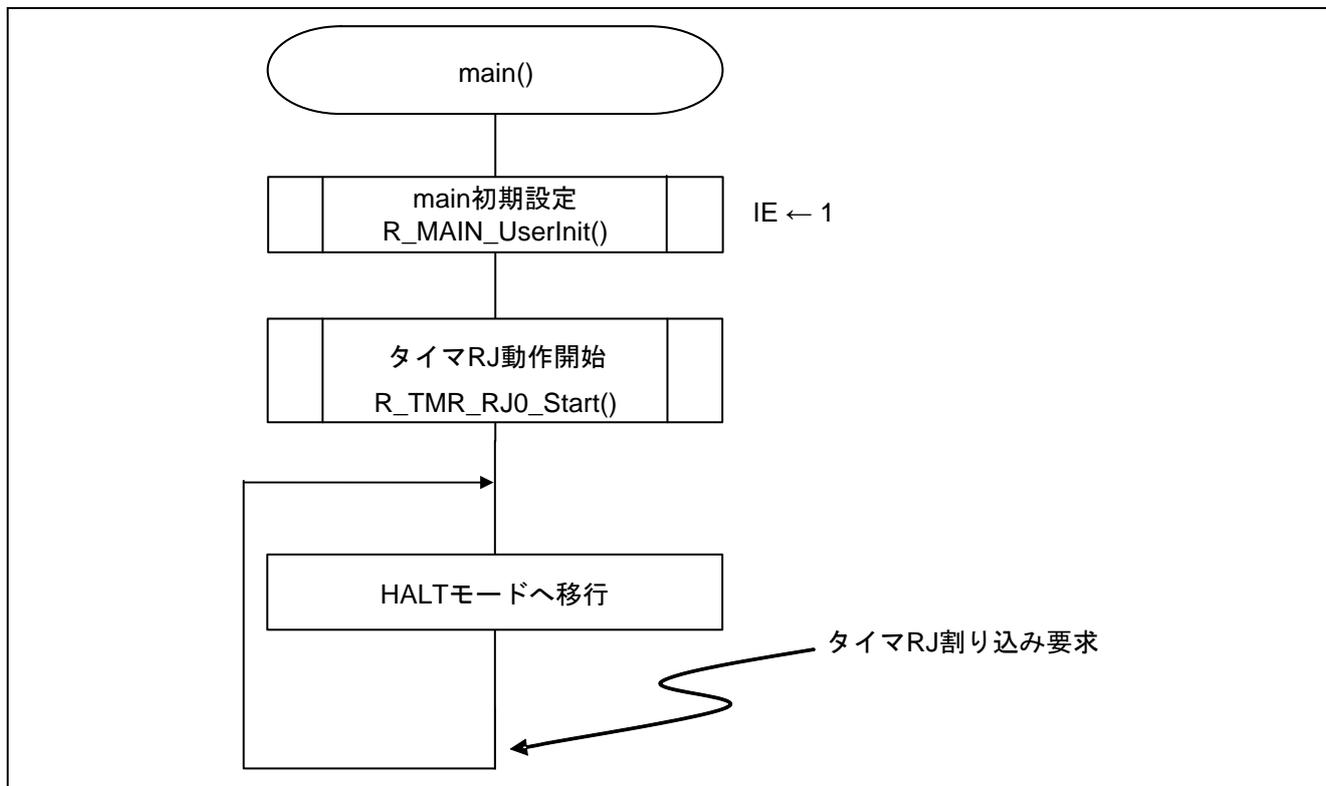


図 8.10 メイン処理

8.4.5.8 タイマ RJ 動作開始

図 8.11 にタイマ RJ 動作開始のフローチャートを示します。

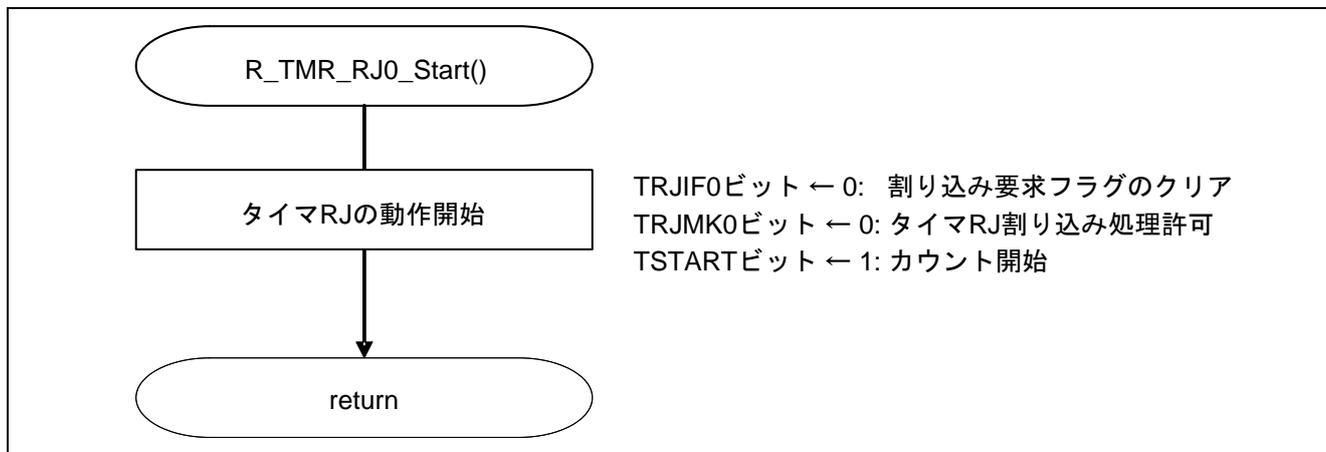


図 8.11 タイマ RJ 動作開始

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの設定

- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア
- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を許可

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	0	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ のカウント動作開始

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を開始

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	1

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

8.4.5.9 INTTRJ0 割り込み処理

図 8.12 に INTTRJ0 割り込み処理のフローチャートを示します。

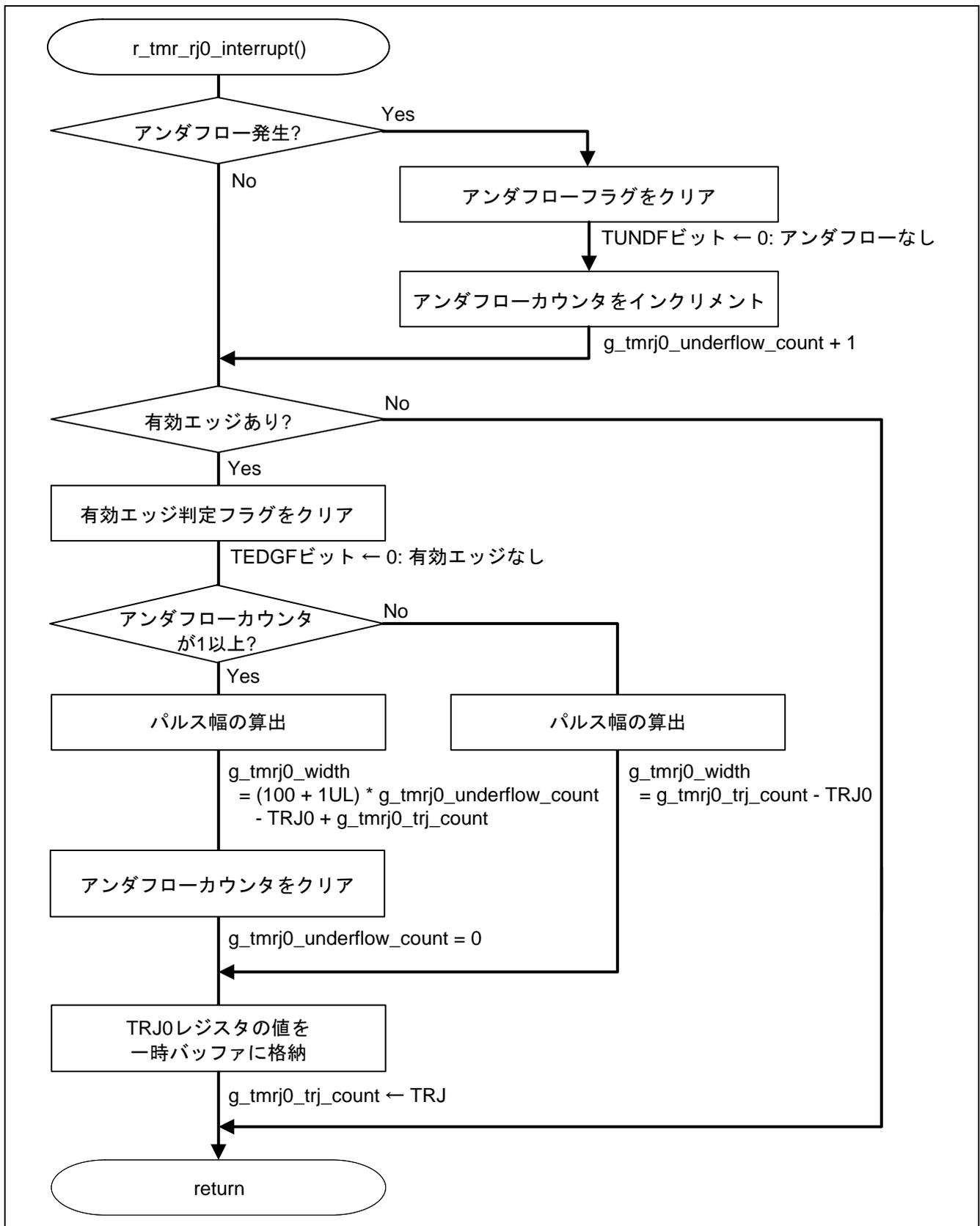


図 8.12 INTTRJ0 割り込み処理

9. パルス周期測定モードからの移行例

9.1 仕様

RL78/G14 のタイマ RJ を使用することにより、R8C/36M グループのタイマ RA のパルス周期測定モードと同様の動作を実現することが可能です。

パルス周期測定モードでは、TRJIO0 端子から入力する外部信号のパルス周期を測定します。

TRJMR0 レジスタの TCK0~TCK2 ビットにより選択されたカウントソースで、カウンタはダウンカウントします。TRJIO0 端子に TRJIOC0 レジスタの TEDGSEL ビットで指定した期間のパルスが入力されると、カウントソースの立ち上がりでカウンタ値が読み出し用バッファに転送されます。次のカウントソースの立ち上がりで、リロードレジスタ値がカウンタにロードされます。同時に TRJCR0 レジスタの TEDGF ビットが 1 (有効エッジあり) になり、割り込み要求が発生します。このときに読み出し用バッファ (TRJO レジスタ) を読み出し、リロード値との差が入力パルスの周期データとなります。なお、周期データは読み出し用バッファを読み出すまで保持されます。カウンタがアンダフローすると、TRJCR0 レジスタの TUNDF ビットが 1 (アンダフローあり) になり、割り込み要求が発生します。

表 9.1 に使用する周辺機能と用途を、図 9.1 に動作概要を示します。

表 9.1 使用する周辺機能と用途(パルス周期測定モードからの移行例)

周辺機能	用途
タイマ RJ(パルス周期測定モード)	外部信号のパルス周期を測定する。

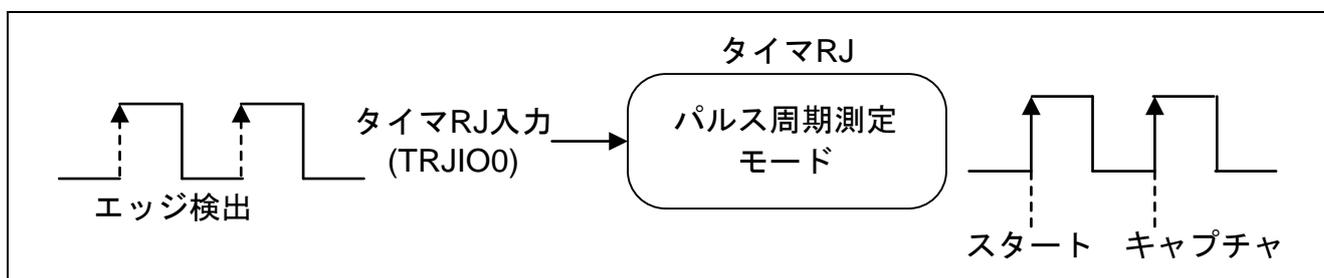


図 9.1 動作概要(パルス周期測定モードからの移行例)

この例は、TRJIOC0 レジスタの TEDGSEL ビットを 0 に設定し、測定パルスの立ち上がりから次の立ち上がりまで測定した場合です。

9.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 9.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEAFB)
動作周波数	- 高速オンチップ・オシレータ・クロック (f _{IH}) : 32 MHz - CPU/周辺ハードウェア・クロック (f _{CLK}) : 32 MHz
動作電圧	5.0 V (2.9 V ~ 5.5 V で動作可能) LVD 動作 (V _{LVD}) : リセット・モード立ち上がり 2.81 V/立下がり 2.75 V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V6.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.05.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V6.0.0
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.05.00

9.3 ハードウェア説明

9.3.1 ハードウェア構成例

図 9.2 に本アプリケーションノートで使用するハードウェア構成例を示します。

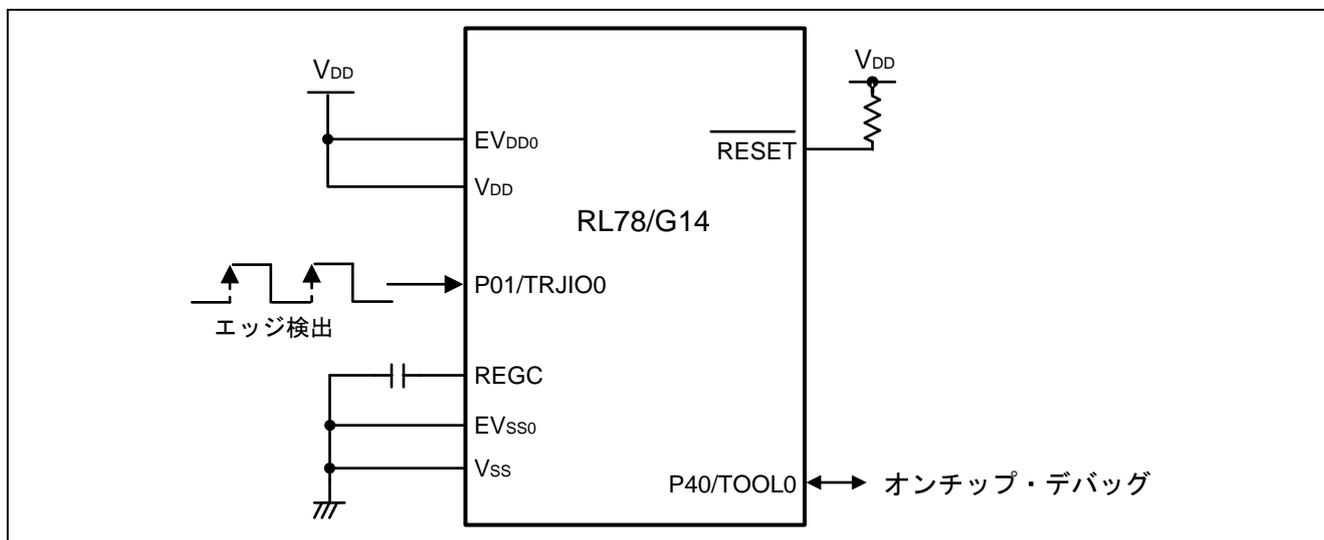


図 9.2 ハードウェア構成例 (パルス周期測定モード)

- 注 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。
入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。
- 注 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、
EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注 3. V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

9.3.2 使用端子一覧

表 9.3 に使用端子と機能を示します。

表 9.3 使用端子と機能

端子名	入出力	内容
P01/TRJIO0	入力	パルス周期を測定する

9.4 ソフトウェア説明

9.4.1 動作概要

本サンプルコードでタイマ RJ のパルス周期測定モードを設定する方法について説明します。

本サンプルコードは、タイマ RJ 入力端子(TRJIO0)に有効エッジ(測定パルスの立ち上がり)が検出されるたびに、タイマのカウンタ値をキャプチャし、タイマ RJ 入力端子(TRJIO0)に入力されるパルスの周期を測定します。

キャプチャ終了時のタイマ RJ 割り込み(INTTRJ0)処理でパルス周期を算出し、その結果を RAM 領域に格納します。

表 9.4 に使用する周辺機能と用途を示します。図 9.3 にタイマ RJ と割り込み要求発生の動作概要(パルス周期測定モード)を示します。

(1) タイマ RJ の初期設定を行います。

<設定条件>

タイマ RJ の動作モードをパルス周期測定モードに設定します。

タイマ RJ のカウンタソースを f_{CLK} に設定します。

タイマ RJ カウンタレジスタ 0 (TRJ0)を初期化し、TRJIO0 端子に入力されるパルスの立ち上がりから立ち上がり間を測定するように設定します。

タイマ RJ 割り込み(INTTRJ0)を使用するように設定します。

(2) TRJCR0 レジスタの TSTART ビットを"1"(カウント開始)に設定し、タイマ RJ のカウントを開始します。

(3) HALT 命令を実行して、タイマ RJ 割り込み(INTTRJ0)の発生を待ちます。

(4) 割り込みが発生するとパルス周期が算出され、その結果が RAM に格納されます。

(5) 上記(3)、(4)の操作を繰り返します。

表 9.4 使用する周辺機能と用途

周辺機能	用途
タイマ RJ	TRJIO0 端子のパルス周期測定

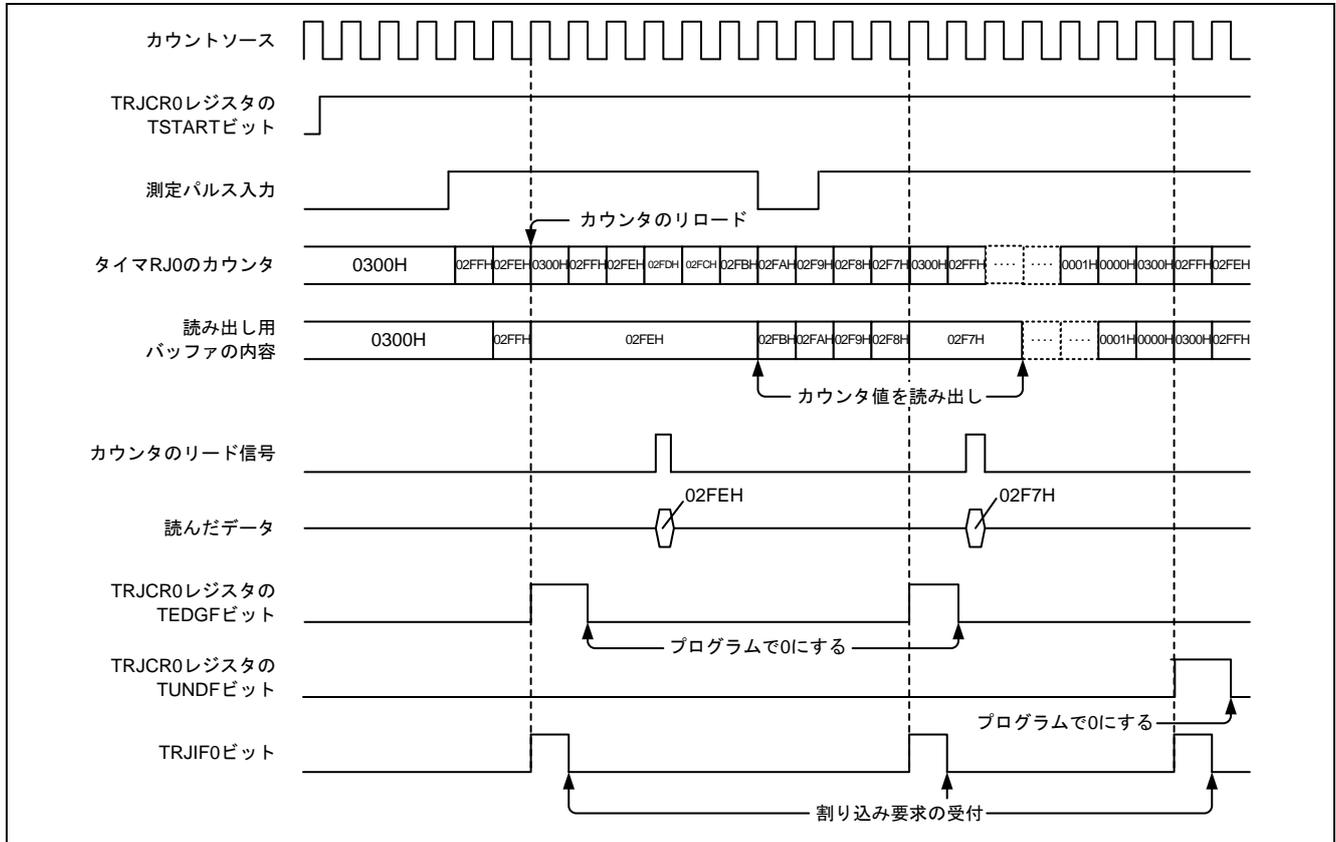


図 9.3 タイマ RJ と割り込み要求発生の動作概要(パルス周期測定モード)

9.4.2 オプション・バイトの設定一覧

表 9.5 にオプション・バイト設定を示します。

表 9.5 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立下がり 2.75 V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

9.4.3 関数一覧

表 9.6 に関数を示します。

表 9.6 関数

関数名	概要
R_TMR_RJ0_Create()	タイマ RJ の初期設定処理
R_TMR_RJ0_Start()	タイマ RJ の動作開始処理
r_tmr_rj0_interrupt()	タイマ RJ 割り込み処理

9.4.4 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_TMR_RJ0_Create()

概要	タイマ RJ の初期設定処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Create(void)
説明	タイマ RJ の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_TMR_RJ0_Start()

概要	タイマ RJ の動作開始処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TMR_RJ0_Start(void)
説明	タイマ RJ 割り込みを許可し、パルス周期の測定を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_tmr_rj0_interrupt()

概要	タイマ RJ 割り込み処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	static void __near r_tmr_rj0_interrupt(void)
説明	パルス周期を算出して、RAM 領域に格納します。
引数	なし
リターン値	なし
備考	なし

9.4.5 フローチャート

9.4.5.1 全体フローチャート

図 9.4 に本アプリケーションノートの全体フローを示します。

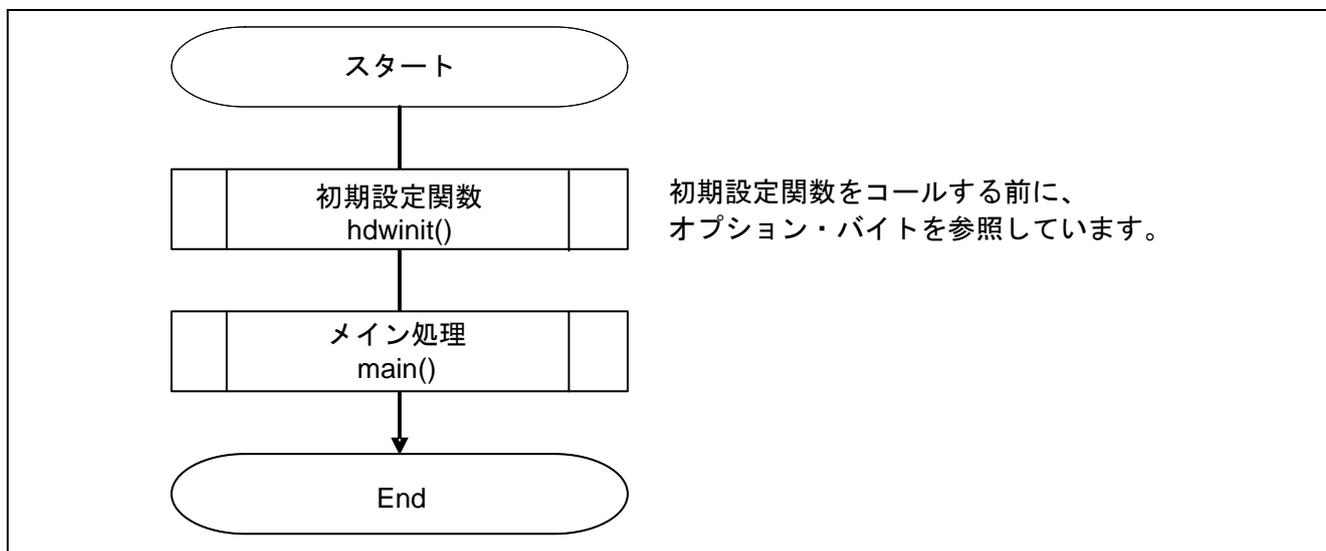


図 9.4 全体フロー

9.4.5.2 初期設定関数

図 9.5 に初期設定関数のフローチャートを示します。

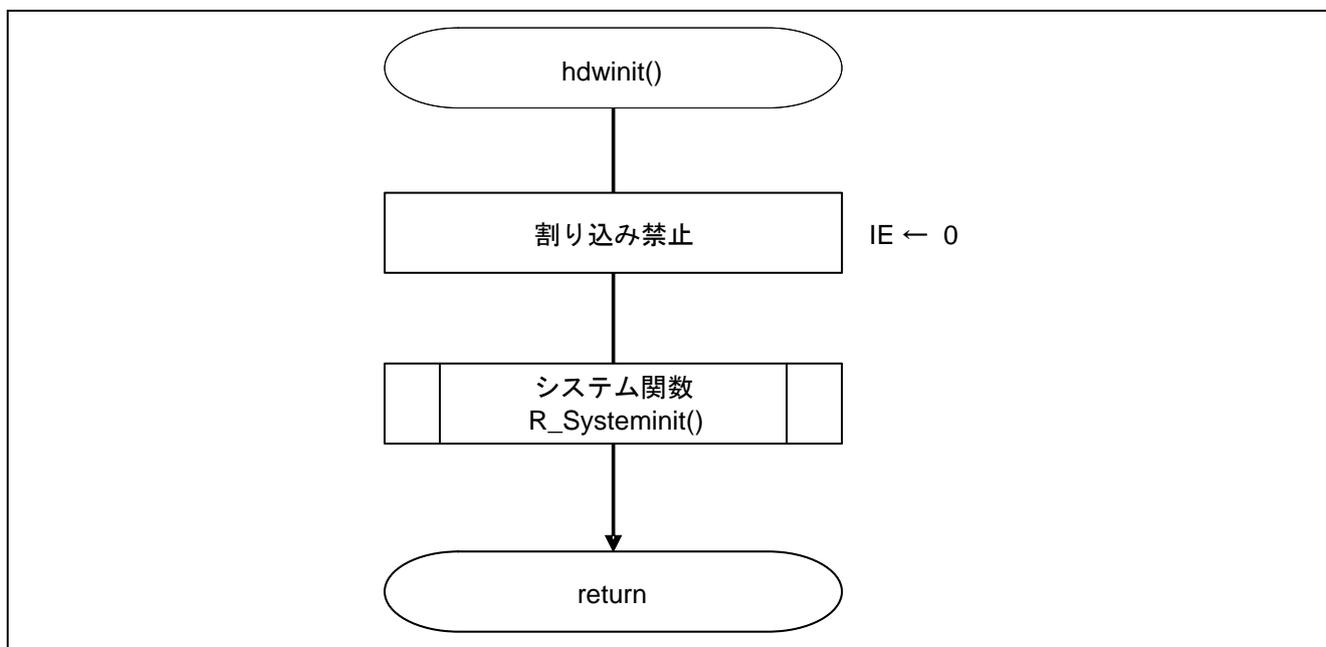


図 9.5 初期設定関数

9.4.5.3 システム関数

図 9.6 にシステム関数のフローチャートを示します。

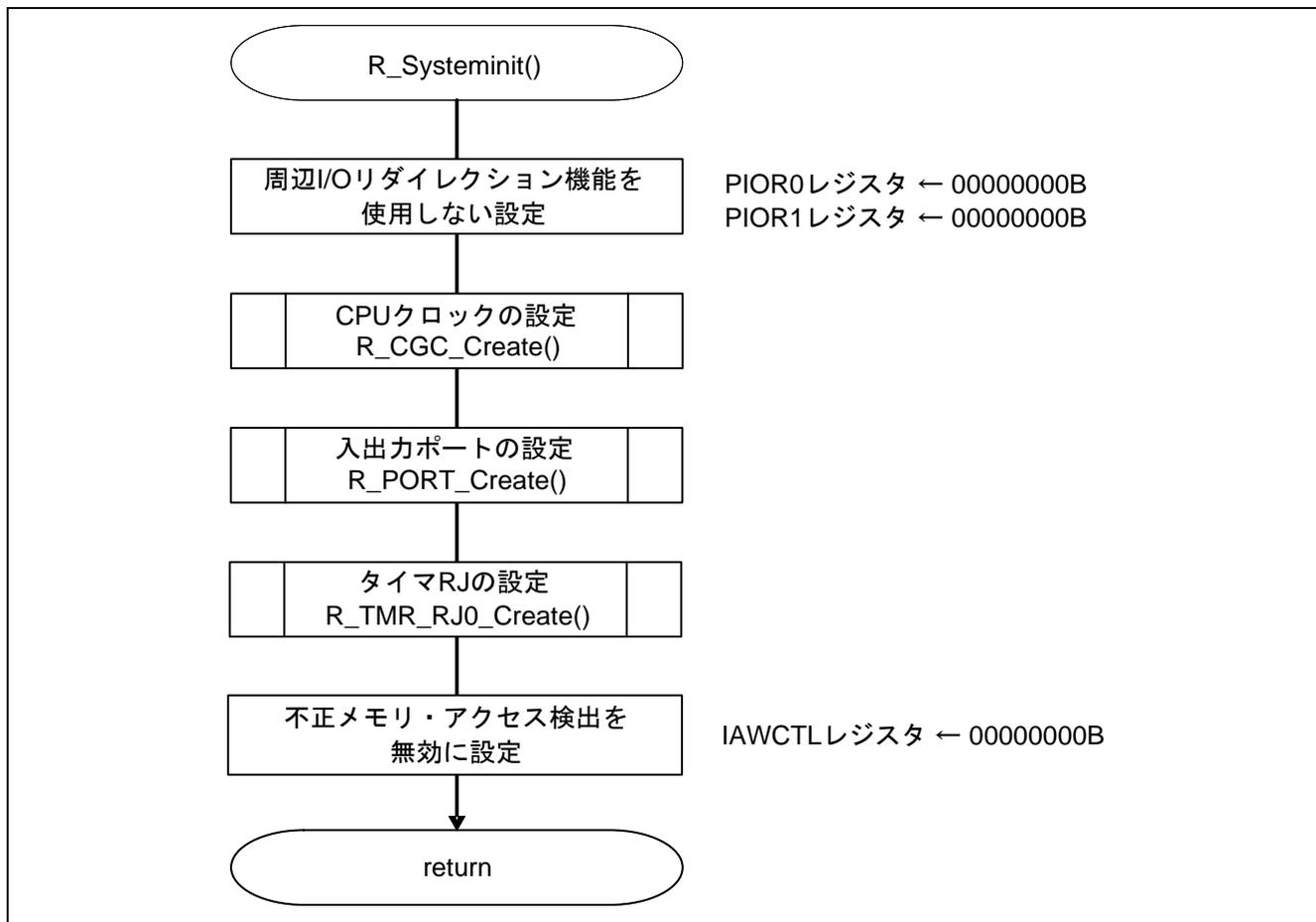


図 9.6 システム関数

9.4.5.4 CPU クロックの設定

図 9.7 に CPU クロックの設定のフローチャートを示します。

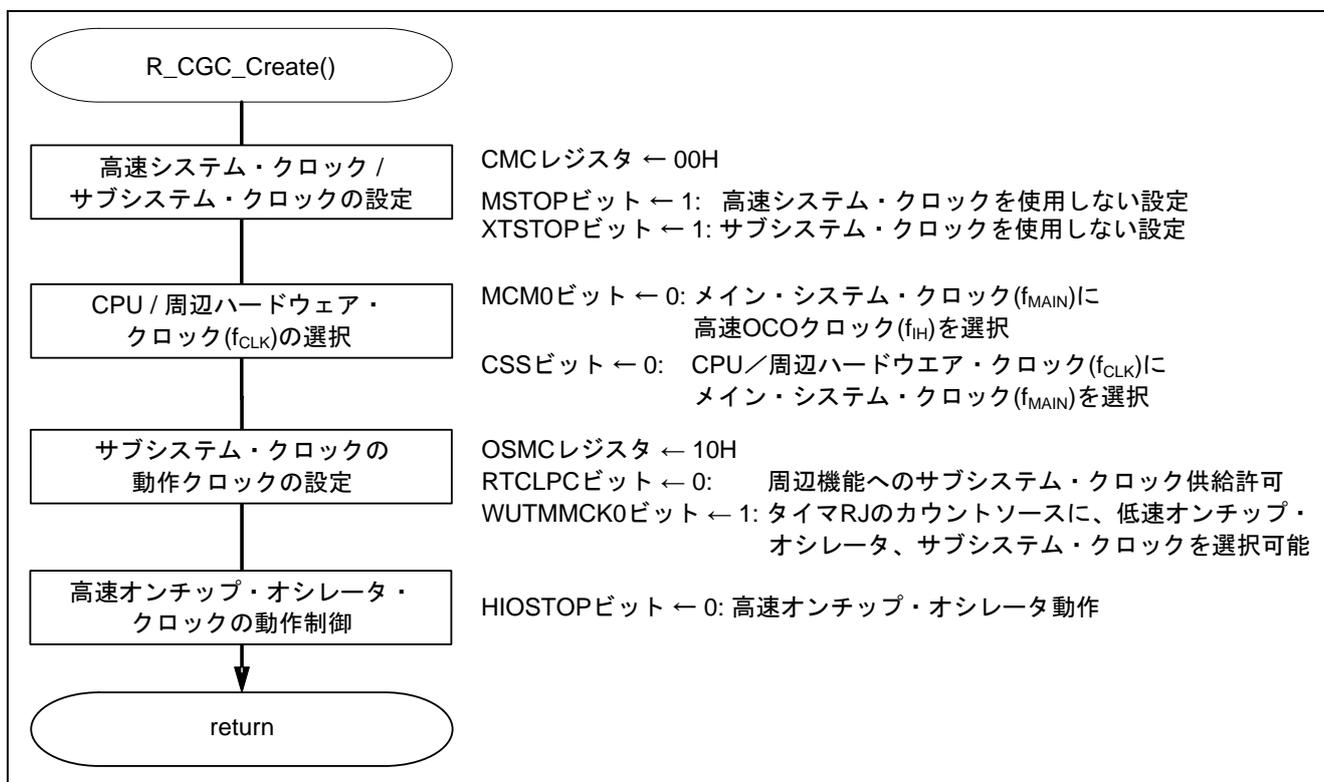


図 9.7 CPU クロックの設定

9.4.5.5 入出力ポートの設定

図 9.8 に入出力ポートの設定のフローチャートを示します。

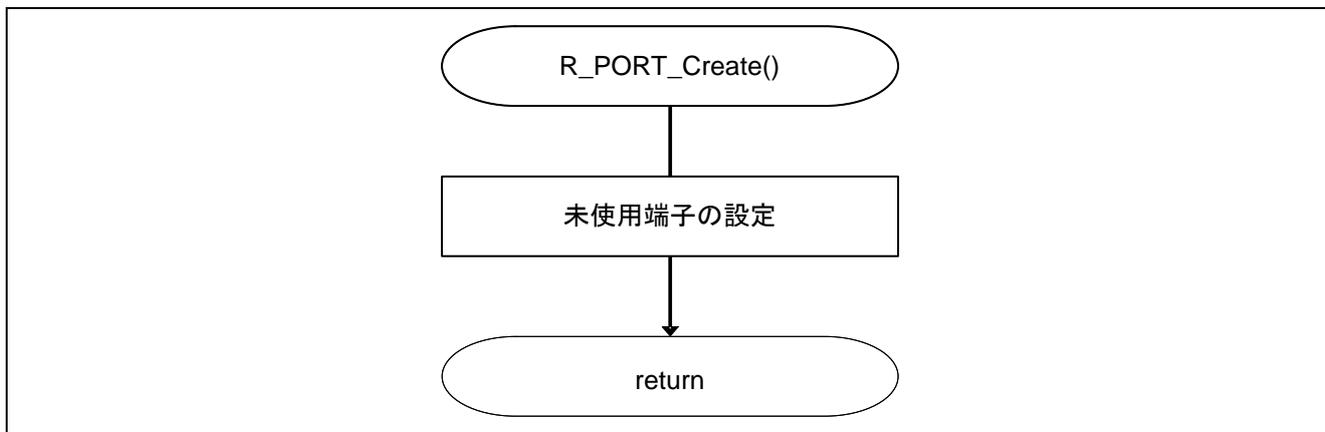


図 9.8 入出力ポートの設定

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

9.4.5.6 タイマ RJ の設定

図 9.9 にタイマ RJ の設定のフローチャートを示します。

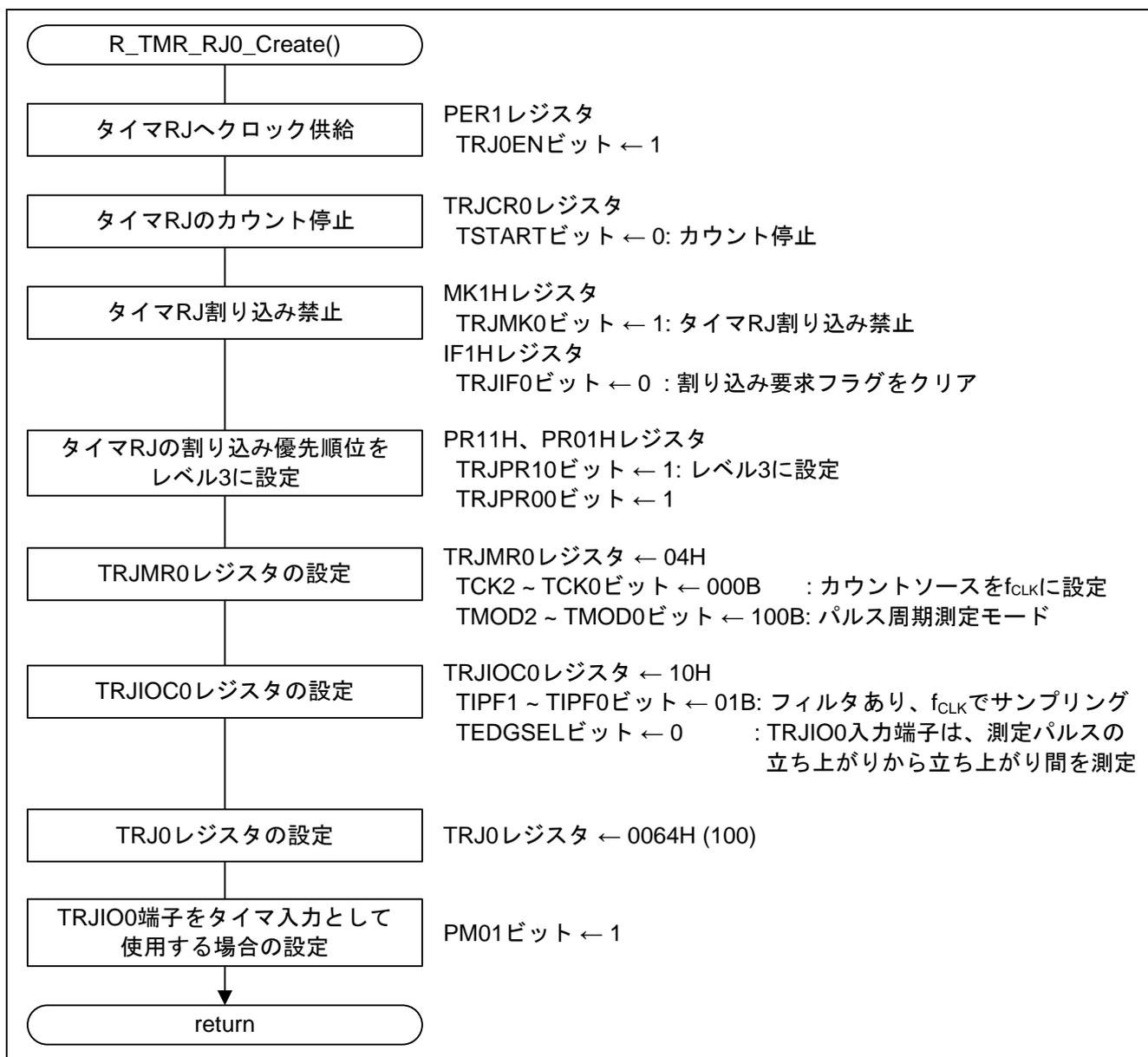


図 9.9 タイマ RJ の設定

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ へのクロック供給開始

- 周辺イネーブル・レジスタ 1 (PER1)
タイマ RJ へクロック供給

略号：PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
x	x	x	x	x	0	0	1

ビット 0

TRJ0EN	タイマ RJ0 の入力クロック供給の制御
0	入力クロック供給停止 ・ タイマ RJ0 で使用する SFR へのライト不可 ・ タイマ RJ0 はリセット状態
1	入力クロック供給 ・ タイマ RJ0 で使用する SFR へのリード/ライト可

タイマ RJ の動作と割り込みの設定

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を停止

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	0

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの禁止

- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を禁止
- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	1	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の割り込み優先順位の設定

- 優先順位指定フラグ・レジスタ (PR11H, PR01H)
レベル 3(低優先順位)に設定

略号：PR11H

7	6	5	4	3	2	1	0
TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
x	1	x	x	x	x	x	x

略号：PR01H

7	6	5	4	3	2	1	0
TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
x	1	x	x	x	x	x	x

ビット 6

TRJPR10	TRJPR00	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ の動作設定

- タイマ RJ モードレジスタ 0 (TRJMR0)
カウントソースと動作モードの選択

略号：TRJMR0

7	6	5	4	3	2	1	0
0	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
0	0	0	0	x	1	0	0

ビット 6-4

TCK2	TCK1	TCK0	タイマ RJ カウントソース選択
0	0	0	f _{CLK}
0	0	1	f _{CLK} /8
0	1	1	f _{CLK} /2
1	0	0	f _{IL}
1	0	1	ELC からのイベント入力
1	1	0	f _{SUB}
上記以外			設定禁止

ビット 2-0

TMOD2	TMOD1	TMOD0	タイマ RJ 動作モード選択
0	0	0	タイマモード
0	0	1	パルス出力モード
0	1	0	イベントカウンタモード
0	1	1	パルス幅測定モード
1	0	0	パルス周期測定モード
上記以外			設定禁止

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

- タイマ RJ I/O 制御レジスタ 0 (TRJIOC0)
タイマ RJ の入出力設定

略号：TRJIOC0

7	6	5	4	3	2	1	0
TIOGT1	TIOGT0	TIPF1	TIPF0	0	TOENA	0	TEDGSEL
x	x	0	1	0	0	0	0

ビット 5-4

TIPF1	TIPF0	TRJIO 入力フィルタ選択
0	0	フィルタなし
0	1	フィルタあり, f_{CLK} でサンプリング
1	0	フィルタあり, $f_{CLK}/8$ でサンプリング
1	1	フィルタあり, $f_{CLK}/32$ でサンプリング

ビット 2

TOENA	TRJO 出力許可
0	TRJO 出力禁止(ポート)
1	TRJO 出力許可

- パルス周期測定モード

ビット 0

TEDGSEL	TRJIO 入出力のエッジおよび極性切り替え
0	測定パルスの立ち上がりから立ち上がり間測定
1	測定パルスの立ち下がりから立ち下がり間測定

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

TRJ0 レジスタの設定

- タイマ RJ カウンタレジスタ 0 (TRJ0)
TRJ0 レジスタの初期値を設定

略号：TRJ0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	1	1	0	0	1	0	0

TRJIO0 端子の設定

- ポート・モード・レジスタ (PM0)
TRJIO0 端子を入力モードに設定

略号：PM0

7	6	5	4	3	2	1	0
1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
1	X	X	X	X	X	1	X

ビット 1

PM01	P01 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

9.4.5.7 メイン処理

図 9.10 にメイン処理のフローチャートを示します。

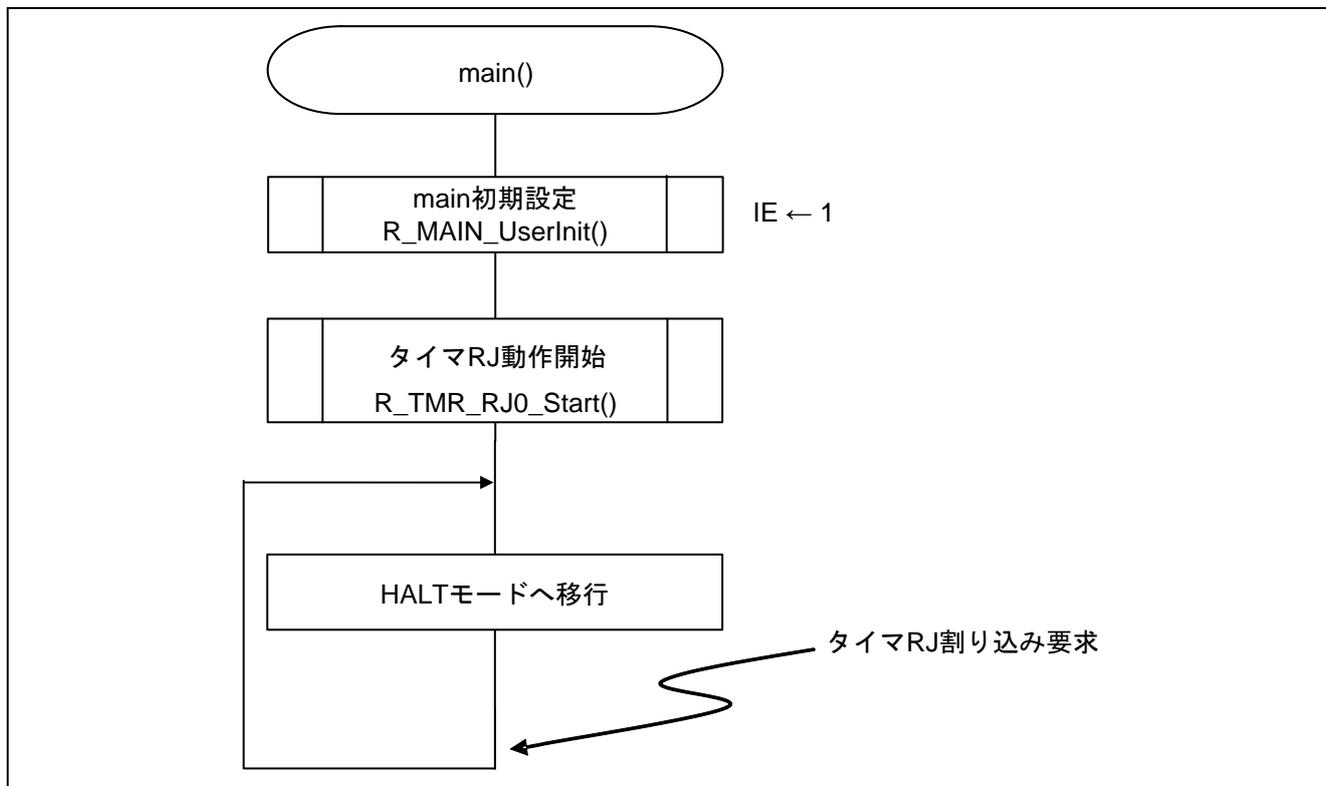


図 9.10 メイン処理

9.4.5.8 タイマ RJ 動作開始

図 9.11 にタイマ RJ 動作開始のフローチャートを示します。

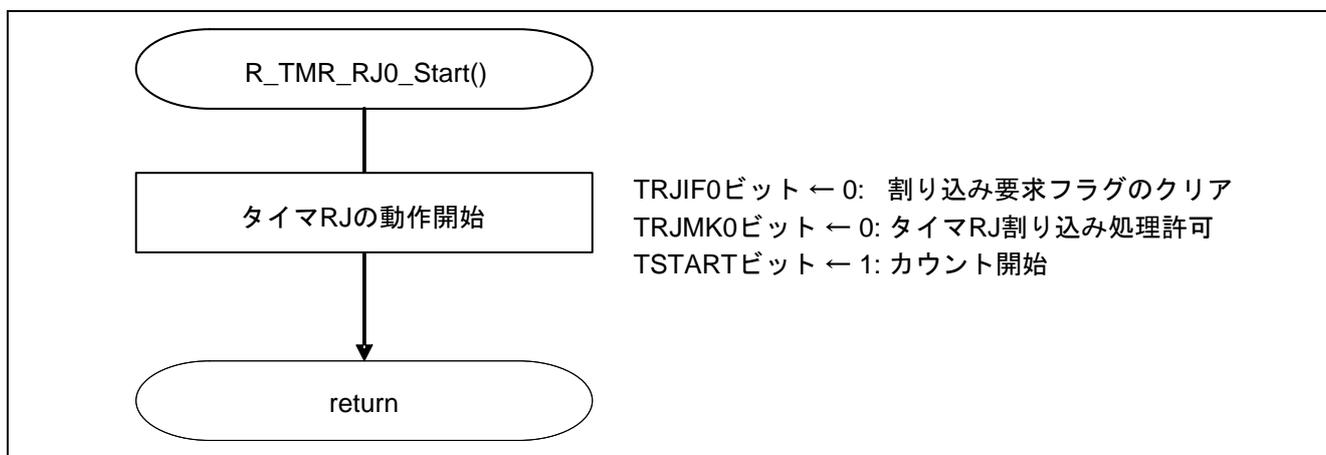


図 9.11 タイマ RJ 動作開始

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ 割り込みの設定

- 割り込み要求フラグ・レジスタ (IF1H)
割り込み要求フラグをクリア
- 割り込みマスク・フラグ・レジスタ (MK1H)
割り込み処理を許可

略号：IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	0	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	0	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

RL78/G14、R8C/36M グループ R8C から RL78 への移行ガイド：タイマ RA→タイマ RJ

タイマ RJ のカウント動作開始

- タイマ RJ 制御レジスタ 0 (TRJCR0)
タイマ RJ のカウント動作を開始

略号：TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
0	0	x	x	0	x	x	1

ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
1	カウント開始

レジスタ表の設定値 x：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

9.4.5.9 INTTRJ0 割り込み処理

図 9.12 に INTTRJ0 割り込み処理のフローチャートを示します。

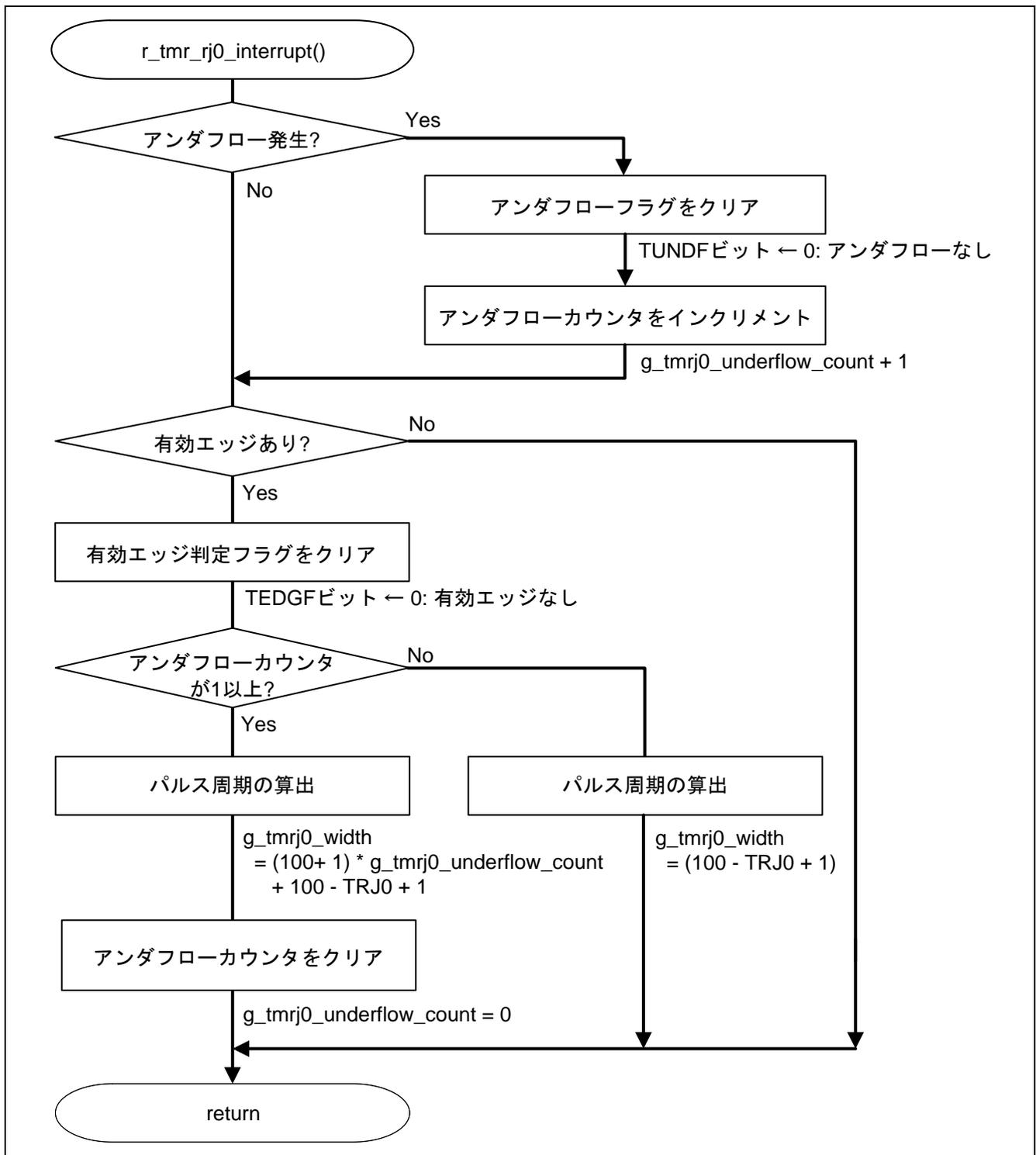


図 9.12 INTTRJ0 割り込み処理

10. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

11. 参考ドキュメント

- ユーザーズマニュアル
RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

- ユーザーズマニュアル
R8C/36M グループ ユーザーズマニュアル ハードウェア編 (R01UH0259)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

- テクニカルアップデート
(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2018.10.22	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子

（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電气的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等

- 当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>