

RL78/G14

R01AN0864JJ0110

Rev.1.10

ELCを使用した3イベント組み合わせ動作

2013.06.01

要旨

本アプリケーションノートでは、RL78/G14のイベントリンクコントローラ(以下、ELC)を使用して、外部割り込み(以下、INTP0)、タイマ・アレイ・ユニット0(以下、TAU0)およびA/Dコンバータを相互に接続(リンク)する方法を説明します。

対象デバイス

RL78/G14

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの使用にあわせて変更し、十分評価してください。

目次

1. 仕様.....	3
2. 動作確認条件.....	4
3. 関連アプリケーションノート.....	4
4. ハードウェア説明.....	5
4.1 ハードウェア構成例.....	5
4.2 使用端子一覧.....	5
5. ソフトウェア説明.....	6
5.1 動作概要.....	6
5.2 オプション・バイトの設定一覧.....	8
5.3 変数一覧.....	8
5.4 関数一覧.....	8
5.5 関数仕様.....	8
5.6 フローチャート.....	11
5.6.1 全体フローチャート.....	11
5.6.2 初期設定.....	11
5.6.3 周辺機能初期設定.....	12
5.6.4 CPU初期設定.....	13
5.6.5 A/Dコンバータ初期設定.....	14
5.6.6 TAU0初期設定.....	23
5.6.7 INTP0初期設定.....	32
5.6.8 ELC初期設定.....	35
5.6.9 メイン処理.....	37
5.6.10 TAU00動作許可設定.....	37
5.6.11 A/D変換動作許可設定.....	38
5.6.12 A/D変換割り込み.....	39
5.6.13 A/D変換結果取得.....	39
6. サンプルコード.....	40
7. 参考ドキュメント.....	40

1. 仕様

ELCを使用して、CPUを介さずに次の動作を行います。

P137/INTP0端子への立ち上がりエッジ入力でTAU00のチャンネル0(以下、TAU00)で2msのカウントを開始します。カウント終了後、A/DコンバータでP20/ANI0端子の入力電圧をA/D変換し、変換結果をRAMに格納します。

表 1.1 に使用する周辺機能と用途を、図 1.1 に動作概要を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
ELC	INTP0、TAU00、A/Dコンバータを接続(リンク)する
外部割り込み	外部割り込みエッジ検出
タイマ・アレイ・ユニット	A/Dコンバータ開始タイミング計測
A/Dコンバータ	アナログ入力電圧をA/D変換する

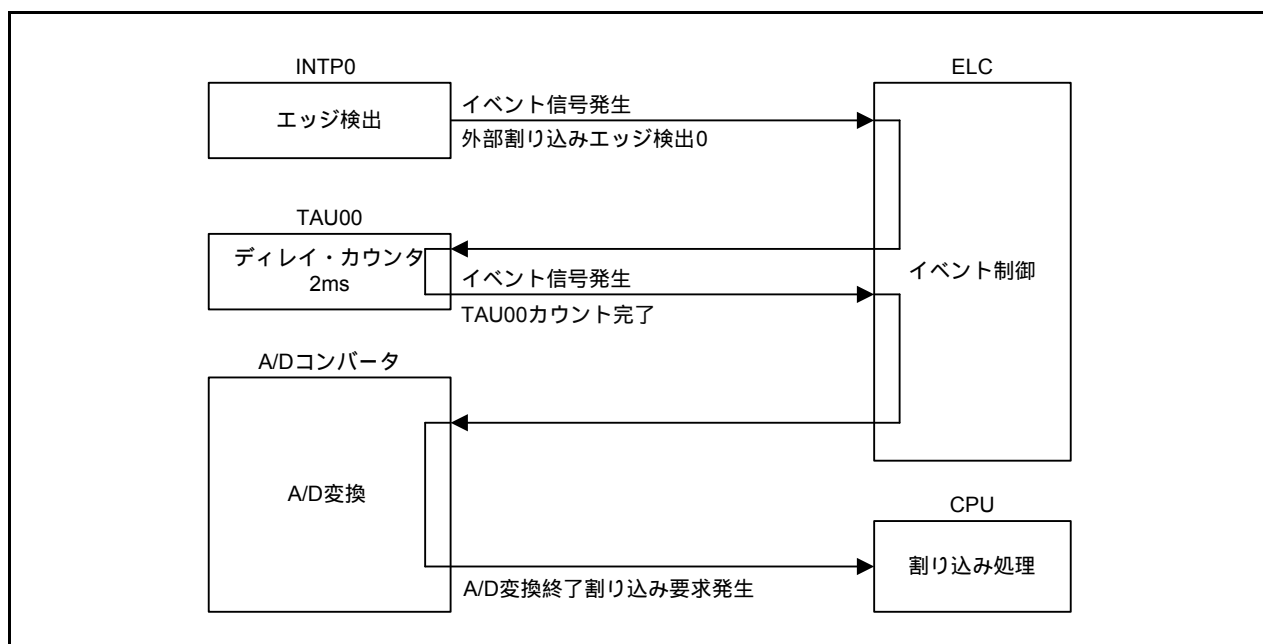


図 1.1 動作概要

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78G14(R5F104LEA)
動作周波数	•高速内蔵発振クロック (f_{HOCO}) : 64MHz(標準) •CPU/周辺ハードウェア・クロック (f_{CLK}) : 32MHz
動作電圧	5.0V(2.9V ~ 5.5Vで動作可能) LVD動作 (V_{LVI}) : リセット・モード 立ち上がり2.81V/立ち下がり2.75V
統合開発環境	ルネサス エレクトロニクス製 CubeSuite+ V1.01.00
Cコンパイラ	ルネサス エレクトロニクス製 CA78K0R V1.30
RL78/G14 コードライブラリ	ルネサス エレクトロニクス製 CodeGenerator for RL78/G14 V1.01.01

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G14 初めてのRL78/G14 ELC (R01AN0862JJ)

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

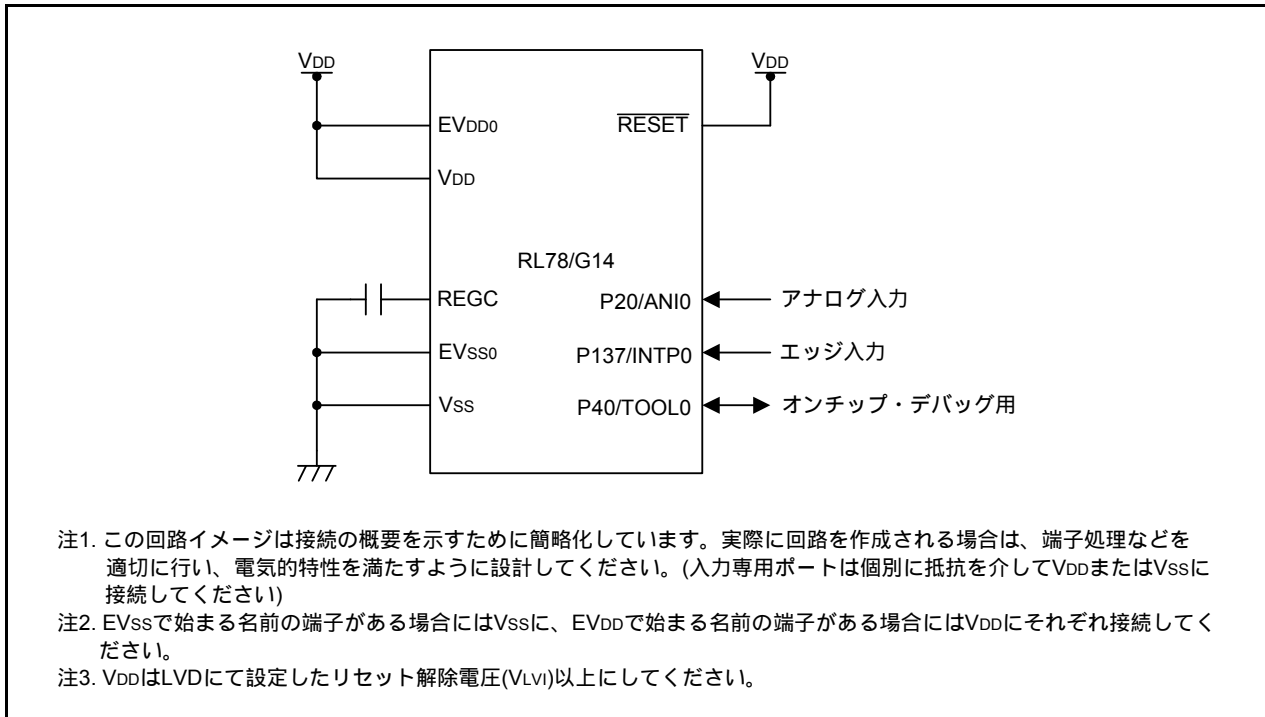


図 4.1 ハードウェア構成

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P20/ANI0	入力	A/D コンバータのアナログ入力
P137/INTP0	入力	外部割り込み入力

5. ソフトウェア説明

5.1 動作概要

P137/INTP0端子への立ち上がりエッジ入力検出をイベント発生元としてTAU00にリンクし、TAU00はディレイ・カウンタとして2msのカウンタを開始します。次に、TAU00のカウンタ完了をイベント発生元としてA/DコンバータにリンクしてP20/ANI0端子の入力電圧をA/D変換します。

A/D変換が終了すると割り込み要求を発生し、割り込み処理内でA/D変換結果をRAMに格納します。

表 5.1にELC設定内容を示します。

表 5.1 ELC設定内容

イベント発生元	リンク先周辺機能	イベント受付時の動作
外部割り込みエッジ検出0 (INTP0)	TAU00の入力ソース	ディレイ・カウンタのカウンタ開始
TAU00カウンタ完了 (INTTM00)	A/Dコンバータ	A/D変換開始

- (1) INTP0、TAU00およびA/Dコンバータの初期設定を行います。ELCで、INTP0のイベント信号の受付側にTAU00を、TAU00のイベント信号の受付側にA/Dコンバータを設定します。
- (2) INTP0端子の立ち上がりエッジ検出で、ELCが起動します。
- (3) ELCによるリンク動作で、TAU00がディレイ・カウンタとして動作を開始します。
- (4) 2ms後、ELCが起動します。
- (5) ELCによるリンク動作で、A/DコンバータがA/D変換を開始します。
- (6) A/D変換終了時に、A/D変換終了割り込み要求が発生し、割り込み処理内でA/D変換結果をRAMへ格納します。
- (7) 以降、INTP0端子に立ち上がりエッジを入力するたびに(2)～(6)を実行します。

図 5.1にELCと各周辺機能のタイミング図を示します。

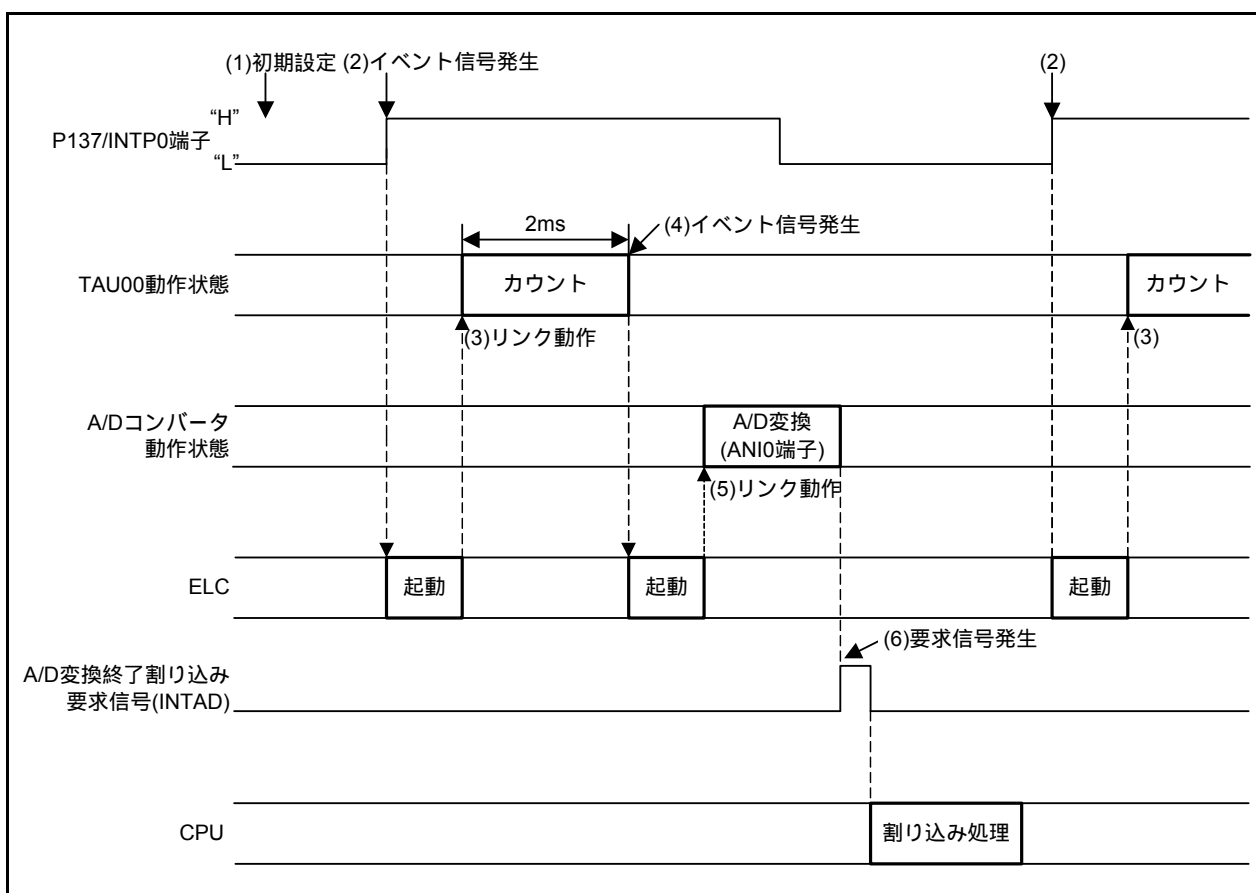


図 5.1 ELCと各周辺機能のタイミング図

5.2 オプション・バイトの設定一覧

表 5.2にオプション・バイト設定を示します。

表 5.2 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	11101111B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり2.81V/立ち下がり2.75V
000C2H/010C2H	11111000B	高速内蔵発振 HSモード 64MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

5.3 変数一覧

表 5.3にグローバル変数を示します。

表 5.3 グローバル変数

型	変数名	内容	使用関数
unsigned short	ad_value	A/D変換値	r_adc_interrupt

5.4 関数一覧

表 5.4に関数を示します。

表 5.4 関数

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU初期設定
R_ADC_Create	A/Dコンバータ初期設定
R_TAU0_Create	TAU0初期設定
R_INTC_Create	INTP0初期設定
R_ELC_Create	ELC初期設定
main	メイン処理
R_TAU0_Channel0_Start	TAU00起動許可設定
R_ADC_Start	A/D変換動作許可設定
r_adc_interrupt	A/D変換割り込み
R_ADC_Get_Result	A/D変換結果取得

5.5 関数仕様

サンプルコードの関数仕様を示します。

hdwinit

概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit

概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create

概要	CPU初期設定
ヘッダ	なし
宣言	void R_CGC_Create(void)
説明	CPU初期設定を行います。
引数	なし
リターン値	なし

R_ADC_Create

概要	A/Dコンバータ初期設定
ヘッダ	なし
宣言	void R_ADC_Create(void)
説明	ELCからのイベント入力信号によりA/D変換が開始するよう設定します。
引数	なし
リターン値	なし

R_TAU0_Create

概要	TAU0初期設定
ヘッダ	なし
宣言	void R_TAU0_Create(void)
説明	ELCからのイベント入力信号によりディレイ・カウンタとして動作するよう設定します。
引数	なし
リターン値	なし

R_INTC_Create

概要	INTP0初期設定
ヘッダ	なし
宣言	void R_INTC_Create(void)
説明	ELCのイベント発生元として外部割り込み立ち上がりエッジ許可に設定します。
引数	なし
リターン値	なし

R_ELC_Create

概要	ELC初期設定
ヘッダ	なし
宣言	void R_ELC_Create(void)
説明	INTP0とTAU00、TAU00とA/Dコンバータがリンクするように設定します
引数	なし
リターン値	なし

main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

R_TAU0_Channel0_Start

概要	TAU00動作許可設定
ヘッダ	なし
宣言	void R_TAU0_Channel0_Start(void)
説明	TAU00カウント動作許可に設定します。
引数	なし
リターン値	なし

R_ADC_Start

概要	A/D変換動作許可設定
ヘッダ	なし
宣言	void R_ADC_Start(void)
説明	A/D変換動作許可設定を行います。
引数	なし
リターン値	なし

r_adc_interrupt

概要	A/D変換割り込み
ヘッダ	なし
宣言	static void r_adc_interrupt(void)
説明	A/D変換割り込み処理を行います。
引数	なし
リターン値	なし

R_ADC_Get_Result

概要	A/D変換結果取得	
ヘッダ	なし	
宣言	void R_ADC_Get_Result(void)	
説明	A/D変換結果を取得し、引数に指定されたアドレスに格納します。	
引数	unsigned short *buffer	: A/D変換値を格納するアドレス
リターン値	なし	

5.6 フローチャート

5.6.1 全体フローチャート

図 5.2に全体フローチャートを示します。



図 5.2 全体フローチャート

5.6.2 初期設定

図 5.3に初期設定のフローチャートを示します。

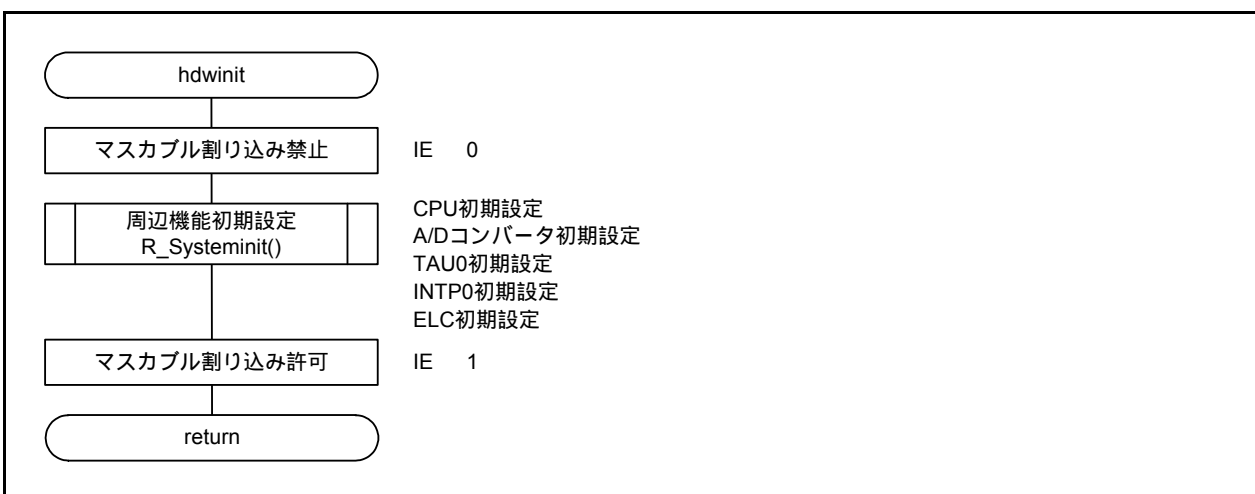


図 5.3 初期設定

5.6.3 周辺機能初期設定

図 5.4に周辺機能初期設定のフローチャートを示します。

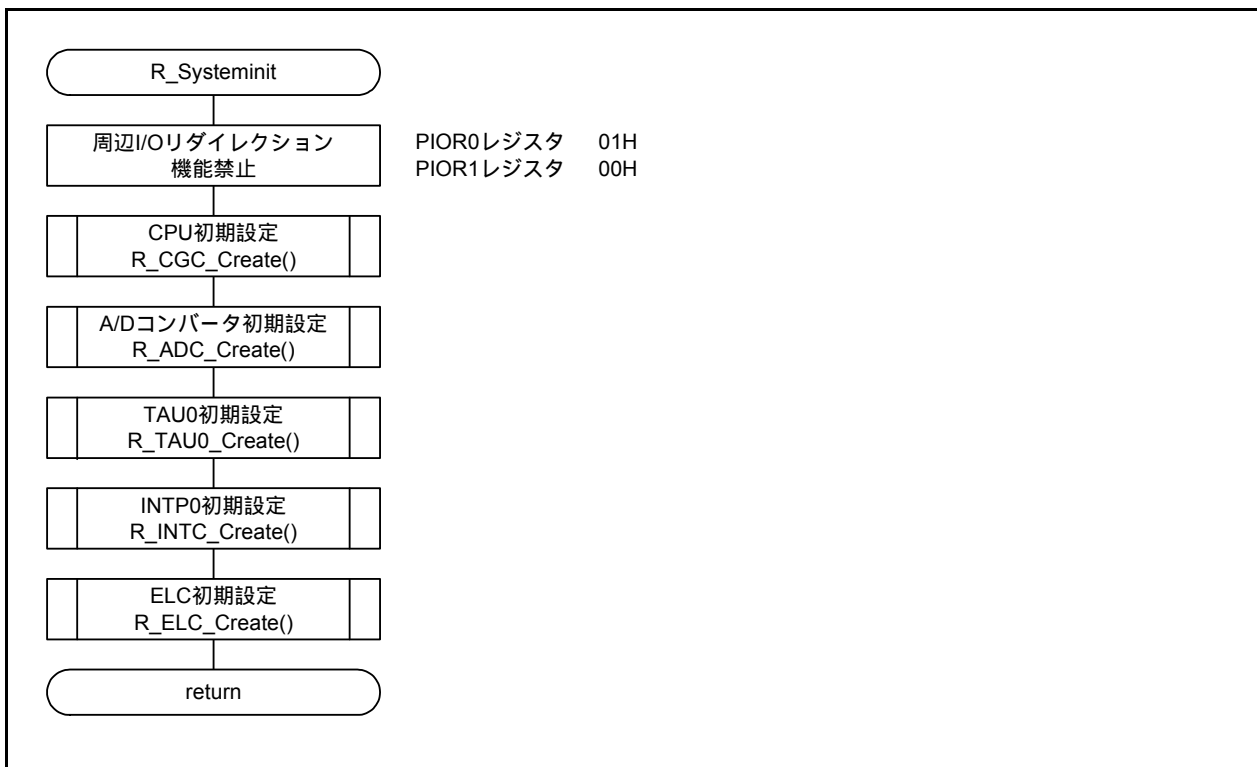


図 5.4 周辺機能初期設定

5.6.4 CPU初期設定

図 5.5 にCPU初期設定のフローチャートを示します。



図 5.5 CPU初期設定

5.6.5 A/Dコンバータ初期設定

図 5.6 に A/Dコンバータ初期設定のフローチャートを示します。

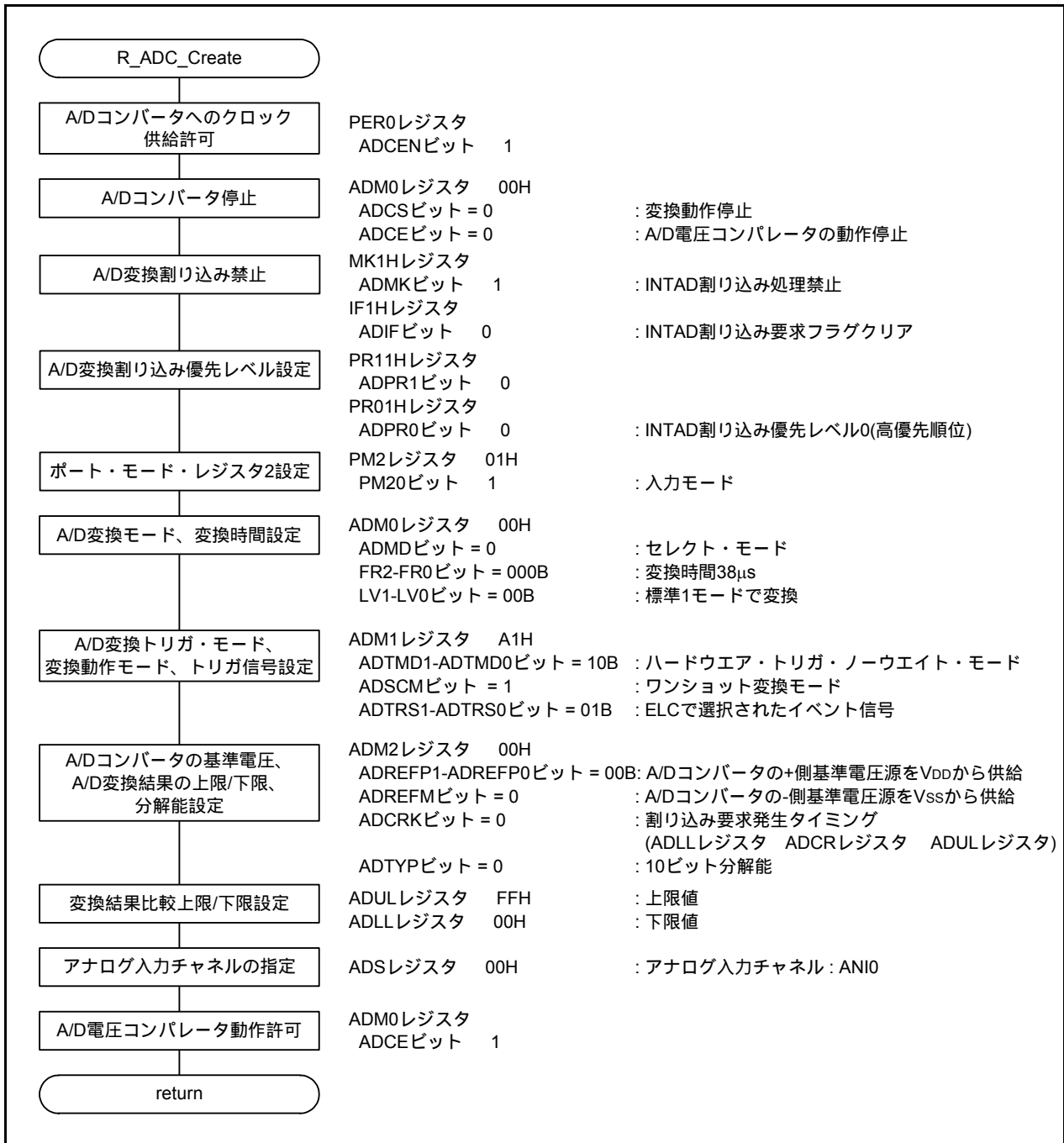


図 5.6 A/Dコンバータ初期設定

A/Dコンバータへのクロック供給許可

- ・周辺イネーブル・レジスタ0(PER0)

A/Dコンバータへのクロック供給を許可します。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	x	x	1	x	x	x	x	

ビット5

ADCEN	A/Dコンバータの入カクロックの制御
0	入カクロック供給停止 ・ A/Dコンバータで使用する SFR へのライト不可 ・ A/Dコンバータはリセット状態
1	入カクロック供給 ・ A/Dコンバータで使用する SFR へのリード/ライト可

A/Dコンバータ停止

- ・A/Dコンバータ・モード・レジスタ0(ADM0)

A/D変換動作を停止状態に設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	0							0

ビット7

ADCS	A/D変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時: 変換動作状態 ハードウェア・トリガ・ウェイト・モード時: 安定待ち状態 + 変換動作状態

ビット0

ADCE	A/D電圧コンパレータの動作制御
0	A/D電圧コンパレータの動作停止
1	A/D電圧コンパレータの動作許可

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

A/D変換割り込み禁止

- 割り込みマスク・フラグ・レジスタ(MK1H)
INTAD割り込みを禁止に設定します。

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	x	x	x	x	x	x	x	1

ビット0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

- 割り込み要求フラグ・レジスタ(IF1H)
INTAD割り込み要求フラグをクリアします。

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	x	x	x	x	x	x	x	0

ビット0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
レジスタ図の設定値
×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

A/D変換割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ(PR11H、PR01H)

INTAD割り込み優先レベルをレベル0(高優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR11H	TMPR110	TRJPR10	SRPR13 CSIPR131 IICPR131	STPR13 CSIPR130 IICPR130	KRPR1	ITPR1	RTCPR1	ADPR1
設定値	x	x	x	x	x	x	x	0

略号	7	6	5	4	3	2	1	0
PR01H	TMPR010	TRJPR00	SRPR03 CSIPR031 IICPR031	STPR03 CSIPR030 IICPR030	KRPR0	ITPR0	RTCPR0	ADPR0
設定値	x	x	x	x	x	x	x	0

ADPR1	ADPR0	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

ポート・モード・レジスタ2設定

- ポート・モード・レジスタ2(PM2)

P20端子を入力モードに設定します。

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	x	x	x	x	x	x	x	1

ビット0

PM20	P20端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

A/D変換モード、変換時間設定

・A/Dコンバータ・モード・レジスタ0(ADM0)

A/D変換モードと変換時間を設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値		0	0	0	0	0	0	

ビット6

ADMD	A/D変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

ビット5-1

A/Dコンバータ・モード・レジスタ0 (ADM0)					モード	変換時間の選択						変換クロック (f _{AD})		
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 1 MHz	f _{CLK} = 2 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 16 MHz	f _{CLK} = 32 MHz			
0	0	0	0	0	標準1	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	38 μs	f _{CLK} /64		
0	0	1							38 μs	19 μs	f _{CLK} /32			
0	1	0							38 μs	19 μs	9.5 μs	f _{CLK} /16		
0	1	1							38 μs	19 μs	9.5 μs	4.75 μs	f _{CLK} /8	
1	0	0							28.5 μs	14.25 μs	7.125 μs	3.5625 μs	f _{CLK} /6	
1	0	1							23.75 μs	11.875 μs	5.938 μs	2.9688 μs	f _{CLK} /5	
1	1	0							38 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	f _{CLK} /4
1	1	1							38 μs	19 μs	9.5 μs	4.75 μs	2.375 μs	設定禁止
0	0	0	0	1	標準2	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	34 μs	f _{CLK} /64		
0	0	1									34 μs	17 μs	f _{CLK} /32	
0	1	0									34 μs	17 μs	8.5 μs	f _{CLK} /16
0	1	1							34 μs	17 μs	8.5 μs	4.25 μs	f _{CLK} /8	
1	0	0							25.5 μs	12.75 μs	6.375 μs	3.1875 μs	f _{CLK} /6	
1	0	1							21.25 μs	10.625 μs	5.3125 μs	2.6563 μs	f _{CLK} /5	
1	1	0							34 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	f _{CLK} /4
1	1	1							34 μs	17 μs	8.5 μs	4.25 μs	2.125 μs	設定禁止
×	×	×	1	0	低電圧1	設定禁止						-		
×	×	×	1	1	低電圧2	設定禁止						-		

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

A/D変換トリガ・モード、変換動作モード、トリガ信号設定

・A/Dコンバータ・モード・レジスタ1(ADM1)

A/D変換トリガ・モード、A/D変換動作モード、ハードウェア・トリガ信号を選択します。

略号	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	1	0	1	-	-	-	0	1

ビット7-6

ADTMD1	ADTMD0	A/D変換トリガ・モードの選択
0	-	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウェイト・モード
1	1	ハードウェア・トリガ・ウェイト・モード

ビット5

ADSCM	A/D変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

ビット1-0

ADTRS1	ADTRS0	ハードウェア・トリガ信号の選択
0	0	タイマ・チャンネル1のカウンタ完了またはキャプチャ完了割り込み信号 (INTTM01)
0	1	ELCで選択されたイベント信号
1	0	リアルタイム・クロック割り込み信号 (INTRTC)
1	1	インターバル・タイマ割り込み信号 (INTIT)

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

A/Dコンバータの基準電圧、A/D変換結果の上限/下限、分解能設定

・A/Dコンバータ・モード・レジスタ2(ADM2)

A/Dコンバータの基準電圧、変換結果上限/下限チェック、分解能を設定します。

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP1	ADREFP0	ADREFM	0	ADCRK	AWC	0	ADTYP
設定値	0	0	0	-	0	×	-	0

ビット7-6

ADREFP1	ADREFP0	A/Dコンバータの+側の基準電圧源の選択
0	0	V _{DD} から供給
0	1	P20/AV _{REFP} /ANI0から供給
1	0	内部基準電圧(1.44V)から供給
1	1	設定禁止

ADREFP1, ADREFP0 ビットを書き換える場合、一度 ADREFP1, ADREFP0 = 0, 0 に設定後、設定を変更してください。
ただし、ADREFP1, ADREFP0 = 1, 0 へ書き換える場合は、次の手順で設定してください。

ADCE = 0 に設定
ADREFP1, ADREFP0 = 1, 0 に設定
ADCE = 1 に設定

なお、 ~ の間には待ち時間(T.B.D)が必要です。
ADREFP1, ADREFP0 = 1, 0 に設定した場合、温度センサ出力をA/D変換することはできません。
必ず ADISS = 0 としてA/D変換を行なってください。

ビット5

ADREFM	A/Dコンバータの-側の基準電圧源の選択
0	V _{SS} から供給
1	P21/AV _{REFM} /ANI1から供給

ビット3

ADCRK	変換結果上限/下限値チェック
0	ADLLレジスタ < ADCRレジスタ < ADULレジスタのとき割り込み信号(INTAD)が発生。
1	ADCRレジスタ < ADLLレジスタ, ADULレジスタ < ADCRレジスタのとき割り込み信号(INTAD)が発生。

ビット0

ADTYP	A/D変換分解能の選択
0	10ビット分解能
1	8ビット分解能

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

変換結果比較上限/下限設定

- 変換結果比較上限設定レジスタ(ADUL)
変換結果比較上限にFFHを設定します。

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1	1	1	1	1	1	1	1

- 変換結果比較下限設定レジスタ(ADLL)
変換結果比較下限に00Hを設定します。

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0	0	0	0	0	0	0	0

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
レジスタ図の設定値
×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

アナログ入力チャネルの設定

- アナログ入力チャネル指定レジスタ(ADS)

アナログ入力チャネルをANI0に設定します。

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	0	-	-	0	0	0	0	0

ビット7,4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力 チャネル	入力ソース
0	0	0	0	0	0	ANI0	P20/ANI0/AV _{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	0	0	1	0	0	ANI4	P24/ANI4 端子
0	0	0	1	0	1	ANI5	P25/ANI5 端子
0	0	0	1	1	0	ANI6	P26/ANI6 端子
0	0	0	1	1	1	ANI7	P27/ANI7 端子
0	0	1	0	0	0	ANI8	P150/ANI8 端子
0	0	1	0	0	1	ANI9	P151/ANI9 端子
0	0	1	0	1	0	ANI10	P152/ANI10 端子
0	0	1	0	1	1	ANI11	P153/ANI11 端子
0	0	1	1	0	0	ANI12	P154/ANI12 端子
0	0	1	1	0	1	ANI13	P155/ANI13 端子
0	0	1	1	1	0	ANI14	P156/ANI14 端子
0	1	0	0	0	0	ANI16	P03/ANI16 端子
0	1	0	0	0	1	ANI17	P02/ANI17 端子
0	1	0	0	1	0	ANI18	P147/ANI18 端子
0	1	0	0	1	1	ANI19	P120/ANI19 端子
0	1	0	1	0	0	ANI20	P100/ANI20 端子
1	0	0	0	0	0	-	温度センサ0出力
1	0	0	0	0	1	-	内部基準電圧出力(1.44V)
上記以外						設定禁止	

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

A/D 電圧コンパレータ動作許可

- ・A/D コンバータ・モード・レジスタ0(ADM0)
- A/D 電圧コンパレータの動作を許可に設定します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値								1

ビット0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

5.6.6 TAU0初期設定

図 5.7にTAU0初期設定のフローチャートを示します。

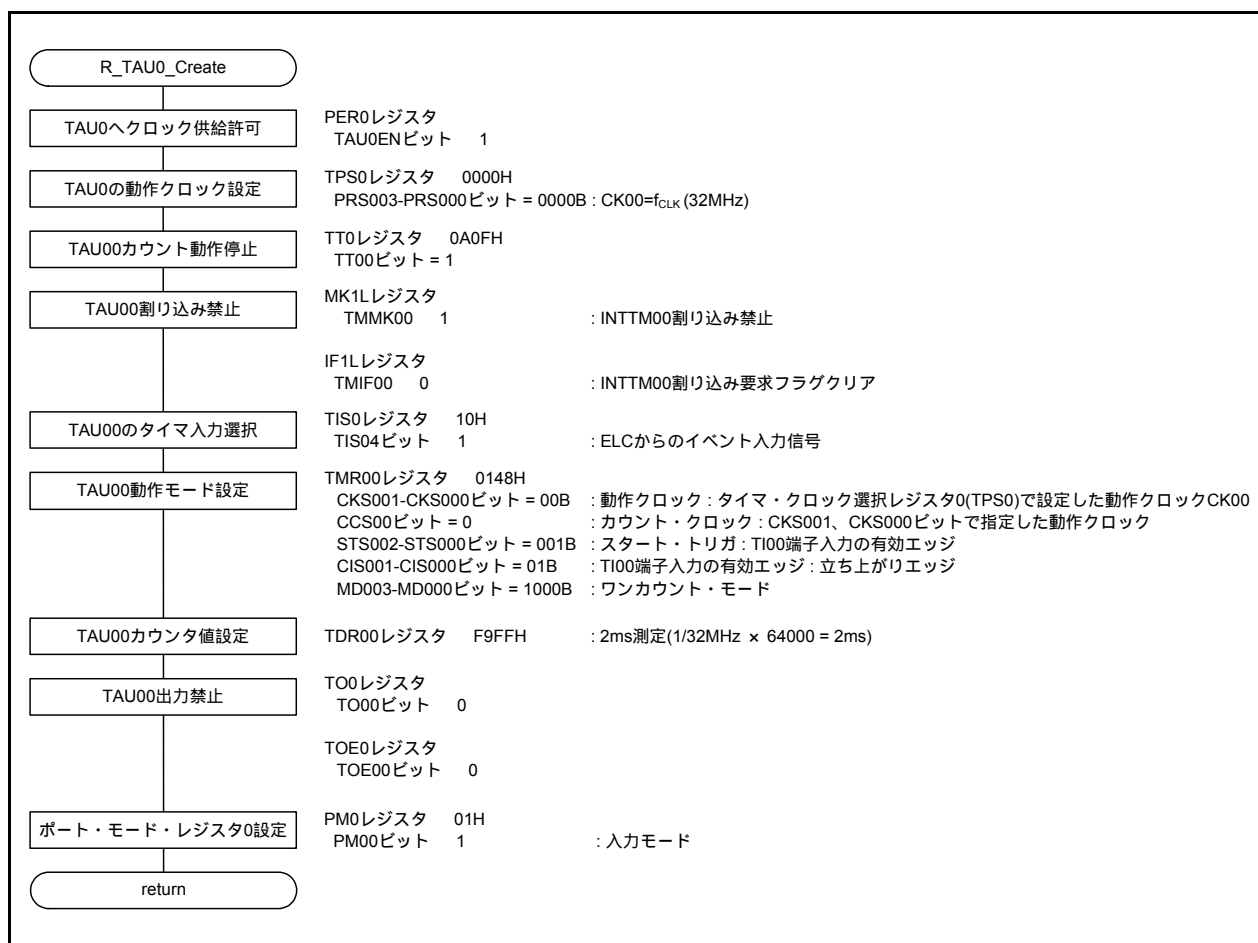


図 5.7 TAU0初期設定

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
 レジスタ図の設定値
 ×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

TAU0へのクロック供給許可

- ・周辺イネーブル・レジスタ0(PER0)

TAU0へのクロック供給を許可します。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
設定値	x	x		x	x	x	x	1

ビット0

TAU0EN	タイマ・アレイ・ユニット0の入カクロックの制御
0	入力クロック供給停止 ・タイマ・アレイ・ユニット0で使用するSFRへのライト不可 ・タイマ・アレイ・ユニット0はリセット状態
1	入力クロック供給 ・タイマ・アレイ・ユニット0で使用するSFRへのリード/ライト可

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

TAU0の動作クロック設定

・タイマ・クロック選択レジスタ0(TPS0)

TAU0の動作クロックを設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TT0	0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
設定値	-	-	x	x	-	-	x	x	x	x	x	x	0	0	0	0

ビット3-0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
				f_{CLK} = 2MHz	f_{CLK} = 5MHz	f_{CLK} = 10MHz	f_{CLK} = 20MHz	f_{CLK} = 32MHz	
0	0	0	0	f_{CLK}	2MHz	5MHz	10MHz	20MHz	32MHz
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	16MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	8MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	4MHz
0	1	0	0	$f_{CLK}/2^4$	125kHz	312.5kHz	625kHz	1.25MHz	2MHz
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156.2kHz	312.5kHz	625kHz	1MHz
0	1	1	0	$f_{CLK}/2^6$	31.25kHz	78.1kHz	156.2kHz	312.5kHz	500kHz
0	1	1	1	$f_{CLK}/2^7$	15.62kHz	39.1kHz	78.1kHz	156.2kHz	250kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	125kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.76kHz	19.5kHz	39.1kHz	62.5kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.76kHz	19.5kHz	31.25kHz
1	0	1	1	$f_{CLK}/2^{11}$	976Hz	2.44kHz	4.88kHz	9.76kHz	15.63kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	7.81kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	3.91kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.95kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153Hz	305Hz	610Hz	976Hz

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

TAU00カウント動作停止

- ・タイマ・チャンネル停止レジスタ0(TT0)
TAU00のカウント動作を停止します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TT0	0	0	0	0	TTH0	0	TTH0	0	0	0	0	0	TT03	TT02	TT01	TT00
設定値	-	-	-	-	x	-	x	-	-	-	-	-	x	x	x	1

ビット0

TT00	チャンネル0の動作停止トリガ
0	トリガ動作しない
1	動作停止(停止トリガ発生) チャンネル1,3が8ビット・タイマ・モード時は,TT01, TT03が下位側8ビット・タイマの動作停止トリガになります。

INTTM00割り込み禁止

- ・割り込みマスク・フラグ・レジスタ(MK1L)
INTTM00割り込みを禁止に設定します。

略号	7	6	5	4	3	2	1	0
MK1L	TMMK03	TMMK02	TMMK01	TMMK00	IICAMK0	SREMK1 TMMK03H	SRMK1 CSIMK11 IICMK11	STMK1 CSIMK10 IICMK10
設定値	x	x	x	1	x	x	x	x

ビット4

TMMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

- ・割り込み要求フラグ・レジスタ(IF1L)
INTTM00割り込み要求フラグをクリアします

略号	7	6	5	4	3	2	1	0
IF1L	TMIF03	TMIF02	TMIF01	TMIF00	IICAIF0	SREIF1 TMIF03H	SRIF1 CSIIF11 IICIF11	STIF1 CSIIF10 IICIF10
設定値	x	x	x	0	x	x	x	x

ビット4

TMIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し, 割り込み要求状態

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
レジスタ図の設定値
×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

TAU00のタイマ入力選択

・タイマ入力選択レジスタ0(TIS0)

タイマ入力を ELC からのイベント入力信号に設定します。

略号	7	6	5	4	3	2	1	0
TIS0	0	0	0	TIS04	0	TIS02	TIS01	TIS00
設定値	-	-	-	1	-	x	x	x

ビット4

TIS04	チャンネル0で使用するタイマ入力の選択
0	タイマ入力端子 (TI00) の入力信号
1	ELC からのイベント入力信号

TAU00動作モード設定

・タイマ・モード・レジスタ00(TMR00)

TAU00の動作モードを設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMR00	CKS0	CKS0	0	CCS0	0	STS0	STS0	STS0	CIS	CIS	0	0	MD	MD	MD	MD
設定値	01	00	0	0	-	02	01	00	001	000	-	-	003	002	001	000

ビット15-14

CKS0	CKS0	チャンネル0の動作クロック (f _{MCK}) の選択
01	00	
0	0	タイマ・クロック選択レジスタ0 (TPS0) で設定した動作クロック CK00
0	1	タイマ・クロック選択レジスタ0 (TPS0) で設定した動作クロック CK02
1	0	タイマ・クロック選択レジスタ0 (TPS0) で設定した動作クロック CK01
1	1	タイマ・クロック選択レジスタ0 (TPS0) で設定した動作クロック CK03
動作クロック (f _{MCK}) は、エッジ検出回路に使用されます。また、CCS00 ビットの設定によりサンプリング・クロックおよびカウント・クロック (f _{CLK}) を生成します。		
動作クロック CK02, CK03 は、チャンネル 1, 3 のみ選択可能です。		

ビット12

CCS0	チャンネル0のカウント・クロック (f _{CLK}) の選択
0	
0	CKS000, CKS001 ビットで指定した動作クロック (f _{MCK})
1	TI00 端子からの入力信号の有効エッジ
カウント・クロック (f _{CLK}) は、タイマ・カウンタ, 出力制御回路, 割り込み制御回路に使用されます。	

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

x: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

ビット10-8

STS0 02	STS0 01	STS0 00	チャンネル0のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効（他のトリガ要因を非選択にする）
0	0	1	TI00 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI00 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用（複数チャンネル連動動作機能のスレーブ・チャンネル時）
上記以外			設定禁止

ビット7-6

CIS 001	CIS 000	TI00 端子の有効エッジ選択
0	0	立ち下がりエッジ
0	1	立ち上がりエッジ
1	0	両エッジ（ロウ・レベル幅測定時） スタート・トリガ：立ち下がりエッジ、キャプチャ・トリガ：立ち上がりエッジ
1	1	両エッジ（ハイ・レベル幅測定時） スタート・トリガ：立ち上がりエッジ、キャプチャ・トリガ：立ち下がりエッジ
STS002-STS000 ビット = 010B 時以外で両エッジ指定を使用する場合は、CIS001-CIS000 ビット = 10B に設定してください。		

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
 レジスタ図の設定値
 ×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

ビット3-1

MD 003	MD 002	MD 001	MD 000	チャンネル0の動作モードの設定	対応する機能	TCRのカウンタ動作
0	0	0	1/0	インターバル・タイマ・モード	インターバル・タイマ/ 方形波出力/分周器機能/ PWM出力(マスタ)	ダウン・カウンタ
0	1	0	1/0	キャプチャ・モード	入力パルス間隔測定	アップ・カウンタ
0	1	1	0	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウンタ
1	0	0	1/0	ワンカウント・モード	ディレイ・カウンタ/ ワンショット・パルス出力/ PWM出力(スレーブ)	ダウン・カウンタ
1	1	0	0	キャプチャ&ワンカウント・ モード	入力信号のハイ/ ロウ・レベル幅測定	アップ・カウンタ
上記以外				設定禁止		

MD000 ビットの動作は、各動作モードによって変わります(下表を参照)。

ビット0

動作モード (MD003-MD001で設定(上表参照))	MD 000	カウンタ・スタートと割り込みの設定
・インターバル・タイマ・モード (0, 0, 0)	0	カウンタ開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)
・キャプチャ・モード (0, 1, 0)	1	カウンタ開始時にタイマ割り込みを発生する (タイマ出力も変化させる)
・イベント・カウンタ・モード (0, 1, 1)	0	カウンタ開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)
・ワンカウント・モード (1, 0, 0)	0	カウンタ動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。
	1	カウンタ動作中のスタート・トリガを有効とする ^{注2} 。 その際に割り込みも発生する。
・キャプチャ&ワンカウント・モード (1, 1, 0)	0	カウンタ開始時にタイマ割り込みを発生しない (タイマ出力も変化しない) カウンタ動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。
上記以外		設定禁止

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
 レジスタ図の設定値
 ×: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

TAU00カウンタ値設定

- ・タイマ・データ・レジスタ00(TDR00)
カウンタ値に”F9FFH”を設定し、2msを測定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TDR00																
設定値	1	1	1	1	1	0	0	1	1	1	1	1	1	1	1	1

TAU00出力禁止

- ・タイマ出力レジスタ0(TO0)
タイマ出力値に“0”を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TO0	0	0	0	0	0	0	0	0	0	0	0	0	TO03	TO02	TO01	TO00
設定値	-	-	-	-	-	-	-	-	-	-	-	-	x	x	x	0

ビット0

TO00	チャンネル0のタイマ出力
0	タイマ出力値が“0”
1	タイマ出力値が“1”

- ・タイマ出力許可レジスタ0(TOE0)
TO00端子の出力を禁止に設定します

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOE0	0	0	0	0	0	0	0	0	0	0	0	0	TOE0	TOE0	TOE0	TOE0
設定値	-	-	-	-	-	-	-	-	-	-	-	-	x	x	x	0

ビット0

TOE00	チャンネル0のタイマ出力許可/禁止
0	カウント動作によるTO00(タイマ・チャンネル出力ビット)の動作停止。 TO00ビットへの書き込みが可能。 TO00端子がデータ出力機能となり、TO00ビットに設定したレベルがTO00端子から出力される。 TO00端子の出力レベルをソフトウェアで操作することができる。
1	カウント動作によるTO00(タイマ・チャンネル出力ビット)の動作許可。 TO00ビットへの書き込み不可(書き込みが無視される)。 TO00端子がタイマ出力機能となり、タイマの動作によりセット/リセットされる。 TO00端子からタイマ動作に合わせた方形波出力やPWM出力ができる。

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
レジスタ図の設定値
×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

ポート・モード・レジスタ0設定

・ポート・モード・レジスタ0(PM0)

P00端子を入力モードに設定します

略号	7	6	5	4	3	2	1	0
PM0	PM07	PM06	PM05	PM04	PM03	PM02	PM01	PM00
設定値	x	x	x	x	x	x	x	1

ビット0

PM00	P00 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×: 使用しないビット、空白: 変更しないビット、-: 予約ビットまたは、何も配置されていないビット

5.6.7 INTP0初期設定

図 5.8 にINTP0初期設定のフローチャートを示します。

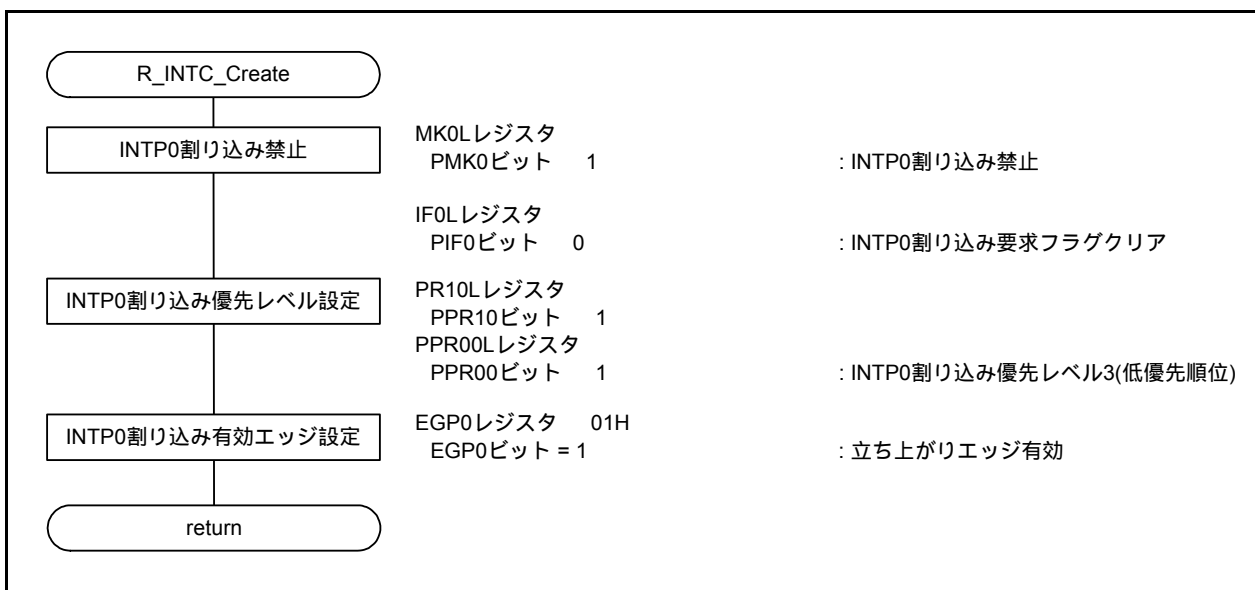


図 5.8 INTP0初期設定

INTP0割り込み禁止

- 割り込みマスク・フラグ・レジスタ (MK0L)
INTP0割り込みを禁止に設定します

略号	7	6	5	4	3	2	1	0
MK0L	PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK
設定値	x	x	x	x	x	1	x	x

ビット2

PMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
 レジスタ図の設定値
 ×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

- 割り込み要求フラグ・レジスタ (IF0L)
INTP0 割り込み要求フラグをクリアします

略号	7	6	5	4	3	2	1	0
IF0L	PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIF	WDTIF
設定値	x	x	x	x	x	0	x	x

ビット2

PIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

INTP0 割り込み優先レベル設定

- 優先順位指定フラグ・レジスタ (PR00L、PR10L)
INTP0 割り込み優先レベルをレベル3(低優先順位)に設定します。

略号	7	6	5	4	3	2	1	0
PR10L	PPR15	PPR14	PPR13	PPR12	PPR11	PPR10	LVIPR1	WDTIPR1
設定値	x	x	x	x	x	1	x	x

略号	7	6	5	4	3	2	1	0
PR00L	PPR05	PPR04	PPR03	PPR02	PPR01	PPR00	LVIPR0	WDTIPR0
設定	x	x	x	x	x	1	x	x

PPR10	PPR00	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
レジスタ図の設定値
×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

INTP0 割り込み有効エッジ設定

- 外部割り込み立ち上がりエッジ許可レジスタ (EGP0)
 - 外部割り込み立ち下がりエッジ許可レジスタ (EGN0)
- INTP0 端子の有効エッジを立ち上がりエッジに設定します

略号	7	6	5	4	3	2	1	0
EGP0	EGP7	EGP6	EGP5	EGP4	EGP3	EGP2	EGP1	EGP0
設定値	x	x	x	x	x	x	x	1

略号	7	6	5	4	3	2	1	0
EGN0	EGN7	EGN6	EGN5	EGN4	EGN3	EGN2	EGN1	EGN0
設定値	x	x	x	x	x	x	x	0

EGP0	EGN0	INTP0 端子の有効エッジの選択
0	0	エッジ検出禁止
0	1	立ち下がりエッジ
1	0	立ち上がりエッジ
1	1	立ち上がり, 立ち下がりの両エッジ

レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアルハードウェア編を参照してください。
 レジスタ図の設定値
 × : 使用しないビット、空白 : 変更しないビット、- : 予約ビットまたは、何も配置されていないビット

5.6.8 ELC初期設定

図 5.9にELC初期設定のフローチャートを示します。

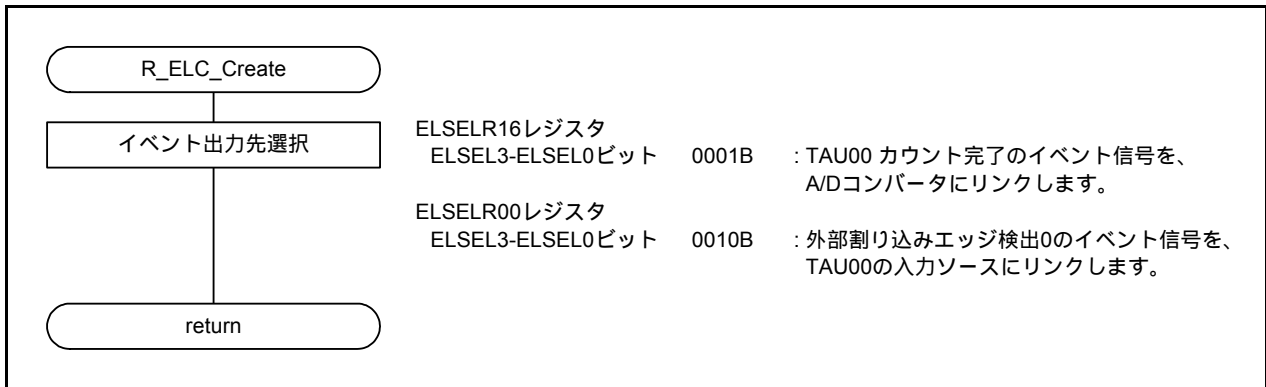


図 5.9 ELC初期設定

イベント出力先選択

- イベント出力先選択レジスタ 16(ELSELR16)

TAU00カウンタ完了のイベント信号を、A/Dコンバータにリンクします。

略号	7	6	5	4	3	2	1	0
ELSELR16	-	-	-	-	ELSEL3	ELSEL2	ELSEL1	ELSEL0
設定値	-	-	-	-	0	0	0	1

- イベント出力先選択レジスタ 00(ELSELR00)

外部割り込みエッジ検出0のイベント信号を、TAU00に入力ソースにリンクします。

略号	7	6	5	4	3	2	1	0
ELSELR00	-	-	-	-	ELSEL3	ELSEL2	ELSEL1	ELSEL0
設定値	-	-	-	-	0	0	1	0

ビット3-0

ELSEL3 (注 1)	ELSEL2	ELSEL1	ELSEL0	イベントリンクの選択	R/W
0	0	0	0	イベントリンク禁止	RW
0	0	0	1	リンクする周辺機能の動作を選択	
0	0	1	0	リンクする周辺機能の動作を選択	
0	0	1	1	リンクする周辺機能の動作を選択	
0	1	0	0	リンクする周辺機能の動作を選択	
0	1	0	1	リンクする周辺機能の動作を選択	
1	1	1	0	リンクする周辺機能の動作を選択	
1	1	1	1	リンクする周辺機能の動作を選択	

注1.80ピン、100ピン製品のみ。

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

レジスタ名	イベント発生元 (イベント入力 n の出力元)	イベント内容
ELSELR00	外部割り込みエッジ検出 0	INTP0
ELSELR01	外部割り込みエッジ検出 1	INTP1
ELSELR02	外部割り込みエッジ検出 2	INTP2
ELSELR03	外部割り込みエッジ検出 3	INTP3
ELSELR04	外部割り込みエッジ検出 4	INTP4
ELSELR05	外部割り込みエッジ検出 5	INTP5
ELSELR06	キーリターン信号検出	INTKR
ELSELR07	RTC 定周期信号 / アラーム一致検出	INTRTC
ELSELR08	タイマ RD0 インพุットキャプチャ A / コンペア一致 A	INTTRD0
ELSELR09	タイマ RD0 インพุットキャプチャ B / コンペア一致 B	INTTRD0
ELSELR10	タイマ RD1 インพุットキャプチャ A / コンペア一致 A	INTTRD1
ELSELR11	タイマ RD1 インพุットキャプチャ B / コンペア一致 B	INTTRD1
ELSELR12	タイマ RD1 アンダフロー	TRD1 アンダフロー信号
ELSELR13	タイマ RJ0 アンダフロー	INTTRJ0
ELSELR14	タイマ RG インพุットキャプチャ A / コンペア一致 A	INTTRG
ELSELR15	タイマ RG インพุットキャプチャ B / コンペア一致 B	INTTRG
ELSELR16	TAU チャンネル 00 カウント完了 / キャプチャ完了	INTTM00
ELSELR17	TAU チャンネル 01 カウント完了 / キャプチャ完了	INTTM01
ELSELR18	TAU チャンネル 02 カウント完了 / キャプチャ完了	INTTM02
ELSELR19	TAU チャンネル 03 カウント完了 / キャプチャ完了	INTTM03
ELSELR20(注2)	TAU チャンネル 10 カウント完了 / キャプチャ完了	INTTM10
ELSELR21(注2)	TAU チャンネル 11 カウント完了 / キャプチャ完了	INTTM11
ELSELR22(注2)	TAU チャンネル 12 カウント完了 / キャプチャ完了	INTTM12
ELSELR23(注2)	TAU チャンネル 13 カウント完了 / キャプチャ完了	INTTM13
ELSELR24(注3)	コンパレータ検出 0	INTCMP0
ELSELR25(注3)	コンパレータ検出 1	INTCMP1

注2. 80ピン、100ピン製品のみ。

注3. コード・フラッシュ・メモリ・サイズが96KB以上の製品のみ。

備考：n = 00 ~ 25

ELSELRn レジスタの ELSEL3 ~ ELSEL0 ビット	リンク先周辺機能	イベント受付時の動作
0001B	A/D コンバータ	A/D 変換開始
0010B	TAU0 チャンネル 0 の 入力ソース	ディレイ・カウンタ, 入力パルス間隔測定, 外部イベント・カウンタ
0011B	TAU0 チャンネル 1 の 入力ソース	ディレイ・カウンタ, 入力パルス間隔測定, 外部イベント・カウンタ
0100B	タイマ RJ0	カウントソース
0101B	タイマ RG	TRGIOB のインพุットキャプチャ
0110B	タイマ RD0	TRDIOD0 のインพุットキャプチャ, パルス出力強制遮断
0111B	タイマ RD1	TRDIOD1 のインพุットキャプチャ, パルス出力強制遮断
1000B	DA0	リアルタイム出力 (コード・フラッシュ・メモリ・サイズが 96 KB 以上の製品のみ。)
1001B	DA1	リアルタイム出力 (コード・フラッシュ・メモリ・サイズが 96 KB 以上の製品のみ。)

備考：n = 00 ~ 25

5.6.9 メイン処理

図 5.10 にメイン処理のフローチャートを示します。



図 5.10 メイン処理

5.6.10 TAU00動作許可設定

図 5.11 にTAU00動作許可設定のフローチャートを示します。

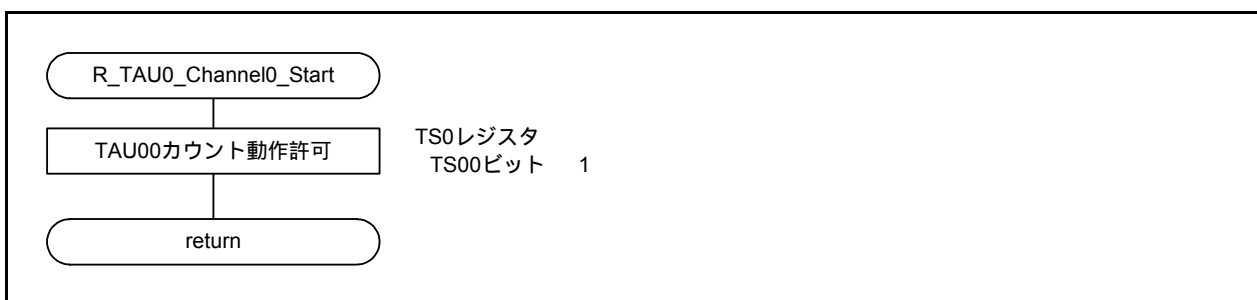


図 5.11 TAU00動作許可設定

TAU00カウント動作許可

- ・タイマ・チャンネル開始レジスタ0(TS0)
TAU00をカウント動作許可状態に設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TS0	0	0	0	0	TSH0 3	0	TSH0 1	0	0	0	0	0	TS03	TS02	TS01	TS00
設定値	-	-	-	-	x	-	x	-	-	-	-	-	x	x	x	1

ビット0

TS00	チャンネル0の動作許可(スタート)トリガ
0	トリガ動作しない
1	TE00ビットを1にセットし、カウント動作許可状態になる。 カウント動作許可状態におけるTCR00レジスタのカウント動作開始は、各動作モードにより異なります。

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。

レジスタ図の設定値

×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

5.6.11 A/D変換動作許可設定

図 5.12 に A/D 変換動作許可設定のフローチャートを示します。

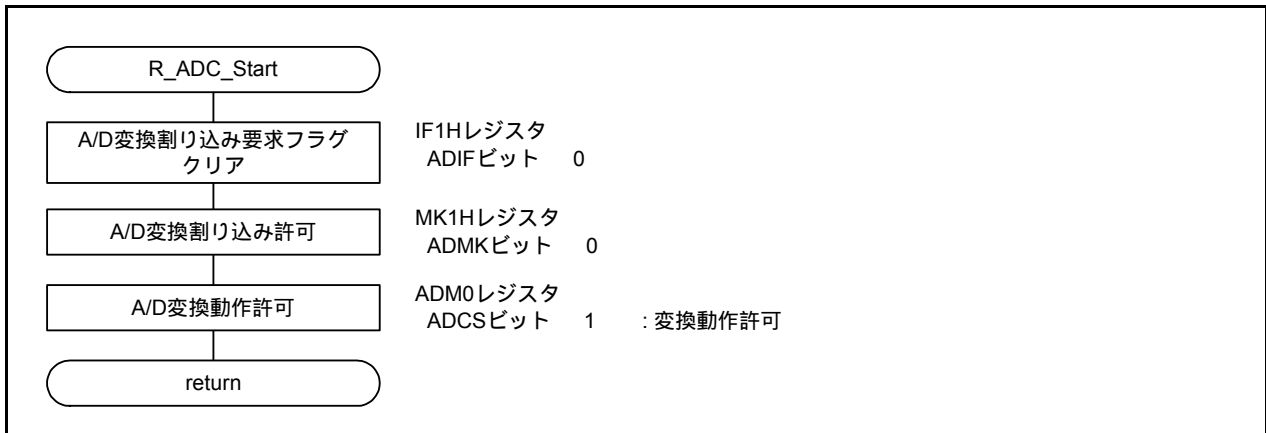


図 5.12 A/D 変換動作許可設定

A/D 変換割り込み要求フラグクリア

- ・割り込み要求フラグ・レジスタ (IF1H)
- INTAD 割り込み要求フラグをクリアします

略号	7	6	5	4	3	2	1	0
IF1H	TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
設定値	x	x	x	x	x	x	x	0

ビット0

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

A/D 変換割り込み許可

- ・割り込みマスク・フラグ・レジスタ (MK1H)
- INTAD 割り込みを許可に設定します

略号	7	6	5	4	3	2	1	0
MK1H	TMMK10	TRJMK0	SRMK3 CSMK31 IICMK31	STMK3 CSMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
設定値	x	x	x	x	x	x	x	0

ビット0

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
 レジスタ図の設定値
 ×：使用しないビット、空白：変更しないビット、-：予約ビットまたは、何も配置されていないビット

A/D変換動作許可

- ・A/Dコンバータ・モード・レジスタ0(ADM0)
A/D変換動作を許可します。

略号	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1							

ビット7

ADCS	A/D変換動作の制御
0	変換動作停止 [リード時] 変換動作停止 / 待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時 : 変換動作状態 ハードウェア・トリガ・ウェイト・モード時 : 安定待ち状態 + 変換動作状態

5.6.12 A/D変換割り込み

図 5.13にA/D変換割り込みのフローチャートを示します。



図 5.13 A/D変換割り込み

5.6.13 A/D変換結果取得

図 5.14にA/D変換結果取得のフローチャートを示します。

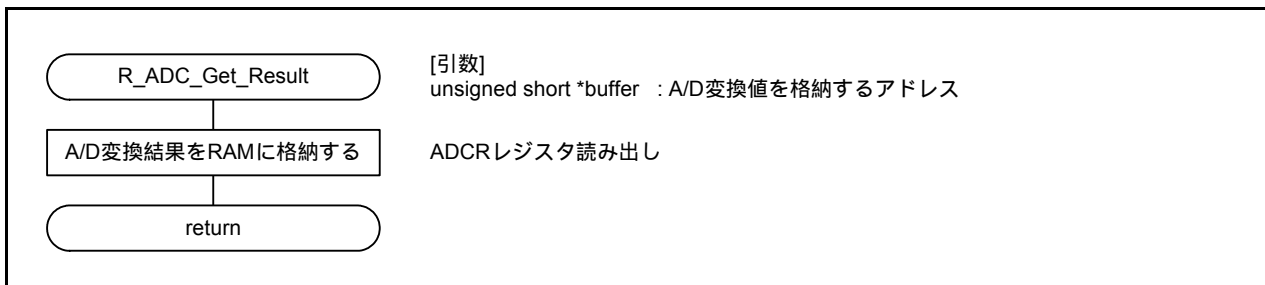


図 5.14 A/D変換結果取得

レジスタ設定の詳細については、RL78/G14ユーザーズマニュアルハードウェア編を参照してください。
レジスタ図の設定値
× : 使用しないビット、空白 : 変更しないビット、- : 予約ビットまたは、何も配置されていないビット

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G14 ユーザーズマニュアル ハードウェア編 Rev.0.02

RL78ファミリ ユーザーズマニュアル ソフトウェア編 Rev.1.00

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact>

改訂記録	RL78/G14 ELCを使用した3イベント組み合わせ動作
------	----------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2011.11.01	-	初版発行
1.10	2013.06.01	4	表2.1 誤記修正
		5	図4.1 誤記修正

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
- 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
- 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
- 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
- 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事情報に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
- お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
- 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

- 注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町 2-6-2 (日本ビル)

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口： <http://japan.renesas.com/contact/>