

RL78/G13、RL78/G23

RL78/G13 から RL78/G23 への移行ガイド

要旨

本アプリケーションノートでは、RL78/G13 と RL78/G23 に対する周辺機能の差分について説明します。

対象デバイス

RL78/G13、RL78/G23

周辺機能の詳細な情報や電気的特性については、ユーザーズマニュアル ハードウェア編とテクニカルアップデートを参照してください。

また、本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 周辺機能の差分	3
2. レジスタ比較	5
2.1 ポート機能	5
2.2 クロック発生回路	7
2.3 タイマ・アレイ・ユニット	8
2.4 リアルタイム・クロック	9
2.5 クロック出力／ブザー出力制御回路	10
2.6 ウォッチドッグ・タイマ	10
2.7 A/D コンバータ	11
2.8 シリアル・アレイ・ユニット	12
2.9 シリアル・インタフェース IICA	14
2.10 割り込み機能	15
2.11 キー割り込み機能	16
2.12 スタンバイ機能	16
2.13 リセット機能	17
2.14 パワーオン・リセット回路	17
2.15 電圧検出回路	17
2.16 安全機能	18
2.17 レギュレータ	18
2.18 オプション・バイト	19
2.19 オンチップ・デバッグ機能	19
2.20 10 進補正 (BCD) 回路	19
3. その他の変更点および注意事項	20
3.1 RL78/G23 の命令セットについて	20
4. 参考ドキュメント	21

1. 周辺機能の差分

表 1.1 および表 1.2 に RL78/G13 と RL78/G23 に対する周辺機能の主な差分を示します。

ただし、CPU コア、周辺機能、クロック発生回路の変更に伴う差分は考慮していません。詳細は、各製品のユーザーズマニュアルをご参照ください。

表 1.1 周辺機能の差分 (1/2)

項目	RL78/G13	RL78/G23	
	機能名	機能名	RL78/G13 との主な差分
ポート	ポート機能	ポート機能	- 出力電流制御ポートを追加。 - ロウ・レベル出力電流強化端子あり。
フラッシュ動作モードの切り替え	—	オペレーション・ステート・コントロール	機能追加
クロック	クロック発生回路	クロック発生回路	- 中速オンチップ・オシレータを追加。 - 低速オンチップ・オシレータの周波数 (fIL) を 32.768kHz に変更。
タイマ	タイマ・アレイ・ユニット	タイマ・アレイ・ユニット	ELCL からのイベント入力を追加。
	リアルタイム・クロック	リアルタイム・クロック	なし
	12 ビット・インターバル・タイマ	32 ビット・インターバル・タイマ	周辺機能の変更 (最長 4660 時間の計測が可能)
クロック／ブザー出力	クロック出力／ブザー出力制御回路	クロック出力／ブザー出力制御回路	なし
ウォッチドッグ・タイマ (WDT)	ウォッチドッグ・タイマ	ウォッチドッグ・タイマ	オーバフロー時間が異なる。
A/D 変換	A/D コンバータ	A/D コンバータ	- 12 ビット分解能を追加。 - 端子毎にデジタル入出力とアナログ入力を選択可能。 (ANI0-ANI15 端子も対象)
D/A 変換	—	D/A コンバータ	機能追加
コンパレータ	—	コンパレータ	機能追加
シリアル・インタフェース (クロック非同期式、クロック同期式)	シリアル・アレイ・ユニット	シリアル・アレイ・ユニット	UART ループバック機能を追加。
		UARTA	機能追加
I2C バス	IICA	IICA	全アドレス応答機能を追加。
リモコン受信	—	リモコン信号受信機能 (REMC)	機能追加
演算器	乗除積和算器	—	削除 (積和演算命令が追加されたため)
データ転送機能	DMA コントローラ	データ・トランスファ・コントローラ (DTC)	周辺機能の変更
CPU を介さない周辺機能間での連係動作	—	ロジック&イベント・リンク・コントローラ (ELCL)	機能追加

備考 : 周辺機能の追加、 : 周辺機能の変更、 : 周辺機能の削除、— : 対応機能なし

注意 周辺機能の詳細や使用方法および電気的特性については、ユーザーズマニュアル ハードウェア編をご参照ください。

表 1.2 周辺機能の差分 (2/2)

項目	RL78/G13	RL78/G23	
	機能名	機能名	RL78/G13 との主な差分
割り込み	割り込み機能	割り込み機能	割り込み要因の変更
	キー割り込み機能	キー割り込み機能	- 割り込み端子選択機能を追加。 - 検出エッジ選択機能を追加。
システム動作電流の低減	スタンバイ機能	スタンバイ機能	- 高速オンチップ・オシレータの高速起動選択機能を追加。 - RAM への電源供給停止機能を追加。
リセット	リセット機能	リセット機能	パワーオン・リセット発生確認機能を追加。
	パワーオン・リセット回路	パワーオン・リセット回路	リセット処理時間などの特性は異なる。
電圧検出回路 (LVD)	電圧検出回路	電圧検出回路	- 2 ch 搭載 - 検出電圧の変更
安全機能	安全機能	安全機能	- CPU 暴走による Flash の書き換え防止機能を追加。 - 入出力端子のデジタル出力信号レベル検出機能を追加。 - UART ループバック機能を追加。
セキュリティ暗号化	—	セキュリティ機能	機能追加
CPU と独立した処理実行機能	—	SNOOZE モード・シーケンサ	機能追加
静電容量タッチ/近接センサ	—	静電容量センサユニット	機能追加
レギュレータ	レギュレータ	レギュレータ	レギュレータ出力電圧が異なる。
オプション機能選択領域	オプション・バイト	オプション・バイト	WDT、LVD、フラッシュの動作モードの機能変更あり。
フラッシュ・メモリ	フラッシュ・メモリ	フラッシュ・メモリ	仕様 (ブロック・サイズなど) が異なる。
オンチップ・デバッグ機能	オンチップ・デバッグ機能	オンチップ・デバッグ機能	対応エミュレータが異なる。
10 進補正 (BCD) 回路	10 進補正 (BCD) 回路	10 進補正 (BCD) 回路	なし

備考 : 周辺機能の追加、 : 周辺機能の変更、 : 周辺機能の削除、— : 対応機能なし

注意 周辺機能の詳細や使用方法および電気的特性については、ユーザーズマニュアル ハードウェア編をご参照ください。

2. レジスタ比較

「1. 周辺機能の差分」章で、追加、変更、削除以外の周辺機能について、表 2.1～表 2.19 に RL78/G13 と RL78/G23 のレジスタ比較を示します。各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

また、製品によって、搭載しているレジスタとビットは異なります。各製品に搭載しているレジスタとビットについてもユーザーズマニュアル ハードウェア編をご参照ください。

2.1 ポート機能

表 2.1 ポート機能を制御するレジスタ (1/2)

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
ポート・モード・レジスタ (PMxx)	ポート・モード・レジスタ (PMxx)	PM12 レジスタに PM121, PM122 ビットを追加。
ポート・レジスタ (Pxx)	ポート・レジスタ (Pxx)	なし
プルアップ抵抗オプション・レジスタ (PUxx)	プルアップ抵抗オプション・レジスタ (PUxx)	PU12 レジスタに PU121, PU122 ビットを追加。
ポート入力モード・レジスタ (PIMx)	ポート入力モード・レジスタ (PIMxx)	PIM3 レジスタに PIM33 ビットを追加。 PIM4 レジスタに PIM41 ビットを追加。 PIM7 レジスタに PIM71 ビットを追加。 PIM8 レジスタに PIM84 ビットを追加。
ポート出力モード・レジスタ (POMx)	ポート出力モード・レジスタ (POMxx)	POM3 レジスタに POM34 ビットを追加。 POM4 レジスタに POM42 ビットを追加。 POM7 レジスタに POM72 ビットを追加。 POM8 レジスタに POM83 ビットを追加。 POM12 レジスタに POM120 ビットを追加。
—	ポート・デジタル・インプット・ディスエーブル・レジスタ (PDIDISxx)	新規追加
ポート・モード・コントロール・レジスタ (PMCxx)	ポート・モード・コントロール A・レジスタ (PMCAxx)	対象端子の変更
—	ポート・モード・コントロール T・レジスタ (PMCTxx)	新規追加
—	ポート・モード・コントロール E・レジスタ (PMCExx)	新規追加
A/D ポート・コンフィギュレーション・レジスタ (ADPC)	—	削除

備考 □: レジスタ名の変更なし、■: 追加、■: 変更、■: 削除、—: 対応レジスタなし
注意: 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

表 2.2 ポート機能を制御するレジスタ (2/2)

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
周辺 I/O リダイレクション・レジスタ (PIOR)	周辺 I/O リダイレクション・レジスタ (PIOR)	なし
グローバル・デジタル・インプット・ディスエーブル・レジスタ (GDIDIS)	グローバル・デジタル・インプット・ディスエーブル・レジスタ (GDIDIS)	なし
—	出力電流制御許可レジスタ (CCDE)	新規追加
—	出力電流選択レジスタ (CCSx)	新規追加
—	ポート・オーバードライブ・レジスタ (PTDC)	新規追加
—	ポート・ファンクション出力許可レジスタ (PFOEx)	新規追加
—	ポート・モード選択レジスタ (PMS)	新規追加

備考 : レジスタ名の変更なし、 : 追加、 : 変更、 : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.2 クロック発生回路

表 2.3 クロック発生回路を制御するレジスタ

RL78/G13 レジスタ名	RL78/G23 レジスタ名	備考
クロック動作モード制御レジスタ (CMC)	クロック動作モード制御レジスタ (CMC)	ビット 3 に XTSEL ビットを追加。
システム・クロック制御レジスタ (CKC)	システム・クロック制御レジスタ (CKC)	ビット 0 に MCM1 ビットを追加。 ビット 1 に MCS1 ビットを追加。
クロック動作ステータス制御レジスタ (CSC)	クロック動作ステータス制御レジスタ (CSC)	ビット 1 に MIOEN ビットを追加。
発振安定時間カウンタ状態レジスタ (OSTC)	発振安定時間カウンタ状態レジスタ (OSTC)	なし
発振安定時間選択レジスタ (OSTS)	発振安定時間選択レジスタ (OSTS)	なし
周辺イネーブル・レジスタ 0 (PER0)	周辺イネーブル・レジスタ 0 (PER0)	ビット 7 が RTCWEN ビットに変更。
—	周辺イネーブル・レジスタ 1 (PER1)	新規追加
サブシステム・クロック供給モード制御レジスタ (OSMC)	サブシステム・クロック供給モード制御レジスタ (OSMC)	ビット 0 に HIPREC ビットを追加。 ビット 1, 2 の値が不定に変更。
—	サブシステム・クロック選択レジスタ (CKSEL)	新規追加
高速オンチップ・オシレータ周波数選択レジスタ (HOCODIV)	高速オンチップ・オシレータ周波数選択レジスタ (HOCODIV)	なし
—	中速オンチップ・オシレータ周波数選択レジスタ (MOCODIV)	新規追加
—	高速システム・クロック分周レジスタ (MOSCDIV)	新規追加
高速オンチップ・オシレータ・トリミング・レジスタ (HIOTRM)	高速オンチップ・オシレータ・トリミング・レジスタ (HIOTRM)	なし
—	中速オンチップ・オシレータ・トリミング・レジスタ (MIOTRM)	新規追加
—	低速オンチップ・オシレータ・トリミング・レジスタ (LIOTRM)	新規追加
—	スタンバイ・モード解除設定レジスタ (WKUPMD)	新規追加

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.3 タイマ・アレイ・ユニット

表 2.4 タイマ・アレイ・ユニットを制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
周辺イネーブル・レジスタ 0 (PER0)	周辺イネーブル・レジスタ 0 (PER0)	本周辺機能設定で使用するビット 0, 1 (TAU0EN, TAU1EN) のビット名は変更なし。ただし、ビット 7 が RTCWEN ビットに変更。
—	周辺リセット制御レジスタ 0 (PRR0)	新規追加
タイマ・クロック選択レジスタ m (TPSm)	タイマ・クロック選択レジスタ m (TPSm)	なし
タイマ・モード・レジスタ mn (TMRmn)	タイマ・モード・レジスタ mn (TMRmn)	なし
タイマ・ステータス・レジスタ mn (TSRmn)	タイマ・ステータス・レジスタ mn (TSRmn)	なし
タイマ・チャンネル許可ステータス・レジスタ m (TEm)	タイマ・チャンネル許可ステータス・レジスタ m (TEm)	なし
タイマ・チャンネル開始レジスタ m (TSM)	タイマ・チャンネル開始レジスタ m (TSM)	なし
タイマ・チャンネル停止レジスタ m (TTm)	タイマ・チャンネル停止レジスタ m (TTm)	なし
タイマ入力選択レジスタ 0 (TIS0)	タイマ入力選択レジスタ 0 (TIS0)	なし
—	タイマ入力選択レジスタ 1 (TIS1)	新規追加
タイマ出力許可レジスタ m (TOEm)	タイマ出力許可レジスタ m (TOEm)	なし
タイマ出力レジスタ m (TOM)	タイマ出力レジスタ m (TOM)	なし
タイマ出力レベル・レジスタ m (TOLm)	タイマ出力レベル・レジスタ m (TOLm)	なし
タイマ出力モード・レジスタ m (TOMm)	タイマ出力モード・レジスタ m (TOMm)	なし
入力切り替え制御レジスタ (ISC)	入力切り替え制御レジスタ (ISC)	ビット 2~7 に ISC2~ISC7 ビットを追加。
ノイズ・フィルタ許可レジスタ 1, 2 (NFEN1, NFEN2)	ノイズ・フィルタ許可レジスタ 1, 2 (NFEN1, NFEN2)	なし
ポート・モード・コントロール・レジスタ (PMCxx)	ポート・モード・コントロール A・レジスタ (PMCAxx)	対象端子の変更
—	ポート・モード・コントロール T・レジスタ (PMCTxx)	新規追加
—	ポート・モード・コントロール E・レジスタ (PMCExx)	新規追加
ポート・モード・レジスタ (PMxx)	ポート・モード・レジスタ (PMxx)	PM12 レジスタに PM121, PM122 ビットを追加。
ポート・レジスタ (Pxx)	ポート・レジスタ (Pxx)	なし
—	ポート・ファンクション出力許可レジスタ 0 (PFOE0)	新規追加

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.4 リアルタイム・クロック

表 2.5 リアルタイム・クロックを制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
周辺イネーブル・レジスタ 0 (PER0)	周辺イネーブル・レジスタ 0 (PER0)	ビット 7 が RTCWEN ビットに変更。
サブシステム・クロック供給モード制御レジスタ (OSMC)	サブシステム・クロック供給モード制御レジスタ (OSMC)	本周辺機能設定で使用するビット 4 (WUTMMCK0) のビット名は変更なし。ただし、ビット 0 に HIPREC ビットを追加。ビット 1, 2 の値が不定に変更。
リアルタイム・クロック・コントロール・レジスタ 0 (RTCC0)	リアルタイム・クロック・コントロール・レジスタ 0 (RTCC0)	ビット 4 に RTC128EN ビットを追加。
リアルタイム・クロック・コントロール・レジスタ 1 (RTCC1)	リアルタイム・クロック・コントロール・レジスタ 1 (RTCC1)	なし
秒カウント・レジスタ (SEC)	秒カウント・レジスタ (SEC)	なし
分カウント・レジスタ (MIN)	分カウント・レジスタ (MIN)	なし
時カウント・レジスタ (HOUR)	時カウント・レジスタ (HOUR)	なし
日カウント・レジスタ (DAY)	日カウント・レジスタ (DAY)	なし
曜日カウント・レジスタ (WEEK)	曜日カウント・レジスタ (WEEK)	なし
月カウント・レジスタ (MONTH)	月カウント・レジスタ (MONTH)	なし
年カウント・レジスタ (YEAR)	年カウント・レジスタ (YEAR)	なし
時計誤差補正レジスタ (SUBCUD)	時計誤差補正レジスタ (SUBCUD)	なし
アラーム分レジスタ (ALARMWWM)	アラーム分レジスタ (ALARMWWM)	なし
アラーム時レジスタ (ALARMWH)	アラーム時レジスタ (ALARMWH)	なし
アラーム曜日レジスタ (ALARMWW)	アラーム曜日レジスタ (ALARMWW)	なし
ポート・モード・レジスタ 3 (PM3)	ポート・モード・レジスタ 3 (PM3)	本周辺機能設定で使用するビット 0 (PM30) のビット名は変更なし。ただし、ビット 2~7 に PM32~PM37 ビットを追加。
ポート・レジスタ 3 (P3)	ポート・レジスタ 3 (P3)	なし

備考 : レジスタ名の変更なし、: 追加、: 変更、: 削除、-: 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.5 クロック出力／ブザー出力制御回路

表 2.6 クロック出力／ブザー出力制御回路を制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
クロック出力選択レジスタ n (CKSn)	クロック出力選択レジスタ n (CKSn)	なし
ポート・モード・レジスタ 1, 3, 5, 14 (PM1, PM3, PM5, PM14)	ポート・モード・レジスタ 1, 3, 5, 14 (PM1, PM3, PM5, PM14)	なし
ポート・レジスタ 1, 3, 5, 14 (P1, P3, P5, P14)	ポート・レジスタ 1, 3, 5, 14 (P1, P3, P5, P14)	なし
—	ポート・モード・コントロール T・ レジスタ (PMCTxx)	新規追加
—	ポート・モード・コントロール E・ レジスタ (PMCExx)	新規追加

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.6 ウォッチドッグ・タイマ

表 2.7 ウォッチドッグ・タイマを制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
ウォッチドッグ・タイマ・ イネーブル・レジスタ (WDTE)	ウォッチドッグ・タイマ・ イネーブル・レジスタ (WDTE)	なし

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.7 A/D コンバータ

表 2.8 A/D コンバータを制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
周辺イネーブル・レジスタ 0 (PER0)	周辺イネーブル・レジスタ 0 (PER0)	本周辺機能設定で使用するビット 5 (ADCEN) のビット名は変更なし。ただし、ビット 7 が RTCWEN ビットに変更。
—	周辺リセット制御レジスタ 0 (PRR0)	新規追加
A/D コンバータ・モード・レジスタ 0 (ADM0)	A/D コンバータ・モード・レジスタ 0 (ADM0)	なし
A/D コンバータ・モード・レジスタ 1 (ADM1)	A/D コンバータ・モード・レジスタ 1 (ADM1)	ビット 2 に ADTRS2 ビットを追加。 ビット 3 に ADLSP ビットを追加。
A/D コンバータ・モード・レジスタ 2 (ADM2)	A/D コンバータ・モード・レジスタ 2 (ADM2)	ビット 0 が ADTYP0 ビットに変更。 ビット 1 に ADTYP1 ビットを追加。
10 ビット A/D 変換結果レジスタ (ADCR)	12 ビット/10 ビット A/D 変換結果レジスタ (ADCRn)	- レジスタ名変更。 - 12 ビット分解能追加。
8 ビット A/D 変換結果レジスタ (ADCRH)	8 ビット A/D 変換結果レジスタ (ADCRnH)	レジスタ名変更。
アナログ入力チャンネル指定レジスタ (ADS)	アナログ入力チャンネル指定レジスタ (ADS)	なし
変換結果比較上限値設定レジスタ (ADUL)	変換結果比較上限値設定レジスタ (ADUL)	なし
変換結果比較下限値設定レジスタ (ADLL)	変換結果比較下限値設定レジスタ (ADLL)	なし
A/D テスト・レジスタ (ADTES)	A/D テスト・レジスタ (ADTES)	なし
A/D ポート・コンフィギュレーション・レジスタ (ADPC)	—	削除
ポート・モード・コントロール・レジスタ 0, 3, 10, 11, 12, 14 (PMC0, PMC3, PMC10, PMC11, PMC12, PMC14)	ポート・モード・コントロール A・レジスタ 0, 3, 10, 11, 12, 14 (PMCA0, PMCA3, PMCA10, PMCA11, PMCA12, PMCA14)	対象端子の変更
—	ポート・モード・コントロール T・レジスタ 0, 3 (PMCT0, PMCT3)	新規追加
—	ポート・モード・コントロール E・レジスタ 0, 3 (PMCE0, PMCE3)	新規追加
ポート・モード・レジスタ 0, 2, 3, 10, 11, 12, 14, 15 (PM0, PM2, PM3, PM10, PM11, PM12, PM14, PM15)	ポート・モード・レジスタ 0, 2, 3, 10, 11, 12, 14, 15 (PM0, PM2, PM3, PM10, PM11, PM12, PM14, PM15)	PM12 レジスタに PM121, PM122 ビットを追加。

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.8 シリアル・アレイ・ユニット

表 2.9 シリアル・アレイ・ユニットを制御するレジスタ (1/2)

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
周辺イネーブル・レジスタ 0 (PER0)	周辺イネーブル・レジスタ 0 (PER0)	本周辺機能設定で使用するビット 2, 3 (SAU0EN, SAU1EN) のビット名は変更なし。ただし、ビット 7 が RTCWEN ビットに変更。
—	周辺リセット制御レジスタ 0 (PRR0)	新規追加
シリアル・クロック選択 レジスタ m (SPSm)	シリアル・クロック選択 レジスタ m (SPSm)	なし
シリアル・モード・レジスタ mn (SMRmn)	シリアル・モード・レジスタ mn (SMRmn)	なし
シリアル通信動作設定 レジスタ mn (SCRmn)	シリアル通信動作設定 レジスタ mn (SCRmn)	なし
シリアル・データ・レジスタ mn (SDRmn)	シリアル・データ・レジスタ mn (SDRmn)	なし
シリアル・フラグ・クリア・ トリガ・レジスタ mn (SIRmn)	シリアル・フラグ・クリア・ トリガ・レジスタ mn (SIRmn)	なし
シリアル・ステータス・ レジスタ mn (SSRmn)	シリアル・ステータス・ レジスタ mn (SSRmn)	なし
シリアル・チャンネル開始 レジスタ m (SSm)	シリアル・チャンネル開始 レジスタ m (SSm)	なし
シリアル・チャンネル停止 レジスタ m (STm)	シリアル・チャンネル停止 レジスタ m (STm)	なし
シリアル・チャンネル許可 ステータス・レジスタ m (SEm)	シリアル・チャンネル許可 ステータス・レジスタ m (SEm)	なし
シリアル出力許可レジスタ m (SOEm)	シリアル出力許可レジスタ m (SOEm)	なし
シリアル出力レベル・ レジスタ m (SOLm)	シリアル出力レベル・ レジスタ m (SOLm)	なし
シリアル出力レジスタ m (SOM)	シリアル出力レジスタ m (SOM)	なし
シリアル・スタンバイ・ コントロール・レジスタ m (SSCm)	シリアル・スタンバイ・ コントロール・レジスタ m (SSCm)	なし
入力切り替え制御レジスタ (ISC)	入力切り替え制御レジスタ (ISC)	ビット 2~7 に ISC2~ISC7 ビットを追加。
ノイズ・フィルタ許可 レジスタ 0 (NFEN0)	ノイズ・フィルタ許可 レジスタ 0 (NFEN0)	なし

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

表 2.10 シリアル・アレイ・ユニットを制御するレジスタ (2/2)

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
ポート入力モード・レジスタ 0, 1, 4, 5, 8, 14 (PIM0, PIM1, PIM4, PIM5, PIM8, PIM14)	ポート入力モード・レジスタ 0, 1, 4, 5, 8, 14 (PIM0, PIM1, PIM4, PIM5, PIM8, PIM14)	PIM4 レジスタに PIM41 ビットを追加。 PIM8 レジスタに PIM84 ビットを追加。
ポート出力モード・レジスタ 0, 1, 4, 5, 7-9, 14 (POM0, POM1, POM4, POM5, POM7-POM9, POM14)	ポート出力モード・レジスタ 0, 1, 4, 5, 7-9, 14 (POM0, POM1, POM4, POM5, POM7-POM9, POM14)	POM4 レジスタに POM42 ビットを追加。 POM7 レジスタに POM72 ビットを追加。 POM8 レジスタに POM83 ビットを追加。
ポート・モード・コントロール・ レジスタ 0, 3, 14 (PMC0, PMC3, PMC14)	ポート・モード・コントロール A・ レジスタ 0, 3, 14 (PMCA0, PMCA3, PMCA14)	対象端子の変更
—	ポート・モード・コントロール T・ レジスタ 0, 3 (PMCT0, PMCT3)	新規追加
—	ポート・モード・コントロール E・ レジスタ 0 (PMCE0)	新規追加
—	ポート・ファンクション出力許可 レジスタ (PFOEx)	新規追加
ポート・モード・レジスタ 0, 1, 3-5, 7-9, 14 (PM0, PM1, PM3-PM5, PM7-PM9, PM14)	ポート・モード・レジスタ 0, 1, 3-5, 7-9, 14 (PM0, PM1, PM3-PM5, PM7-PM9, PM14)	なし
ポート・レジスタ 0, 1, 3-5, 7-9, 14 (P0, P1, P3-P5, P7-P9, P14)	ポート・レジスタ 0, 1, 3-5, 7-9, 14 (P0, P1, P3-P5, P7-P9, P14)	なし
—	UART ループバック選択 レジスタ (ULBS)	新規追加

備考 : レジスタ名の変更なし、 : 追加、 : 変更、 : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.9 シリアル・インタフェース IICA

表 2.11 シリアル・インタフェース IICA を制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
周辺イネーブル・レジスタ 0 (PER0)	周辺イネーブル・レジスタ 0 (PER0)	本周辺機能設定で使用するビット 6, 4 (IICA1EN, IICA0EN) のビット名は変更なし。ビット 7 が RTCWEN ビットに変更。
—	周辺リセット制御レジスタ 0 (PRR0)	新規追加
IICA コントロール・レジスタ n0 (IICCTLn0)	IICA コントロール・レジスタ n0 (IICCTLn0)	なし
IICA ステータス・レジスタ n (IICSn)	IICA ステータス・レジスタ n (IICSn)	なし
IICA フラグ・レジスタ n (IICFn)	IICA フラグ・レジスタ n (IICFn)	なし
IICA コントロール・レジスタ n1 (IICCTLn1)	IICA コントロール・レジスタ n1 (IICCTLn1)	ビット 6 に SVADISn ビットを追加。
IICA ロウ・レベル幅設定 レジスタ n (IICWLn)	IICA ロウ・レベル幅設定 レジスタ n (IICWLn)	なし
IICA ハイ・レベル幅設定 レジスタ n (IICWHn)	IICA ハイ・レベル幅設定 レジスタ n (IICWHn)	なし
ポート・モード・レジスタ 6 (PM6)	ポート・モード・レジスタ 6 (PM6)	なし
ポート・レジスタ 6 (P6)	ポート・レジスタ 6 (P6)	なし

備考 : レジスタ名の変更なし、 : 追加、 : 変更、 : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.10 割り込み機能

表 2.12 割り込み機能を制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
割り込み要求フラグ・レジスタ (IF0L, IF0H, IF1L, IF1H, IF2L, IF2H, IF3L)	割り込み要求フラグ・レジスタ (IF0L, IF0H, IF1L, IF1H, IF2L, IF2H, IF3L, IF3H)	IF3H レジスタが追加。 IF0H レジスタの内容が変更。 IF1L レジスタの内容が変更。 IF1H レジスタの内容が変更 (ITIF → ITLIF ビット)。 IF2L レジスタの内容が変更 (PIF10 → FLIF ビット)。 IF2H レジスタの内容が変更。 IF3L レジスタの内容が変更。
割り込みマスク・ フラグ・レジスタ (MK0L, MK0H, MK1L, MK1H, MK2L, MK2H, MK3L)	割り込みマスク・ フラグ・レジスタ (MK0L, MK0H, MK1L, MK1H, MK2L, MK2H, MK3L, MK3H)	MK3H レジスタが追加。 MK0H レジスタの内容が変更。 MK1L レジスタの内容が変更。 MK1H レジスタの内容が変更 (ITMK → ITLMK ビット)。 MK2L レジスタの内容が変更 (PMK10 → FLMK ビット)。 MK2H レジスタの内容が変更。 MK3L レジスタの内容が変更。
優先順位指定フラグ・レジスタ (PR00L, PR00H, PR01L, PR01H, PR02L, PR02H, PR03L, PR10L, PR10H, PR11L, PR11H, PR12L, PR12H, PR13L)	優先順位指定フラグ・レジスタ (PR00L, PR00H, PR01L, PR01H, PR02L, PR02H, PR03L, PR03H, PR10L, PR10H, PR11L, PR11H, PR12L, PR12H, PR13L, PR13H)	PR03H, PR13H レジスタが追加。 PR00H, PR10H レジスタの内容が 変更。 PR01L, PR11L レジスタの内容が 変更。 PR01H, PR11H レジスタの内容が 変更 (ITPR0, ITPR1 → ITLPR0, ITLPR1 ビット)。 PR02L, PR12L レジスタの内容が 変更 (PPR010, PPR110 → FLPR0, FLPR1 ビット)。 PR02H, PR12H レジスタの内容が 変更。 PR03L, PR13L レジスタの内容が 変更。
外部割り込み立ち上がりエッジ 許可レジスタ (EGP0, EGP1)	外部割り込み立ち上がりエッジ 許可レジスタ (EGP0, EGP1)	なし
外部割り込み立ち下がりエッジ 許可レジスタ (EGN0, EGN1)	外部割り込み立ち下がりエッジ 許可レジスタ (EGN0, EGN1)	なし
プログラム・ステータス・ ワード (PSW)	プログラム・ステータス・ ワード (PSW)	なし

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、- : 対応レジスタなし
注意: 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.11 キー割り込み機能

表 2.13 キー割り込みを制御するレジスタ

RL78/G13 レジスタ名	RL78/G23	
	レジスタ名	備考
—	キー・リターン・コントロール・レジスタ(KRCTL)	新規追加
キー・リターン・モード・レジスタ (KRM)	キー・リターン・モード・レジスタ 0 (KRM0)	レジスタ名変更
—	キー・リターン・フラグ・レジスタ (KRF)	新規追加
ポート・モード・レジスタ 7 (PM7)	ポート・モード・レジスタ 7 (PM7)	なし

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.12 スタンバイ機能

表 2.14 スタンバイ機能を制御するレジスタ

RL78/G13 レジスタ名	RL78/G23	
	レジスタ名	備考
サブシステム・クロック供給モード制御レジスタ (OSMC)	サブシステム・クロック供給モード制御レジスタ (OSMC)	ビット 0 に HIPREC ビットを追加。 ビット 1, 2 の値が不定に変更。
発振安定時間カウンタ状態レジスタ (OSTC)	発振安定時間カウンタ状態レジスタ(OSTC)	なし
発振安定時間選択レジスタ (OSTS)	発振安定時間選択レジスタ (OSTS)	なし
—	スタンバイ・モード解除設定レジスタ (WKUPMD)	新規追加
—	メモリ電力削減制御レジスタ (PSMCR)	新規追加

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.13 リセット機能

表 2.15 リセット要因を確認するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
リセット・コントロール・フラグ・レジスタ (RESF)	リセット・コントロール・フラグ・レジスタ (RESF)	なし
—	パワーオン・リセット・ステータス・レジスタ (PORSR)	新規追加
—	周辺リセット制御レジスタ 0 (PRR0)	新規追加
—	周辺リセット制御レジスタ 1 (PRR1)	新規追加

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.14 パワーオン・リセット回路

パワーオン・リセット回路を制御するレジスタは、ありません。

2.15 電圧検出回路

表 2.16 電圧検出回路を制御するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
ユーザ・オプション・バイト 000C1H / 010C1H (LVD 関連の設定)	ユーザ・オプション・バイト 000C1H / 040C1H (LVD 関連の設定)	オプション・バイトの機能に変更点あり。また、ブート・スワップ時のアドレスに変更あり。
電圧検出レジスタ (LVIM)	電圧検出レジスタ (LVIM)	ビット 0 が LVD0F ビットに変更。 ビット 1 が LVD1F ビットに変更。 ビット 2 が DLVD0F ビットに変更。 ビット 3 が DLVD1F ビットに変更。
—	LVD 検出フラグ・クリア・レジスタ (LVDFCLR)	新規追加
電圧検出レベル・レジスタ (LVIS)	電圧検出レベル・レジスタ (LVIS)	ビット 0 が LVD1V0 ビットに変更。 ビット 1 が LVD1V1 ビットに変更。 ビット 2 が LVD1V2 ビットに変更。 ビット 3 が LVD1V3 ビットに変更。 ビット 4 が LVD1V4 ビットに変更。 ビット 6 が LVD1SEL ビットに変更。 ビット 7 が LVD1EN ビットに変更。

備考 □ : レジスタ名の変更なし、■ : 追加、■ : 変更、■ : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.16 安全機能

表 2.17 安全機能で使用するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
フラッシュ・メモリ CRC 制御レジスタ (CRC0CTL)	フラッシュ・メモリ CRC 制御レジスタ (CRC0CTL)	なし
フラッシュ・メモリ CRC 演算結果レジスタ (PGCRCL)	フラッシュ・メモリ CRC 演算結果レジスタ (PGCRCL)	なし
CRC 入力レジスタ (CRCIN)	CRC 入力レジスタ (CRCIN)	なし
CRC データ・レジスタ (CRCD)	CRC データ・レジスタ (CRCD)	なし
—	コード・フラッシュ・メモリ・ガードレジスタ (GFLASH0)	新規追加
—	データ・フラッシュ・メモリ・ガードレジスタ (GFLASH1)	新規追加
—	フラッシュ・セキュリティ領域ガードレジスタ (GFLASH2)	新規追加
RAM パリティ・エラー制御レジスタ (RPECTL)	RAM パリティ・エラー制御レジスタ (RPECTL)	なし
不正メモリ・アクセス検出制御レジスタ (IAWCTL)	不正メモリ・アクセス検出制御レジスタ (IAWCTL)	なし
—	IAWCTL レジスタ・ガードレジスタ (GIAWCTL)	新規追加
タイマ入力選択レジスタ 0 (TIS0)	タイマ入力選択レジスタ 0 (TIS0)	なし
A/D テスト・レジスタ (ADTES)	A/D テスト・レジスタ (ADTES)	なし
アナログ入力チャネル指定レジスタ (ADS)	アナログ入力チャネル指定レジスタ (ADS)	なし
—	ポート・モード選択レジスタ (PMS)	新規追加
—	UART ループバック選択レジスタ (ULBS)	新規追加

備考 : レジスタ名の変更なし、 : 追加、 : 変更、 : 削除、— : 対応レジスタなし
 注意. 各レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.17 レギュレータ

レギュレータを制御するレジスタは、ありません。

2.18 オプション・バイト

オプション・バイトを制御するレジスタは、ありません。

オプション・バイトの機能は、オプション・バイト領域で設定します。

表 2.18 に RL78/G13 と RL78/G23 のオプション・バイト領域の比較を示します。

表 2.18 オプション・バイト領域

RL78/G13	RL78/G23	
オプション・バイト領域 (通常時/ブート・スワップ時)	オプション・バイト領域 (通常時/ブート・スワップ時)	備考
000C0H-000C3H /010C0H-010C3H	000C0H-000C3H /040C0H-040C3H	オプション・バイトの機能に変更点あり。また、ブート・スワップ時のアドレスに変更あり。
ユーザ・オプション・バイト 000C0H-000C2H /010C0H-010C2H	ユーザ・オプション・バイト 000C0H-000C2H /040C0H-040C2H	
000C0H/010C0H (WDT 関連の設定)	000C0H/040C0H (WDT 関連の設定)	
000C1H/010C1H (LVD 関連の設定)	000C1H/040C1H (LVD 関連の設定)	
000C2H/010C2H (フラッシュ、HOCO 関連 の設定)	000C2H/040C2H (フラッシュ、HOCO 関連 の設定)	
オンチップ・デバッグ・ オプション・バイト 000C3H/010C3H	オンチップ・デバッグ・ オプション・バイト 000C3H/040C3H	

備考 : オプション・バイト名の変更なし、 : 追加、 : 変更、 : 削除、
- : 対応レジスタなし

注意. 各オプション・バイトの機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

2.19 オンチップ・デバッグ機能

オンチップ・デバッグ機能を制御するレジスタは、ありません。

2.20 10 進補正 (BCD) 回路

表 2.19 10 進補正回路で使用するレジスタ

RL78/G13	RL78/G23	
レジスタ名	レジスタ名	備考
BCD 補正結果レジスタ (BCDADJ)	BCD 補正結果レジスタ (BCDADJ)	なし

備考 : レジスタ名の変更なし、 : 追加、 : 変更、 : 削除、- : 対応レジスタなし

注意. レジスタ機能の詳細については、ユーザーズマニュアル ハードウェア編をご参照ください。

3. その他の変更点および注意事項

3.1 RL78/G23 の命令セットについて

RL78/G23 では、積和演算命令で使用する「積和演算累計レジスタ(MACR)」が追加されています (MACR レジスタは、積和演算累計レジスタ(H)／(L) : MACRH／MACRL で構成されています)。

4. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0146)

RL78/G23 ユーザーズマニュアル ハードウェア編 (R01UH0896)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2021.4.13	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/