
RL78/G13

乗除積和算器 (A/D コンバータ 連続変換モード) CC-RL

R01AN2802JJ0100

Rev. 1.00

2015.04.16

要旨

本アプリケーションノートでは、乗除積和算器による積和演算モード（符号なし）の使用方法を説明します。A/D コンバータの変換結果（4 チャンネル分）をそれぞれ別の乗数で乗算した上で、チャンネル別に累計します。すべてのチャンネルの累計値が規定値を超えたとき LED を点灯します。

対象デバイス

RL78/G13

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	5
3. 関連アプリケーションノート	5
4. ハードウェア説明	6
4.1 ハードウェア構成例	6
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	7
5.2 オプション・バイトの設定一覧	8
5.3 定数一覧	8
5.4 変数一覧	8
5.5 関数一覧	9
5.6 関数仕様	9
5.7 フローチャート	11
5.7.1 初期設定関数	12
5.7.2 システム初期化関数	13
5.7.3 入出力ポートの設定	14
5.7.4 CPU クロックの設定	17
5.7.5 A/D コンバータの設定	18
5.7.6 メイン処理	24
5.7.7 A/D 電圧コンパレータ動作許可	28
5.7.8 A/D 変換動作開始	28
5.7.9 A/D 変換結果取得処理	29
5.7.10 A/D 変換動作停止処理	29
6. サンプルコード	30
7. 参考ドキュメント	30

1. 仕様

本アプリケーションノートでは、乗除積和算器による積和演算モード（符号なし）の使用方法を説明します。乗除積和算器を積和演算モード（符号なし）に設定し、A/D コンバータの変換結果（ANI0, ANI1, ANI2, ANI3）をそれぞれのアナログ入力チャンネルに対応した乗数（10, 11, 12, 13）で乗算した上で、チャンネル別に累計します。すべてのチャンネルの累計値が規定値（10,000）を超えたとき、LED の点灯出力を行い、A/D コンバータを停止して HALT モードに設定します。

表 1.1に使用する周辺機能と用途を、図 1.1 に積和演算動作の概要を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
乗除積和算器	A/D 変換結果の積和演算を行う
A/D コンバータ	P20/ANI0-P23/ANI3 端子のアナログ信号入力レベルを変換する

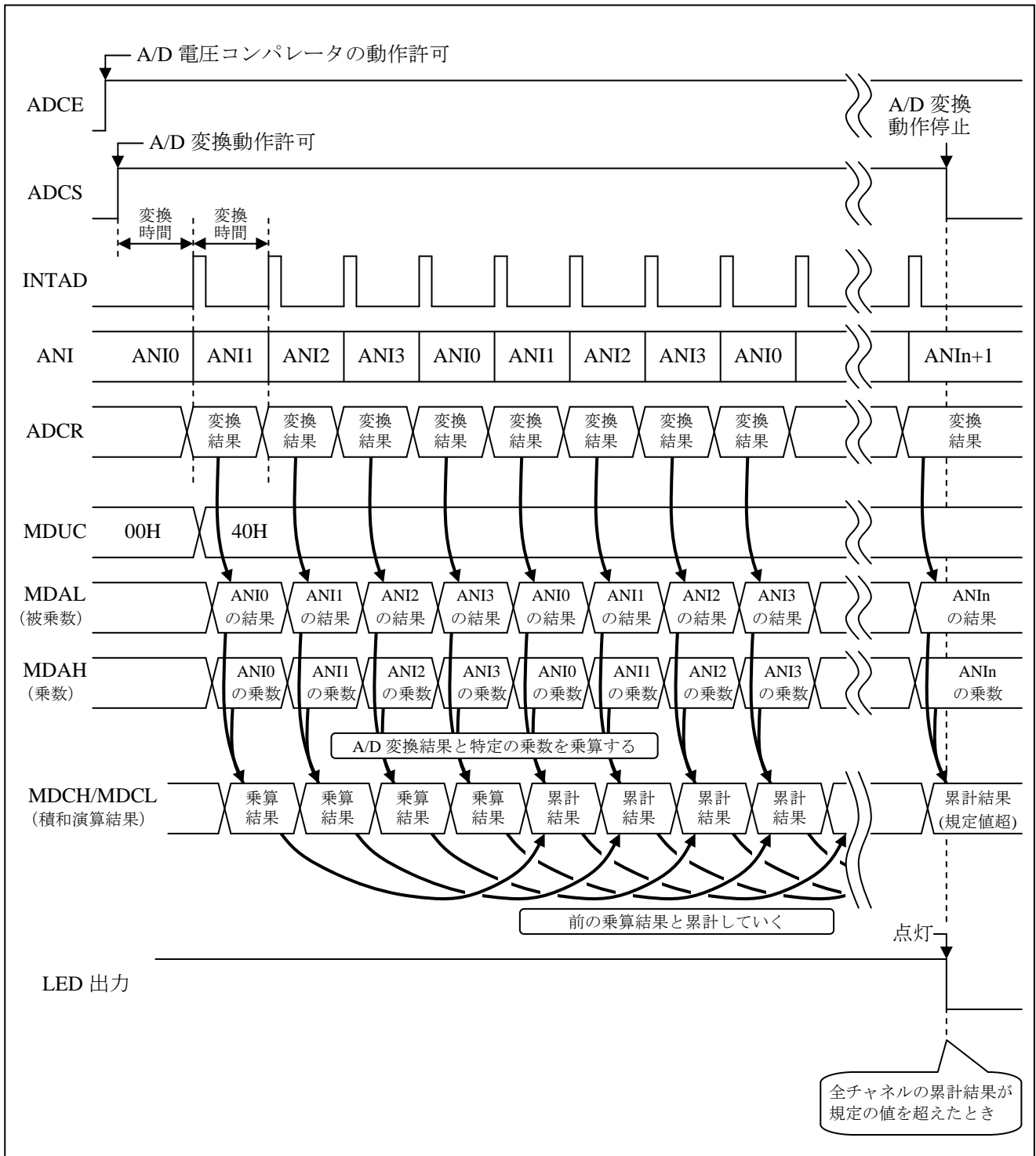


図 1.2 積和演算動作の概要

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G13 (R5F100LEA)
動作周波数	<ul style="list-style-type: none"> ● 高速オンチップ・オシレータ・クロック : 32MHz ● CPU/周辺ハードウェア・クロック : 32MHz
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ V3.01.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境(e ² studio)	ルネサス エレクトロニクス製 e ² studio V4.0.0.26
C コンパイラ(e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G13 初期設定 (R01AN2575J) アプリケーションノート

RL78/G13 A/D コンバータ (ソフトウェア・トリガ、連続変換モード) (R01AN2581J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

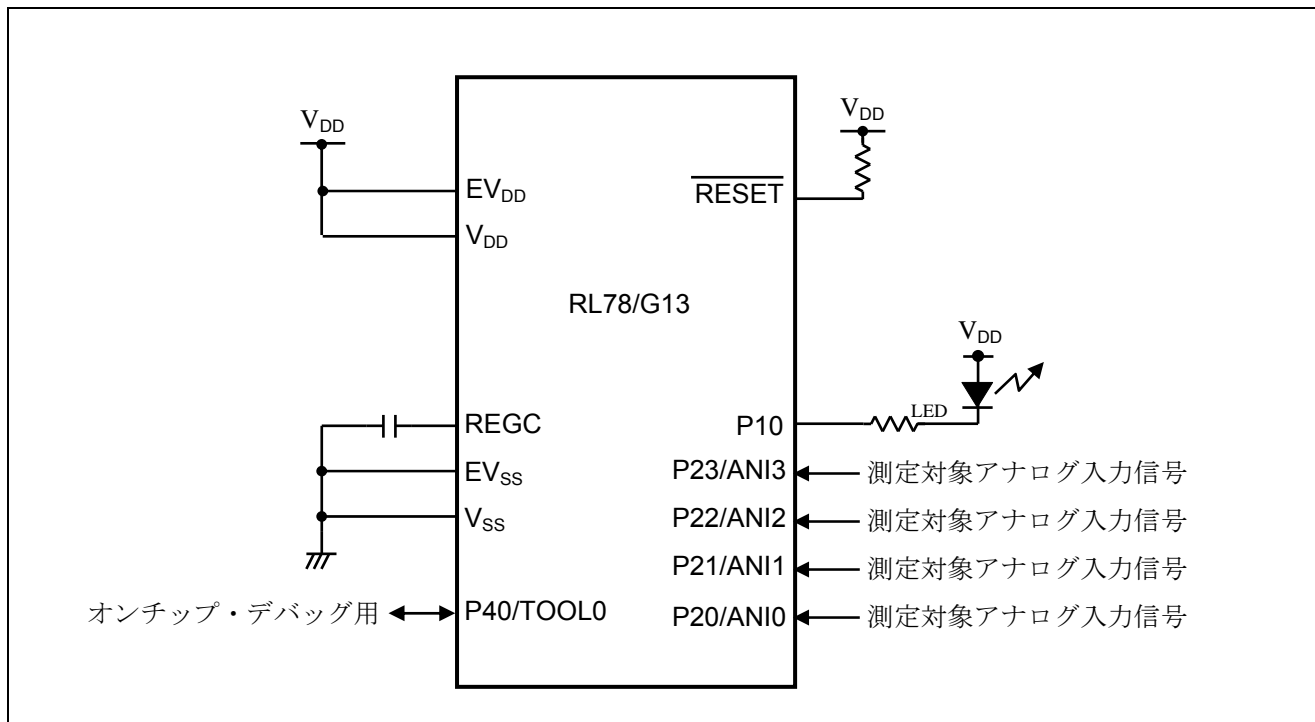


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい）。

- 2 EVSS で始まる名前の端子がある場合には VSS に、EVDD で始まる名前の端子がある場合には VDD にそれぞれ接続してください。
- 3 VDD は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P20/ANI0-P23/ANI3	入力	A/D コンバータ アナログ入力ポート
P10	出力	LED 点灯制御ポート

5. ソフトウェア説明

5.1 動作概要

本サンプルコードでは、乗除積和算器による積和演算モード（符号なし）の使用方法を説明します。乗除積和算器を積和演算モード（符号なし）に設定し、A/D コンバータの変換結果（ANI0, ANI1, ANI2, ANI3）をそれぞれのアナログ入力チャンネルに対応した乗数（10, 11, 12, 13）で乗算した上で、チャンネル別に累計します。すべてのチャンネルの累計値が規定値（10,000）を超えたとき、LED の点灯出力を行い、A/D コンバータを停止して HALT モードに設定します。

(1) A/D コンバータの初期設定を行います。

<設定条件>

- アナログ入力には P20/ANI0-P23/ANI3 端子を使用します。
- A/D 変換チャンネル選択はスキャン・モードを使用します。
- A/D 変換動作モードは連続変換モードを使用します。
- A/D 変換開始条件はソフトウェア・トリガを使用します。
- A/D 変換時間は 19us を選択します。
- A/D 変換終了割り込み（INTAD）を使用します。

(2) ADM0 レジスタの ADCS ビットに“1”（A/D 変換開始）を設定して A/D 変換を開始します。HALT 命令を実行して HALT モードに設定し、A/D 変換完了割り込み（INTAD）の発生を待ちます。

(3) 1 チャンネル分の A/D 変換が完了すると、A/D 変換結果が ADCR レジスタに転送されます。また、A/D 変換終了割り込み（INTAD）の発生によって、HALT モードが解除されます。

(3) 乗除積和算器を積和演算モードに設定し、A/D 変換結果と特定の乗数との乗算を行います。また、乗算結果を内蔵 RAM に格納し、再度 HALT モードに設定し、A/D 変換完了割り込み（INTAD）の発生を待ちます。

(4) 以降は、1 チャンネル分の A/D 変換が完了するごとに、A/D 変換結果の乗算とそれ以前の乗算結果との累計をチャンネルごとに繰り返します。累計値の結果が 10,000 を超えたチャンネルは、乗算と累計を停止します。

(5) 4 チャンネルすべての累計値の結果が 10,000 を超えると、P10 に接続された LED を点灯します。A/D コンバータを停止して HALT モードに移行します。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	11101000B	HS モード, 高速オンチップ・オシレータ : 32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
CHNUM	4	使用するアナログ入力チャンネルの数
BUFSIZE	64	累計結果保存用バッファのサイズ
THRESHOLD	0x00010000	累計結果の閾値
multiplier_table[4]	10,11,12,13	乗数として使用する値

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
uint16_t	adc_buffer[4]	A/D 変換結果保存用バッファ	main()
uint8_t	ch_counter	アナログ入力チャンネル用カウンタ	main()
uint32_t	mac_buffer[4] [64]	累計結果保存用バッファ	main()
uint8_t	mac_counter	累計回数用カウンタ	main()
uint8_t	threshold_flag[4]	規定値超過フラグ	main()

5.5 関数一覧

表 5.4 に関数を示します。

表 5.4 関数

関数名	概要
R_ADC_Set_OperationOn	A/D 電圧コンパレータ動作許可
R_ADC_Start	A/D 変換動作開始
R_ADC_Get_Result	A/D 変換結果取得
R_ADC_Stop	A/D 変換動作停止

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_ADC_Set_OperationOn

概要	A/D 電圧コンパレータ動作許可
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_OperationOn(void)
説明	A/D 電圧コンパレータの動作を許可します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Start

概要	A/D 変換動作開始
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Start(void)
説明	A/D 変換動作を開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_ADC_Get_Result

概要	A/D 変換結果取得	
ヘッダ	r_cg_adc.h	
宣言	void R_ADC_Get_Result(uint16_t * const buffer)	
説明	A/D 変換結果を取得します。	
引数	buffer	: 変換結果取得用 RAM エリアのアドレス
リターン値	なし	
備考	なし	

[関数名] R_ADC_Stop

概要	A/D 変換動作停止	
ヘッダ	r_cg_adc.h	
宣言	void R_ADC_Stop(void)	
説明	A/D 変換動作を停止します。	
引数	なし	
リターン値	なし	
備考	なし	

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

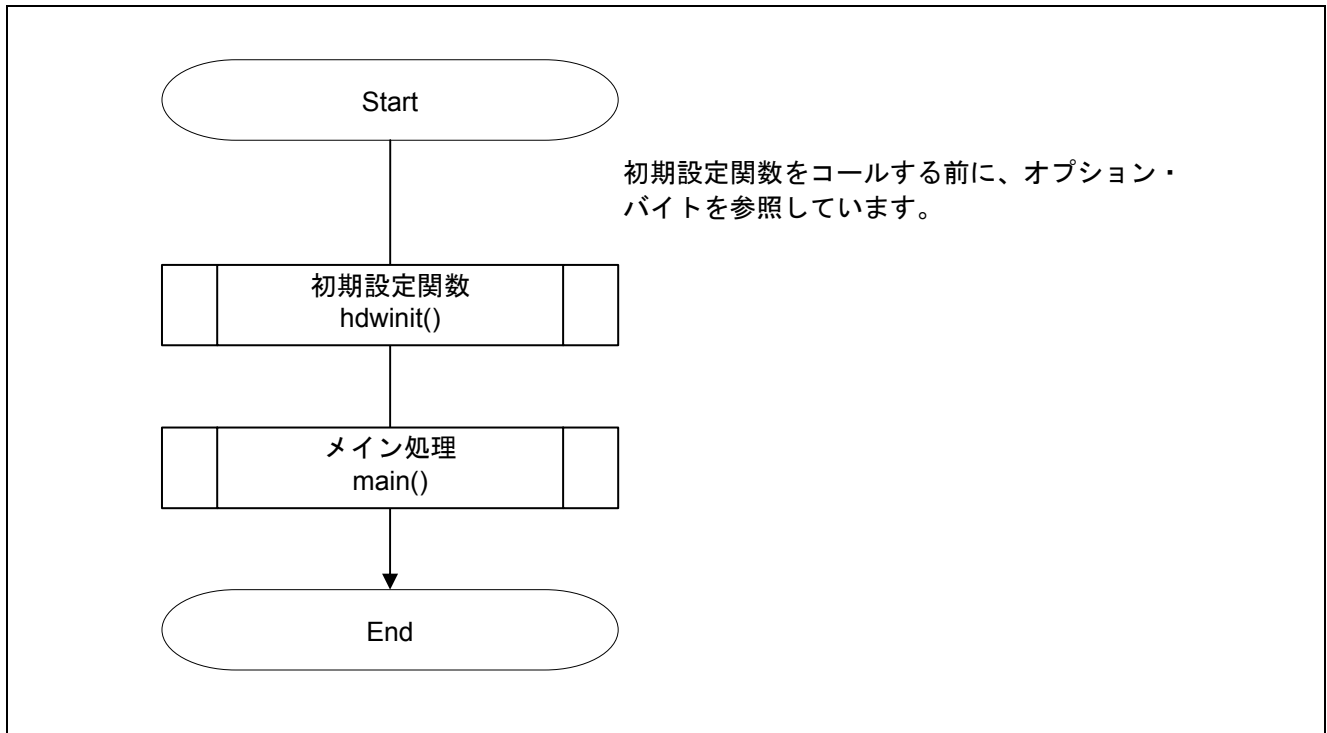


図 5.1 全体フロー

5.7.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

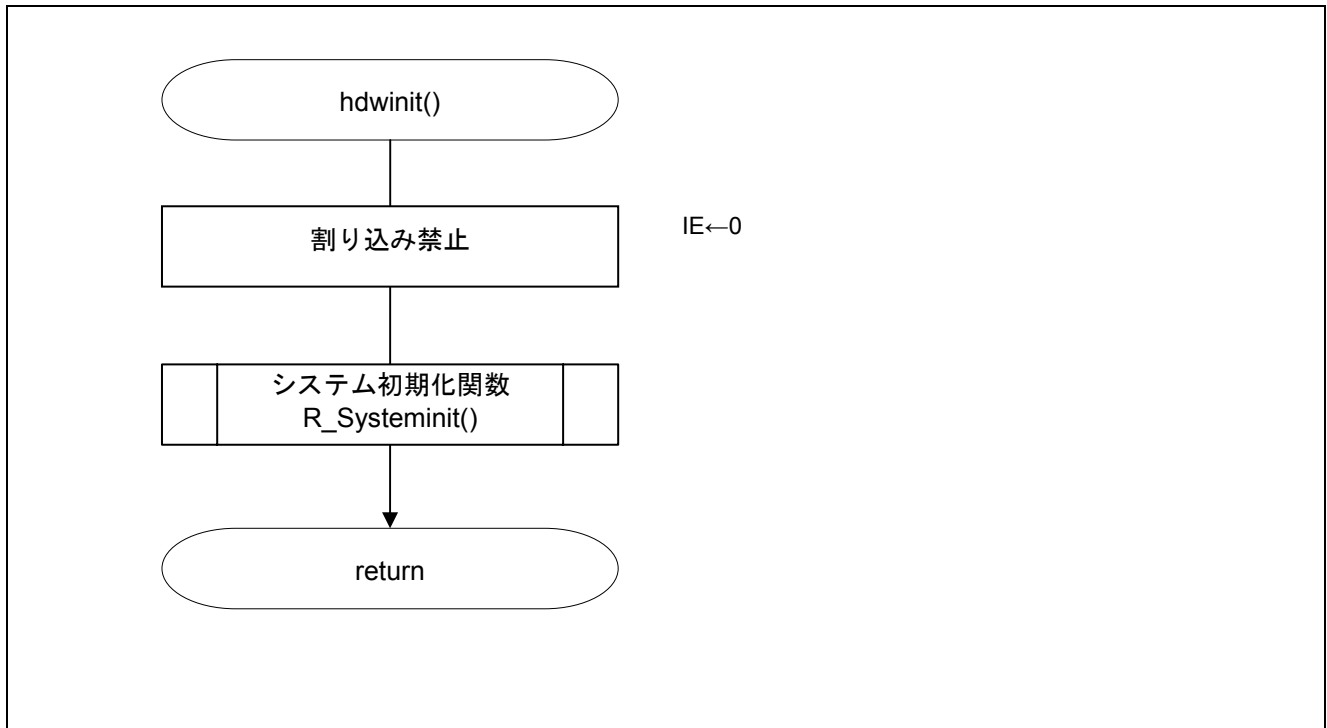


図 5.2 初期設定関数

5.7.2 システム初期化関数

図 5.3 にシステム初期化関数のフローチャートを示します。

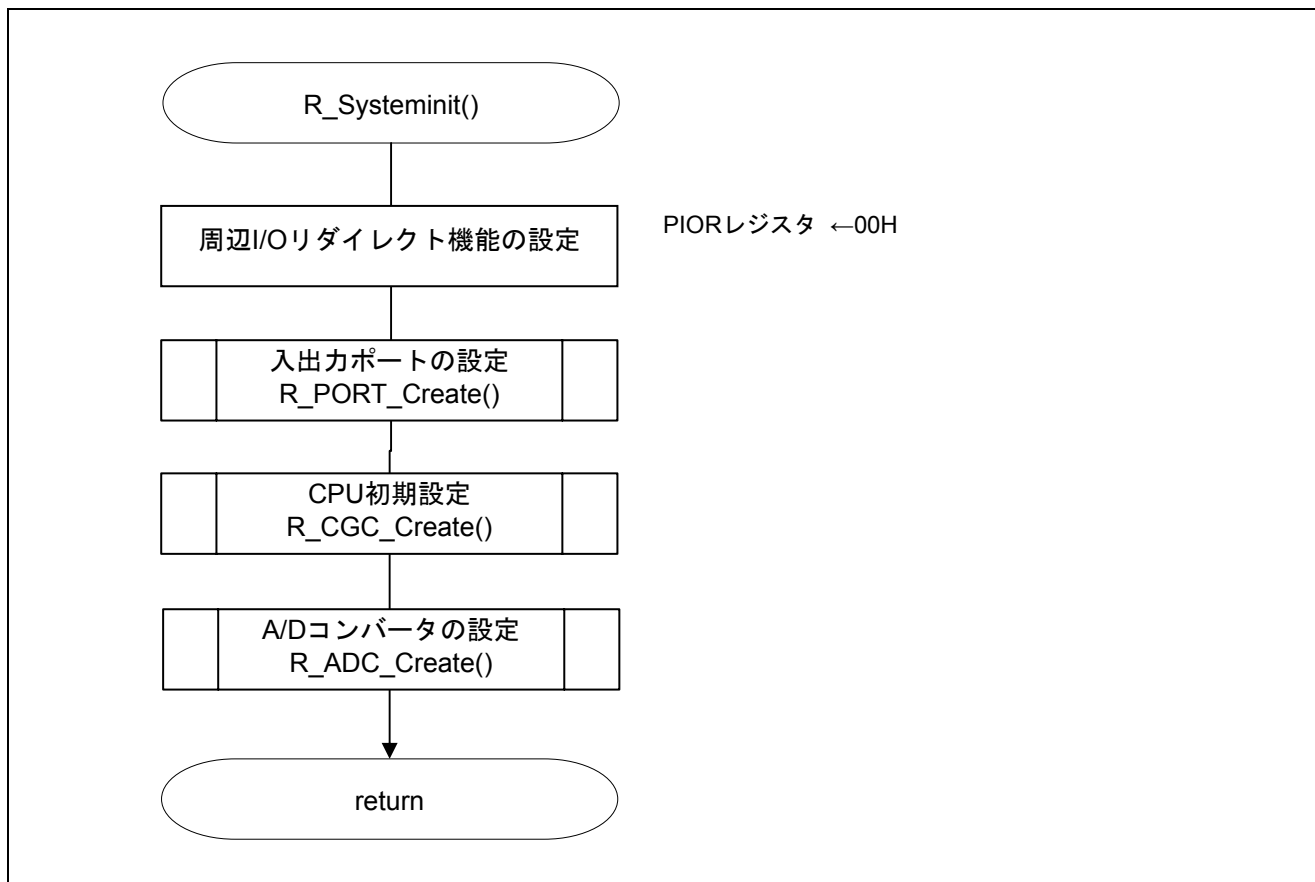


図 5.3 システム初期化関数

5.7.3 入出力ポートの設定

図 5.4 に入出力ポートの設定のフローチャートを示します。

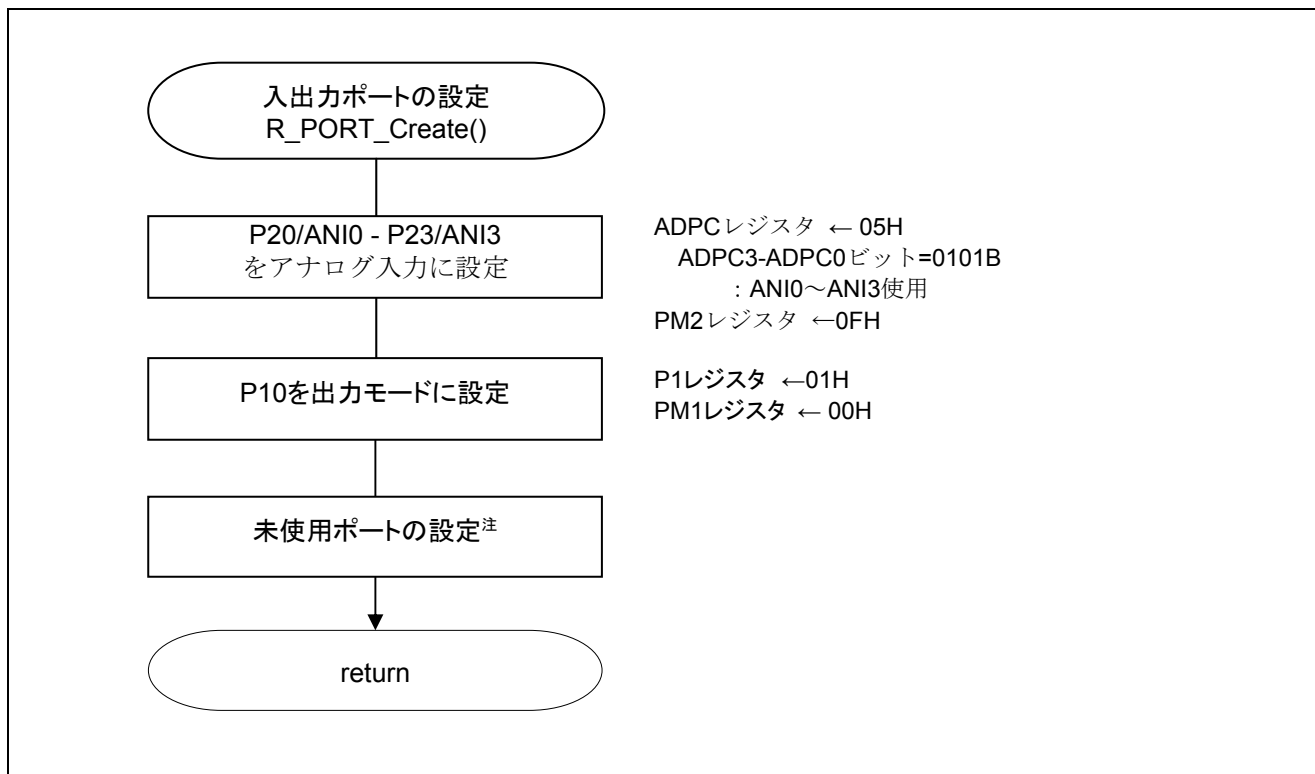


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい。

A/D 変換するチャンネルの設定

- ・ A/D ポート・コンフィギュレーション・レジスタ (ADPC)
 - A/D コンバータのアナログ入力ノポートのデジタル入出力の切り替え
- ・ ポート・モード・レジスタ 2 (PM2)
 - 各ポートの入出力モードの選択

略号 : ADPC

7	6	5	4	3	2	1	0
0	0	0	0	ADPC3	ADPC2	ADPC1	ADPC0
0	0	0	0	0	1	0	1

ビット 3 - 0

ADPC3	ADPC2	ADPC1	ADPC0	使用できるアナログ入力
0	0	0	0	ANI0~ANI14
0	0	0	1	なし
0	0	1	0	ANI0
0	0	1	1	ANI0~ANI1
0	1	0	0	ANI0~ANI2
0	1	0	1	ANI0~ANI3
0	1	1	0	ANI0~ANI4
0	1	1	1	ANI0~ANI5
1	0	0	0	ANI0~ANI6
1	0	0	1	ANI0~ANI7
1	0	1	0	ANI0~ANI8
1	0	1	1	ANI0~ANI9
1	1	0	0	ANI0~ANI10
1	1	0	1	ANI0~ANI11
1	1	1	0	ANI0~ANI12
1	1	1	1	ANI0~ANI13
上記以外				設定禁止

略号 : PM2

7	6	5	4	3	2	1	0
PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
x	x	x	x	1	1	1	1

ビット 3 - 0

PM23-PM20	P23-P20 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

LED ポートの設定

- ・ ポート・レジスタ 1 (P1)
- ・ ポート・モード・レジスタ 1 (PM1)

略号 : P0

7	6	5	4	3	2	1	0
P17	P16	P15	P14	P13	P12	P11	P10
0	0	0	0	0	0	0	1

ビット 0

P10	P10 端子の出力データの制御 (出力モード時)
0	0 を出力
1	1 を出力

略号 : PM0

7	6	5	4	3	2	1	0
PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10
1	0	0	0	0	0	0	0

ビット 0

PM10	P10 端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.4 CPUクロックの設定

図 5.5 に CPU クロックの設定のフローチャートを示します。

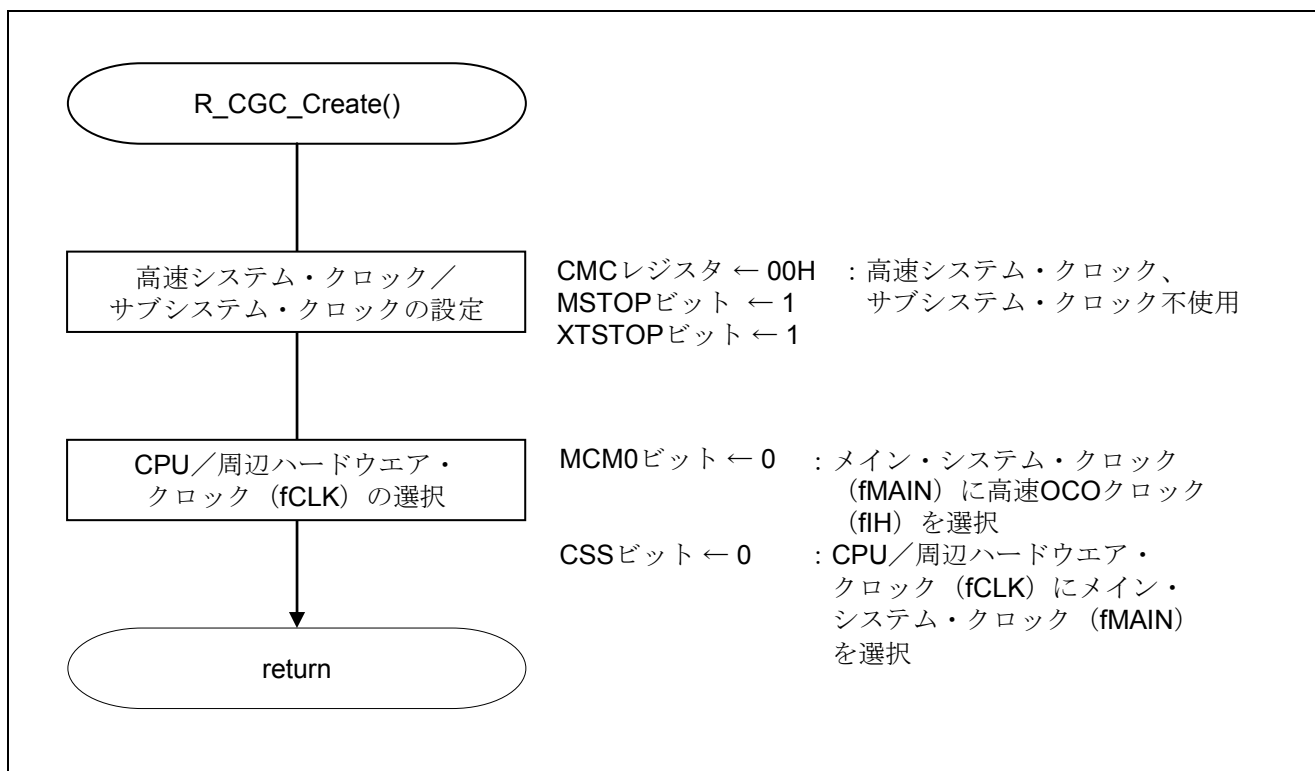


図 5.5 CPUクロックの設定

注意 CPUクロックの設定 (R_CGC_Create()) については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート “フローチャート” を参照して下さい。

5.7.5 A/D コンバータの設定

図 5.6 に A/D コンバータ設定のフローチャートを示します。

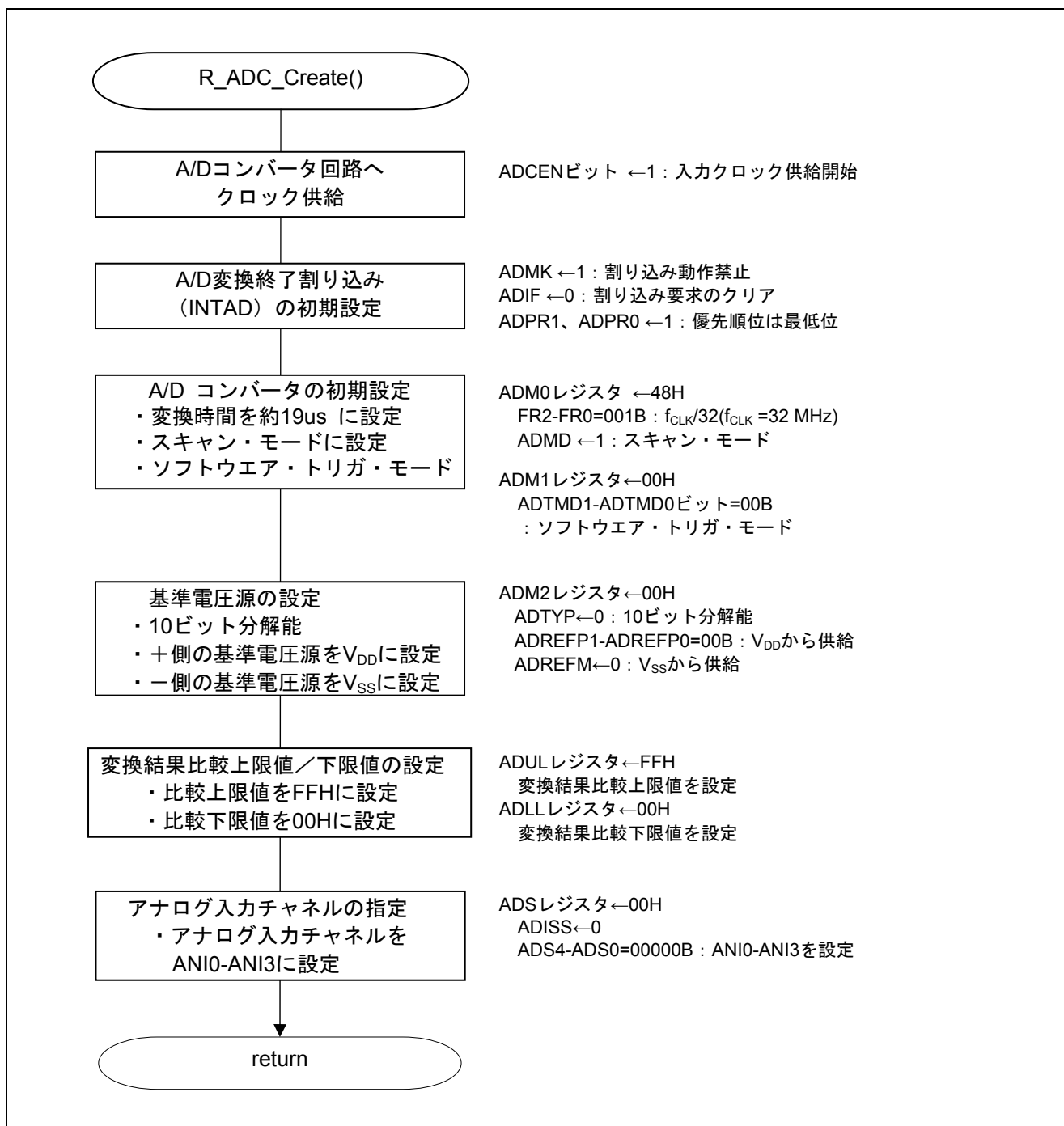


図 5.6 A/D コンバータの設定

A/D コンバータへのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
A/D コンバータへのクロック供給を開始します

略号 : PER0

7	6	5	4	3	2	1	0
RTCCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
x	x	1	x	x	x	x	x

ビット 5

ADCEN	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換時間と動作モードの設定

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)
- A/D 変換動作の制御
- A/D 変換チャンネル選択モードの指定

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	1	0	0	1	0	0	x

ビット 6

ADMD	A/D 変換チャンネル選択モードを指定
0	セレクト・モード
1	スキャン・モード

ビット 5 - 1

ADM0					モード	変換時間の選択						変換 クロック (f _{AD})			
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 1MHz	f _{CLK} = 2MHz	f _{CLK} = 4MHz	f _{CLK} = 8MHz	f _{CLK} = 16MHz	f _{CLK} = 32MHz				
0	0	0	0	0	標準1	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	38μs	f _{CLK} /64			
0	0	1								38μs	19μs	9.5μs	4.75μs	f _{CLK} /32	
0	1	0								38μs	19μs	9.5μs	4.75μs	f _{CLK} /16	
0	1	1								38μs	19μs	9.5μs	4.75μs	f _{CLK} /8	
1	0	0								28.5μs	14.25μs	7.125μs	3.5625μs	f _{CLK} /6	
1	0	1								23.75μs	11.875μs	5.938μs	2.9688μs	f _{CLK} /5	
1	1	0								38μs	19μs	9.5μs	4.75μs	2.375μs	f _{CLK} /4
1	1	1								38μs	19μs	9.5μs	4.75μs	2.375μs	設定禁止
0	0	0	0	1	標準2	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	34μs	f _{CLK} /64			
0	0	1								34μs	17μs	8.5μs	4.25μs	f _{CLK} /32	
0	1	0								34μs	17μs	8.5μs	4.25μs	f _{CLK} /16	
0	1	1								34μs	17μs	8.5μs	4.25μs	f _{CLK} /8	
1	0	0								25.5μs	12.75μs	6.375μs	3.1875μs	f _{CLK} /6	
1	0	1								21.25μs	10.625μs	5.3125μs	2.6536μs	f _{CLK} /5	
1	1	0								34μs	17μs	8.5μs	4.25μs	2.125μs	f _{CLK} /4
1	1	1								34μs	17μs	8.5μs	4.25μs	2.125μs	設定禁止
x	x	x	1	0	低電圧1	設定禁止						—			
x	x	x	1	1	低電圧2	設定禁止						—			

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換トリガ・モードの設定

- ・ A/D コンバータ・モード・レジスタ 1 (ADM1)
- ・ A/D 変換トリガ・モードの選択
- ・ A/D 変換動作モードの設定

略号 : ADM1

7	6	5	4	3	2	1	0
ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
0	0	0	0	0	0	0	0

ビット 7-6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	—	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

基準電圧源の設定

- ・ A/D コンバータ・モード・レジスタ 2 (ADM2)
基準電圧源の設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADCRK	AWC	0	ADTYP
0	0	0	0	0	0	0	0

ビット 7-6

ADREFP1	ADREFP0	A/D コンバータの+側の基準電圧源の選択
0	0	V _{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧 (1.45 V) から供給
1	1	設定禁止

ビット 5

ADREFM	A/D コンバータの-側の基準電圧源の設定
0	V _{SS} から供給
1	P21/AVREFM/ANI1 から供給

ビット 3

ADCRK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号 (INTAD) が発生。
1	ADCR レジスタ < ADLL レジスタ、ADUL レジスタ < ADCR レジスタのとき割り込み信号 (INTAD) が発生。

ビット 2

AWC	ウエイクアップ機能 (SNOOZE モード) の設定
0	SNOOZE モード機能を使用しない
1	SNOOZE モード機能を使用する

ビット 0

ADTYP	A/D 変換分解能の設定
0	10 ビット分解能
1	8 ビット分解能

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

変換結果比較上限値/下限値の設定

- ・変換結果比較上限値設定レジスタ (ADUL)
 - ・変換結果比較下限値設定レジスタ (ADLL)
- 変換結果比較上限値/下限値の設定

略号 : ADUL

7	6	5	4	3	2	1	0
ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
1	1	1	1	1	1	1	1

略号 : ADLL

7	6	5	4	3	2	1	0
ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
0	0	0	0	0	0	0	0

入力チャネルの指定

- ・アナログ入力チャネル指定レジスタ (ADS)
- A/D 変換するアナログ電圧の入力チャネルを指定

略号 : ADS

7	6	5	4	3	2	1	0
ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
0	0	0	0	0	0	0	0

ビット7、4-0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル			
						スキャン0	スキャン1	スキャン2	スキャン3
0	0	0	0	0	0	ANI0	ANI1	ANI2	ANI3
0	0	0	0	0	1	ANI1	ANI2	ANI3	ANI4
0	0	0	0	1	0	ANI2	ANI3	ANI4	ANI5
0	0	0	0	1	1	ANI3	ANI4	ANI5	ANI6
:						:			
0	0	1	0	1	0	ANI10	ANI11	ANI12	ANI13
0	0	1	0	1	1	ANI11	ANI12	ANI13	ANI14
上記以外						設定禁止			

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.6 メイン処理

図 5.7 にメイン処理のフローチャートを示します。

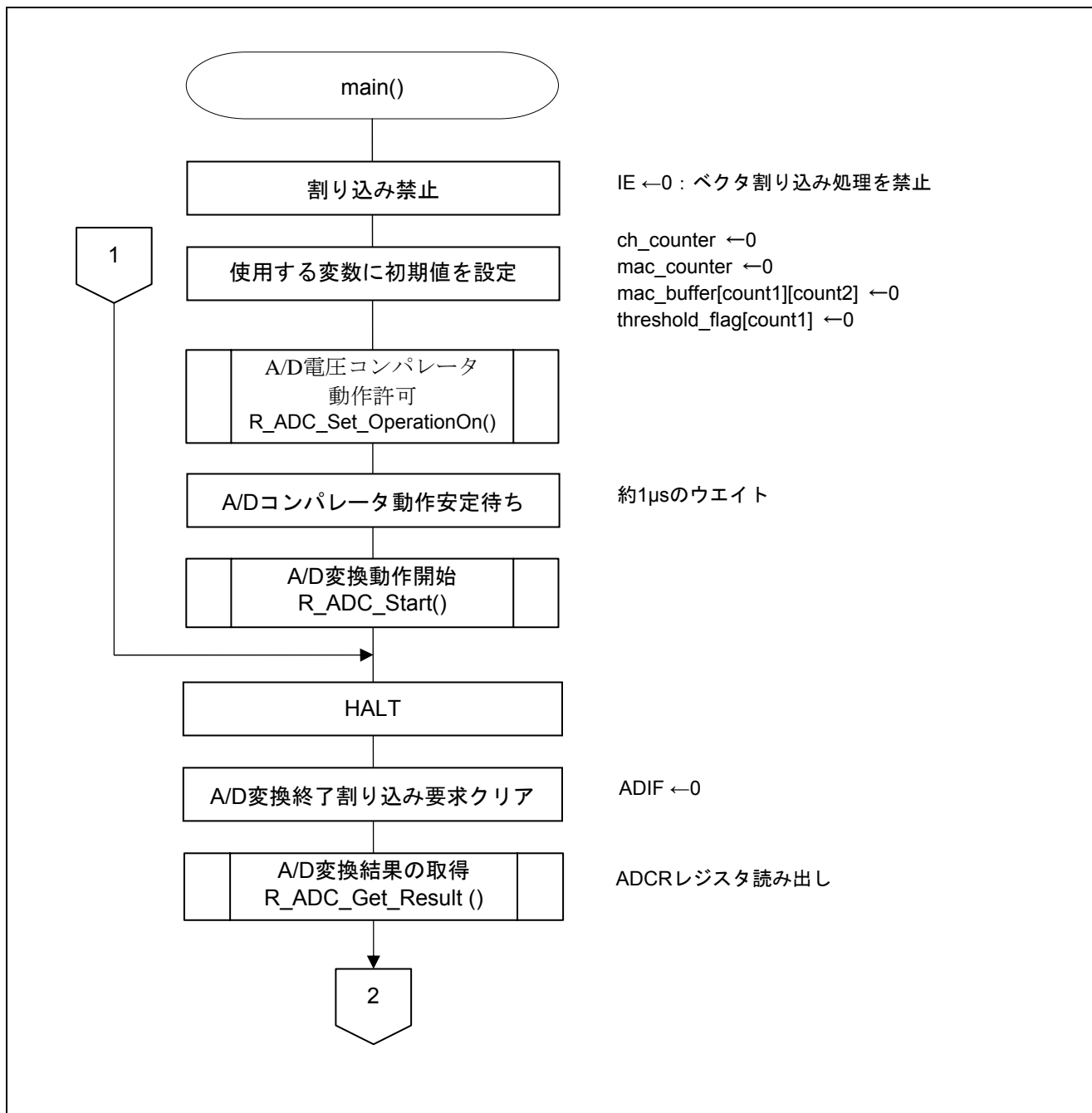


図 5.7 メイン処理 (1/2)

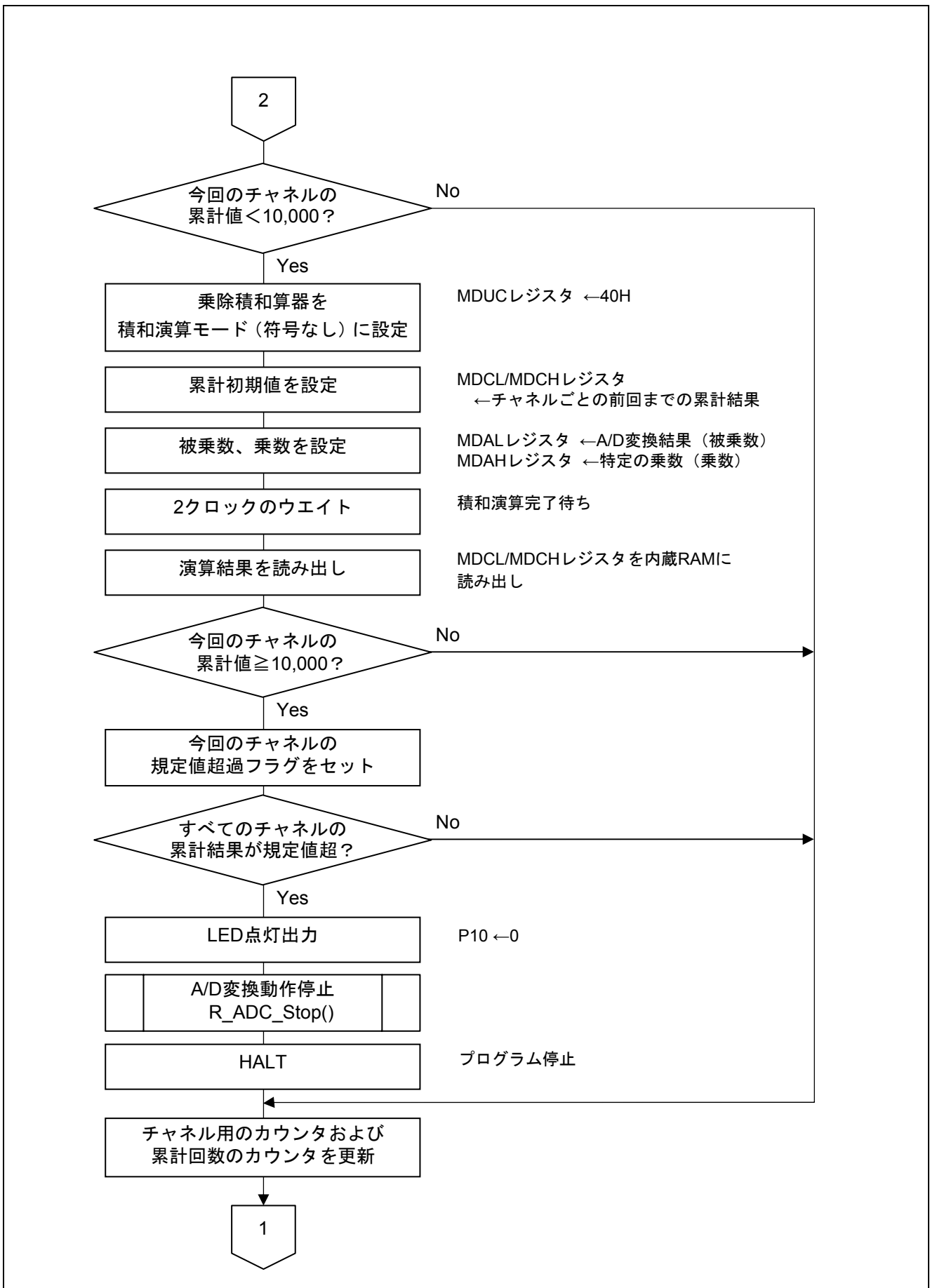


図 5.7 メイン処理 (2/2)

積和演算モードの設定

- ・乗除算コントロール・レジスタ 0 (MDUC)
乗除積和算器の動作制御

略号 : MDUC

7	6	5	4	3	2	1	0
DIVMODE	MACMODE	0	0	MDSM	MDCOF	MACSF	DIVST
0	1	0	0	0	x	x	x

ビット7、6、3

DIVMODE	MACMODE	MDSM	演算モードの選択
0	0	0	乗算モード (符号なし) (デフォルト)
0	0	1	乗算モード (符号付)
0	1	0	積和演算モード (符号なし)
0	1	1	積和演算モード (符号付)
1	0	0	除算モード (符号なし)、除算完了割り込み (INTMD 発生)
1	1	0	除算モード (符号なし)、除算完了割り込み (INTMD なし)

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

積和演算に利用する値の設定

- ・乗除算データ・レジスタ A (MDAH, MDAL)
乗除算の演算に利用する値の設定
- ・乗除算データ・レジスタ C (H) (MDCH)
- ・乗除算データ・レジスタ C (L) (MDCL)
累計初期値の設定

略号 : MDAH

MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA
H15	H14	H13	H12	H11	H10	H9	H8	H7	H6	H5	H4	H3	H2	H1	H0

略号 : MDAL

MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA	MDA
L15	L14	L13	L12	L11	L10	L9	L8	L7	L6	L5	L4	L3	L2	L1	L0

備考 積和演算モード (符号なし) では、MDAL に被乗数 (符号なし)、MDAH に乗数 (符号なし) を設定します。

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : MDCH

MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC
H15	H14	H13	H12	H11	H10	H9	H8	H7	H6	H5	H4	H3	H2	H1	H0

略号 : MDCL

MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC	MDC
L15	L14	L13	L12	L11	L10	L9	L8	L7	L6	L5	L4	L3	L2	L1	L0

備考 積和演算モード (符号なし) では、演算後、MDCH に累計値 (符号なし) の上位 16 ビット、MDCL に累計値 (符号なし) の下位 16 ビットが格納されます。

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 A/D 電圧コンパレータ動作許可

図 5.8 に A/D 電圧コンパレータ動作許可のフローチャートを示します。

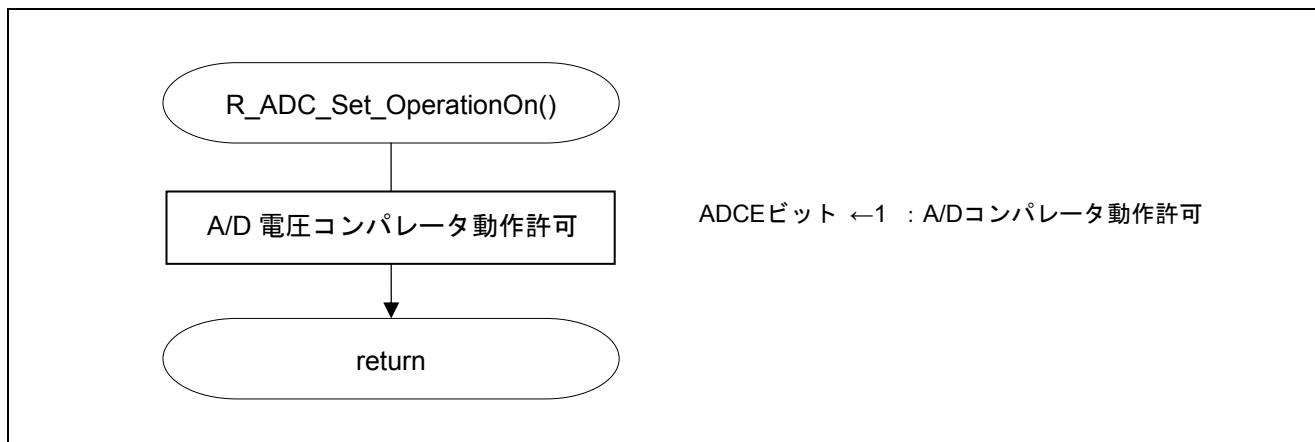


図 5.8 A/D 電圧コンパレータ動作許可

5.7.8 A/D 変換動作開始

図 5.9 に A/D 変換動作開始のフローチャートを示します。



図 5.9 A/D 変換動作開始

5.7.9 A/D 変換結果取得処理

図 5.10 に A/D 変換結果取得処理のフローチャートを示します。

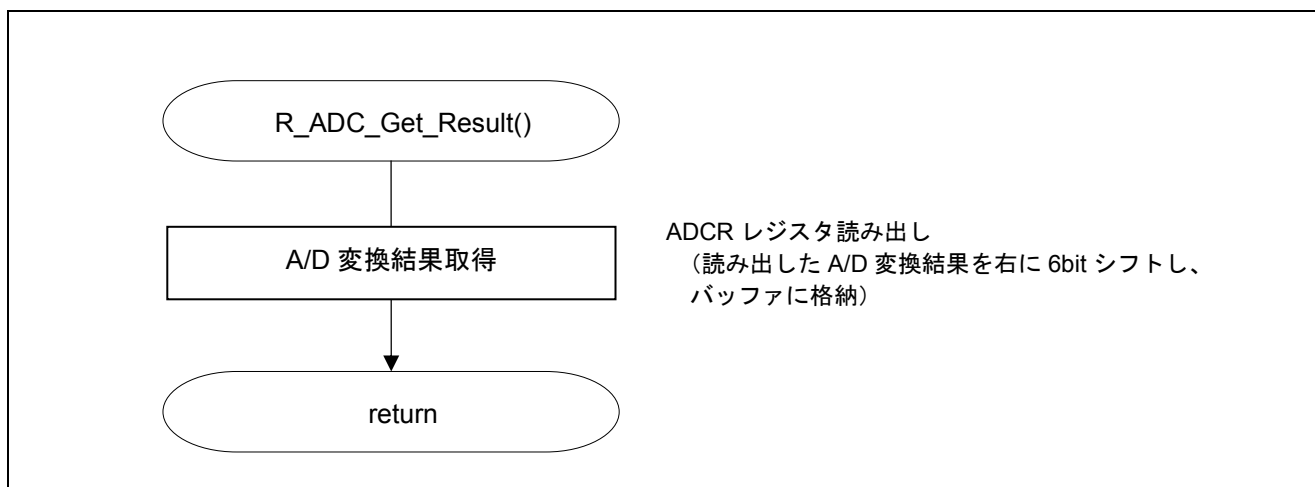


図 5.10 A/D 変換結果取得処理

5.7.10 A/D 変換動作停止処理

図 5.11 に A/D 変換動作停止処理のフローチャートを示します。

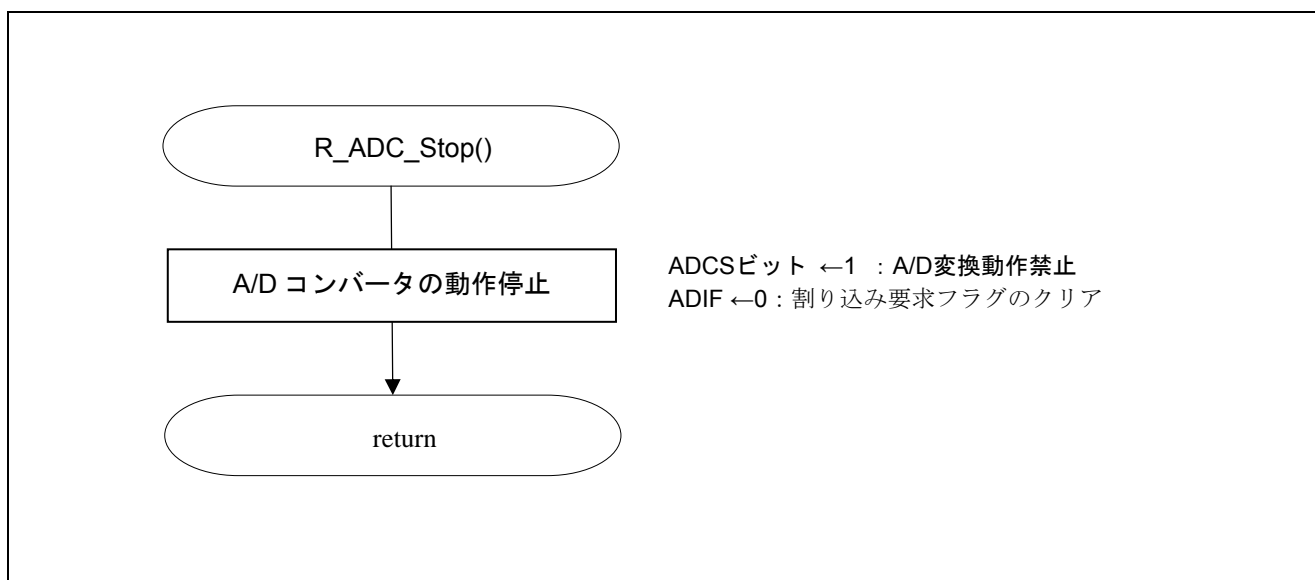


図 5.11 A/D 変換動作停止処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0146J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

改訂記録	RL78/G13 乗除積和算器 (A/D コンバータ 連続変換モード)
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.04.16	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したものです。誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、
各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

営業お問い合わせ窓口

<http://www.renesas.com>

営業お問い合わせ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問い合わせ窓口：<http://japan.renesas.com/contact/>