

RL78/G13, 78K0/Kx2

78K0 から RL78 への移行ガイド:

シリアル・インタフェース IIC0→シリアル・インタフェース IICA

要旨

本アプリケーションノートでは、78K0/Kx2 のシリアル・インタフェース IIC0 から RL78/G13 のシリアル・インタフェース IICA への移行について説明します。

対象デバイス

RL78/G13, 78K0/Kx2

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

| | |
|--|---|
| 1. シリアル・インタフェース IIC0 とシリアル・インタフェース IICA の機能..... | 3 |
| 2. シリアル・インタフェース IIC0 とシリアル・インタフェース IICAn の相違点..... | 4 |
| 3. レジスタの対比 | 6 |
| 4. シリアル・インタフェース IICA のサンプルコード..... | 8 |
| 5. 参考ドキュメント..... | 8 |
| 改訂記録..... | 9 |

1. シリアル・インタフェース IIC0 とシリアル・インタフェース IICA の機能

表 1.1 にシリアル・インタフェース IIC0 の機能を示し、表 1.2 にシリアル・インタフェース IICA の機能を示します。

表 1.1 シリアル・インタフェース IIC0 の機能

| 機能 | 説明 |
|--------------------------|--|
| I2C バス・モード (マルチマスタ対応) | シリアル・クロック(SCL0)とシリアル・データ・バス(SDA0)の2本のラインより、複数のデバイスと8ビット・データ転送を行うモードです。 I2C バス・フォーマットに準拠しており、マスタはスレーブに対して、シリアル・データ・バス上に“スタート・コンディション”、“アドレス”、“転送方向指定”、“データ”および“ストップ・コンディション”を生成できます。スレーブは、受信したこれらの状態およびデータをハードウェアにより自動的に検出します。この機能により応用プログラムの I2C バス制御部分を簡単にすることができます。 |

注意. シリアル・インタフェース IIC0 と乗除算器は、割り込み要求ソースに対する各種フラグを兼用しているため、同時に使用しないでください。

備考 1. 乗除算器は、フラッシュ・メモリが 48 K バイト以上の 78K0/Kx2 マイクロコントローラの製品にのみ搭載しています。

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

表 1.2 シリアル・インタフェース IICA の機能

| 機能 | 説明 |
|--------------------------|--|
| I2C バス・モード (マルチマスタ対応) | シリアル・クロック(SCLAn)とシリアル・データ・バス(SDAAn)の2本のラインより、複数のデバイスと8ビット・データ転送を行うモードです。 I2C バス・フォーマットに準拠しており、マスタはスレーブに対して、シリアル・データ・バス上に“スタート・コンディション”、“アドレス”、“転送方向指定”、“データ”および“ストップ・コンディション”を生成できます。スレーブは、受信したこれらの状態およびデータをハードウェアにより自動的に検出します。この機能により応用プログラムの I2C バス制御部分を簡単にすることができます。 |

備考 1. RL78/G13 の場合, n : チャネル番号 (n = 0, 1)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

2. シリアル・インタフェース IIC0 とシリアル・インタフェース IICAn の相違点

表 2.1 と表 2.2 にシリアル・インタフェース IIC0 の相違点を示します。

表 2.1 シリアル・インタフェース IIC の相違点 (1/2)

| 項目 | 78K0/Kx2 シリアル・インタフェース IIC0 | RL78/G13 シリアル・インタフェース IICAn |
|------------------|---|---|
| 通信動作 | <ul style="list-style-type: none"> - シングルマスタ・システムでのマスタ動作 - マルチマスタ・システムでのマスタ動作 - スレーブ動作 | <ul style="list-style-type: none"> - シングルマスタ・システムでのマスタ動作 - マルチマスタ・システムでのマスタ動作 - スレーブ動作 |
| バイト・フォーマット | 8 ビット長, MSB ファースト | 8 ビット長, MSB ファースト |
| スレーブ・アドレス | 7 ビット, 10 ビット | 7 ビット, 10 ビット |
| 拡張コード | 受信アドレスの上位 4 ビットが “0000” と “1111” のときを拡張コード受信とし, 拡張コード受信フラグ (EXC0) をセットし, 8 クロック目の立ち下がりで割り込み要求 (INTIIC0) を発生します。 | 受信アドレスの上位 4 ビットが “0000” と “1111” のときを拡張コード受信とし, 拡張コード受信フラグ (EXCn) をセットし, 8 クロック目の立ち下がりで割り込み要求 (INTIICAn) を発生する。 |
| 機能 | <ul style="list-style-type: none"> - スタート・コンディション - ストップ・コンディション - アクノリッジ - 同期化 / 調停 - クロック・ストレッチ - ソフトウェア・リセット (手動) - スタート・バイト (手動) - 通信回避 | <ul style="list-style-type: none"> - スタート・コンディション - ストップ・コンディション - アクノリッジ - 同期化 / 調停 - クロック・ストレッチ - ソフトウェア・リセット (手動) - スタート・バイト (手動) - 通信回避 |
| 最大転送速度 | <ul style="list-style-type: none"> - 標準モード: 100kbps - 高速モード: 400kbps | <ul style="list-style-type: none"> - 標準モード : 100kbps - ファースト・モード : 400kbps - ファースト・モード・プラス: 1Mbps |
| I2C の転送クロック (注1) | $f_{SCL} = 1 / (m \times T + tR + tF)$ | $f_{SCL} = f_{MCK} / \{IICWL + IICWH + f_{MCK} (tR + tF)\}$ |
| 選択クロックの設定 | <ul style="list-style-type: none"> - 標準モード: $f_W = 2.00\text{MHz} \sim 8.38\text{MHz}$ - 高速モード: $f_W = 4.00\text{MHz} \sim 8.38\text{MHz}$ - 周辺ハードウェア・クロック (f_{PRS}) が高速内蔵発振クロック (f_{XH}) で動作している場合: $f_W = 3.8\text{MHz} \sim 4.2\text{MHz}$ | <ul style="list-style-type: none"> - 標準モード (注2) $f_{CLK} \geq 1\text{MHz}$ - ファースト・モード (注2) $f_{CLK} \geq 3.5\text{MHz}$ - ファースト・モード・プラス (注2) $f_{CLK} \geq 10\text{MHz}$ |

注 1. 78K0/Kx2 の場合

$T = 1/f_W$, $m = 12, 18, 24, 44, 66, 86$, tR : SCL0 立ち上がり時間, tF : SCL0 立ち下がり時間
詳細については, 各製品のユーザーズマニュアル ハードウェア編を参照してください。

RL78/G13 の場合

f_{MCK} : IICAn 動作クロック周波数, tR : SCL0 立ち上がり時間, tF : SCL0 立ち下がり時間
IICWL, IICWH:
標準モード, ファースト・モード, ファースト・モード・プラスで設定値が異なります。
詳細については, 各製品のユーザーズマニュアル ハードウェア編を参照してください。

注 2. IICAn 動作クロック (f_{MCK}) の最高動作周波数は 20MHz です。 f_{CLK} が 20 MHz を越える場合のみ IICAn コントロール・レジスタ $n1$ (IICCTLn1) のビット 0 (PRSn) に “1” を設定してください。

備考 2. RL78/G13 の場合, n : チャネル番号 ($n = 0, 1$)

備考 3. 製品によって搭載している機能が異なります。詳細については, 各製品のユーザーズマニュアル ハードウェア編を参照してください。

表 2.2 シリアル・インタフェース IIC の相違点 (2/2)

| 項目 | 78K0/Kx2 シリアル・インタフェース IIC0 | RL78/G13 シリアル・インタフェース IICAn |
|--------------------|--|---|
| ステータス・フラグ | <ul style="list-style-type: none"> - マスタ状態確認 - アービトレーション負け検出 - 拡張コード受信検出 - アドレス一致検出 - 送信 / 受信状態検出 - アクノリッジ検出 - スタート・コンディション検出 - ストップ・コンディション検出 - I2C バス状態フラグ | <ul style="list-style-type: none"> - マスタ状態確認 - アービトレーション負け検出 - 拡張コード受信検出 - アドレス一致検出 - 送信 / 受信状態検出 - アクノリッジ検出 - スタート・コンディション検出 - ストップ・コンディション検出 - I2C バス状態フラグ |
| 動作禁止 | IICC0 レジスタ IICE0 ビットに"0"を設定 | IICCTLn0 レジスタ IICEEn ビットに"0"を設定 |
| 動作許可 | IICC0 レジスタ IICE0 ビットに"1"を設定 | IICCTLn0 レジスタ IICEEn ビットに"1"を設定 |
| スタート・コンディション生成 | IICC0 レジスタ STT0 ビットに"1"を設定 | IICCTLn0 レジスタ STTn ビットに"1"を設定 |
| ストップ・コンディション生成 | IICC0 レジスタ SPT0 ビットに"1"を設定 | IICCTLn0 レジスタ SPTn ビットに"1"を設定 |
| 送信動作開始 | <ul style="list-style-type: none"> - マスタ送信 IIC0 レジスタにデータを書き込む。ただし、バス開放状態 (IICBSY0 = 0) またはマスタ通信状態 (MSTS0 = 1) でスタート・コンディションを生成した後に限る。 - スレーブ送信 送信状態 (TRC0 = 1) のとき、IICC0 レジスタにデータを書き込む。ただし、2 バイト目以降の送信は、アクノリッジ検出 (ACKD0 = 1) 時に限る。 | <ul style="list-style-type: none"> - マスタ送信 IICAn レジスタにデータを書き込む。ただし、バス開放状態 (IICBSYn = 0) またはマスタ通信状態 (MSTS0 = 1) でスタート・コンディションを生成した後に限る。 - スレーブ送信 送信状態 (TRCn = 1) のとき、IICCAAn レジスタにデータを書き込む。ただし、2 バイト目以降の送信は、アクノリッジ検出 (ACKDn = 1) 時に限る。 |
| 受信動作開始 | ウェイト解除 (WREL0 = 1) し、データを受信する。データ受信後、IIC0 レジスタの値を読み込む。 | ウェイト解除 (WRELn = 1) し、データを受信する。データ受信後、IICAn レジスタの値を読み込む。 |
| 割り込み発生タイミング | <ul style="list-style-type: none"> - シリアル・クロックの 8 クロック目または 9 クロック目の立ち下がり (WTIM0 ビットで設定) (注) - ストップ・コンディション検出による割り込み要求発生 (SPIE0 ビットで設定) | <ul style="list-style-type: none"> - シリアル・クロックの 8 クロック目または 9 クロック目の立ち下がり (WTIMn ビットで設定) (注) - ストップ・コンディション検出による割り込み要求発生 (SPIEn ビットで設定) |
| 通信予約 | IICF0 レジスタ IICRSV0 ビットに"0"を設定 | IICFn レジスタ IICRSVn ビットに"0"を設定 |
| STOP モード時のウェイク・アップ | シリアル・クロックに EXSCL0 端子からの外部クロック選択時のみ動作可能。 | IICCTLn1 レジスタ WUPn ビットに"1"を設定 |
| クロック端子 | SCL0 端子 | SCLAn 端子 |
| 送受信端子 | SDA0 端子 | SDAAn 端子 |

注. スレーブ動作時、スレーブ・アドレス・レジスタと受信したアドレスが一致せず、かつ拡張コードを受信していない場合は、割り込みもウェイトも発生しません。

備考 1. RL78/G13 の場合、n: チャネル番号 (n = 0, 1)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

3. レジスタの対比

表 3.1 と表 3.2 に 78K0/Kx2 のシリアル・インタフェース IIC0 と RL78/G13 のシリアル・インタフェース IICAn のレジスタの対比表を示します。

表 3.1 レジスタの対比(1/2)

| 項目 | 78K0/Kx2 | RL78/G13 |
|-------------------------------------|-------------------------|-----------------------------|
| シリアル・インタフェース IICAn へのクロック供給制御 | なし | PER0 レジスタ IICAnEN ビット |
| IIC シフト・レジスタ | IIC0 レジスタ | IICAn レジスタ |
| スレーブ・アドレス・レジスタ | SVA0 レジスタ | SVAn レジスタ |
| I ² C の動作許可 | IICC0 レジスタ IICE0 ビット | IICCTLn0 レジスタ IICEEn ビット |
| 通信退避 | IICC0 レジスタ LREL0 ビット | IICCTLn0 レジスタ LRELn ビット |
| ウェイト解除 | IICC0 レジスタ WREL0 ビット | IICCTLn0 レジスタ WRELn ビット |
| ストップ・コンディション検出による 割り込み要求発生の許可/禁止 | IICC0 レジスタ SPIE0 ビット | IICCTLn0 レジスタ SPIEn ビット |
| ウェイトおよび割り込み要求発生の 制御 | IICC0 レジスタ WTIM0 ビット | IICCTLn0 レジスタ WTIMn ビット |
| アクノリッジ制御 ^(注) | IICC0 レジスタ ACKE0 ビット | IICCTLn0 レジスタ ACKEn ビット |
| スタート・コンディション・トリガ | IICC0 レジスタ STT0 ビット | IICCTLn0 レジスタ STTn ビット |
| ストップ・コンディション・トリガ | IICC0 レジスタ SPT0 ビット | IICCTLn0 レジスタ SPTn ビット |
| マスタの状態 | IICS0 レジスタ MSTS0 ビット | IICSn レジスタ MSTSn ビット |
| アービトレーション負け検出 | IICS0 レジスタ ALD0 ビット | IICSn レジスタ ALDn ビット |
| 拡張コード受信検出 | IICS0 レジスタ EXC0 ビット | IICSn レジスタ EXCn ビット |
| アドレス一致検出 | IICS0 レジスタ COI0 ビット | IICSn レジスタ COIn ビット |
| 送信 / 受信状態検出 | IICS0 レジスタ TRC0 ビット | IICSn レジスタ TRCn ビット |
| アクノリッジ検出 | IICS0 レジスタ ACKD0 ビット | IICSn レジスタ ACKDn ビット |
| スタート・コンディション検出 | IICS0 レジスタ STD0 ビット | IICSn レジスタ STDn ビット |
| ストップ・コンディション検出 | IICS0 レジスタ SPD0 ビット | IICSn レジスタ SPDn ビット |

注. スレーブ・アドレスが一致した場合は、設定値に関係なくアクノリッジを生成します。

備考 1. RL78/G13 の場合, n : チャネル番号 (n = 0, 1)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザズマニュアルハードウェア編を参照してください。

表 3.2 レジスタの対比(2/2)

| 項目 | 78K0/Kx2 | RL78/G13 |
|-----------------------------------|--|---------------------------|
| STT0 クリア・フラグ | IICF0 レジスタ STCF ビット | IICFn レジスタ STCFn ビット |
| I ² C バス状態フラグ | IICF0 レジスタ IICBSY ビット | IICFn レジスタ IICBSYn ビット |
| 初期スタート許可トリガ | IICF0 レジスタ STCEN ビット | IICFn レジスタ STCENn ビット |
| 通信予約機能禁止ビット | IICF0 レジスタ IICRSV ビット | IICFn レジスタ IICRSVn ビット |
| STOP モード状態時のアドレス一致 ウエイク・アップの制御 | なし | IICCTLn1 レジスタ WUPn ビット |
| SCL0 端子のレベル検出 | IICCL0 レジスタ CLD0 ビット | IICCTLn1 レジスタ CLDn ビット |
| SDA0 端子のレベル検出 | IICCL0 レジスタ DAD0 ビット | IICCTLn1 レジスタ DADn ビット |
| 動作モードの切り替え | IICCL0 レジスタ SMC0 ビット | IICCTLn1 レジスタ SMCn ビット |
| デジタル・フィルタの動作の制御 | IICCL0 レジスタ DFC0 ビット | IICCTLn1 レジスタ DFCn ビット |
| IIC 動作クロック選択 | IICCL0 レジスタ CL00,CL01 ビット IICX0 レジスタ CLX0 ビット | IICCTLn1 レジスタ PRSn ビット |
| IICA ロウ・レベル幅設定レジスタ | なし | IICWLn レジスタ |
| IICA ハイ・レベル幅設定レジスタ | なし | IICWHn レジスタ |

備考 1. RL78/G13 の場合, n : チャネル番号 (n = 0, 1)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

4. シリアル・インタフェース IICA のサンプルコード

シリアル・インタフェースのサンプルコードを説明したアプリケーションノートを示します。

- RL78/G13 シリアル・インタフェース IICA (マスタ送受信) CC-RL (R01AN2759)
- RL78/G13 シリアル・インタフェース IICA (スレーブ送受信) CC-RL (R01AN2760)

5. 参考ドキュメント

ユーザズマニュアル

- RL78/G13 ユーザズマニュアル ハードウェア編 (R01UH0146)
- 78K0/Kx2 ユーザズマニュアル ハードウェア編 (R01UH0008)
(最新版をルネサスエレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサスエレクトロニクスホームページから入手してください。)

学習ガイド

- コード生成プラグイン学習ガイド (R20UT3230)
- RL78/G13 コード生成の活用例(サンプルプログラム) (R20AN0399)

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2019.11.19 | - | 初版発行 |
| | | | |

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。