

RL78/G13, 78K0/Kx2

78K0 から RL78 への移行ガイド:

16 ビット・タイマ/イベント・カウンタ 00,01→タイマ・アレイ・ユニット

要旨

本アプリケーションノートでは、78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 から RL78/G13 のタイマ・アレイ・ユニット(TAU)への移行について説明します。

対象デバイス

RL78/G13, 78K0/Kx2

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1.	16 ビット・タイマ/イベント・カウンタ 00, 01 とタイマ・アレイ・ユニットの機能	3
2.	16 ビット・タイマ/イベント・カウンタ 00, 01 とタイマ・アレイ・ユニットの相違点	6
2.1	機能概要の相違点	6
2.2	インターバル・タイマの相違点	7
2.3	方形波出力の相違点	8
2.4	外部イベント・カウンタの相違点	10
2.5	TI00n 端子の有効エッジ入力によるクリア&スタート・モードの相違点	11
2.5.1	CR00n : コンペア・レジスタ, CR01n : キャプチャ・レジスタの場合	12
2.5.2	CR00n : キャプチャ・レジスタ, CR01n : コンペア・レジスタの場合	14
2.5.3	CR00n : キャプチャ・レジスタ, CR01n : キャプチャ・レジスタの場合	16
2.6	フリー・ランニング・タイマの相違点	18
2.7	PPG 出力の相違点	19
2.8	ワンショット・パルス出力の相違点	22
2.9	パルス幅測定の相違点	24
3.	タイマ・アレイ・ユニットのサンプルコード	25
4.	参考ドキュメント	25
	改訂記録	26

1. 16 ビット・タイマ/イベント・カウンタ 00, 01 とタイマ・アレイ・ユニットの機能

表 1.1 に 16 ビット・タイマ/イベント・カウンタ 00, 01 の機能を示し、表 1.2 にタイマ・アレイ・ユニット (TAU) の機能を示します。

表 1.1 16 ビット・タイマ/イベント・カウンタ 00, 01 の機能

機能	説明
インターバル・タイマ	あらかじめ設定した任意の時間間隔で割り込みを発生します。
方形波出力	任意の周波数の方形波出力が可能です。
外部イベント・カウンタ	外部から入力される信号のパルス数を測定できます。
TI00n 端子の有効エッジ入力によるクリア&スタート・モード	カウント動作中に TI00n 端子の有効エッジを検出すると、カウンタをクリアして、再度カウント・アップします。
フリー・ランニング・タイマ	カウント・クロックに同期してカウント・アップ動作を続けます。
PPG 出力	周波数と出力パルス幅を任意に設定できる矩形波を出力できます。
ワンショット・パルス出力	出力パルス幅を任意に設定できるワンショット・パルスを出力できます。
パルス幅測定	外部から入力される信号のパルス幅を測定できます。

表 1.2 タイマ・アレイ・ユニット (TAU) の機能

機能	説明
インターバル・タイマ	一定間隔で割り込み (INTTMmn) を発生する基準タイマとして利用できます。
方形波出力	INTTMmn 割り込みの発生ごとにトグル動作を行い、デューティ 50% の方形波をタイマ出力端子 (TOMn) より出力します。
外部イベント・カウンタ	タイマ入力端子 (TImn) に入力される信号の有効エッジをカウントし、規定回数に達したら割り込みを発生するイベント・カウンタとして利用できます。
分周器	タイマ入力端子 (TI00) から入力されたクロックを分周して出力端子 (TO00) より出力します。
入力パルス間隔測定	タイマ入力端子 (TImn) に入力されるパルス信号の有効エッジでカウントをスタートし、次のパルスの有効エッジでカウント値をキャプチャすることで、入力パルスの間隔を測定します。
入力信号のハイ/ロウ・レベル幅測定	タイマ入力端子 (TImn) に入力される信号の片エッジでカウントをスタートし、もう一方の片エッジでカウント値をキャプチャすることで、入力信号のハイ・レベル幅、ロウ・レベル幅を測定します。
ディレイ・カウンタ	タイマ入力端子 (TImn) に入力される信号の有効エッジでカウントをスタートし、任意のディレイ期間後、割り込みを発生します。
ワンショット・パルス出力	2 チャンネルをセットで使用し、出力タイミングとパルス幅を任意に設定できるワンショット・パルスを生成します。
PWM 出力	2 チャンネルをセットで使用し、周期とデューティを任意に設定できるパルスを生成します。
多重 PWM 出力	PWM 機能を拡張し、1 つのマスタ・チャンネルと複数のスレーブ・チャンネルを使用することで、周期一定で、任意のデューティの PWM 信号を最大 7 種類生成することができます。

78K0/Kx2 に搭載している 16 ビット・タイマ/イベント・カウンタ 00, 01 は、1 つのタイマ・カウンタ・レジスタに対して 2 つのタイマ・キャプチャ/コンペア・レジスタを搭載し、入力端子 2 本と出力端子 1 本を搭載しています。

図 1.1 に 16 ビット・タイマ/イベント・カウンタ 00, 01 のブロック図を示します。

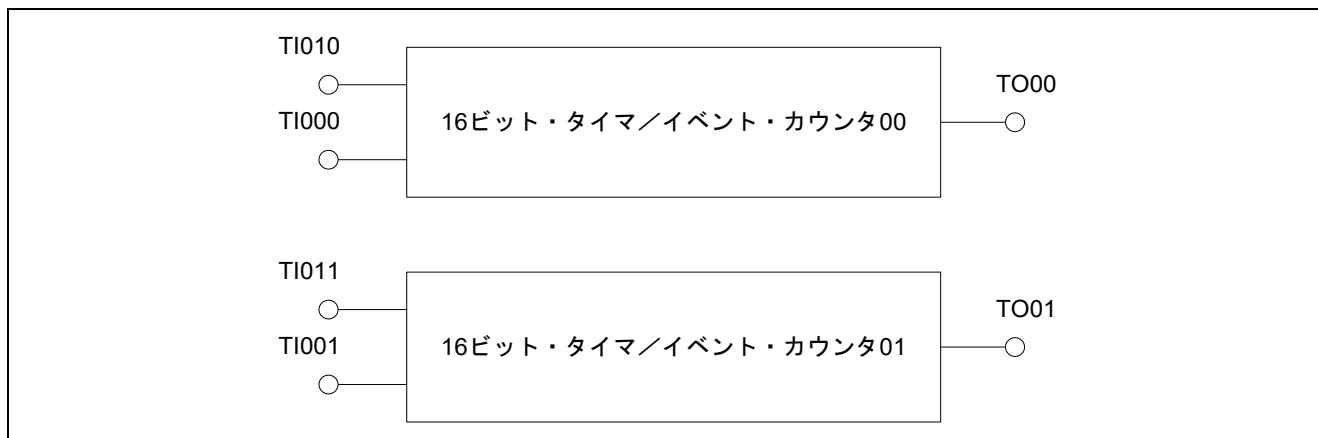


図 1.1 16 ビット・タイマ/イベント・カウンタ 00, 01 のブロック図

RL78/G13 に搭載しているタイマ・アレイ・ユニット (TAU) は、8 個の 16 ビット・タイマを搭載しています。各 16 ビット・タイマを「チャンネル」と呼び、それぞれを単独のタイマとして使用することも複数のチャンネルを組み合わせて高度なタイマ機能として使用することもできます。

1 チャンネルあたり 1 つのタイマ・カウンタ・レジスタと 1 つのタイマ・データ・レジスタを搭載し、入力端子 1 本と出力端子 1 本を搭載しています。

図 1.2 にタイマ・アレイ・ユニット (TAU) のブロック図を示します。

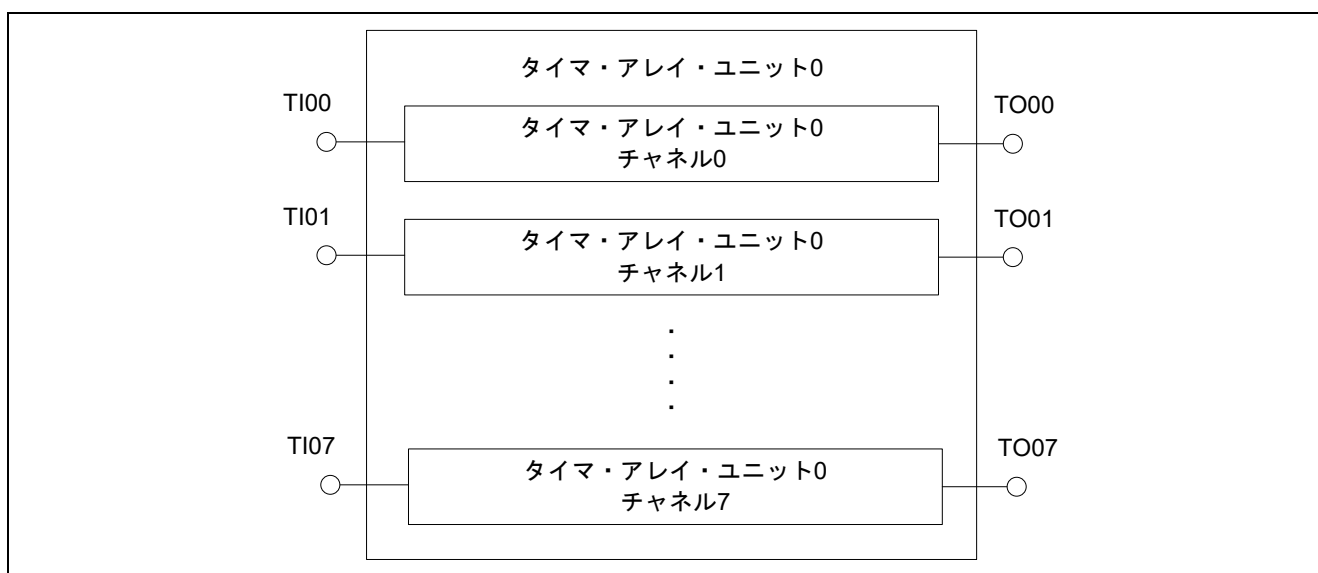


図 1.2 タイマ・アレイ・ユニット (TAU) のブロック図

表 1.3 に 16 ビット・タイマ/イベント・カウンタ 00, 01 の機能に対応する TAU の機能を示します。

16 ビット・タイマ/イベント・カウンタ 00, 01 の外部イベント・カウンタ, TI00n 端子の有効エッジ入力によるクリア&スタート・モードとパルス幅測定は, 1 つの機能で様々な動作を実現できます。TAU では, 単独チャネル (1 チャネル) または複数チャネルを組み合わせて 16 ビット・タイマ/イベント・カウンタ 00, 01 と同等の機能を実現します。

表 1.3 機能対応表

78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)	
	機能	チャネル動作
インターバル・タイマ	インターバル・タイマ	単独
方形波出力	方形波出力	単独
外部イベント・カウンタ	外部イベント・カウンタ	単独
	分周器	単独
TI00n 端子の有効エッジ入力による クリア&スタート・モード	入力パルス間隔測定	単独
	入力信号のハイ/ロウ・レベル幅測定	単独
フリー・ランニング・タイマ	入力パルス間隔測定	単独
PPG 出力	PWM	複数
ワンショット・パルス出力	ワンショット・パルス出力	複数
パルス幅測定	入力パルス間隔測定	単独
	入力信号のハイ/ロウ・レベル幅測定	単独

16 ビット・タイマ/イベント・カウンタ 00, 01 のインターバル・タイマに対応している機能は, TAU のインターバル・タイマ機能です。

16 ビット・タイマ/イベント・カウンタ 00, 01 の方形波出力に対応している機能は, TAU の方形波出力機能です。

16 ビット・タイマ/イベント・カウンタ 00, 01 の外部イベント・カウンタに対応している機能は, TAU の外部イベント・カウンタ機能または分周器機能です。

16 ビット・タイマ/イベント・カウンタ 00, 01 の TI00n 端子の有効エッジ入力によるクリア&スタート・モードに対応している機能は, TAU の入力パルス間隔測定機能または入力信号のハイ/ロウ・レベル幅測定機能です。なお, TAU では複数チャネルを使用し, 1 つの入力パルスに対してパルス間隔, ハイ・レベル幅, ロウ・レベル幅を測定します。

16 ビット・タイマ/イベント・カウンタ 00, 01 のフリー・ランニング・タイマに対応している機能は, の TAU の入力パルス間隔測定機能です。

16 ビット・タイマ/イベント・カウンタ 00, 01 の PPG 出力に対応している機能は, TAU の PWM 機能です。

16 ビット・タイマ/イベント・カウンタ 00, 01 のワンショット・パルス出力に対応している機能は, TAU のワンショット・パルス出力機能です。

16 ビット・タイマ/イベント・カウンタ 00, 01 のパルス幅測定に対応している機能は, TAU の入力パルス間隔測定機能または入力信号のハイ/ロウ・レベル幅測定機能です。

2. 16 ビット・タイマ/イベント・カウンタ 00, 01 とタイマ・アレイ・ユニットの相違点

2.1 機能概要の相違点

表 2.1 に 16 ビット・タイマ/イベント・カウンタ 00, 01 と TAU について機能概要の相違点を示します。

表 2.1 機能概要の相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
構成	16 ビット・タイマ	16 ビット・タイマ ^(注1)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注2)}, f_{IL}^{(注2)}$
カウンタ	TM0n レジスタ	TCRmn レジスタ
カウント設定値	CR00n レジスタ	TDRmn レジスタ
カウント動作	アップ・カウント	アップ・カウント, ダウン・カウント ^(注4)
モード	<ul style="list-style-type: none"> ・ インターバル・タイマ ・ 方形波出力 ・ 外部イベント・カウンタ ・ TI00n 端子の有効エッジ入力による クリア&スタート・モード ・ フリー・ランニング・タイマ ・ PPG 出力 ・ ワンショット・パルス出力 ・ パルス幅測定 	<ul style="list-style-type: none"> ・ インターバル・タイマ ・ 方形波出力 ・ 外部イベント・カウンタ ・ 分周器機能 (ユニット 0 のチャンネル 0 のみ) ・ 入力パルス間隔測定 ・ 入力信号のハイ/ロウ・レベル幅測定 ・ デイレイ・カウンタ ・ ワンショット・パルス出力^(注3) ・ PWM 出力^(注3) ・ 多重 PWM 出力^(注3)
複数チャンネル連動 動作機能	なし	あり ^(注3)
タイマ入力	TI00n, TI01n	TI00-TI07, TI10-TI17
タイマ出力	TO0n, 出力制御回路	TO00-TO07, TO10-TO17, 出力制御回路

注 1. チャンネル 1, 3 は, 8 ビット・タイマの 2 チャンネル構成として使用することができます。

注 2. チャンネル 5 のみ

注 3. マスタ・チャンネルとスレーブ・チャンネルを組み合わせで実現します。

注 4. モードによって異なります。

備考 1. 78K0/Kx2 の場合, $n = 0, 1$

RL78/G13 の場合, m : ユニット番号 ($m = 0, 1$), n : チャンネル番号 ($n = 0-7$)

備考 2. 製品によって搭載している機能が異なります。詳細については, 各製品のユーザーズマニュアルハードウェア編を参照してください。

2.2 インターバル・タイマの相違点

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 のインターバル・タイマに対応する RL78/G13 の機能は TAU のインターバル・タイマです。

表 2.2 にインターバル・タイマの相違点を示します。

表 2.2 インターバル・タイマの相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{CLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注)}, f_{IL}^{(注)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	ダウン・カウント
割り込みの 発生周期	(CR00n レジスタの設定値 + 1) × カウント・クロック周期	(TDRmn レジスタの設定値 + 1) × カウント・クロックの周期
割り込みの 発生タイミング	TM0n レジスタと CR00n レジスタの 値が一致した次のカウント・クロック (PRM00 レジスタで選択) 発生時	- TCRmn = 0000H となった次のカウント・ クロック (fMCK) 発生時 - カウント動作開始時 (TMRmn レジスタの MDmn0 ビットを"1"に設定した場合のみ)
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"11"を設定する。	TSm レジスタの TSmn ビットに "1"を設定する。
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する。	TTm レジスタの TTmn ビットに "1"を設定する。
カウンタ値の 初期化タイミング	- 割り込み発生時 - カウント動作停止時	- カウント動作開始時 - 割り込み発生時
タイマのカウンタ値の 取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外のとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。

注. チャンネル 5 のみ

備考 1. 78K0/Kx2 の場合, $n = 0, 1$

RL78/G13 の場合, m : ユニット番号 ($m = 0, 1$), n : チャンネル番号 ($n = 0-7$)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

2.3 方形波出力の相違点

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の方形波出力に対応する RL78/G13 の機能は TAU の方形波出力です。表 2.3 に方形波出力の相違点を示します。

表 2.3 方形波出力の相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注1)}, f_{IL}^{(注1)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	ダウン・カウント
方形波の周波数	カウント・クロックの周波数 / { (CR00n レジスタの設定値+1) x 2 }	カウント・クロックの周波数 / { (TDRmn レジスタの設定値+1) x 2 }
割り込みの 発生タイミング	TM0n レジスタと CR00n レジスタの 値が一致した次のカウント・クロック (PRM0n レジスタで選択) 発生時	- TCRmn = 0000H となった次のカウント・ クロック (fMCK) 発生時 - カウント動作開始時 (TMRmn レジスタの MDmn0 ビットを"1"に設定した場合のみ)
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"11"を設定する。	TSm レジスタの TSmn ビットに "1"を設定する。
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する。	TTm レジスタの TTmn ビットに "1"を設定する。
カウンタ値の 初期化タイミング	- 割り込み発生時 - カウント動作停止時	- カウント動作開始時 - 割り込み発生時
タイマのカウンタ値 の取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外のとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。
タイマ出力禁止時の 出力レベル	ロウ・レベル固定 (TOE0n = 0)。 ただし、兼用端子のポート・ラッチに 1 を 設定することでハイ・レベルに設定可能。タ イマ出力開始時に上記ラッチを 0 に設定する こと。	TOm レジスタの TOmn ビットの設定値。 ただし、TOEmn = 0 のときのみ有効。
タイマ動作開始時の 出力レベル	TOC0n レジスタの LVS0n ビット, LVR0n ビットの設定値。 TM0n レジスタと CR00n レジスタの値が一 致すると出力レベルが反転する。 ただし、PM01 = P01 = 0, PM06 = P06 = 0 のときのみ有効。	ポート出力許可後、TOm レジスタの TOmn ビットの設定値となる。 MDmn0 = 1 のとき タイマ動作開始後に出力レベルが反転す る。 MDmn0 = 0 のとき タイマ動作開始後は出力レベルが反転し ない。 ただし、PMxx = Pxx = 0, PMCxx = 0 ^(注2) の ときのみ有効。
出力端子	TO0n 端子	TOmn 端子

(注、備考は次ページにあります。)

注 1. チャンネル 5 のみ

注 2. RL78/G13 ユーザーズマニュアル ハードウェア編の「端子機能使用時のレジスタ, 出力ラッチの設定例」参照。

備考 1. 78K0/Kx2 の場合, $n = 0, 1$

RL78/G13 の場合, m : ユニット番号 ($m = 0, 1$), n : チャンネル番号 ($n = 0-7$)

備考 2. 製品によって搭載している機能が異なります。詳細については, 各製品のユーザーズマニュアルハードウェア編を参照してください。

2.4 外部イベント・カウンタの相違点

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の外部イベント・カウンタに対応する RL78/G13 の機能は TAU の外部イベント・カウンタです。

表 2.4 に外部イベント・カウンタの相違点を示します。

表 2.4 外部イベント・カウンタの相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
タイマ・アレイ・ユニットへのクロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	ダウン・カウント
外部イベント入力の検出回数の設定	CR00n レジスタ	TDRmn レジスタ
割り込みの発生タイミング	2 回目以降 (CR00n レジスタ設定値+1)回の TI00n 端子の有効エッジを検出したとき 初回のみ (CR00n レジスタ設定値+2)回の TI00n 端子の有効エッジを検出したとき	(TDRmn レジスタの設定値+1) 回の TI1mn 端子入力の有効エッジを検出したとき
有効エッジ検出	サンプリング・クロック : f_{PRS} レベル検出 : 2 回連続一致	TNFENmn = 1 のとき サンプリング・クロック : f_{MCK} レベル検出 : 2 回連続一致 TNFENmn = 0 のとき サンプリング・クロック : f_{MCK} レベル検出 : 1 回一致 (f_{MCK} で同期化)
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"11"を設定する。	TSm レジスタの TSmn ビットに "1"を設定する。
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する。	TTm レジスタの TTmn ビットに "1"を設定する。
カウンタ値の初期化タイミング	- 割り込み発生時 - カウント動作停止時	- カウント動作開始時 - 割り込み発生時
タイマのカウンタ値の取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外のとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。
入力端子	TI00n 端子	TI1mn 端子
出力端子	TO0n 端子	分周器 (ユニット 0 のチャンネル 0 のみ) の 機能, もしくは割り込みを利用したポート操 作で代用。

注. チャンネル 5 のみ

備考 1. 78K0/Kx2 の場合, $n = 0, 1$

RL78/G13 の場合, m : ユニット番号 ($m = 0, 1$), n : チャンネル番号 ($n = 0-7$)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

2.5 TI00n 端子の有効エッジ入力によるクリア&スタート・モードの相違点

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の TI00n 端子の有効エッジ入力によるクリア&スタート・モードに対応する RL78/G13 の機能は、TAU の入力パルス間隔測定または入力信号のハイ/ロウ・レベル幅測定です。

表 2.5 に TI00n 端子の有効エッジ入力によるクリア&スタート・モードの動作を示します。

表 2.5 TI00n 端子の有効エッジ入力によるクリア&スタート・モードの動作

CR00n, CR01n の設定	動作
コンペア・レジスタ	TM0n と CR00n, CR01n の一致で INTTM00n, INTTM01n 信号が発生します。
キャプチャ・レジスタ	TI00n 端子に有効エッジが入力される(または TI00n 端子に有効エッジの逆相が入力される)と、TM0n のカウント値を CR00n にキャプチャし、INTTM00n 信号が発生します。 TI00n 端子に有効エッジが入力されると、TM0n のカウント値を CR01n にキャプチャし、INTTM01n 信号が発生します。TI00n 端子の有効エッジでキャプチャ動作と同時にカウンタを 0000H にクリアします。

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の TI00n 端子の有効エッジ入力によるクリア&スタート・モードを RL78/G13 の TAU で実現する場合、78K0/Kx2 の CR00n, CR01n の設定に応じて TAU の機能を選択します。

表 2.6 に TI00n 端子の有効エッジ入力によるクリア&スタート・モードと TAU 機能の対応表を示します。

表 2.6 TI00n 端子の有効エッジ入力によるクリア&スタート・モードと TAU 機能の対応表

78K0/Kx2		RL78/G13
TI00n 端子の有効エッジ入力による クリア&スタート・モード		TAU の機能
CR00n の設定	CR01n の設定	
コンペア・レジスタ	コンペア・レジスタ	割り込みを利用したポート操作で代用
コンペア・レジスタ	キャプチャ・レジスタ	入力パルス間隔測定
キャプチャ・レジスタ	コンペア・レジスタ	入力信号のハイ/ロウ・レベル幅測定
キャプチャ・レジスタ	キャプチャ・レジスタ	入力信号のハイ/ロウ・レベル幅測定 または入力パルス間隔測定

2.5.1 CR00n : コンペア・レジスタ, CR01n : キャプチャ・レジスタの場合

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の TI00n 端子の有効エッジ入力によるクリア & スタート・モード (CR00n : コンペア・レジスタ, CR01n : キャプチャ・レジスタ) に対応する RL78/G13 の機能は TAU の入力パルス間隔測定です。

表 2.7 に 78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 (TOC0n = 13H, PRM0n = 10H, CRC0n = 04H, TMC0n = 08H, CR00n = 0001H の場合) と RL78/G13 の TAU の入力パルス間隔測定の相違点を示します。

表 2.7 TI00n 端子の有効エッジ入力によるクリア & スタート・モード (CR00n : コンペア・レジスタ, CR01n : キャプチャ・レジスタ) と入力パルス間隔測定の相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注1)}, f_{IL}^{(注1)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	アップ・カウント
入力パルスの間隔 ^(注2)	カウント・クロックの周期 × { (CR01n のキャプチャ値+1) + (10000H × OVFn) }	カウント・クロックの周期 × { (TDRmn のキャプチャ値+1) + (10000H × OVF) }
割り込みの 発生タイミング	- TI00n 端子の有効エッジ検出時 - TM0n レジスタと CR00n レジスタの 値が一致した次のカウント・クロック (PRM0n レジスタで選択) 発生時	- TI0n 端子入力の有効エッジ検出時 - カウント動作開始時 (TMRmn レジスタの MDmn0 ビットを"1"に設定した場合のみ)
キャプチャ・レジスタ の取り込みタイミング	TI00n 端子の有効エッジ検出時 (TI00n 端子立ち上がりエッジ検出)	TI0n 端子入力の有効エッジ (立ち下がり エッジまたは立ち上がりエッジ) 検出時
タイマ・カウンタとコン ペア・レジスタの一 致動作	TO0n 出力を反転	非対応 (割り込みを利用したポート操作で代用)
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"10"を設定する。	TSm レジスタの TSmn ビットに "1"を設定する。
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する。	TTm レジスタの TTmn ビットに "1"を設定する。
カウンタ値の 初期化タイミング	- TI00n 端子の有効エッジ (立ち上がり エッジ) 検出時 - カウント動作停止時	TI0n 端子入力の有効エッジ (立ち下がり エッジまたは立ち上がりエッジ) 検出時
タイマのカウンタ値の 取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外のとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。
タイマ出力禁止時の 出力レベル	ロウ・レベル固定 (TOE0n = 0)。 ただし、兼用端子のポート・ラッチに 1 を設定することでハイ・レベルに設定可 能。タイマ出力開始時に上記ラッチを 0 に 設定すること。	非対応 (割り込みを利用したポート操作で代用)
タイマ動作開始時の 出力レベル	TOC0n レジスタの LVS0n ビット, LVR0n ビットの設定値。 ただし、PM01 = P01 = 0, PM06 = P06 = 0 のときのみ有効。	非対応 (割り込みを利用したポート操作で代用)
入力端子	TI00n 端子	TI0n 端子
出力端子	TO0n 端子	非対応 (割り込みを利用したポート操作で代用)

(注、備考は次ページにあります。)

RL78/G13, 78K0/Kx2

78K0 から RL78 への移行ガイド:

16 ビット・タイマ/イベント・カウンタ 00,01→タイマ・アレイ・ユニット

注 1. チャンネル 5 のみ

注 2. オーバフローが 2 回以上発生した場合は、正常な間隔値を測定できません。

備考 1. 78K0/Kx2 の場合, $n = 0, 1$

RL78/G13 の場合, m : ユニット番号 ($m = 0, 1$), n : チャンネル番号 ($n = 0-7$)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

RL78/G13, 78K0/Kx2

78K0 から RL78 への移行ガイド:

16 ビット・タイマ/イベント・カウンタ 00,01→タイマ・アレイ・ユニット

2.5.2 CR00n : キャプチャ・レジスタ, CR01n : コンペア・レジスタの場合

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の TI00n 端子の有効エッジ入力によるクリア & スタート・モード (CR00n : キャプチャ・レジスタ, CR01n : コンペア・レジスタ) に対応する RL78/G13 の機能は TAU の入力信号のハイ/ロウ・レベル幅測定です。

表 2.8 に 78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 (TOC0n = 13H, PRM0n = 10H, CRC0n = 03H, TMC0n = 08H, CR01n = 0001H の場合) と RL78/G13 の TAU の入力信号のハイ/ロウ・レベル幅測定の相違点を示します。

表 2.8 TI00n 端子の有効エッジ入力によるクリア & スタート・モード (CR00n : キャプチャ・レジスタ, CR01n : コンペア・レジスタ) と入力信号のハイ/ロウ・レベル幅測定の相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注1)}, f_{IL}^{(注1)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに "1" を設定する。
カウント動作	アップ・カウント	アップ・カウント
入力パルスの ハイ・レベル幅 ^(注2)	カウント・クロックの周期 × { (CR00n のキャプチャ値+1) + (10000H × OVf0n) }	カウント・クロックの周期 × { (TDRmn のキャプチャ値+1) + (10000H × OVf) }
割り込みの 発生タイミング	TM0n レジスタと CR01n レジスタの 値が一致した次のカウント・クロック (PRM0n レジスタで選択) 発生時	TImn 端子入力の立ち下がりエッジ検出時 (ハイ・レベル幅測定の場合)
キャプチャ・レジスタ の取り込みタイミング	TI00n 端子の有効エッジの逆相 (立ち下がりエッジ) 検出時	TImn 端子入力の立ち下がりエッジ検出時 (ハイ・レベル幅測定の場合)
タイマ・カウンタとコン ペア・レジスタの一 致動作	TO0n 出力を反転	非対応 (割り込みを利用したポート操作で代用)
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに "10" を設定する。	TSm レジスタの TSmn ビットに "1" を設定 してスタート・エッジ検出待ち状態後の TImn 端子入力の立ち上がりエッジ検出 (ハイ・レベル幅測定の場合)
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに "00" を設定する。	TTm レジスタの TTmn ビットに "1" を設定する。
カウント値の 初期化タイミング	- TI00n 端子の有効エッジ (立ち上がり エッジ) 検出時 - カウント動作停止時	TImn 端子入力の立ち上がりエッジ検出時 (ハイ・レベル幅測定の場合)
タイマのカウンタ値の 取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外のとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。
タイマ出力禁止時の 出力レベル	ロウ・レベル固定 (TOE0n = 0)。 ただし、兼用端子のポート・ラッチに 1 を設定することでハイ・レベルに設定可 能。タイマ出力開始時に上記ラッチを 0 に 設定すること。	非対応 (割り込みを利用したポート操作で代用)
タイマ動作開始時の 出力レベル	TOC0n レジスタの LVS0n ビット, LVR0n ビットの設定値。 ただし、PM01 = P01 = 0, PM06 = P06 = 0 のときのみ有効。	非対応 (割り込みを利用したポート操作で代用)
入力端子	TI00n 端子	TImn 端子
出力端子	TO0n 端子	非対応 (割り込みを利用したポート操作で代用)

(注, 備考は次ページにあります。)

注 1. チャンネル 5 のみ

注 2. オーバフローが 2 回以上発生した場合は、正常な間隔値を測定できません。

備考 1. 78K0/Kx2 の場合、 $n = 0, 1$

RL78/G13 の場合、 m : ユニット番号 ($m = 0, 1$) , n : チャンネル番号 ($n = 0-7$)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

2.5.3 CR00n : キャプチャ・レジスタ, CR01n : キャプチャ・レジスタの場合

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の TI00n 端子の有効エッジ入力によるクリア & スタート・モード (CR00n : キャプチャ・レジスタ, CR01n : キャプチャ・レジスタ) に対応する RL78/G13 の機能は TAU の入力信号のハイ/ロウ・レベル幅測定です。TAU の 2 チャンネルもしくは 3 チャンネルを使用し、1 つの入力パルスに対してハイ・レベル幅, ロウ・レベル幅, パルス間隔を測定します。

表 2.9 に 78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 (TOC0n = 13H, PRM0n = 00H, CRC0n = 07H, TMC0n = 0AH の場合) と RL78/G13 の TAU の入力信号のハイ/ロウ・レベル幅測定の相違点を示します。

表 2.9 TI00n 端子の有効エッジ入力によるクリア & スタート・モード (CR00n : キャプチャ・レジスタ, CR01n : キャプチャ・レジスタ) と入力信号のハイ/ロウ・レベル幅測定の相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注1)}, f_{IL}^{(注1)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	アップ・カウント
入力パルスの ハイ・レベル幅 ^(注2)	カウント・クロックの周期 × {(CR01n のキャプチャ値) - (CR00n のキャプチャ値)}	カウント・クロックの周期 × {(TDRmn のキャプチャ値+1) + (10000H × OVF)}
入力パルスの ロウ・レベル幅 ^(注2)	カウント・クロックの周期 × {(CR00n のキャプチャ値 + 1)}	カウント・クロックの周期 × {(TDRmn のキャプチャ値+1) + (10000H × OVF)}
入力パルスの 間隔 ^(注2)	カウント・クロックの周期 × {(CR01n のキャプチャ値 + 1) + (10000H × OVF0n)}	算出{(ハイ・レベル幅) + (ロウ・レベル幅)} もしくは、入力パルス間隔測定機能を使用 する。
割り込みの 発生タイミング	TI00n 端子の有効エッジ (立ち下がり エッジ) 検出時	- TI00n 端子入力の立ち下がりエッジ検出時 (ハイ・レベル幅測定チャンネル) - TI00n 端子入力の立ち上がりエッジ検出時 (ロウ・レベル幅測定チャンネル)
キャプチャ・レジスタ の取り込みタイミング	- TI00n 端子の有効エッジ検出時 - TI00n 端子の有効エッジの逆相検出時	- TI00n 端子入力の立ち下がりエッジ検出時 (ハイ・レベル幅測定チャンネル) - TI00n 端子入力の立ち上がりエッジ検出時 (ロウ・レベル幅測定チャンネル)
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"10"を設定する。	- TI00n 端子入力の立ち上がりエッジ検出時 (ハイ・レベル幅測定チャンネル) - TI00n 端子入力の立ち下がりエッジ検出時 (ロウ・レベル幅測定チャンネル)
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する。	TTM レジスタの TTMn ビットに "1"を設定する。
カウンタ値の 初期化タイミング	- TI00n 端子の有効エッジ (立ち下がり エッジ) 検出時 - カウント動作停止時	- TI00n 端子入力の立ち上がりエッジ検出時 (ハイ・レベル幅測定チャンネル) - TI00n 端子入力の立ち下がりエッジ検出時 (ロウ・レベル幅測定チャンネル)
タイマのカウンタ値の 取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外のとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。
入力端子	TI00n 端子	TI00n 端子

(注, 備考は次ページにあります。)

注 1. チャンネル 5 のみ

注 2. オーバフローが 2 回以上発生した場合は、正常な間隔値を測定できません。さらに、78K0/Kx2 では、オーバフローが発生した場合、ハイ/ロウ・レベル幅を測定できません。

備考 1. 78K0/Kx2 の場合、 $n = 0, 1$

RL78/G13 の場合、 m : ユニット番号 ($m = 0, 1$) , n : チャンネル番号 ($n = 0-7$)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

備考 3. TAU の単独チャンネルだけを使用し、1 つの入力パルスに対してパルス間隔、ハイ・レベル幅、ロウ・レベル幅することも可能です。詳細は、つぎのアプリケーションノートを参照してください。

RL78/G13 タイマ・アレイ・ユニット (パルス間隔測定 (両エッジ)) CC-RL (R01AN4259J)

2.6 フリー・ランニング・タイマの相違点

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 のフリー・ランニング・タイマに対応する RL78/G13 の機能は TAU の入力パルス間隔測定です。

表 2.10 に 78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 (TOC0n = 13H, PRM0n = 50H, CRC0n = 05H, TMC0n = 04H) と RL78/G13 の TAU の入力パルス間隔測定の相違点を示します。2 つの入力波形を測定するため、RL78/G13 では TAU を 2 チャンネル使用します。

表 2.10 フリー・ランニング・タイマ (CR00n : キャプチャ・レジスタ, CR01n : キャプチャ・レジスタ) と入力パルス間隔測定の相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注1)}, f_{IL}^{(注1)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	アップ・カウント
入力パルスの間隔 ^(注2)	- TI00n 端子 : (CR01n のキャプチャ値) - (前回の CR01n のキャプチャ値) + (10000H × OVF0n) - TI01n 端子 : (CR00n のキャプチャ値) - (前回の CR00n のキャプチャ値) + (10000H × OVF0n)	カウント・クロックの周期 × { (TDRmn のキャプチャ値+1) + (10000H × OVF) }
割り込みの 発生タイミング	- INTTM00n 割り込み : TI01n 端子の有効エッジ検出時 - INTTM01n 割り込み : TI01n 端子の有効エッジ検出時	- TImn 端子入力の有効エッジ検出時 - カウント動作開始時 (TMRmn レジスタの MDmn0 ビットを"1"に設定した場合のみ)
キャプチャ・レジスタ の取り込みタイミング	TI00n または TI01n 端子の有効エッジ (立ち上がりエッジ) 検出時	TImn 端子入力の有効エッジ (立ち下がり エッジまたは立ち上がりエッジ) 検出時
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"10"を設定する。	TSm レジスタの TSmn ビットに "1"を設定する。
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する。	TTm レジスタの TTmn ビットに "1"を設定する。
タイマのカウンタ値の 取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外のとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。
入力端子	TI00n 端子, TI01n 端子	TImn 端子

注 1. チャンネル 5 のみ

注 2. オーバフローが 2 回以上発生した場合は、正常な間隔値を測定できません。

備考 1. 78K0/Kx2 の場合, n = 0, 1

RL78/G13 の場合, m : ユニット番号 (m = 0, 1), n : チャンネル番号 (n = 0-7)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

2.7 PPG 出力の相違点

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の PPG 出力に対応する RL78/G13 の機能は TAU の PWM 機能です。

表 2.11 と表 2.12 に 78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 の PPG 出力と RL78/G13 の TAU の PWM 機能の相違点を示します。

表 2.11 PPG 出力の相違点 (1/2)

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注1)}, f_{IL}^{(注1)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	ダウン・カウント
出力波形の周期	カウント・クロック周期 × (CR00n の設定値 + 1)	カウント・クロックの周期 × {TDRmn (マスタ) の設定値 + 1}
出力波形の ハイ・レベル幅 ^(注2)	- LVS0n = 1, LVR0n = 0 のとき カウント・クロック周期 × (CR01n の設定値 + 1) - LVS0n = 0, LVR0n = 1 のとき カウント・クロック周期 × {(CR00n の設定値) - (CR01n の設定値)}	- TOLm = 0 (アクティブ・ハイ) のとき カウント・クロックの周期 × {TDRmp (スレーブ) の設定値} - TOLm = 1 の (アクティブ・ロウ) とき カウント・クロックの周期 × { [TDRmn (マスタ) の設定値 + 1] - {TDRmp (スレーブ) の設定値}}
割り込みの 発生タイミング	TM0n レジスタと CR00n または CR01n レジスタの値が一致した次のカウント・ク ロック (PRM0n レジスタで選択) 発生時	- カウント動作開始時 (マスタ) - TCRmn = 0000H となった次のカウント・ クロック (fMCK) 発生時 (マスタ) - TCRmp = 0000H となった次のカウント・ クロック (fMCK) 発生時 (スレーブ)
コンペア・レジスタの 更新タイミング (ソフトウェア)	INTTM01n 発生時, CR01n の設定値を更新 する。	マスタ・チャンネルの INTTMmn 発生時
コンペア・レジスタの 設定値	ハイ・レベル幅 (ロウ・レベル幅) を 変更する場合のみ, CR01n の設定値を 変更する。	- 周期を変更する場合のみ, TDRmn (マスタ) の設定値を変更する。 - ハイ・レベル幅 (TOLm = 0 のとき), ロウ・レベル幅 (TOLm = 1 のとき) を 変更する場合のみ, TDRmp (スレーブ) の設定値を変更する。
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"10"を設定する。	TSm レジスタの TSmn ビットに "1"を設定する。
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する。	TTm レジスタの TTmn ビットに "1"を設定する。
タイマのカウンタ値の 取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外するとき, TM0n レジスタを読み出す。	TCRmn レジスタを読み出す。 TCRmp レジスタを読み出す。

(注, 備考は次ページにあります。)

RL78/G13, 78K0/Kx2

78K0 から RL78 への移行ガイド:

16 ビット・タイマ/イベント・カウンタ 00,01→タイマ・アレイ・ユニット

注 1. チャンネル 5 のみ

注 2. $0000H < CR01n < CR00n \leq FFFFH$ を満たすこと。

備考 1. 78K0/Kx2 の場合, $n = 0, 1$

RL78/G13 の場合, m : ユニット番号 ($m = 0, 1$),

n : マスタ・チャンネル番号 ($n = 0, 2, 4, 6$), p : スレーブ・チャンネル番号 ($n < p \leq 7$)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

表 2.12 PPG 出力の相違点 (2/2)

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
タイマ出力禁止時の出力レベル	ロウ・レベル固定 (TOE0n = 0)。 ただし、兼用端子のポート・ラッチに 1 を設定することでハイ・レベルに設定可能。 タイマ出力開始時に上記ラッチを 0 に設定すること。	TOm レジスタの TOmn ビットの設定値。 ただし、TOEmn = 0 のときのみ有効。
タイマ動作開始時の出力レベル	TOC0n レジスタの LVS0n ビット, LVR0n ビットの設定値。 LVS0n = 1, LVR0n = 0 : ハイ・レベル LVS0n = 0, LVR0n = 1 : ロウ・レベル ただし、PM01 = P01 = 0, PM06 = P06 = 0 のときのみ有効。	ポート出力許可後、TOm レジスタの TOmp ビットの設定値となる。 タイマ動作開始後はつぎの通りとなる。 TOLmp = 0 のとき、ハイ・レベル TOLmp = 1 のとき、ロウ・レベル ただし、PMxx = Pxx = 0, PMCxx = 0 (注) のときのみ有効。
出力端子	TO0n 端子	TOmp 端子

注. RL78/G13 ユーザーズマニュアル ハードウェア編の「端子機能使用時のレジスタ、出力ラッチの設定例」参照。

備考 1. 78K0/Kx2 の場合、 $n = 0, 1$

RL78/G13 の場合、 m : ユニット番号 ($m = 0, 1$) , n : マスタ・チャンネル番号 ($n = 0, 2, 4, 6$) , p : スレーブ・チャンネル番号 ($n < p \leq 7$)

備考 2. 製品によって搭載している機能が異なります。詳細については、各製品のユーザーズマニュアルハードウェア編を参照してください。

2.8 ワンショット・パルス出力の相違点

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 のワンショット・パルス出力に対応する RL78/G13 の機能は TAU のワンショット・パルス出力機能です。

表 2.13 に 78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 のワンショット・パルス出力と RL78/G13 の TAU のワンショット・パルス出力機能の相違点を示します。

表 2.13 ワンショット・パルス出力機能の相違点

項目	78K0/Kx2 16 ビット・タイマ/ イベント・カウンタ 00, 01	RL78/G13 タイマ・アレイ・ユニット (TAU)
カウント・クロック	$f_{PRS}, f_{PRS}/2^2, f_{PRS}/2^8, f_{PRS}/2^4, f_{PRS}/2^6$	$f_{TCLK} (f_{CLK} \sim f_{CLK}/2^{15}), f_{SUB}^{(注1)}, f_{IL}^{(注1)}$
タイマ・アレイ・ ユニットへの クロック供給許可	なし	PER0 レジスタの TAUmEN ビットに"1"を設定する。
カウント動作	アップ・カウント	ダウン・カウント
トリガ検出からパルス 出力までの時間	カウント・クロック周期 × (CR01n の設定値 + 1)	{ TDRmn (マスタ) の設定値 + 2 } × カウン ト・クロック周期
出力パルスのアクティ ブ・レベル幅 ^(注2)	カウント・クロックの周期 × {(CR00n の設定値) - (CR01n の設定値)}	{ TDRmp (スレーブ) の設定値 } × カウン ト・クロック周期
割り込みの 発生タイミング	TM0n レジスタと CR00n または CR01n レジスタの値が一致した次のカウント・ク ロック (PRM0n レジスタで選択) 発生時	- TCRmn = 0000H となった次のカウント・ クロック (fMCK) 発生時 (マスタ) - TCRmp = 0000H となった次のカウント・ クロック (fMCK) 発生時 (スレーブ)
カウント動作開始	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"01"または"10"を設定する。	- TImn 端子入力の有効エッジ検出 - ソフトウェア操作 (TSmn = 1)
カウント動作停止	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットに"00"を設定する	TTm レジスタの TTmn ビットに"1"を設定す る
タイマのカウンタ値の 取得方法	TMC0n レジスタの TMC0n3 ビット, TMC0n2 ビットが 00 以外するとき, TM0n レ ジスタを読み出す。	TCRmn レジスタを読み出す。 TCRmp レジスタを読み出す。
カウント値の 初期化タイミング	- ワンショット・パルス・トリガ・ビット (OSPT0n)に"1"がライトされた時 - TI00n 端子の有効エッジ検出時 - カウント動作停止時	TCRmn レジスタ (マスタ) - TImn 端子入力の有効エッジ検出時 - ソフトウェア操作 (TSmn = 1)時 TCRmp レジスタ (スレーブ) - TCRmn = 0000H となった次のカウント・ クロック (fMCK) 発生時
タイマ出力禁止時の 出力レベル	ロウ・レベル固定 (TOE0n = 0)。 ただし、兼用端子のポート・ラッチに 1 を 設定することでハイ・レベルに設定可能。 タイマ出力開始時に上記ラッチを 0 に設定 すること。	TOm レジスタの TOmn ビットの設定値。 ただし、TOEmn = 0 のときのみ有効。
タイマ動作開始時の 出力レベル	TOC0n レジスタの LVSO0n ビット, LVR0n ビットの設定値。 ただし、PM01 = P01 = 0, PM06 = P06 = 0 のときのみ有効。	ポート出力許可後、TOm レジスタの TOmp ビットの設定値となる。 タイマ動作開始後はつぎの通りとなる。 TOLmp = 0 のとき、ハイ・レベル TOLmp = 1 のとき、ロウ・レベル ただし、PMxx = Pxx = 0, PMCxx = 0 ^(注3) の ときのみ有効。
出力端子	TO0n 端子	TOmp 端子

(注、備考は次ページにあります。)

RL78/G13, 78K0/Kx2

78K0 から RL78 への移行ガイド:

16 ビット・タイマ/イベント・カウンタ 00,01→タイマ・アレイ・ユニット

注 1. チャンネル 5 のみ

注 2. $0000H < CR01n < CR00n \leq FFFFH$ を満たすこと。

注 3. RL78/G13 ユーザーズマニュアル ハードウェア編の「端子機能使用時のレジスタ, 出力ラッチの設定例」参照。

備考 1. 78K0/Kx2 の場合, $n = 0, 1$

RL78/G13 の場合, m : ユニット番号 ($m = 0, 1$), n : マスタ・チャンネル番号 ($n = 0, 2, 4, 6$),

p : スレーブ・チャンネル番号 ($n < p \leq 7$)

備考 2. 製品によって搭載している機能が異なります。詳細については, 各製品のユーザーズマニュアルハードウェア編を参照してください。

2.9 パルス幅測定の違い

78K0/Kx2 の 16 ビット・タイマ/イベント・カウンタ 00, 01 のパルス幅測定に対応する RL78/G13 の機能は TAU の入力パルス間隔測定または入力信号のハイ/ロウ・レベル幅測定です。

表 2.14 にパルス幅測定と TAU 機能の対応表を示します。各機能の違いについては前述されており、本資料の説明箇所も合わせて示します。

表 2.14 パルス幅測定と TAU 機能の対応表

78K0/Kx2		RL78/G13	本資料の説明箇所
TI00n 端子の有効エッジ入力によるクリア&スタート・モード	CR00n : コンペア・レジスタ, CR01n : キャプチャ・レジスタ	入力パルス間隔測定	2.5.1 項 (Page 11)
	CR00n : キャプチャ・レジスタ, CR01n : コンペア・レジスタ	入力信号のハイ/ロウ・レベル幅測定	2.5.2 項 (Page 13)
	CR00n : キャプチャ・レジスタ, CR01n : キャプチャ・レジスタ	入力信号のハイ/ロウ・レベル幅測定 または入力パルス間隔測定	2.5.3 項 (Page 15)
フリー・ランニング・タイマ・モード		入力パルス間隔測定	2.6 節 (Page 17)

3. タイマ・アレイ・ユニットのサンプルコード

タイマ・アレイ・ユニットのサンプルコードを説明したアプリケーションノートを示します。

- RL78/G13 タイマ・アレイ・ユニット (インターバル・タイマ) CC-RL (R01AN2576)
- RL78/G13 タイマ・アレイ・ユニット (パルス間隔測定) CC-RL (R01AN2702)
- RL78/G13 タイマ・アレイ・ユニット (パルス間隔測定 (両エッジ)) CC-RL (R01AN4259)
- RL78/G13 タイマ・アレイ・ユニット (PWM 出力) CC-RL (R01AN2589)

4. 参考ドキュメント

ユーザーズマニュアル

- RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0146)
- 78K0/Kx2 ユーザーズマニュアル ハードウェア編 (R01UH0008)
(最新版をルネサスエレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサスエレクトロニクスホームページから入手してください。)

学習ガイド

- コード生成プラグイン学習ガイド (R20UT3230)
- RL78/G13 コード生成の活用例(サンプルプログラム) (R20AN0399)

RL78/G13, 78K0/Kx2

78K0 から RL78 への移行ガイド:

16 ビット・タイマ/イベント・カウンタ 00,01→タイマ・アレイ・ユニット

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2019.03.29	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

- 当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。