

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

R8C/38C グループ

タイマRG PWMモード(バッファ動作)

1. 要約

この資料はR8C/38C グループのタイマRGのPWMモード(バッファ動作)を使用したPWM波形出力およびデューティ変更の設定方法例、及び応用例について説明しています。

2. はじめに

この資料で説明する応用例は次のマイコンでの利用に適用されます。

- マイコン : R8C/38C グループ

R8C/38C グループと同様のSFR (周辺機能レジスタ) を持つ他のR8Cファミリでも本プログラムを使用することができます。ただし、一部の機能を機能追加等に変更している場合がありますのでマニュアルで確認してください。このアプリケーションノート使用に際しては十分な評価を行ってください。

3. 応用例の説明

3.1 プログラムの概要

タイマRGのPWMモードでTRGIOA端子から100 μ s周期/可変デューティのPWM波形を出力します。
PWM出力のH幅のデューティをタイマRBを使用して10ms間隔で10%～100%まで10%刻みで出力します。

デューティの変更にはジェネラルレジスタのバッファ動作を用います。

PWM出力のデューティは10%→20%→・・・→90%→100%→90%→・・・→10%→20%→30%→・・・を繰り返し変化させます。

<設定条件>

- 高速オンチップオシレータ(fOCO40M)をカウントソースに使用しています。
- タイマRGカウンタ(TRG)はジェネラルレジスタ(TRGGRA)とのコンペア一致でクリアします。
- ジェネラルレジスタ(TRGGRD)はTRGGRBのバッファレジスタとして使用します。
- TRGとTRGGRAのコンペア一致でPWM波形はH出力になります。(PWMモード)

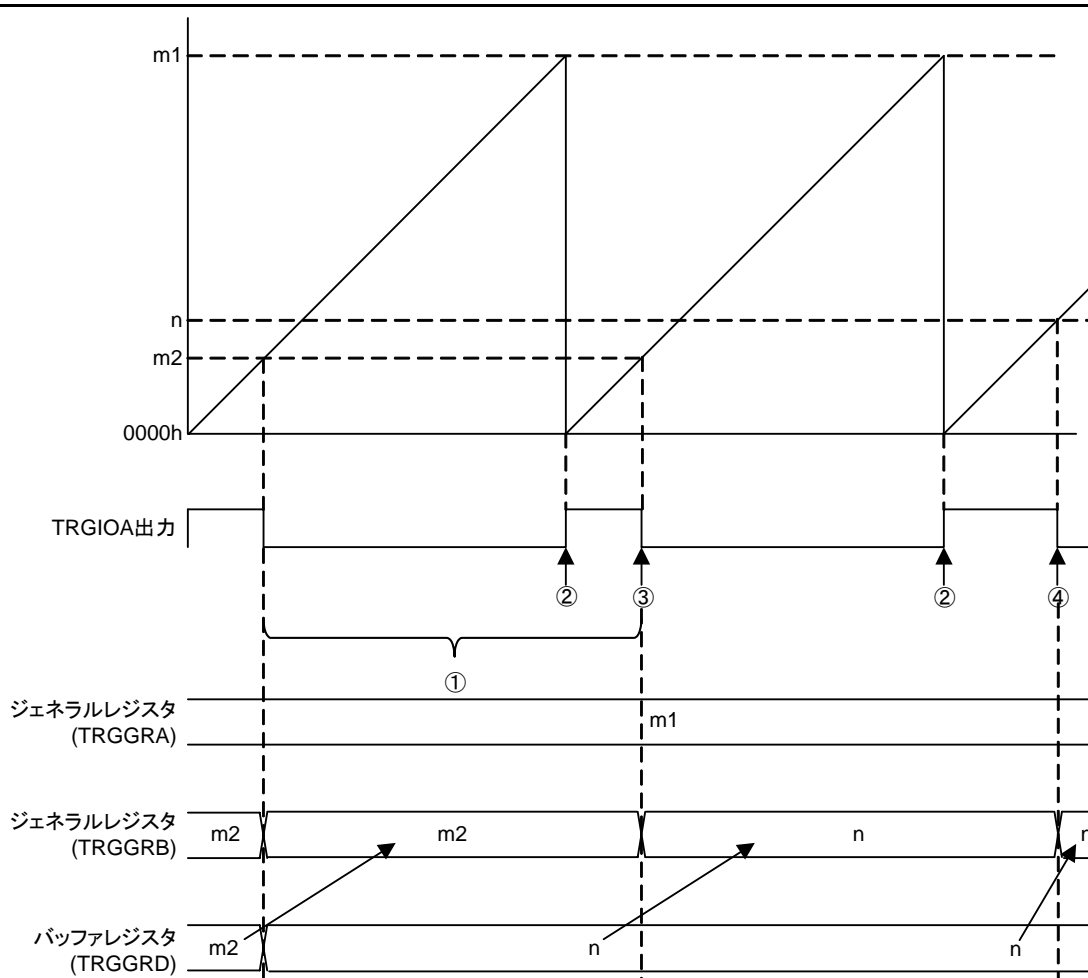
<PWM周期の算出>

$$\begin{aligned} 100\mu\text{s} &= 1 \div \text{fOCO40M} \times (\text{TRGGRA} + 1) \\ &= 1 \div 40\text{MHz} \times (3999 + 1) \\ &= 25\text{ns} \times 4000 \end{aligned}$$

表 3.1 に使用端子と機能、図 3.1 にPWMモードでのバッファ動作例、図 3.2～図 3.6 にデューティ変更時のタイミング図を示します。

表 3.1 使用端子と機能

端子名	入出力	機能
P5_6/TRGIOA	出力	PWM出力



ハードウェア処理	ソフトウェア処理
① -	(a)TRGGRDを設定(n)
② (a)TRGとTRGGRA(m1)一致 (b)TRGを"0000h"にクリア (c)TRGIOA端子から"H"出力	-
③ (a)TRGとTRGGRB(m2)一致 (b)TRGGRD(n)をTRGGRBにバッファ転送 (c)TRGIOA端子から"L"出力	-
④ (a)TRGとTRGGRB(n)一致 (b)TRGGRD(n)をTRGGRBにバッファ転送 (c)TRGIOA端子から"L"出力	-

m1 : TRGGRA 値(4000-1)

m2 : デューティ XX% 時の TRGGRB 値

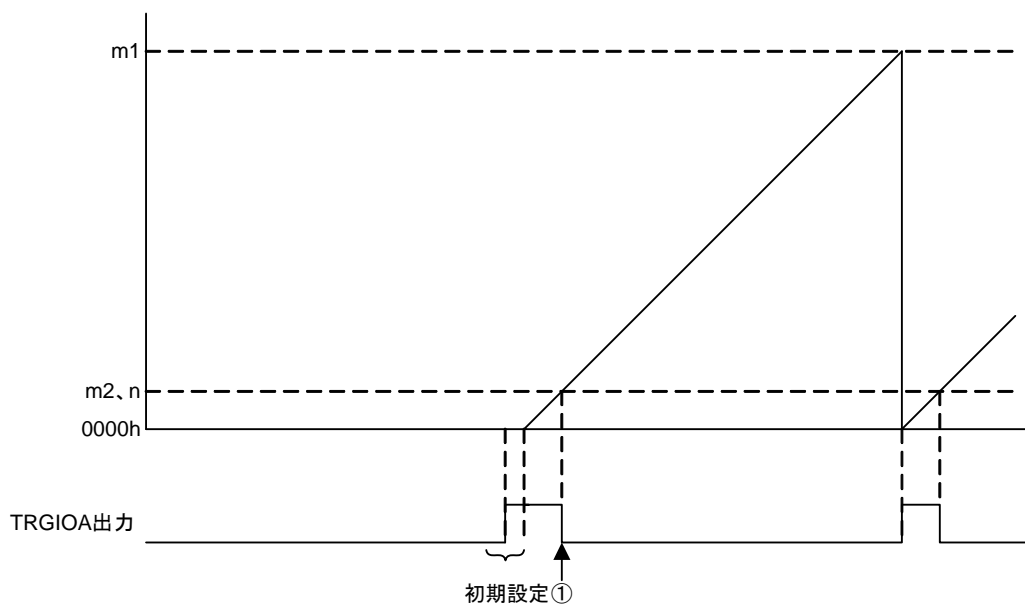
n : デューティ YY% 時の TRGGRD 値、および変更後の TRGGRB 値

TRG : タイマRGカウンタ

TRGGRA : タイマRGジェネラルレジスタA、TRGGRB : タイマRGジェネラルレジスタB

TRGGRD : タイマRGジェネラルレジスタD

図 3.1 PWMモードでのバッファ動作例

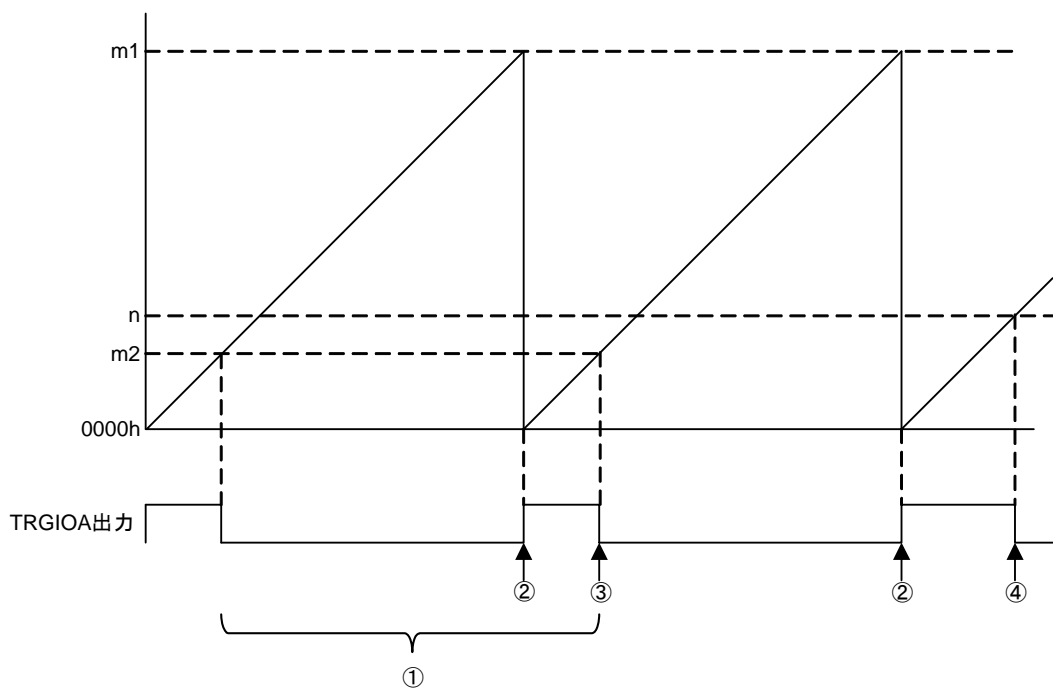


	ハードウェア処理	ソフトウェア処理
初期設定	—	(a)TRGクリア要因をTRGGRAと一致に設定 (b)TRGGRAを設定(m1) (c)TRGGRBを設定(m2) (d)TRGGRDを設定(n)
	(a)TRGIOA端子から初期状態"H"出力 (b)TRGカウント開始	(e)PWMモードの設定 (f)TRGカウント開始
①	(a)TRGとTRGGRB(m2)一致 (b)TRGGRD(n)をTRGGRBにバッファ転送 (c)TRGIOA端子から"L"出力	—

m1 : TRGGRA 値(4000-1)
m2 : TRGGRB 値(400-1)
n : TRGGRD 値(400-1)

TRG : タイマRGカウンタ
TRGGRA : タイマRGジェネラルレジスタA、TRGGRB : タイマRGジェネラルレジスタB
TRGGRD : タイマRGジェネラルレジスタD

図 3.2 初期設定→デューティ 10%出力タイミング



	ハードウェア処理	ソフトウェア処理
①	—	(a)TRGGRDを設定(n)
②	(a)TRGとTRGGRA(m1)一致 (b)TRGを"0000h"にクリア (c)TRGIOA端子から"H"出力	—
③	(a)TRGとTRGGRB(m2)一致 (b)TRGGRD(n)をTRGGRBにバッファ転送 (c)TRGIOA端子から"L"出力	—
④	(a)TRGとTRGGRB(n)一致 (b)TRGGRD(n)をTRGGRBにバッファ転送 (c)TRGIOA端子から"L"出力	—

m1 : TRGGRA 値(4000-1)

m2 : デューティ XX% 時の TRGGRB 値

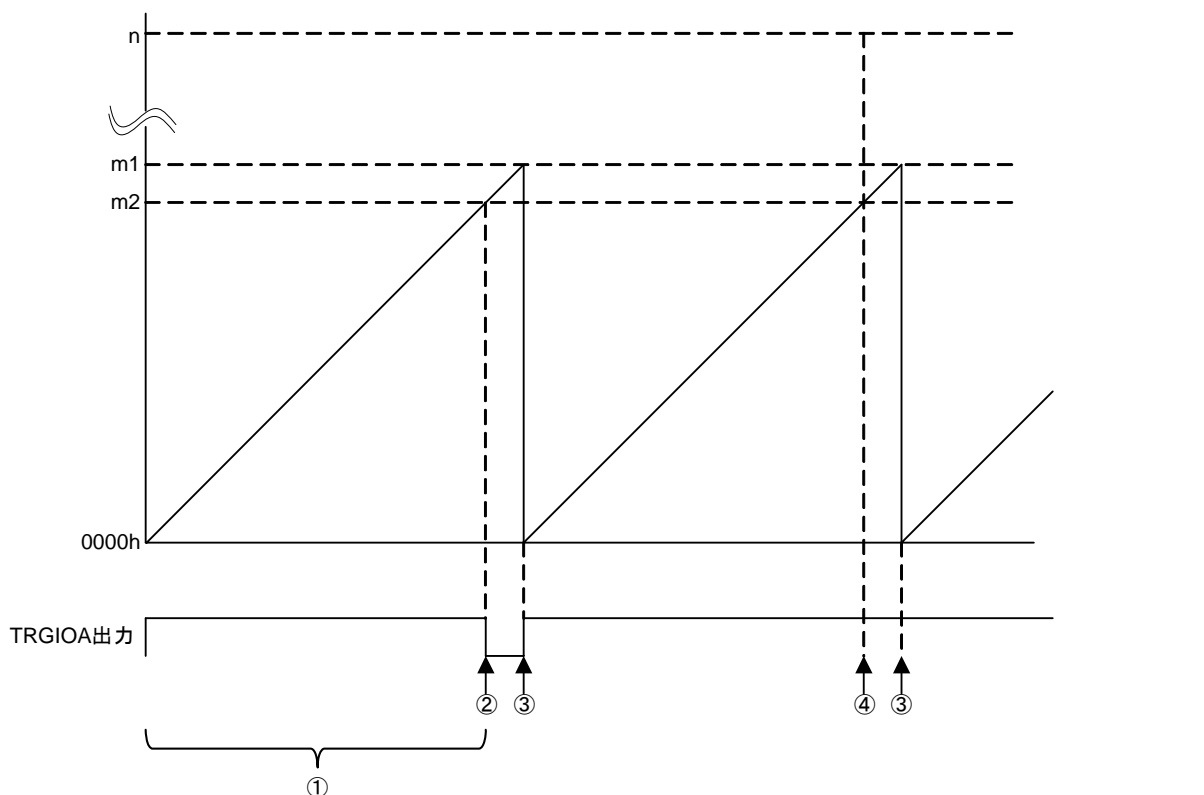
n : デューティ YY% 時の TRGGRD 値、および変更後の TRGGRB 値

TRG : タイマRGカウンタ

TRGGRA : タイマRGジェネラルレジスタA、TRGGRB : タイマRGジェネラルレジスタB

TRGGRD : タイマRGジェネラルレジスタD

図 3.3 デューティ XX%→デューティ YY%出力タイミング(デューティ 10%から10%刻みの増加時)



ハードウェア処理	ソフトウェア処理
① -	(a)TRGGRDを設定(n)
② (a)TRGとTRGGRB(m2)一致 (b)TRGGRD(n)をTRGGRBにバッファ転送 (c)TRGIOA端子から"L"出力	-
③ (a)TRGとTRGGRA(m1)一致 (b)TRGを"0000h"にクリア (c)TRGIOA端子から"H"出力	-
④ (a)TRGとTRGGRB(n)一致なし (b)TRGIOA端子変化なし(注)	-

m1 : TRGGRA値(4000-1)

m2 : デューティ 90% 時の TRGGRB 値(3600-1)

n : デューティ 100% 時の TRGGRD 値(FFFFh)、および変更後の TRGGRB 値

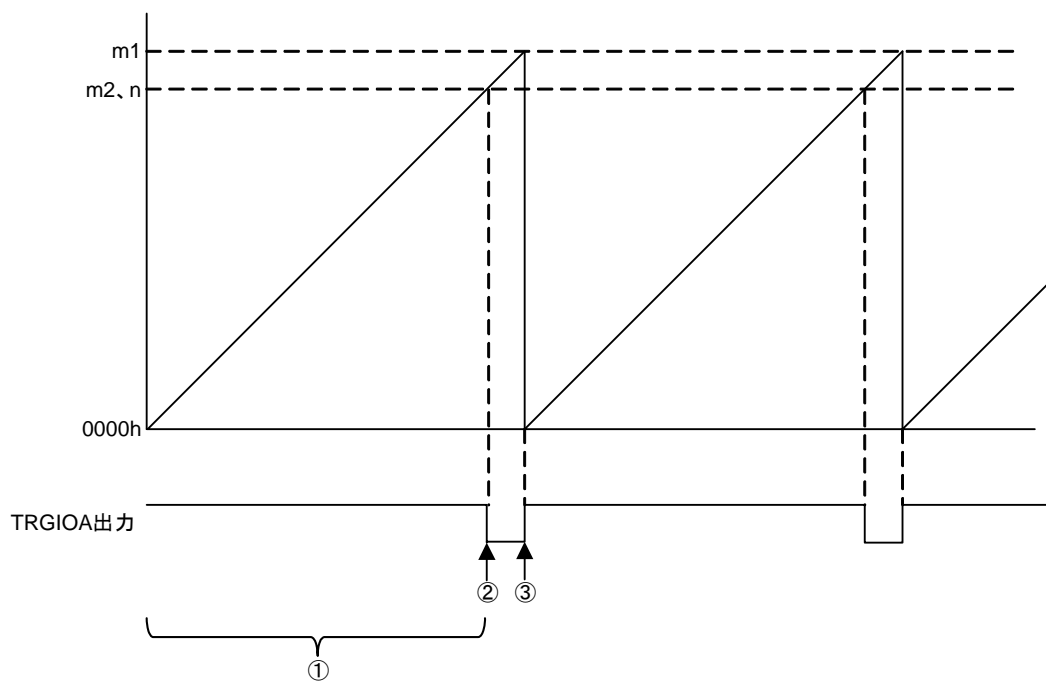
TRG : タイマRGカウンタ

TRGGRA : タイマRGジェネラルレジスタA、TRGGRB : タイマRGジェネラルレジスタB

TRGGRD : タイマRGジェネラルレジスタD

注 : TRGGRB > TRGGRA としたとき PWM 波形はデューティ 100% となります。

図 3.4 デューティ 90%→デューティ 100%出力タイミング

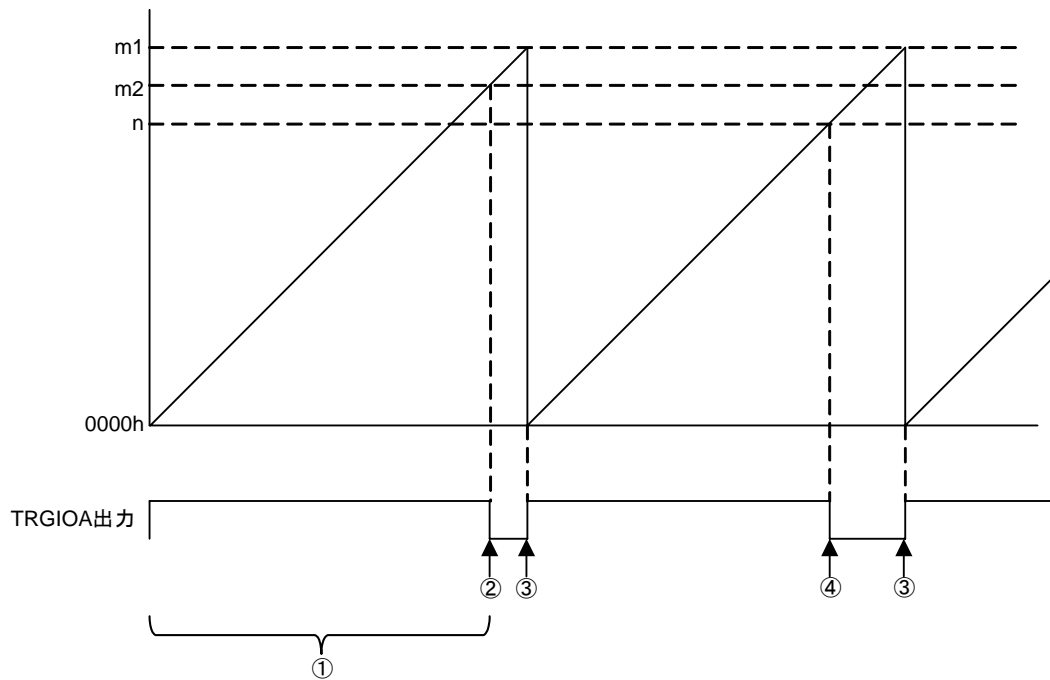


	ハードウェア処理	ソフトウェア処理
①	—	(a)TRGGRDを設定(n) (b)TRGGRBを設定(m2)
②	(a)TRGとTRGGRB(m2)一致 (b)TRGGRD(n)をTRGGRBにバッファ転送 (c)TRGIOA端子から"L"出力	—
③	(a)TRGとTRGGRA(m1)一致 (b)TRGを"0000h"にクリア (c)TRGIOA端子から"H"出力	—

m1 : TRGGRA 値(4000-1)
 m2 : デューティ 90% 時の TRGGRB 値(3600-1)
 n : デューティ 90% 時の TRGGRD 値(3600-1)

TRG : タイマRGカウンタ
 TRGGRA : タイマRGジェネラルレジスタA、TRGGRB : タイマRGジェネラルレジスタB
 TRGGRD : タイマRGジェネラルレジスタD

図 3.5 デューティ 100%→デューティ 90%出力タイミング



ハードウェア処理	ソフトウェア処理
① —	(a)TRGGRD を設定 (n)
② (a)TRG と TRGGRB(m2) 一致 (b)TRGGRD(n) を TRGGRB にバッファ転送 (c)TRGIOA 端子から "L" 出力	—
③ (a)TRG と TRGGRA(m1) 一致 (b)TRG を "0000h" にクリア (c)TRGIOA 端子から "H" 出力	—
④ (a)TRG と TRGGRB(n) 一致 (b)TRGGRD(n) を TRGGRB にバッファ転送 (c)TRGIOA 端子から "L" 出力	—

m1 : TRGGRA 値(4000-1)

m2 : デューティ XX% 時の TRGGRB 値

n : デューティ YY% 時の TRGGRD 値、および変更後の TRGGRB 値

TRG : タイマ RG カウンタ

TRGGRA : タイマ RG ジェネラルレジスタ A、TRGGRB : タイマ RG ジェネラルレジスタ B

TRGGRD : タイマ RG ジェネラルレジスタ D

図 3.6 デューティ XX%→デューティ YY%出力タイミング(デューティ 90%から10%刻みでの減少時)

3.2 使用メモリ

表 3.2 使用メモリ

使用メモリ	サイズ	備考
ROM	281バイト	rjj05b1332_src.cモジュール内
RAM	1バイト	rjj05b1332_src.cモジュール内
最大使用ユーザスタック	9バイト	
最大使用割り込みスタック	0バイト	

使用メモリサイズはCコンパイラのバージョンやコンパイルオプションによって異なります。上記は次の条件の場合です。

Cコンパイラ : M16C/60,30,20,10,Tiny,R8C/Tiny Series Compiler V.5.45 Release 00

コンパイルオプション : -c -finfo -dir "\$(CONFIGDIR)" -R8C

4. ソフトウェア説明

「3.応用例の説明」を実現するための初期設定手順と設定値を示します。各レジスタの詳細は「R8C/38C グループハードウェアマニュアル」を参照願います。

レジスタ図において、×はこの応用では使用しないビット、空白は変更しないビット、－は予約ビットまたは、何も配置されていないビットです。

4.1 関数表

宣言	void mcu_init(void)		
概要	システムクロック設定処理		
引数	引数名	意味	
	なし	－	
使用変数 (グローバル)	変数名	使用内容	
	なし	－	
戻り値	型	値	意味
	なし	－	－
機能説明	システムクロック (高速オンチップオシレータ) の設定を行います。		

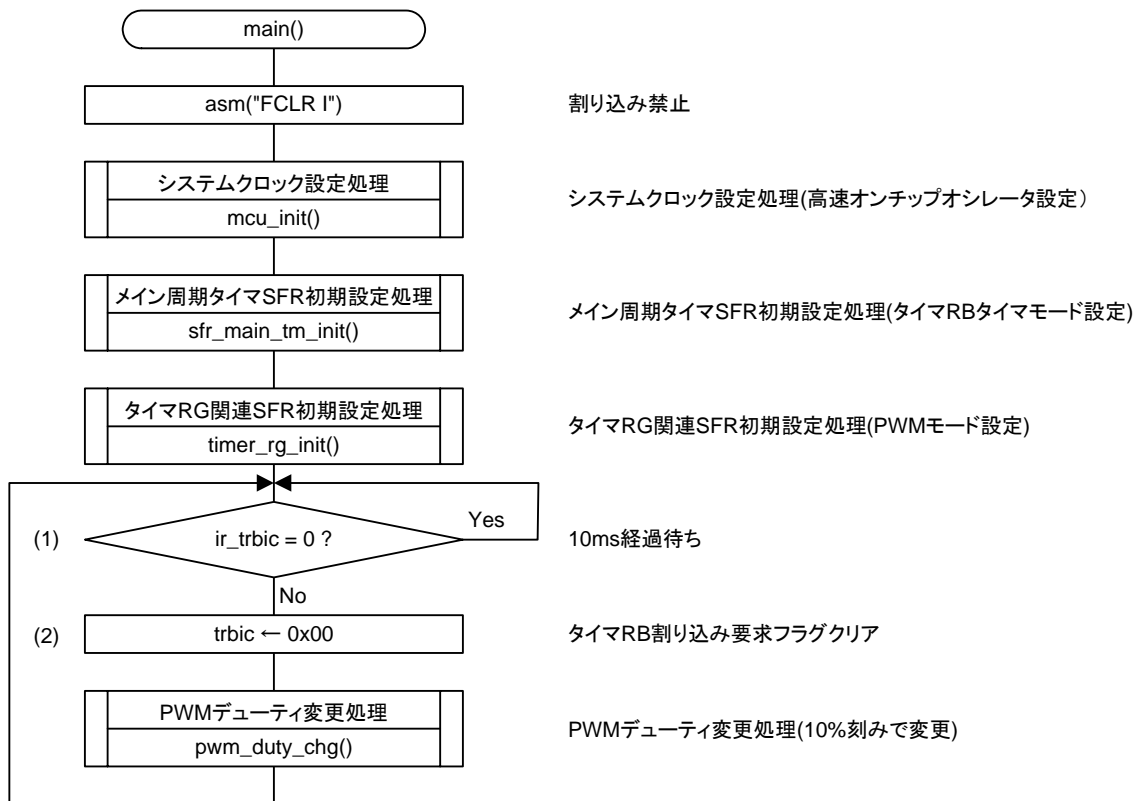
宣言	void sfr_main_tm_init(void)		
概要	メイン周期タイマSFR初期設定処理		
引数	引数名	意味	
	なし	－	
使用変数 (グローバル)	変数名	使用内容	
	なし	－	
戻り値	型	値	意味
	なし	－	－
機能説明	タイマRBのタイマモードを使用するためのSFRレジスタの初期設定を行います。		

宣言	void timer_rg_init(void)		
概要	タイマRG関連SFR初期設定処理		
引数	引数名	意味	
	なし	－	
使用変数 (グローバル)	変数名	使用内容	
	なし	－	
戻り値	型	値	意味
	なし	－	－
機能説明	タイマRGをPWMモード(バッファ動作)で使用するためのSFRレジスタの初期設定を行います。		

宣言	void pwm_duty_chg(void)		
概要	PWM デューティ変更処理		
引数	引数名	意味	
	なし	-	
使用変数 (グローバル)	変数名	使用内容	
	unsigned char duty_mode	デューティモード管理用 RAM	
戻り値	型	値	意味
	なし	-	-
機能説明	PWMのデューティを10%~100%、100%~10%に切り替えます。		

4.2 メイン関数

•フローチャート



•レジスタ設定

(1) タイマRBの割り込み要求が発生するまで待ちます。

割り込み制御レジスタ (TRBIC)

ビット	シンボル	ビット名	機能	R/W
b3	IR	割り込み要求ビット	0 : 割り込み要求なし 1 : 割り込み要求あり	R/W

(2) タイマRB割り込み要求フラグをクリアします。

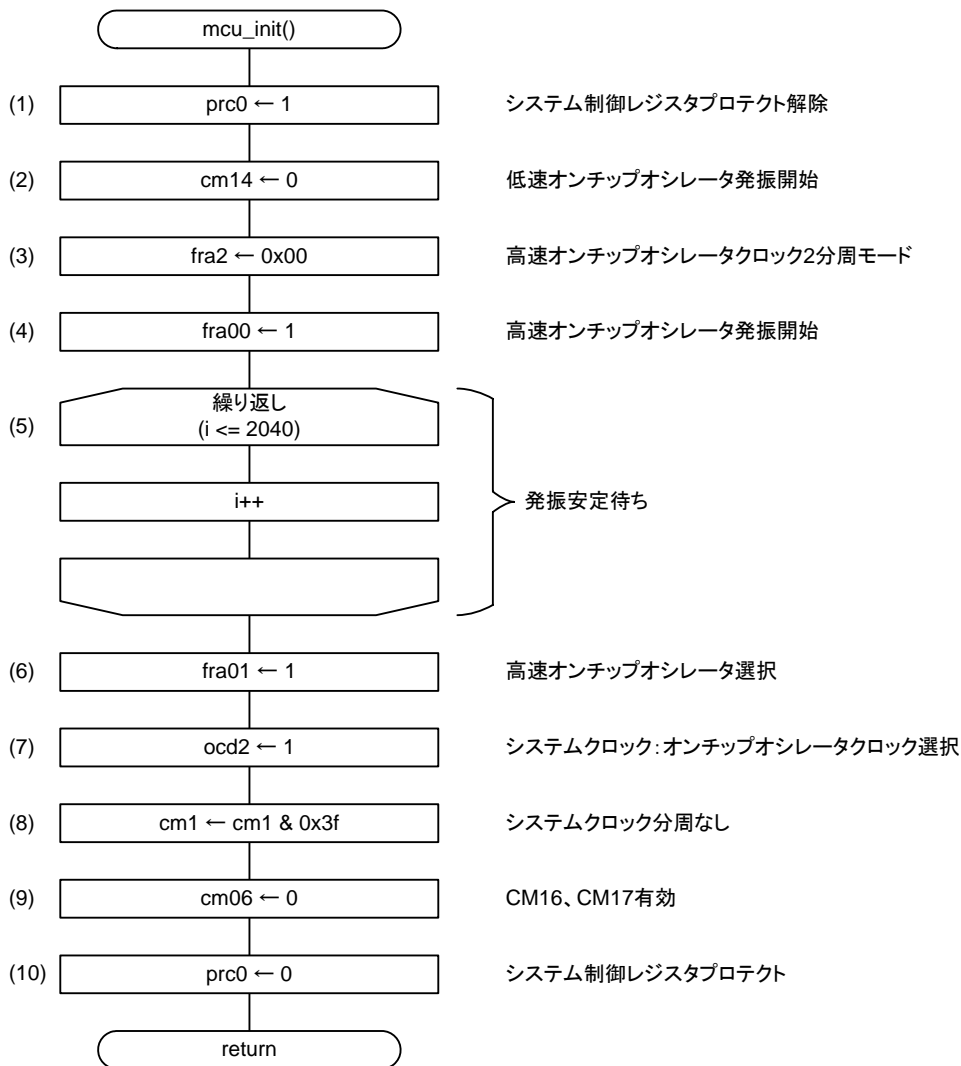
割り込み制御レジスタ (TRBIC)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	ILVL0	割り込み優先レベル選択ビット	b2 b1 b0 0 0 0 : レベル0 (割り込み禁止)	R/W
b1	ILVL1			R/W
b2	ILVL2			R/W
b3	IR	割り込み要求ビット	0 : 割り込み要求なし	R/W

4.3 システムクロック設定処理

•フローチャート



•レジスタ設定

(1) CM0、CM1、CM3、OCD、FRA0、FRA1、FRA2、FRA3レジスタへの書き込みを許可します。

プロテクトレジスタ (PRCR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	x	x	x	1

ビット	シンボル	ビット名	機能	R/W
b0	PRC0	プロテクトビット0	CM0、CM1、CM3、OCD、FRA0、FRA1、FRA2、FRA3レジスタへの書き込み許可 1：書き込み許可	R/W

(2) 低速オンチップオシレータを発振させます。

システムクロック制御レジスタ 1 (CM1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値			—	0	x	x	x	x

ビット	シンボル	ビット名	機能	R/W
b4	CM14	低速オンチップオシレータ発振停止ビット	0：低速オンチップオシレータ発振	R/W

(3) 高速オンチップオシレータの分周比を設定します。

高速オンチップオシレータ制御レジスタ 2 (FRA2)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	—	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	FRA20	高速オンチップオシレータ周波数切替ビット	分周比選択 高速オンチップオシレータクロック分周比を選択します。 b2 b1 b0 0 0 0：2分周モード	R/W
b1	FRA21			R/W
b2	FRA22			R/W

(4) 高速オンチップオシレータを発振させます。

高速オンチップオシレータ制御レジスタ 0 (FRA0)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	x	—		1

ビット	シンボル	ビット名	機能	R/W
b0	FRA00	高速オンチップオシレータ許可ビット	1：高速オンチップオシレータ発振	R/W

(5) 発振安定待ちを行います。

(6) 高速オンチップオシレータを選択します。

高速オンチップオシレータ制御レジスタ 0 (FRA0)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	x	—	1	

ビット	シンボル	ビット名	機能	R/W
b1	FRA01	高速オンチップオシレータ選択ビット	1: 高速オンチップオシレータ選択	R/W

(7) システムクロックをオンチップオシレータクロックに選択します。

発振停止検出レジスタ (OCD)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	x	1	x	x

ビット	シンボル	ビット名	機能	R/W
b2	OCD2	システムクロック選択ビット	1: オンチップオシレータクロック選択	R/W

(8) システムクロック分周比選択ビット1を設定します。

システムクロック制御レジスタ 1 (CM1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	0	0	—		x	x	x	x

ビット	シンボル	ビット名	機能	R/W
b6	CM16	システムクロック分周比選択ビット1	b7 b6 00: 分周なしモード	R/W
b7	CM17			R/W

(9) システムクロック分周比選択ビット0を設定します。

システムクロック制御レジスタ 0 (CM0)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	x	0	x	x	x	x	—	—

ビット	シンボル	ビット名	機能	R/W
b6	CM06	システムクロック分周比選択ビット0	0: CM1レジスタのCM16、CM17ビット有効	R/W

(10) CM0、CM1、CM3、OCD、FRA0、FRA1、FRA2、FRA3レジスタへの書き込みを禁止します。

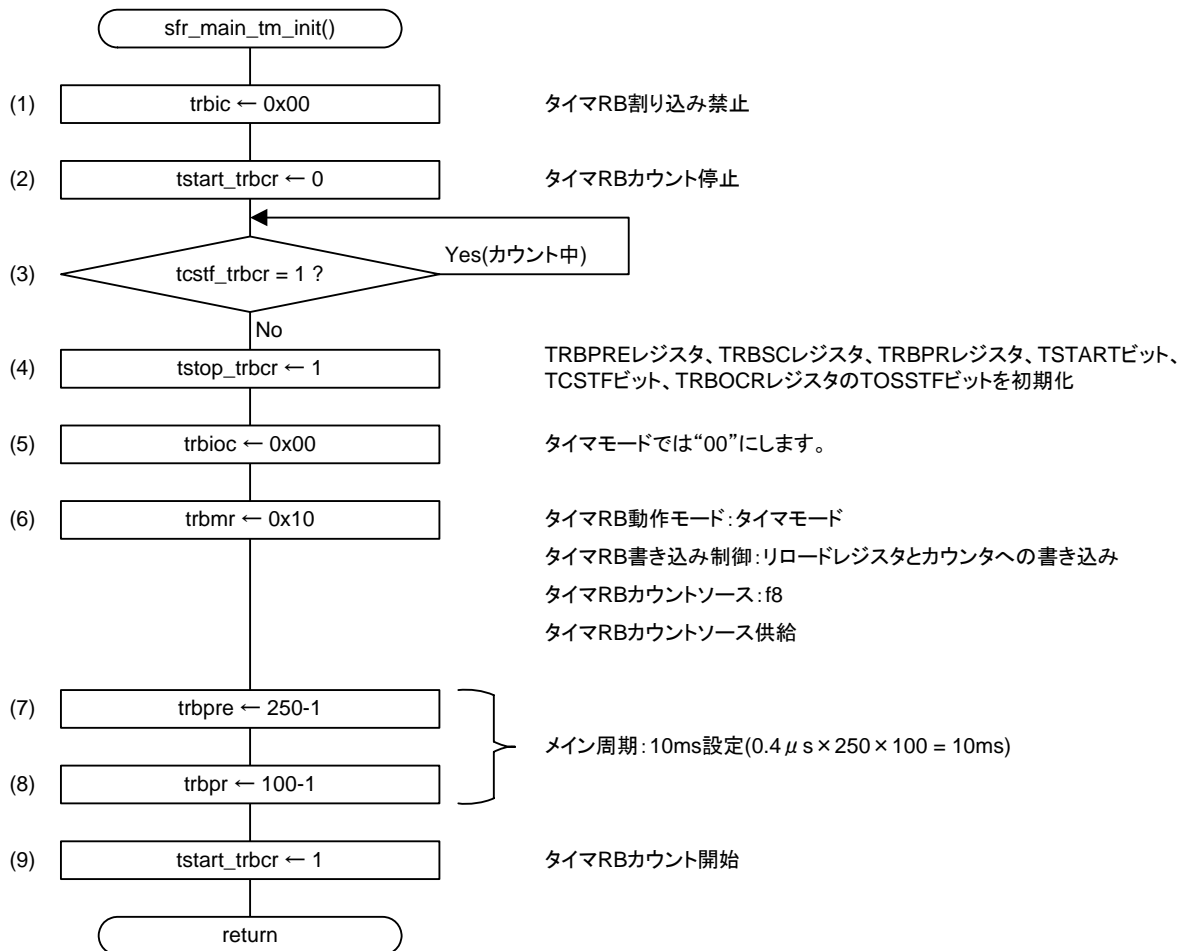
プロテクトレジスタ (PRCR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	x	x	x	0

ビット	シンボル	ビット名	機能	R/W
b0	PRC0	プロテクトビット0	CM0、CM1、CM3、OCD、FRA0、FRA1、FRA2、FRA3レジスタへの書き込み許可 0: 書き込み禁止	R/W

4.4 メイン周期タイマSFR初期設定処理

•フローチャート



•レジスタ設定

(1) タイマRB割り込みを禁止します。

割り込み制御レジスタ (TRBIC)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	ILVL0	割り込み優先レベル選択ビット	b2 b1 b0 0 0 0 : レベル0 (割り込み禁止)	R/W
b1	ILVL1			R/W
b2	ILVL2			R/W
b3	IR	割り込み要求ビット	0 : 割り込み要求なし	R/W

(2) タイマRBのカウンタを停止します。

タイマRB制御レジスタ (TRBCR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	—	—	—	0

ビット	シンボル	ビット名	機能	R/W
b0	TSTART	タイマRBカウンタ開始ビット	0 : カウンタ停止	R/W

(3) タイマRBのカウンタが停止するまで待ちます。

タイマRB制御レジスタ (TRBCR)

ビット	シンボル	ビット名	機能	R/W
b1	TCSTF	タイマRBカウンタステータスフラグ	0 : カウンタ停止 1 : カウンタ中	R

(4) TRBPRESレジスタ、TRBSCレジスタ、TRBPRレジスタ、TSTARTビット、TCSTFビット、TRBOCRレジスタのTOSSTFビットを初期化します。

タイマRB制御レジスタ (TRBCR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	—	1	—	—

ビット	シンボル	ビット名	機能	R/W
b2	TSTOP	タイマRBカウンタ強制停止ビット	“1” を書くとカウンタが強制停止します。 読んだ場合、その値は “0”。	R/W

(5) タイマRB I/O制御レジスタを設定します。

タイマRB I/O制御レジスタ (TRBIOC)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	TOPL	タイマRBアウトプットレベル選択ビット	タイマモードでは“0”にしてください	R/W
b1	TOCNT	タイマRB出力切り替えビット		R/W
b2	INOSTG	ワンショットトリガ制御ビット		R/W
b3	INOSEG	ワンショットトリガ極性選択ビット		R/W

(6) タイマRBモードレジスタを設定します。

タイマRBモードレジスタ (TRBMR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	0	—	0	1	0	—	0	0

ビット	シンボル	ビット名	機能	R/W
b0	TMOD0	タイマRB動作モード選択ビット	b1 b0 00: タイマモード	R/W
b1	TMOD1			R/W
b3	TWRC	タイマRB書き込み制御ビット	0: リロードレジスタとカウンタへの書き込み	R/W
b4	TCK0	タイマRBカウントソース選択ビット	b5 b4 01: f8	R/W
b5	TCK1			R/W
b7	TCKCUT	タイマRBカウントソース遮断ビット	0: カウントソース供給	R/W

(7) タイマRBプリスケアラレジスタに“250-1”(“F9h”)を設定します。

タイマRBプリスケアラレジスタ (TRBPRES)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	1	1	1	1	1	0	0	1

ビット	モード	機能	設定範囲	R/W
b7~b0	タイマモード	内部カウントソースをカウント	00h~FFh	R/W

(8) タイマRBプライマリレジスタに“100-1”(“63h”)を設定します。

タイマRBプライマリレジスタ (TRBPR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	0	1	1	0	0	0	1	1

ビット	モード	機能	設定範囲	R/W
b7~b0	タイマモード	タイマRBプリスケアラのアンダフローをカウント	00h~FFh	R/W

(9) タイマRBカウントを開始します。

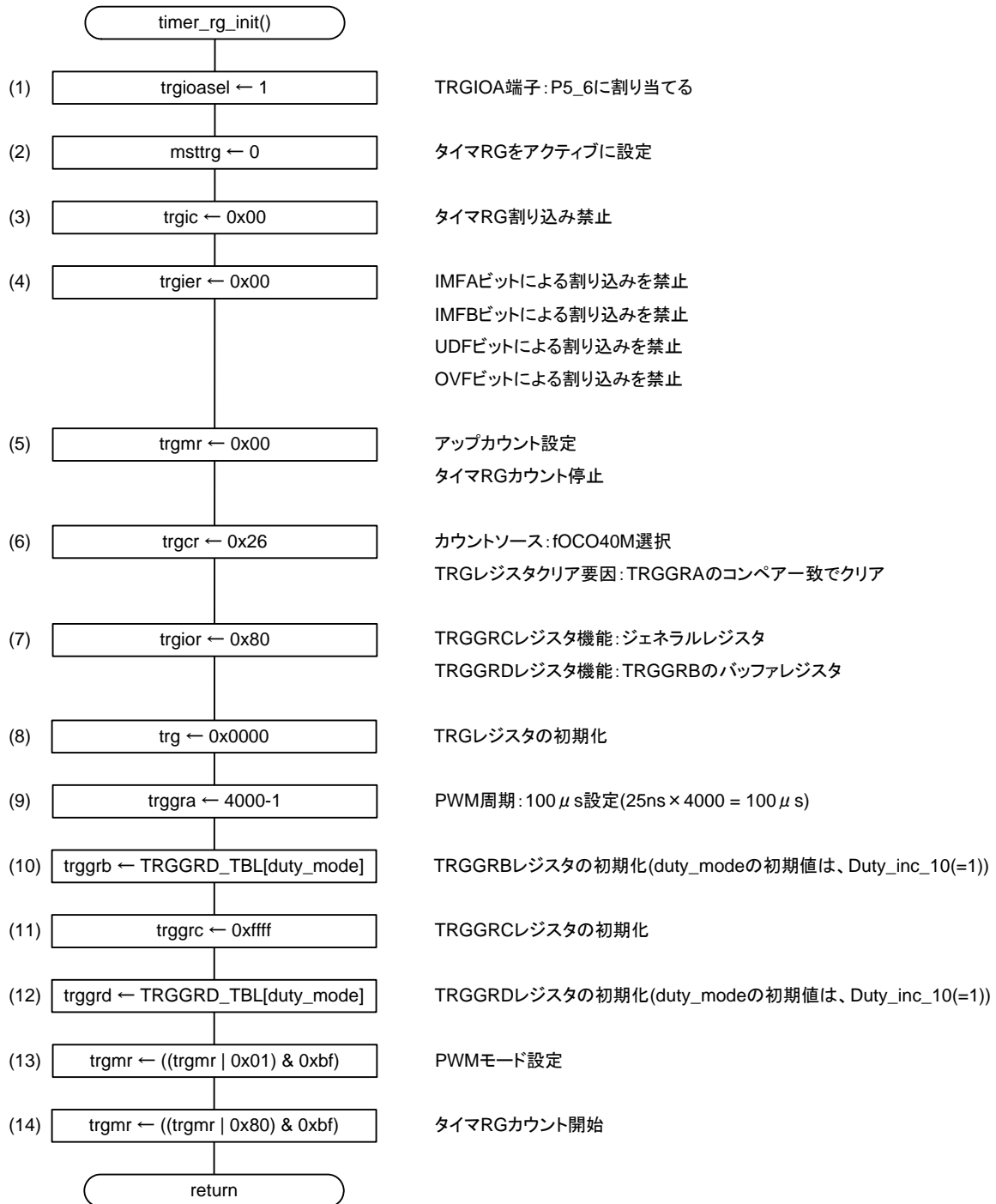
タイマRB制御レジスタ (TRBCR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	—			1

ビット	シンボル	ビット名	機能	R/W
b0	TSTART	タイマRBカウント開始ビット	1 : カウント開始	R/W

4.5 タイマRG 関連SFR 初期設定処理

• フローチャート



•レジスタ設定

(1) TRGIOA 端子を P5_6 に割り当てます。

タイマ端子選択レジスタ (TIMSR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	x	x	x	1	—	x	—	x

ビット	シンボル	ビット名	機能	R/W
b4	TRGIOASEL	TRGIOA 端子選択ビット	1 : P5_6 に割り当てる	R/W

(2) タイマ RG をアクティブに設定します。

モジュールスタンバイ制御レジスタ (MSTCR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	0	x	x	x	—	—	—

ビット	シンボル	ビット名	機能	R/W
b6	MSTTRG	タイマ RG スタンバイビット	0 : アクティブ	R/W

(3) タイマ RG 割り込みを禁止します。

割り込み制御レジスタ (TRGIC)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—		0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	ILVL0	割り込み優先レベル選択ビット	b2 b1 b0 0 0 0 : レベル 0 (割り込み禁止)	R/W
b1	ILVL1			R/W
b2	ILVL2			R/W
b3	IR	割り込み要求ビット	0 : 割り込み要求なし 1 : 割り込み要求あり	R

(4) タイマ RG 割り込み許可レジスタを設定します。

タイマ RG 割り込み許可レジスタ (TRGIER)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	—	—	—	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	IMIEA	インプットキャプチャ / コンペアー一致割り込み許可ビット A	0 : IMFA ビットによる割り込みを禁止	R/W
b1	IMIEB	インプットキャプチャ / コンペアー一致割り込み許可ビット B	0 : IMFB ビットによる割り込みを禁止	R/W
b2	UDIE	アンダフロー割り込み許可ビット	0 : UDF ビットによる割り込みを禁止	R/W
b3	OVIE	オーバフロー割り込み許可ビット	0 : OVFB ビットによる割り込みを禁止	R/W

(5) タイマRGモードレジスタを設定します。

タイマRGモードレジスタ (TRGMR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	0	—	x	x	x	x	0	

ビット	シンボル	ビット名	機能	R/W
b1	MDF	位相計数モード選択ビット	0 : アップカウント	R/W
b7	TSTART	TRG カウント開始ビット	0 : カウント停止	R/W

(6) タイマRG制御レジスタを設定します。

タイマRG制御レジスタ (TRGCR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	—	0	1	x	x	1	1	0

ビット	シンボル	ビット名	機能	R/W
b0	TCK0	カウントソース選択ビット	b2 b1 b0 1 1 0 : fOCO40M	R/W
b1	TCK1			R/W
b2	TCK2			R/W
b5	CCLR0	TRG レジスタクリア要因選択ビット	b6 b5 0 1 : インพุットキャプチャまたはTRGGRAのコンペア一致でTRGレジスタをクリア	R/W
b6	CCLR1			R/W

(7) タイマRG I/O制御レジスタを設定します。

タイマRG I/O制御レジスタ (TRGIOR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	1	x	x	x	0	x	x	x

ビット	シンボル	ビット名	機能	R/W
b3	BUFA	TRGGRCレジスタ機能選択ビット	0 : TRGGRAレジスタのバッファレジスタとして使用しない	R/W
b7	BUFB	TRGGRDレジスタ機能選択ビット	1 : TRGGRBレジスタのバッファレジスタとして使用する	R/W

(8) タイマRGカウンタを“0000h”に初期化します。

タイマRGカウンタ (TRG)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	0	0	0	0	0	0	0	0

ビット	b15	b14	b13	b12	b11	b10	b9	b8
設定値	0	0	0	0	0	0	0	0

ビット	機能	設定範囲	R/W
b15~b0	PWMモードの場合、カウント動作はアップカウント。	0000h~FFFFh	R/W

- (9) タイマ RG ジェネラルレジスタ A にタイマ RG カウンタとのコンペア値 “4000-1” (“0F9Fh”) を設定します。

タイマ RG ジェネラルレジスタ A (TRGGRA)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	1	0	0	1	1	1	1	1

ビット	b15	b14	b13	b12	b11	b10	b9	b8
設定値	0	0	0	0	1	1	1	1

ビット	機能	R/W
b15~b0	TRG レジスタとのコンペア値	R/W

- (10) タイマ RG ジェネラルレジスタ B を “400-1” (“018Fh”) に初期化します。

タイマ RG ジェネラルレジスタ B (TRGGRB)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	1	0	0	0	1	1	1	1

ビット	b15	b14	b13	b12	b11	b10	b9	b8
設定値	0	0	0	0	0	0	0	1

ビット	機能	R/W
b15~b0	TRG レジスタとのコンペア値	R/W

- (11) タイマ RG ジェネラルレジスタ C を “0FFFFh” に初期化します。

タイマ RG ジェネラルレジスタ C (TRGGRC)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	1	1	1	1	1	1	1	1

ビット	b15	b14	b13	b12	b11	b10	b9	b8
設定値	1	1	1	1	1	1	1	1

ビット	機能	R/W
b15~b0	TRG レジスタとのコンペア値	R/W

(12) タイマRGジェネラルレジスタDを“400-1”(“018Fh”)に初期化します。

タイマRGジェネラルレジスタD (TRGGRD)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	1	0	0	0	1	1	1	1

ビット	b15	b14	b13	b12	b11	b10	b9	b8
設定値	0	0	0	0	0	0	0	1

ビット	機能	R/W
b15~b0	TRGレジスタとのコンペア値	R/W

(13) PWMモードを設定します。

タイマRGモードレジスタ (TRGMR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値		—	×	×	×	×		1

ビット	シンボル	ビット名	機能	R/W
b0	PWM	PWMモード選択ビット	1 : PWMモード	R/W

(14) タイマRGカウンタをカウント開始します。

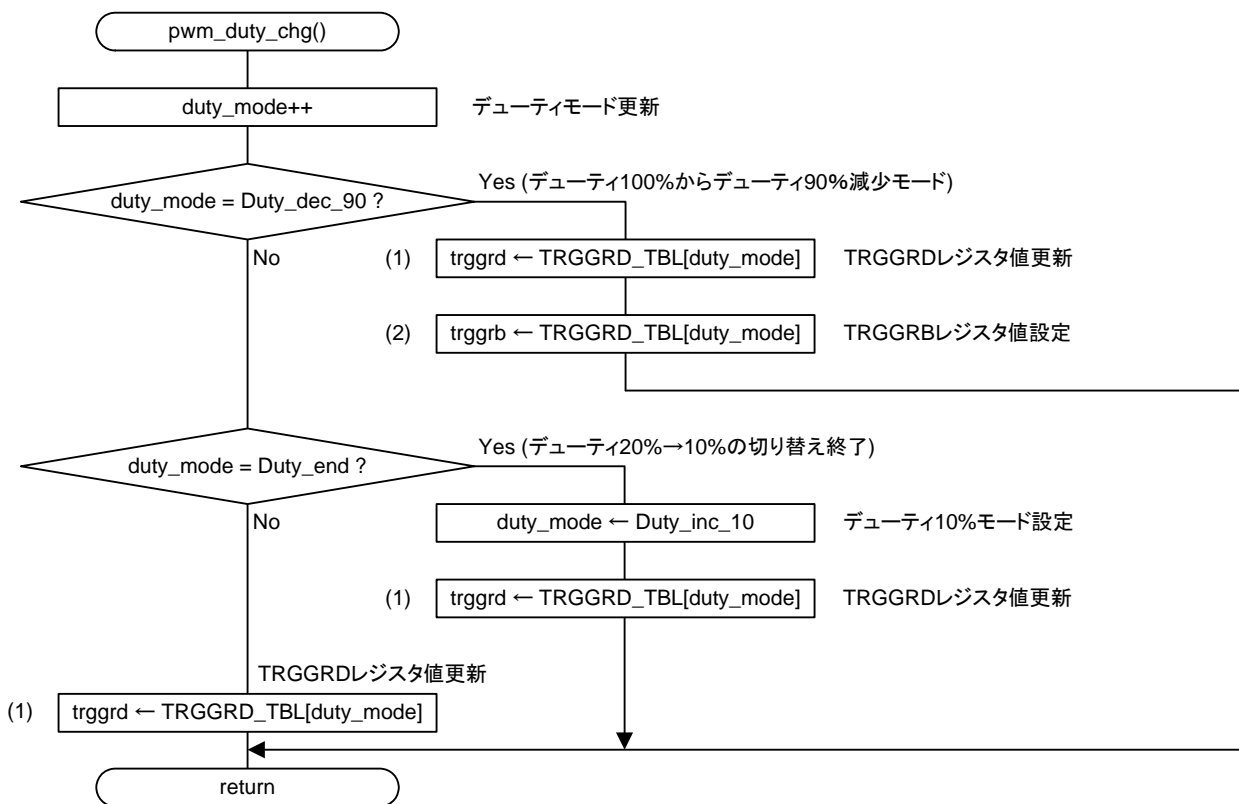
タイマRGモードレジスタ (TRGMR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	1	—	×	×	×	×		

ビット	シンボル	ビット名	機能	R/W
b7	TSTART	TRGカウント開始ビット	1 : カウント開始	R/W

4.6 PWM デューティ変更処理

• フローチャート



•レジスタ設定

(1) タイマRGジェネラルレジスタDの値を更新します。

タイマRGジェネラルレジスタD(TRGGRD)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

ビット	b15	b14	b13	b12	b11	b10	b9	b8
設定値	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

ビット	機能	R/W
b15~b0	TRGレジスタとのコンペア値	R/W

(2) タイマRGジェネラルレジスタBの値を更新します。

TRGGRB の設定がデューティ 100% の場合は、TRG と TRGGRB のコンペア一致が発生せず、TRGGRD からのバッファ転送が行われないため、ソフトによる設定が必要になります。

タイマRGジェネラルレジスタB(TRGGRB)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
設定値	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

ビット	b15	b14	b13	b12	b11	b10	b9	b8
設定値	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

ビット	機能	R/W
b15~b0	TRGレジスタとのコンペア値	R/W

5. 参考プログラム例

参考プログラムは、ルネサステクノロジホームページから入手してください。
R8Cファミリのトップページの画面左メニュー「アプリケーションノート」をクリックしてください。

6. 参考ドキュメント

ハードウェアマニュアル

R8C/38C グループハードウェアマニュアル Rev.0.10

(最新版をルネサステクノロジホームページから入手してください。)

テクニカルニュース/テクニカルアップデート

(最新の情報をルネサステクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ
<http://japan.renesas.com/>

お問合せ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録	R8C/38C グループ タイマ RG PWMモード(バッファ動作)
------	------------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.12.29	-	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したものです。万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
 - 1 1. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
 - 1 2. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
 - 1 3. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444