
M16C/29、R32C/111 グループ

M16C/29とR32C/111との相違点(64ピン版)

RJJ05B1425-0101

Rev.1.01

2010.07.30

1. 要約

この資料は、M16C/29 64ピン版とR32C/111 64ピン版との機能の相違点を確認する為の参考資料です。
各機能の詳細については、ユーザーズマニュアルを参照ください。

2. はじめに

この資料は次のマイコンに適用されます。
マイコン：M16C/29 64ピン版、R32C/111 64ピン版

3. 概要比較

3.1 機能の概要比較

表 3.1~表 3.2に機能の相違点を示します。

表 3.1 機能の相違点(1/2)

項目	M16C/29	R32C/111
基本命令数	91命令	108命令
最小命令実行時間	50ns (f(BCLK)=20MHz)	20ns (f(CPU)=50MHz)
乗算器	16ビット×16ビット→32ビット	32ビット×32ビット→64ビット
積和演算命令	16ビット×16ビット+32ビット→32ビット	32ビット×32ビット+64ビット 64ビット
FPU	なし	単精度(IEEE-754準拠)
パレルシフタ	なし	32ビット
アドレス空間	1Mバイト	4Gバイト(うち64Mバイトまで使用可)
電圧低下検出回路	あり	あり(オプション(注1))
クロック	メインクロック発振回路: 0~20MHz サブクロック発振回路: 32.768kHz(Typ) 50kHz(MAX) PLLシンセサイザ: 10~20MHz オンチップオシレータ: 1MHz(Typ) 2MHz(Typ) 16MHz(Typ) 周波数分周回路: 1、2、4、8、16分周選択	メインクロック発振回路: 4~16MHz サブクロック発振回路: 32.768kHz(Typ) 62.5kHz(MAX) PLLシンセサイザ: 96MHz~128MHz オンチップオシレータ: 125kHz(Typ) 周波数分周回路: 2~24分周選択
割り込み	割り込みベクタ数: 72	割り込みベクタ数: 261
DMAC	2チャンネル 起動要因: 31	4チャンネル 起動要因: 45
DMACII	なし	あり
入出力ポート	入力専用: なし CMOS入出力: 55 Nチャンネルオープンドレインポート: なし 4端子ごとにプルアップ抵抗設定可能	入力専用: 1 CMOS入出力: 49 Nチャンネルオープンドレインポート: 2 4端子ごとにプルアップ抵抗設定可能
タイマ	タイマB: 16ビットタイマ×3	タイマB: 16ビットタイマ×6(注2))
シリアル インタフェース	クロック同期/非同期兼用×3チャンネル ・特殊モード1 I ² C bus(UART2) ・特殊モード2 (UART2) ・特殊モード3 IEBus(UART2) ・特殊モード4 SIMモード(UART2) クロック同期専用×1チャンネル	クロック同期/非同期兼用×6チャンネル ・I ² C bus (UART0~UART3、UART5) ・特殊モード2(UART0~UART3、UART5) ・IEBus(オプション(注1)) (UART0~UART3、UART5)

注1. オプション機能をご使用になる場合は、弊社営業窓口までご連絡ください。

注2. タイマB4はタイマモードのみ使用可能です。

表 3.2 機能の相違点(2/2)

項目	M16C/29	R32C/111
A/Dコンバータ	分解能10ビット×16チャンネル 動作モード: 単発モード 繰り返しモード 単掃引モード 繰り返し掃引モード0 繰り返し掃引モード1 同時サンプル掃引モード 遅延トリガモード0 遅延トリガモード1	分解能10ビット×20チャンネル 動作モード: 単発モード 繰り返しモード 単掃引モード 繰り返し掃引モード0 繰り返し掃引モード1 マルチポート単掃引モード マルチポート繰り返し掃引モード0
D/Aコンバータ	なし	あり
CRC演算回路	CRC-CCITTとCRC-16に対応 MSB/LSB選択可能 SFRアクセス監視機能	CRC-CCITTに対応
X-Y変換回路	なし	あり
インテリジェントI/O	時間計測機能:16ビット×8 波形生成機能:16ビット×8 通信機能:なし 二相パルス信号処理 (グループ1)	時間計測機能:16ビット×16 波形生成機能:16ビット×19 通信機能: 可変長クロック同期型シリアルI/O IEBus(オプション(注1)) 二相パルス信号処理 (グループ0、グループ1)
マルチマスタI ² C bus インタフェース	1チャンネル	なし
CAN	CAN2.0B対応×1チャンネル	なし
フラッシュメモリ	プログラムイレーズ電圧:2.7V~5.5V プログラム、イレーズ回数: 1000回(プログラム領域)/ 10000回(データ領域)	プログラム、イレーズ電圧:Vcc1=3.0~5.5V プログラム、イレーズ回数: 1000回(プログラム領域)/ 10000回(データ領域) 強制イレーズ機能 標準シリアル入出力モード禁止機能
動作周波数/電源電圧	20MHz / VCC=3.0~5.5V 10MHz / VCC=2.7~5.5V	50MHz / VCC1=3.0~5.5V
消費電力	18mA (VCC=5V、f(BCLK)=20MHz) 3.0μA (VCC=5.0V、 f(XCIN)=32kHzウェイトモード) 0.8μA (VCC=5.0V、ストップモード)	32mA (VCC1=5.0V、f(CPU)=50MHz) 8μA (VCC1=3.3V~5.0V、 f(XCIN)=32.768kHzウェイトモード) 5μA (VCC1=3.3V~5.0V、 クロック停止、メインレギュレータ停止)

注1. オプション機能をご使用になる場合は、弊社営業窓口までご連絡ください。

3.2 端子機能比較

表 3.3~表 3.4に端子機能の相違点を示します。

表 3.3 端子機能の相違点(1/2)

M16C/29	R32C/111	相違点
P9_1/TB1IN/AN3_1	VDC1	【削除】 P9_1/TB1IN/AN3_1 【追加】 VDC1
P9_0/TB0IN/CLKOUT/AN3_0	NSD	【削除】 P9_0/TB0IN/CLKOUT/AN3_0 【追加】 NSD
P8_5/ $\overline{\text{NMI}}$ /SD	P8_5/ $\overline{\text{NMI}}$	【削除】 SD
P8_4/ $\overline{\text{INT2}}$ /ZP	P8_4/ $\overline{\text{INT2}}$	【削除】 ZP
P8_1/TA4IN/ $\overline{\text{U}}$	P8_1/TA4IN/ $\overline{\text{U}}$ /CTS5/ $\overline{\text{RTS5}}$ / $\overline{\text{SS5}}$ / $\overline{\text{IIO1_5}}$ /UD0B/UD1B	【追加】 CTS5/ $\overline{\text{RTS5}}$ / $\overline{\text{SS5}}$ / $\overline{\text{IIO1_5}}$ /UD0B/UD1B
P8_0/TA4OUT/U	P8_0/TA4OUT/U/RXD5/SCL5/STXD5/UD0A/UD1A	【追加】 RXD5/SCL5/STXD5/UD0A/UD1A
P7_7/TA3IN	P7_7/TA3IN/CLK5/ $\overline{\text{IIO1_4}}$ /UD0B/UD1B	【追加】 CLK5/ $\overline{\text{IIO1_4}}$ /UD0B/UD1B
P7_6/TA3OUT	P7_6/TA3OUT/TXD5/SDA5/SRXD5/ $\overline{\text{CTS8}}$ / $\overline{\text{RTS8}}$ / $\overline{\text{IIO1_3}}$ /UD0A/UD1A	【追加】 TXD5/SDA5/SRXD5/ $\overline{\text{CTS8}}$ / $\overline{\text{RTS8}}$ / $\overline{\text{IIO1_3}}$ /UD0A/UD1A
P7_5/TA2IN/ $\overline{\text{W}}$	P7_5/TA2IN/ $\overline{\text{W}}$ /RXD8/ $\overline{\text{IIO1_2}}$	【追加】 RXD8/ $\overline{\text{IIO1_2}}$
P7_4/TA2OUT/W	P7_4/TA2OUT/W/CLK8/ $\overline{\text{IIO1_1}}$	【追加】 CLK8/ $\overline{\text{IIO1_1}}$
P7_3/TA1IN/ $\overline{\text{V}}$ / $\overline{\text{CTS2}}$ / $\overline{\text{RTS2}}$ /TXD1	P7_3/TA1IN/ $\overline{\text{V}}$ / $\overline{\text{CTS2}}$ / $\overline{\text{RTS2}}$ / $\overline{\text{SS2}}$ /TXD8/ $\overline{\text{IIO1_0}}$	【削除】 TXD1 【追加】 $\overline{\text{SS2}}$ /TXD8/ $\overline{\text{IIO1_0}}$
P7_2/TA1OUT/ $\overline{\text{V}}$ /CLK2/RXD1	P7_2/TA1OUT/ $\overline{\text{V}}$ /CLK2	【削除】 RXD1
P7_1/TA0IN/RXD2/SCL2/CLK1	P7_1/TA0IN/RXD2/SCL2/TB5IN/STXD2/ $\overline{\text{IIO1_7}}$ /OUTC2_2/ $\overline{\text{ISRXD2}}$ /IEIN	【削除】 CLK1 【追加】 TB5IN/STXD2/ $\overline{\text{IIO1_7}}$ /OUTC2_2/ $\overline{\text{ISRXD2}}$ /IEIN
P7_0/TA0OUT/TXD2/SDA2/ $\overline{\text{CTS1}}$ / $\overline{\text{RTS1}}$ / $\overline{\text{CTS0}}$ /CLKS1	P7_0/TA0OUT/TXD2/SDA2/SRXD2/ $\overline{\text{IIO1_6}}$ /OUTC2_0/ISTXD2/IEOUT	【削除】 $\overline{\text{CTS1}}$ / $\overline{\text{RTS1}}$ / $\overline{\text{CTS0}}$ /CLKS1 【追加】 SRXD2/ $\overline{\text{IIO1_6}}$ /OUTC2_0/ISTXD2/IEOUT
P6_7/TXD1	P6_7/TXD1/SDA1/SRXD1	【追加】 SDA1/SRXD1
P6_6/RXD1	P6_6/RXD1/SCL1/STXD1	【追加】 SCL1/STXD1
P6_4/ $\overline{\text{CTS1}}$ / $\overline{\text{RTS1}}$ / $\overline{\text{CTS0}}$ /CLKS1	P6_4/ $\overline{\text{CTS1}}$ / $\overline{\text{RTS1}}$ / $\overline{\text{SS1}}$ /OUTC2_1/ $\overline{\text{ISCLK2}}$	【削除】 $\overline{\text{CTS0}}$ /CLKS1 【追加】 $\overline{\text{SS1}}$ /OUTC2_1/ $\overline{\text{ISCLK2}}$
P6_3/TXD0	P6_3/TXD0/SDA0/SRXD0	【追加】 SDA0/SRXD0
P6_2/RXD0	P6_2/RXD0/TB2IN/SCL0/STXD0	【追加】 TB2IN/SCL0/STXD0
P6_1/CLK0	P6_1/CLK0/TB1IN	【追加】 TB1IN
P6_0/ $\overline{\text{CTS0}}$ / $\overline{\text{RTS0}}$	P6_0/ $\overline{\text{CTS0}}$ / $\overline{\text{RTS0}}$ /TB0IN/ $\overline{\text{SS0}}$	【追加】 TB0IN/ $\overline{\text{SS0}}$

表 3.4 端子機能の相違点 (2/2)

M16C/29	R32C/111	相違点
P3_3	P3_3/TA1IN/V/CTS3/RTS3/SS3	【追加】 TA1IN/V/CTS3/RTS3/SS3
P3_2/SOUT3	P3_2/TA1OUT/V/TXD3/SDA3/SRXD3	【削除】 SOUT3 【追加】 TA1OUT/V/TXD3/SDA3/SRXD3
P3_1/SIN3	P3_1/TA3OUT/RXD3/SCL3/STXD3/UD0B/UD1B	【削除】 SIN3 【追加】 TA3OUT/RXD3/SCL3/STXD3/UD0B/UD1B
P3_0/CLK3	P3_0/CLK3/TA0OUT/UD0A/UD1A	【追加】 TA0OUT/UD0A/UD1A
P2_7/OUTC1_7/INPC1_7(注1)	P2_7/IIO0_7/AN2_7(注1)	【削除】 OUTC1_7/INPC1_7 【追加】 IIO0_7/AN2_7
P2_6/OUTC1_6/INPC1_6(注1)	P2_6/IIO0_6/AN2_6(注1)	【削除】 OUTC1_6/INPC1_6 【追加】 IIO0_6/AN2_6
P2_5/OUTC1_5/INPC1_5(注1)	P2_5/IIO0_5/AN2_5(注1)	【削除】 OUTC1_5/INPC1_5 【追加】 IIO0_5/AN2_5
P2_4/OUTC1_4/INPC1_4(注1)	P2_4/IIO0_4/AN2_4(注1)	【削除】 OUTC1_4/INPC1_4 【追加】 IIO0_4/AN2_4
P2_3/OUTC1_3/INPC1_3(注1)	P2_3/IIO0_3/AN2_3(注1)	【削除】 OUTC1_3/INPC1_3 【追加】 IIO0_3/AN2_3
P2_2/OUTC1_2/INPC1_2(注1)	P2_2/IIO0_2/AN2_2(注1)	【削除】 OUTC1_2/INPC1_2 【追加】 IIO0_2/AN2_2
P2_1/OUTC1_1/INPC1_1/SCLMM(注1)	P2_1/IIO0_1/AN2_1(注1)	【削除】 OUTC1_1/INPC1_1/SCLMM 【追加】 IIO0_1/AN2_1
P2_0/OUTC1_0/INPC1_0/SDAMM(注1)	P2_0/IIO0_0/AN2_0(注1)	【削除】 OUTC1_0/INPC1_0/SDAMM 【追加】 IIO0_0/AN2_0
P1_7/INT5/INPC1_7/IDU	P1_7/INT5/IIO0_7/IIO1_7	【削除】 INPC1_7/IDU 【追加】 IIO0_7/IIO1_7
P1_6/INT4/IDW	P1_6/INT4/IIO0_6/IIO1_6	【削除】 IDW 【追加】 IIO0_6/IIO1_6
P1_5/INT3/ADTRG/IDV	P1_5/INT3/ADTRG/IIO0_5/IIO1_5	【削除】 IDV 【追加】 IIO0_5/IIO1_5
P9_3/CTX/AN2_4	P9_3/TB3IN/DA0	【削除】 CTX/AN2_4 【追加】 TB3IN/DA0
P9_2/CRX/AN3_2/TB2IN	VDC0	【削除】 P9_2/CRX/AN3_2/TB2IN 【追加】 VDC0

注1. インテリジェントI/O機能の端子名で、R32C/111のIIO0_i(i=1~7)は、M16C/29のOUTC1_i(i=1~7)、INPC1_i(i=1~7)を合わせたもので同じ機能の端子です。

4. 詳細比較

4.1 CPU機能比較

表 4.1にR32C/111で変更された命令、表 4.2に内部レジスタのビット長の相違点、表 4.3にフラグレジスタの相違点を示します。

表 4.1 R32C/111で変更された命令

項目	M16C/29	R32C/111	
追加命令	-	ADDF、ADSF、BITINDEX、BRK2、CLIP、CMPF、CNVIF、DIVF、EXITI、EXTZ、FREIT、INDEX Type、MAX、MIN、MULF、MULX、ROUND、SCCnd、SCMPU、SIN、SMOVU、SOUT、STOP、SUBF、SUNTIL、SWHILE	
追加命令 (ニーモニックが M16C/29と同じもの)	-	DIV	サイズ指定子に(.B)を指定した場合、 16bit÷8bit=8bitから8bit÷8bit=8bitに変更 サイズ指定子に(.W)を指定した場合、 32bit÷16bit=16bitから16bit÷16bit=16bitに変更
		DIVU	サイズ指定子に(.B)を指定した場合、 16bit÷8bit=8bitから8bit÷8bit=8bitに変更 サイズ指定子に(.W)を指定した場合、 32bit÷16bit=16bitから16bit÷16bit=16bitに変更
		DIVX	サイズ指定子に(.B)を指定した場合、 16bit÷8bit=8bitから8bit÷8bit=8bitに変更 サイズ指定子に(.W)を指定した場合、 32bit÷16bit=16bitから16bit÷16bit=16bitに変更
		MUL	サイズ指定子に(.B)を指定した場合、 8bit×8bit=16bitから8bit×8bit=8bitに変更 サイズ指定子に(.W)を指定した場合、 16bit×16bit=32bitから16bit×16bit=16bitに変更
		MULU	サイズ指定子に(.B)を指定した場合、 8bit×8bit=16bitから8bit×8bit=8bitに変更 サイズ指定子に(.W)を指定した場合、 16bit×16bit=32bitから16bit×16bit=16bitに変更
削除命令	-	ADJNZ、BAND、BNAND、BNOR、BNTST、BNXOR、BOR、BXOR、JMPS、JSRS、LDE、LDINTB、STE、SBJNZ	
変更命令 (ニーモニック変更)	-	EDIV	DIVからニーモニック変更。
		EDIVU	DIVUからニーモニック変更。
		EDIVX	DIVXからからニーモニック変更。
		EMUL	MULからからニーモニック変更。
		EMULU	MULUからからニーモニック変更。
ビット操作	レジスタのビット操作は0~15ビットまで可能 例： BSET bit,R0 (bit 0~15)	レジスタのビット操作は0~7ビットまで可能 例： BSET bit,R0L (bit 0~7) BSET bit,R0H (bit 0~7)	

表 4.2 内部レジスタのビット長の相違点

内部 レジスタ名	M16C/29		R32C/111	
	レジスタ名	ビット長	レジスタ名	ビット長
フラグレジスタ	FLG	16ビット	FLG	32ビット
データレジスタ(注1)	R0、R1、R2、 R3	16ビット R0、R1は上位、下位を分割して8ビットで使用可能 R2とR0、R3とR1を 組み合わせて32ビットの レジスタとして使用可能	R0、R1、R2、 R3	16ビット R0、R1、R2、R3は上位、下位を分割して8ビットで使用可能 R2とR0、R3とR1を組み合わせて32ビットレジスタとして使用可能
			R4、R5、R6、 R7	16ビット R6とR4、R7とR5を組み合わせて32ビットレジスタとして使用可能
アドレスレジスタ(注1)	A0、A1	16ビット	A0、A1、A2、 A3	32ビット
スタティックベースレジスタ	SB	16ビット	SB	32ビット(注1)
フレームベースレジスタ(注1)	FB	16ビット	FB	32ビット
プログラムカウンタ	PC	19ビット	PC	32ビット
割り込みベクタテーブルベースレジスタ	INTB	19ビット	INTB	32ビット
ユーザスタックポインタ	USP	16ビット	USP	32ビット
割り込みスタックポインタ	ISP	16ビット	ISP	32ビット
高速割り込み関連レジスタ(M16C/29では、高速割り込み機能なし)	-	-	SVF	32ビット
			SVP	32ビット
			VCT	32ビット
DMAC関連レジスタ(M16C/29ではDMAC関連レジスタはSFR領域に配置されている)	-	-	DMD0、 DMD1、 DMD2、DMD3	32ビット
			DCT0、 DCT1、 DCT2、DCT3	24ビット
			DCR0、 DCR1、 DCR2、DCR3	24ビット
			DSA0、 DSA1、 DSA2、DSA3	32ビット
			DDA0、 DDA1、 DDA2、DDA3	32ビット
			DSR0、 DSR1、 DSR2、DSR3	32ビット
			DDR0、 DDR1、 DDR2、DDR3	32ビット

注1. これらのレジスタは2バンクあります

表 4.3 フラグレジスタの相違点

項目	M16C/29		R32C/111	
	フラグ名	フラグレジスタビット位置	フラグ名	フラグレジスタビット位置
浮動小数点 アンダフローフラグ	-	-	FU	b8
浮動小数点 オーバフローフラグ	-	-	FO	b9
固定小数点位置指定ビット	-	-	DP	b16
浮動小数点丸め演算モード	-	-	RND	b19-b18

4.2 リセットの相違点

リセットには、ハードウェアリセット1、電圧低下検出リセット(ハードウェアリセット2)(M16C/29のみ)、ソフトウェアリセット、ウォッチドッグタイマリセット、発振停止検出リセット(M16C/29のみ)があります。

リセットを行っても一部のSFRは初期化されず値を保持します。

表 4.4にリセット後の値を保持するレジスタの相違点、表 4.5にリセット時のクロック源と分周比の相違点、表 4.6にソフトウェアリセット移行前のクロック設定の相違点を示します。

表 4.4 リセット後の値を保持するレジスタの相違点

リセットの種類	レジスタ	リセット後の状態	
		M16C/29	R32C/111
ソフトウェアリセット	PM0	-	初期化しない
	VCR1、VCR2	初期化しない	-
ウォッチドッグタイマリセット	PM0	-	初期化しない
	VCR1、VCR2	初期化しない	-
発振停止検出リセット	CM2	CM27、CM21、CM20 ビットは初期化しない	-
	VCR1、VCR2	初期化しない	-

表 4.5 リセット時のクロック源と分周比の相違点

項目	M16C/29	R32C/111
クロック源	オンチップオシレータクロック f2(ROC)	PLLクロック(自励発振)
ベースクロック	-	6分周(クロック源基準)
CPUクロック	16分周	12分周(クロック源基準)
周辺バスクロック	16分周	12分周(クロック源基準)

表 4.6 ソフトウェアリセット移行前のクロック設定の相違点

項目	M16C/29	R32C/111
クロック源の設定	制限なし	PLLクロック

4.3 電圧レギュレータの相違点

R32C/111の内部ロジック電圧は、内部電圧レギュレータを使用してVCC1端子からの入力を降圧して生成します。内部電圧を安定させる為にVDC1端子とVDC0端子の間に平滑コンデンサを接続する必要があります。M16C/29には平滑コンデンサは必要ありません。表4.7に電圧レギュレータ制御レジスタの相違点を示します。

表 4.7 電圧レギュレータ制御レジスタの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
VRCR	-	40060h	-	-	R32C/111のみ

4.4 電圧低下検出機能の相違点

表4.8に電圧低下検出機能SFRの相違点を示します。

表 4.8 電圧低下検出機能SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
VCR1	0019h	-	-	M16C/29のみ	-
VCR2	001Ah	-	-	M16C/29のみ	-
D4INT	001Fh	-	-	M16C/29のみ	-
LVDC	-	40062h	-	-	R32C/111のみ
DVCR	-	40064h	-	-	R32C/111のみ

4.5 プロセッサモードの相違点

表4.9にプロセッサモード関連SFRの相違点を示します。

表 4.9 プロセッサモード関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
PM0	0004h	40044h	-	アドレス変更	
			1-0	予約ビット	プロセッサモードビット (注1)
			2	予約ビット	R/Wモード選択ビット (注1)
			7	予約ビット	BCLK出力機能選択ビット (注1)
PM1	0005h	-	-	M16C/29のみ	-

注1. R32C/111 64ピン版は、シングルチップモードのみのため、設定を変更しないでください。

4.6 クロックの相違点

表 4.10にクロックの相違点、表 4.11にクロック関連設定の相違点、表 4.12~表 4.13にクロック関連SFRの相違点を示します。

表 4.10 クロックの相違点

項目	M16C/29	R32C/111
リセット後のCPUクロック	オンチップオシレータクロック f2(ROC)の16分周	PLL周波数シンセサイザの自励発振周波数の12分周
XIN-XOUT駆動能力	切り替え可能(2段階)	切り替え可能(3段階)
メインクロック分周	分周なし、2、4、8、16分周から選択	分周なし、2、3、4分周から選択
ベースクロック分周	なし	2、3、4、6分周から選択
CPUクロック分周	なし	分周なし、2、3、4分周から選択
周辺バスクロック分周	なし	2、3、4分周から選択
PLL 逡倍率	2、4逡倍から選択	ユーザーズマニュアルの設定値からの選択
周辺機能クロック	f1、f2、f8、f32、fAD、f1SIO、f2SIO、f8SIO、f32SIO、fC32	f1、f8、f2n、f32、fAD、fC32
ストップモード	M16C/29とR32C/111では移行手順が異なる	
高速モードでのストップ、ウェイトモードへの移行	あり	なし
PLL自励発振モードでのウェイトモードへの移行	なし	あり
シリアルインタフェースを使用したウェイトからの復帰	UARTのすべてのチャンネルで復帰可能	UART8を除くチャンネルで復帰可能
ストップモードから復帰した場合のCPUクロック	ストップモード移行前のCPUクロックによって、次のように異なる。 サブクロックの場合：サブクロック メインクロックの場合： メインクロックの8分周 オンチップオシレータクロックの場合： オンチップオシレータクロックの8分周	STOP命令実行時と同じCPUクロック分周

表 4.11 クロック関連設定の相違点

項目	M16C/29	R32C/111
XIN-XOUT駆動能力	CM1レジスタのCM15ビット	CM1レジスタのCM16~CM15ビット
メインクロック分周	CM0レジスタのCM07ビットとCM1レジスタのCM17~CM16ビット	CCRレジスタのCCD1~CCD0ビット
ベースクロック分周	-	CCRレジスタのBCD1~BCD0ビット
周辺バスクロック分周	-	CCRレジスタのPCD1~PCD0ビット
PLL 逡倍率	PLC0レジスタのPLC02~PLC00ビット	ユーザーズマニュアルに記載されたPLC1、PLC0レジスタ設定

表 4.12 クロック関連SFRの相違点(1/2)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
CCR	-	0004h	-	-	R32C/111のみ
PBC	-	001Fh~001Eh	-	-	R32C/111のみ
CM0	0006h	40046h	-	アドレス変更	
			6	メインクロック分周比選択ビット0	ウォッチドッグタイマ機能選択ビット
			7	システムクロック選択ビット	予約ビット
CM1	0007h	40047h	-	アドレス変更	
			0	全クロック停止制御ビット	PLL発振停止ビット
			1	システムクロック選択ビット1	予約ビット
			5	XIN-XOUT駆動能力選択ビット	XIN-XOUT駆動能力選択ビット
			6	メインクロック分周比選択ビット1	
7		予約ビット			
CM2	000Ch	4004Dh	-	アドレス変更	
			0	発振停止、再発振検出許可ビット	発振停止検出許可ビット
			1	システムクロック選択ビット2	予約ビット
			2	発振停止、再発振検出フラグ	発振停止検出フラグ
			3	XINモニタフラグ	メインクロックモニタフラグ
			7	発振停止、再発振検出時の動作選択ビット	予約ビット
PLC0	001Ch	40020h	-	アドレス変更	
			0	PLL通倍率選択ビット(PLC02~PLC00)	メインカウンタ分周比設定ビット(MCV4~MCV0)
			1		
			2		
			3	予約ビット	
			4	予約ビット	
			5	予約ビット	スワロカウンタ分周比設定ビット(SVC2~SVC0)
			6	予約ビット	
7	動作許可ビット				
PLC1	-	40021h	-	-	R32C/111のみ
PM2	001Eh	40053h	-	アドレス変更	
			0	PLL動作時のSFRアクセスのウェイト指定	予約ビット
			2	WDTカウントソース保護ビット	予約ビット
			4	P8_5/NMI機能切り替えビット	NMI許可ビット
			6	予約ビット	f2nクロックソース選択ビット

表 4.13 クロック関連SFRの相違点(2/2)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
ROCR	025Ch	-	-	M16C/29のみ	-
PCLKR	025Eh	-	-	M16C/29のみ	-
CCLKR	025Fh	-	-	M16C/29のみ	-
CM3	-	4005Ah	-	-	R32C/111のみ
PM3	-	40048h	-	-	R32C/111のみ
CPSRF	-	0341h	-	-	R32C/111のみ
TCSPR	-	035Fh	-	-	R32C/111のみ

4.7 プロテクトの相違点

表 4.14にプロテクト関連SFRの相違点を示します。

表 4.14 プロテクト関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
PRCR	000Ah	4004Ah	-	アドレス変更	
			0	プロテクトビット0 CM0、CM1、CM2、ROCR、 PLC0、PCLKR、CCLKRレジ スタに対する書き込み許可	プロテクトビット0 CM0、CM1、CM2、PM3レ ジスタに対する書き込み許可
			1	プロテクトビット1 PM0、PM1、PM2、TB2SC、 INVC0、INVC1レジスタに対 する書き込み許可	プロテクトビット1 PM0、PM2、CSOP0、CSOP1、 INVC0、INVC1、IOBCレジ スタに対する書き込み許可
			2	プロテクトビット2 PD9、PACR、S4C、NDDR レジスタに対する書き込み許 可	プロテクトビット2 PD9、P9_iS(i=3~7)、PLC0、 PLC1レジスタに対する書き 込み許可
			3	プロテクトビット3 VCR2、D4INTレジスタに 対する書き込み許可	-
PRCR2	-	4405Fh	7	-	CM3プロテクトビット CM3レジスタに対する 書き込み許可
PRCR3	-	4004Ch	1	-	プロテクトビット31 VRCCR、LVDC、DVCCRレジ スタに対する書き込み許可
PRR	-	0007h	7-0	-	CCR、FMCR、PBC、 FEBC0、FEBC3、 EBC0~EBC3、CB01、CB12、 CB23レジスタに対する書き 込み許可 "AAh" :書き込み許可 "AAh"以外:書き込み禁止

4.8 割り込みの相違点

表 4.15 に割り込みの相違点、表 4.16~表 4.17 に割り込み関連 SFR の相違点を示します。
可変ベクタテーブル、および割り込み優先レベル判定回路が異なります。

表 4.15 割り込みの相違点

項目	M16C/29	R32C/111
アドレス一致割り込み	2ポイント設定可能	なし

表 4.16 割り込み関連 SFR の相違点 (1/3)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
TB5IC	-	0061h	-	-	R32C/111 のみ
S5TIC	-	0062h	-	-	R32C/111 のみ
S2RIC	0050h	0063h	-	アドレス変更	
S3RIC	-	0065h	-	-	R32C/111 のみ
BCN5IC/ BCN6IC	-	0066h	-	-	R32C/111 のみ
DM0IC	004Bh	0068h	-	アドレス変更	
BCN0IC/ BCN3IC	-	0069h	-	-	R32C/111 のみ
DM2IC	-	006Ah	-	-	R32C/111 のみ
AD0IC	-	006Bh	-	-	R32C/111 のみ
TA0IC	0055h	006Ch		アドレス変更	
IIO0IC	-	006Dh	-	-	R32C/111 のみ
TA2IC	0057h	006Eh		アドレス変更	
IIO2IC	-	006Fh	-	-	R32C/111 のみ
TA4IC	0059h	0070h	-	アドレス変更	
IIO4IC	-	0071h	-	-	R32C/111 のみ
S0RIC	0052h	0072h	-	アドレス変更	
IIO6IC	-	0073h	-	-	R32C/111 のみ
S1RIC	0054h	0074h	-	アドレス変更	
IIO8IC	-	0075h	-	-	R32C/111 のみ
TB1IC	005Bh	0076h	-	アドレス変更	
IIO10IC	-	0077h	-	-	R32C/111 のみ
TB3IC	-	0078h	-	-	R32C/111 のみ
INT5IC	-	007Ah	-	-	R32C/111 のみ
INT3IC	0044h	007Ch	-	アドレス変更	
			5	予約ビット	レベルセンス/エッジセンス 切り替えビット
INT1IC	005Eh	007Eh	-	アドレス変更	
			5	予約ビット	レベルセンス/エッジセンス 切り替えビット
S2TIC	004Fh	0081h	-	アドレス変更	
S5RIC	-	0082h	-	-	R32C/111 のみ
S3TIC	-	0083h	-	-	R32C/111 のみ
BCN2IC	-	0087h	-	-	R32C/111 のみ

表 4.17 割り込み関連SFRの相違点 (2/3)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
DM1IC	004Ch	0088h	-	アドレス変更	
BCN1IC/ BCN4IC	-	0089h	-	-	R32C/111のみ
DM3IC	-	008Ah	-	-	R32C/111のみ
KUPIC	004Eh	008Bh	-	アドレス変更	
TA1IC	0056h	008Ch	-	アドレス変更	
IIO1IC	-	008Dh	-	-	R32C/111のみ
TA3IC	0058h	008Eh	-	アドレス変更	
IIO3IC	-	008Fh	-	-	R32C/111のみ
S0TIC	0051h	0090h	-	アドレス変更	
IIO5IC	-	0091h	-	-	R32C/111のみ
S1TIC	0053h	0092h	-	アドレス変更	
IIO7IC	-	0093h	-	-	R32C/111のみ
TB0IC	005Ah	0094h	-	アドレス変更	
IIO9IC	-	0095h	-	-	R32C/111のみ
TB2IC	005Ch	0096h	-	アドレス変更	
IIO11IC	-	0097h	-	-	R32C/111のみ
TB4IC	-	0098h	-	-	R32C/111のみ
INT4IC	-	009Ah	-	-	R32C/111のみ
INT2IC	005Fh	009Ch	-	アドレス変更	
			5	予約ビット	レベルセンス/エッジセンス 切り替えビット
INT0IC	005Dh	009Eh	-	アドレス変更	
			5	予約ビット	レベルセンス/エッジセンス 切り替えビット
IIO0IR	-	00A0h	-	-	R32C/111のみ
IIO1IR	-	00A1h	-	-	R32C/111のみ
IIO2IR	-	00A2h	-	-	R32C/111のみ
IIO3IR	-	00A3h	-	-	R32C/111のみ
IIO4IR	-	00A4h	-	-	R32C/111のみ
IIO5IR	-	00A5h	-	-	R32C/111のみ
IIO6IR	-	00A6h	-	-	R32C/111のみ
IIO7IR	-	00A7h	-	-	R32C/111のみ
IIO8IR	-	00A8h	-	-	R32C/111のみ
IIO9IR	-	00A9h	-	-	R32C/111のみ
IIO10IR	-	00AAh	-	-	R32C/111のみ
IIO11IR	-	00ABh	-	-	R32C/111のみ
IIO0IE	-	00B0h	-	-	R32C/111のみ
IIO1IE	-	00B1h	-	-	R32C/111のみ
IIO2IE	-	00B2h	-	-	R32C/111のみ
IIO3IE	-	00B3h	-	-	R32C/111のみ

表 4.18 割り込み関連 SFR の相違点 (3/3)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
IIO4IE	-	00B4h	-	-	R32C/111 のみ
IIO5IE	-	00B5h	-	-	R32C/111 のみ
IIO6IE	-	00B6h	-	-	R32C/111 のみ
IIO7IE	-	00B7h	-	-	R32C/111 のみ
IIO8IE	-	00B8h	-	-	R32C/111 のみ
IIO9IE	-	00B9h	-	-	R32C/111 のみ
IIO10IE	-	00BAh	-	-	R32C/111 のみ
IIO11IE	-	00BBh	-	-	R32C/111 のみ
S8TIC	-	00DFh	-	-	R32C/111 のみ
S8RIC	-	00FFh	-	-	R32C/111 のみ
RIPL2	-	4407Dh	-	-	R32C/111 のみ
RIPL1	-	4407Fh	-	-	R32C/111 のみ
IFSR1	-	4406Dh	-	-	R32C/111 のみ
IFSR0	-	4406Fh	-	-	R32C/111 のみ
AIER	0009h	-	-	M16C/29 のみ	-
RMAD0	0012h~0010h	-	-	M16C/29 のみ	-
RMAD1	0016h~0014h	-	-	M16C/29 のみ	-
D4INT	001Fh	-	-	M16C/29 のみ	-
C01WKIC	0041h	-	-	M16C/29 のみ	-
C0RECIC	0042h	-	-	M16C/29 のみ	-
C0TRMIC	0043h	-	-	M16C/29 のみ	-
ICOC0IC	0045h	-	-	M16C/29 のみ	-
ICOC1IC/ IICIC	0046h	-	-	M16C/29 のみ	-
BTIC/ SCLDAIC	0047h	-	-	M16C/29 のみ	-
S4IC/ INT5IC	0048h	-	-	M16C/29 のみ	-
S3IC/ INT4IC	0049h	-	-	M16C/29 のみ	-
BCNIC	004Ah	-	-	M16C/29 のみ	-
C01ERRIC	004Dh	-	-	M16C/29 のみ	-
ADIC	004Eh	-	-	M16C/29 のみ	-
ICTB2	034Dh	-	-	M16C/29 のみ	-
IFSR2A	035Eh	-	-	M16C/29 のみ	-
IFSR	035Fh	-	-	M16C/29 のみ	-
C0ICR	0217h-0216h	-	-	M16C/29 のみ	-

4.9 ウォッチドッグタイマの相違点

表 4.19にウォッチドッグタイマの相違点、表 4.20にウォッチドッグタイマ関連SFRの相違点を示します。

表 4.19 ウォッチドッグタイマの相違点

項目	M16C/29	R32C/111
ウォッチドッグタイマのクロック源	<ul style="list-style-type: none"> ・ CM06ビット、CM17ビット、CM16ビットで分周したCPUクロック (PLLクロック、メインクロック、オンチップオシレータクロック) ・ サブクロック ・ オンチップオシレータクロック 	<ul style="list-style-type: none"> ・ 周辺バスクロック CCRレジスタで分周したPLLクロック、CCRレジスタで分周したサブクロック、CCRレジスタで分周したオンチップオシレータクロック、CCRレジスタで分周したメインクロック
ウォッチドッグタイマプリスケール分周比	16、128、2分周(サブクロック選択時)	16、128分周
カウントソース保護モード	あり	なし
ウォッチドッグタイマリセット機能	PM12ビットの設定による	CM06ビットの設定による

表 4.20 ウォッチドッグタイマ関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
CM0	0006h	40046h	-	アドレス変更	
			6	メインクロック分周比選択ビット0	ウォッチドッグタイマ機能選択ビット
			7	CPUクロック選択ビット0	予約ビット
PM1	0005h	-	-	M16C/29のみ	-
WDC	000Fh	4404Fh	-	アドレス変更	
WDTS	000Eh	4404Eh	-	アドレス変更	

4.10 DMACの相違点

表 4.21にDMACの相違点、表 4.22にDMAC設定の相違点、表 4.23にDMAC関連SFRの相違点を示します。

表 4.21 DMACの相違点

項目	M16C/29	R32C/111
チャンネル数	2チャンネル	4チャンネル
転送空間	<ul style="list-style-type: none"> ・ 1Mバイトの任意の空間から固定番地 ・ 固定番地から1Mバイトの任意の空間 ・ 固定番地から固定番地 	64Mバイト(00000000h~01FFFFFFhおよびFE000000h~FFFFFFFh)の任意の空間から64Mバイトの任意の空間
最大転送バイト数	128Kバイト(16ビット転送時) 64Kバイト(8ビット転送時)	64Mバイト(32ビット転送時) 32Mバイト(16ビット転送時) 16Mバイト(8ビット転送時)
転送単位	8ビット、16ビット	8ビット、16ビット、32ビット
転送番地	固定番地：指定したアドレス 順方向番地：転送単位で加算されるアドレス (転送元、転送先を両方とも順方向番地に指定できません)	順方向番地、または固定番地
転送回数	DMAi転送カウンタ(i=0,1)に設定した値+1	DCTjレジスタ(j=0~3)に設定した値
割り込み要求発生タイミング	DMAi転送カウンタがアンダフローしたとき	DCTjレジスタが“00000001h”から“00000000h”になったとき

表 4.22 DMAC設定の相違点

項目	M16C/29	R32C/111
DMA転送要因の選択	DM0SL、DM1SLレジスタのDSEL3~DSEL0ビットとDMSビットで選択	DMiSLレジスタ(i=0~3)のDSEL4~DSEL0ビットで選択 DMiSL2レジスタのDSEL24~DSEL20ビットで選択
転送元番地	SAR0、SAR1レジスタ	DSAiレジスタ(i=0~3) (リピート時のリロード値はDSRiレジスタに設定)
転送先番地	SAR0、SAR1レジスタ	DDAiレジスタ(i=0~3) (リピート時のリロード値はDDRiレジスタに設定)
転送回数	TCR0、TCR1レジスタ (転送回数-1を設定する)	DCTiレジスタ(i=0~3) (リピート時のリロード値はDCRiレジスタに設定) (転送回数を設定する)

表 4.23 DMAC関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
DM0SL	03B8h	44078h	-	アドレス変更	
			4	-	DMA起動要因選択ビット
			5	-	ソフトウェアDMA要求ビット
			6	DMA要因拡張選択ビット	-
			7	ソフトウェアDMA要求ビット	-
DM1SL	03BAh	44079h	-	アドレス変更	
			4	-	DMA起動要因選択ビット
			5	-	ソフトウェアDMA要求ビット
			6	DMA要因拡張選択ビット	-
			7	ソフトウェアDMA要求ビット	-
DM2SL	-	4407Ah	-	-	R32C/111のみ
DM3SL	-	4407Bh	-	-	R32C/111のみ
DM0SL2	-	44070h	-	-	R32C/111のみ
DM1SL2	-	44071h	-	-	R32C/111のみ
DM2SL2	-	44072h	-	-	R32C/111のみ
DM3SL2	-	44073h	-	-	R32C/111のみ
DMD0 ~ DMD3	-	CPU内部 レジスタ(注1)	-	-	R32C/111のみ
DCT0 ~ DCT3	-	CPU内部 レジスタ(注1)	-	-	R32C/111のみ
DCR0 ~ DCR3	-	CPU内部 レジスタ(注1)	-	-	R32C/111のみ
DSA0 ~ DSA3	-	CPU内部 レジスタ(注1)	-	-	R32C/111のみ
DSR0 ~ DSR3	-	CPU内部 レジスタ(注1)	-	-	R32C/111のみ
DDA0 ~ DDA3	-	CPU内部 レジスタ(注1)	-	-	R32C/111のみ
DDR0 ~ DDR3	-	CPU内部 レジスタ(注1)	-	-	R32C/111のみ
DM0CON	002Ch	-	-	M16C/29のみ	-
DM1CON	003Ch	-	-	M16C/29のみ	-
SAR0	0022h~0020h	-	-	M16C/29のみ	-
SAR1	0032h~0030h	-	-	M16C/29のみ	-
DAR0	0026h~0024h	-	-	M16C/29のみ	-
DAR1	0036h~0034h	-	-	M16C/29のみ	-
TCR0	0029h~0028h	-	-	M16C/29のみ	-
TCR1	0039h~0038h	-	-	M16C/29のみ	-

注1. レジスタへの書き込みはLDC命令を使用してください。

4.11 タイマの相違点

表 4.24 にタイマの相違点、表 4.25~表 4.26 にタイマ関連 SFR の相違点を示します。

表 4.24 タイマの相違点

項目	M16C/29	R32C/111
タイマB	16ビットタイマ×3	16ビットタイマ×6(注1)
カウントソース	f1またはf2 f8 f32 fC32	f1 f8 f2n fC32
タイマBモード	<ul style="list-style-type: none"> ・タイマモード ・イベントカウンタモード ・パルス周期測定モード、 パルス幅測定モード ・A/Dトリガモード 	<ul style="list-style-type: none"> ・タイマモード ・イベントカウンタモード ・パルス周期測定モード、 パルス幅測定モード

注1. タイマB4はタイマモードのみ使用可能です。

表 4.25 タイマ関連SFRの相違点 (1/2)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
TBSR	-	0300h	-	-	R32C/111のみ
TB3	-	0311h~0310h	-	-	R32C/111のみ
TB4	-	0313h~0312h	-	-	R32C/111のみ
TB5	-	0315h~0314h	-	-	R32C/111のみ
TB3MR	-	031Bh	-	-	R32C/111のみ
TB4MR	-	031Ch	-	-	R32C/111のみ
TB5MR	-	031Dh	-	-	R32C/111のみ
TABSR	0380h	0340h	-	アドレス変更	
CPSRF	0381h	0341h	-	アドレス変更	
ONSF	0382h	0342h	-	アドレス変更	
TRGR	0383h	0343h	-	アドレス変更	
UDF	0384h	0344h	-	アドレス変更	
TA0	0387h~0386h	0347h~0346h	-	アドレス変更	
TA1	0389h~0388h	0349h~0348h	-	アドレス変更	
TA2	038Bh~038Ah	034Bh~034Ah	-	アドレス変更	
TA3	038Dh~038Ch	034Dh~034Ch	-	アドレス変更	
TA4	038Fh~038Eh	034Fh~034Eh	-	アドレス変更	
TB0	0391h~0390h	0351h~0350h	-	アドレス変更	
TB1	0393h~0392h	0353h~0352h	-	アドレス変更	
TB2	0395h~0394h	0355h~0354h	-	アドレス変更	

表 4.26 タイマ関連SFRの相違点(2/2)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
TA0MR	0396h	0356h	-	アドレス変更	
			2	パルス出力機能選択ビット	予約ビット(注1)
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
			7	(f1またはf2、f32)	
TA1MR	0397h	0357h	-	アドレス変更	
			2	パルス出力機能選択ビット	予約ビット(注1)
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
			7	(f1またはf2、f32)	
TA2MR	0398h	0358h	-	アドレス変更	
			2	パルス出力機能選択ビット	予約ビット(注1)
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
			7	(f1またはf2、f32)	
TA3MR	0399h	0359h	-	アドレス変更	
			2	パルス出力機能選択ビット	予約ビット(注1)
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
			7	(f1またはf2、f32)	
TA4MR	039Ah	035Ah	-	アドレス変更	
			2	パルス出力機能選択ビット	予約ビット(注1)
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
			7	(f1またはf2、f32)	
TB0MR	039Bh	035Bh	-	アドレス変更	
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
TB1MR	039Ch	035Ch	-	アドレス変更	
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
TB2MR	039Dh	035Dh	-	アドレス変更	
			6	カウントソース選択ビット	カウントソース選択ビット (f1、f2n)
7	(f1またはf2、f32)				
TCSPR	-	035Fh	-	-	R32C/111のみ

注1. パルス出力機能の選択は、TAiOUTが割り当てられている端子のポート機能選択レジスタに選択し
ます。(i=0~4)

4.12 三相モータ制御用タイマ機能

表 4.27 に三相モータ制御用タイマ機能の相違点、表 4.28 に三相モータ制御用タイマ機能関連 SFR の相違点を示します。

表 4.27 三相モータ制御用タイマ機能の相違点

項目	M16C/29	R32C/111
強制遮断入力	SD 端子に "L" 入力	NMI 端子に "L" 入力
出力機能の切り替え	-	P7 の V、 \bar{V} 端子と P3 の V、 \bar{V} 端子を選択可
搬送波周期	カウントソース	カウントソース
三相 PWM 出力幅	f1、f2、f8、f32、fC32	f1、f8、f2n、fC32
短絡防止時間(幅)	カウントソース f1、f2、f1 の 2 分周、f2 の 2 分周	カウントソース f1、または f1 の 2 分周

表 4.28 三相モータ制御用タイマ機能関連 SFR の相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
TA11	0343h~0342h	0303h~0302h	-	アドレス変更	
TA21	0345h~0344h	0305h~0304h	-	アドレス変更	
TA41	0347h~0346h	0307h~0306h	-	アドレス変更	
INVC0	0348h	0308h	-	アドレス変更	
			0	割り込み有効出力極性選択ビット	ICTB2 カウント条件選択ビット
			1	割り込み有効出力指定ビット	
			4	正逆相同時アクティブ出力禁止ビット	上下同時通電出力禁止ビット
			5	正逆相同時アクティブ出力検出フラグ	上下同時通電出力検出フラグ
INVC1	0349h	0309h	-	アドレス変更	
IDB0	034Ah	030Ah	-	アドレス変更	
IDB1	034Bh	030Bh	-	アドレス変更	
DTT	034Ch	030Ch	-	アドレス変更	
ICTB2	034Dh	030Dh	-	アドレス変更	
TB2SC	039Eh	035Eh	-	アドレス変更	
			1	三相出力ポート SD 制御ビット 1	-
			2	タイマ B0 動作モード選択ビット	-
			3	タイマ B1 動作モード選択ビット	-
			4	トリガ選択ビット	-
IOBC	-	40097h	-	-	R32C/111 のみ
PDRF	034Fh	-	-	M16C/29 のみ	-
PFCR	0358h	-	-	M16C/29 のみ(注 1)	-
TPRC	025Ah	-	-	M16C/29 のみ	-

注 1. 三相 PWM 出力端子の出力とポート出力の切り替え機能は、三相 PWM 出力端子が割り当てられている端子のポート機能制御レジスタにて選択します。

4.13 シリアルインタフェースの相違点

表 4.29にシリアルインタフェースの相違点、表 4.30にシリアルインタフェース関連端子の相違点、表 4.31~表 4.32にシリアルインタフェース関連SFRの相違点を示します。

表 4.29 シリアルインタフェースの相違点

項目	M16C/29	R32C/111
クロック同期/非同期兼用	3チャンネル (UART0~UART2)	6チャンネル (UART0~UART3、UART5、UART8)
特殊モード1 (I ² C busモード)	1チャンネル (UART2)	5チャンネル (UART0~UART3、UART5)
特殊モード2	1チャンネル (UART2)	5チャンネル (UART0~UART3、UART5)
特殊モード3(バス衝突検出機能、IEBusモード)	1チャンネル (UART2)	5チャンネル (UART0~UART3、UART5) (オプション(注1))(注2)
特殊モード4(SIMモード)	1チャンネル (UART2)	-
クロック同期専用	1チャンネル (SIO3)	-

注1. オプション機能をご使用になる場合は、弊社営業窓口までご連絡ください。

注2. R32C/111ではバス衝突検出機能、IEBusモードは特殊モード4としています。

表 4.30 シリアルインタフェース関連端子の相違点

チャンネル	ポート	M16C/29	R32C/111
UART0	P6_0	CTS0/RTS0	CTS0/RTS0/SS0
	P6_1	CLK0	CLK0
	P6_2	RXD0	RXD0/SCL0/STXD0
	P6_3	TXD0	TXD0/SDA0/SRXD0
	P6_4	CTS0	-
UART1	P6_4	CTS1/RTS1/CLKS1	CTS1/RTS1/SS1
	P6_5	CLK1	CLK1
	P6_6	RXD1	RXD1/SCL1/STXD1
	P6_7	TXD1	TXD1/SDA1/SRXD1
	P7_0	CTS1/RTS1/CLKS1	-
	P7_1	CLK1	-
	P7_2	RXD1	-
	P7_3	TXD1	-
UART2	P7_0	TXD2/SDA2	TXD2/SDA2/SRXD2
	P7_1	RXD2/SCL2	RXD2/SCL2/STXD2
	P7_2	CLK2	CLK2
	P7_3	CTS2/RTS2	CTS2/RTS2/SS2
SIO3/UART3	P3_0	CLK3	CLK3
	P3_1	SIN3	RXD3/SCL3/STXD3
	P3_2	SOUT3	TXD3/SDA3/SRXD3
	P3_3	-	CTS3/RTS3/SS3
UART5	P7_6	-	TXD5/SDA5/SRXD5
	P7_7	-	CLK5
	P8_0	-	RXD5/SCL5/STXD5
	P8_1	-	CTS5/RTS5/SS5
UART8	P7_3	-	TXD8
	P7_4	-	CLK8
	P7_5	-	RXD8
	P7_6	-	CTS8/RTS8

表 4.31 シリアルインタフェース関連SFRの相違点(1/2)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
U0MR	03A0h	0368h	-	アドレス変更	
			7	予約ビット	TXD、RXD入出力極性切り替えビット
U1MR	03A8h	02E8h	-	アドレス変更	
			7	予約ビット	TXD、RXD入出力極性切り替えビット
U2MR	0378h	0338h	-	アドレス変更	
U3MR	-	0328h	-	-	R32C/111のみ
U5MR	-	01C8h	-	-	R32C/111のみ
U8MR	-	01E8h	-	-	R32C/111のみ
U0C0	03A4h	036Ch	-	アドレス変更	
			2	CTS/RTS機能選択ビット	予約ビット
U1C0	03ACh	02ECh	-	アドレス変更	
			2	CTS/RTS機能選択ビット	予約ビット
U2C0	037Ch	033Ch	-	アドレス変更	
			2	CTS/RTS機能選択ビット	予約ビット
U3C0	-	032Ch	-	-	R32C/111のみ
U5C0	-	01CCh	-	-	R32C/111のみ
U8C0	-	01ECh	-	-	R32C/111のみ
U0C1	03A5h	036Dh	-	アドレス変更	
			4	-	UART0送信割り込み要因選択ビット
			5	-	UART0連続受信モード許可ビット
			6	-	データ論理選択ビット
U1C1	03ADh	02EDh	-	アドレス変更	
			4	-	UART1送信割り込み要因選択ビット
			5	-	UART1連続受信モード許可ビット
			6	-	データ論理選択ビット
U2C1	037Dh	033Dh	-	アドレス変更	
			7	エラー信号出力許可ビット	予約ビット
U3C1	-	032Dh	-	-	R32C/111のみ
U5C1	-	01CDh	-	-	R32C/111のみ
U8C1	-	01EDh	-	-	R32C/111のみ
UCON	03B0h	-	-	M16C/29のみ	-
U78CON	-	01F0h	-	-	R32C/111のみ
U0SMR	-	0367h	-	-	R32C/111のみ
U1SMR	-	02E7h	-	-	R32C/111のみ
U2SMR	0377h	0337h	-	アドレス変更	
U3SMR	-	0327h	-	-	R32C/111のみ
U5SMR	-	01C7h	-	-	R32C/111のみ

表 4.32 シリアルインタフェース関連SFRの相違点(2/2)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
U0SMR2	-	0366h	-	-	R32C/111のみ
U1SMR2	-	02E6h	-	-	R32C/111のみ
U2SMR2	0376h	0336h	-	アドレス変更	
U3SMR2	-	0326h	-	-	R32C/111のみ
U5SMR2	-	01C6h	-	-	R32C/111のみ
U0SMR3	-	0365h	-	-	R32C/111のみ
U1SMR3	-	02E5h	-	-	R32C/111のみ
U2SMR3	0375h	0335h	-	アドレス変更	
			0	-	SS端子機能許可ビット
			2	-	クロック位相設定ビット
			4	-	シリアル入力端子設定ビット
U3SMR3	-	0325h	-	-	R32C/111のみ
U5SMR3	-	01C5h	-	-	R32C/111のみ
U0SMR4	-	0364h	-	-	R32C/111のみ
U1SMR4	-	02E4h	-	-	R32C/111のみ
U2SMR4	0374h	0334h	-	アドレス変更	
U3SMR4	-	0324h	-	-	R32C/111のみ
U5SMR4	-	01C4h	-	-	R32C/111のみ
U0TB	03A3h~03A2h	036Bh~036Ah	-	アドレス変更	
U1TB	03ABh~03AAh	02EBh~02EAh	-	アドレス変更	
U2TB	037Bh~037Ah	033Bh~033Ah	-	アドレス変更	
U3TB	-	032Bh~032Ah	-	-	R32C/111のみ
U5TB	-	01CBh~01CAh	-	-	R32C/111のみ
U8TB	-	01EBh~01EAh	-	-	R32C/111のみ
U0RB	03A7h~03A6h	036Fh~036Eh	-	アドレス変更	
U1RB	03AFh~03AEh	02EFh~02EEh	-	アドレス変更	
U2RB	037Fh~037Eh	033Fh~033Eh	-	アドレス変更	
U3RB	-	032Fh~032Eh	-	-	R32C/111のみ
U5RB	-	01CFh~01CEh	-	-	R32C/111のみ
U8RB	-	01EFh~01EEh	-	-	R32C/111のみ
U0BRG	03A1h	0369h	-	アドレス変更	
U1BRG	03A9h	02E9h	-	アドレス変更	
U2BRG	0379h	0339h	-	アドレス変更	
U3BRG	-	0329h	-	-	R32C/111のみ
U5BRG	-	01C9h	-	-	R32C/111のみ
U8BRG	-	01E9h	-	-	R32C/111のみ
IFSR0	-	4406Fh	-	-	R32C/111のみ
IFSR1	-	4406Dh	-	-	R32C/111のみ
S3BRG	0363h	-	-	M16C/29のみ	-
PACR	025Dh	-	-	M16C/29のみ	-
S3C	0362h	-	-	M16C/29のみ	-
S3TRR	0360h	-	-	M16C/29のみ	-

4.14 A/Dコンバータの相違点

表 4.33にA/Dコンバータの相違点、表 4.34にA/Dコンバータ関連端子の相違点、表 4.35にA/Dコンバータ関連SFRの相違点を示します。

表 4.33 A/Dコンバータの相違点

項目	M16C/29	R32C/111
動作モード	8モード 単発モード 繰り返しモード 単掃引モード 繰り返し掃引モード0 繰り返し掃引モード1 同時サンプル掃引モード 遅延トリガモード0 遅延トリガモード1	7モード 単発モード 繰り返しモード 単掃引モード 繰り返し掃引モード0 繰り返し掃引モード1 マルチポート単掃引モード マルチポート繰り返し掃引モード0
アナログ入力端子	16本 AN0~AN7 AN0_0~AN0_3 AN2_4 AN3_0~AN3_2	20本 AN0~AN7 AN0_0~AN0_3 AN2_0~AN2_7

表 4.34 A/Dコンバータ関連端子の相違点

チャンネル	端子	M16C/29	R32C/111
AN2_0	44	-	P2_0
AN2_1	43	-	P2_1
AN2_2	42	-	P2_2
AN2_3	41	-	P2_3
AN2_4	40	P9_3	P2_4
AN2_5	39	-	P2_5
AN2_6	38	-	P2_6
AN2_7	37	-	P2_7
AN3_0	2	P9_0	-
AN3_1	1	P9_1	-
AN3_2	64	P9_2	-

表 4.35 A/Dコンバータ関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
ADCON0 (AD0CON0)	03D6h	0396h	-	アドレス変更 シンボル名がADCON0からAD0CON0に変更	
ADCON1 (AD0CON1)	03D7h	0397h	-	アドレス変更 シンボル名がADCON1からAD0CON1に変更	
ADCON2 (AD0CON2)	03D4h	0394h	-	アドレス変更 シンボル名がADCON2からAD0CON2に変更	
			4	周波数選択ビット2	-
			5	トリガ選択ビット1	外部トリガ要因選択ビット
AD0CON3	-	0395h	-	-	R32C/111のみ
AD0CON4	-	0392h	-	-	R32C/111のみ
AD0 (AD00)	03C1h~03C0h	0381h~0380h	-	アドレス変更 シンボル名がAD0からAD00に変更	
AD1 (AD01)	03C3h~03C2h	0383h~0382h	-	アドレス変更 シンボル名がAD1からAD01に変更	
AD2 (AD02)	03C5h~03C4h	0385h~0384h	-	アドレス変更 シンボル名がAD2からAD02に変更	
AD3 (AD03)	03C7h~03C6h	0387h~0386h	-	アドレス変更 シンボル名がAD3からAD03に変更	
AD4 (AD04)	03C9h~03C8h	0389h~0388h	-	アドレス変更 シンボル名がAD4からAD04に変更	
AD5 (AD05)	03CBh~03CAh	038Bh~038Ah	-	アドレス変更 シンボル名がAD5からAD05に変更	
AD6 (AD06)	03CDh~03CCh	038Dh~038Ch	-	アドレス変更 シンボル名がAD6からAD06に変更	
AD7 (AD07)	03CFh~03CEh	038Fh~038Eh	-	アドレス変更 シンボル名がAD7からAD07に変更	
ADTRGCON	03D2h	-	-	M16C/29のみ	-
ADSTA0	03D3h	-	-	M16C/29のみ	-
TB2SC	039Eh	-	-	M16C/29のみ	-

4.15 CRC演算回路の相違点

表 4.36にCRC演算回路の相違点、表 4.37にCRC演算回路関連SFRの相違点を示します。

表 4.36 CRC演算回路の相違点

項目	M16C/29	R32C/111
生成多項式	CRC-CCITT($X^{16} + X^{12} + X^5 + 1$) CRC-16($X^{16} + X^{15} + X^2 + 1$)	CRC-CCITT($X^{16} + X^{12} + X^5 + 1$)
MSB/LSB選択機能	あり	なし
SFRアクセス監視機能	あり	なし

表 4.37 CRC 演算回路関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
CRCD	03BDh~03BCh	037Dh~037Ch	-	アドレス変更	
CRCIN	03BEh	037Eh	-	アドレス変更	
CRCMR	03B6h	-	-	M16C/29のみ	-
CRCSAR	03B5h~03B4h	-	-	M16C/29のみ	-

4.16 インテリジェント I/O の相違点

インテリジェントI/Oは、M16C/29では、タイマSとして記載されています。

表 4.38 にインテリジェントI/Oの相違点、表 4.39~表 4.42 にインテリジェントI/O関連SFRの相違点を示します。

表 4.38 インテリジェントI/Oの相違点

項目	M16C/29	R32C/111
ベースタイマ	(グループ0) なし (グループ1) 1本(二相パルス入力 あり) ベースタイマリセットレジスタ: あり (グループ2) なし	(グループ0) 1本(二相パルス入力 あり) (グループ1) 1本(二相パルス入力 あり) (グループ2) 1本(二相パルス入力 なし)
時間計測	(グループ0) なし (グループ1) 16ビット×8チャンネル ch7にデジタルデバウンスフィルタ: あり (グループ2) なし	(グループ0) 16ビット×8チャンネル (グループ1) 16ビット×8チャンネル (グループ2) なし
波形生成	(グループ0) なし (グループ1) 16ビット×8チャンネル (グループ2) なし	(グループ0) 16ビット×8チャンネル (グループ1) 16ビット×8チャンネル (グループ2) 16ビット×3チャンネル
通信機能	(グループ0) なし (グループ1) なし (グループ2) なし	(グループ0) なし (グループ1) なし (グループ2) 1チャンネル 可変長クロック同期型 シリアルI/Oモード、 IEBus(オプション(注1))

注1. オプション機能をご使用になる場合は、弊社営業窓口までご連絡ください。

表 4.39 インテリジェントI/O関連SFRの相違点(1/4)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
G0BT	-	01A1h~01A0h	-	-	R32C/111のみ
G0BCR0	-	01A2h	-	-	R32C/111のみ
G0BCR1	-	01A3h	-	-	R32C/111のみ
G0TMCR0	-	0198h	-	-	R32C/111のみ
G0TMCR1	-	0199h	-	-	R32C/111のみ
G0TMCR2	-	019Ah	-	-	R32C/111のみ
G0TMCR3	-	019Bh	-	-	R32C/111のみ
G0TMCR4	-	019Ch	-	-	R32C/111のみ
G0TMCR5	-	019Dh	-	-	R32C/111のみ
G0TMCR6	-	019Eh	-	-	R32C/111のみ
G0TMCR7	-	019Fh	-	-	R32C/111のみ
G0POCR0	-	0190h	-	-	R32C/111のみ
G0POCR1	-	0191h	-	-	R32C/111のみ
G0POCR2	-	0192h	-	-	R32C/111のみ
G0POCR3	-	0193h	-	-	R32C/111のみ
G0POCR4	-	0194h	-	-	R32C/111のみ
G0POCR5	-	0195h	-	-	R32C/111のみ
G0POCR6	-	0196h	-	-	R32C/111のみ
G0POCR7	-	0197h	-	-	R32C/111のみ
G0TM0/ G0PO0	-	0181h-0180h	-	-	R32C/111のみ
G0TM1/ G0PO1	-	0183h-0182h	-	-	R32C/111のみ
G0TM2/ G0PO2	-	0185h-0184h	-	-	R32C/111のみ
G0TM3/ G0PO3	-	0187h-0186h	-	-	R32C/111のみ
G0TM4/ G0PO4	-	0189h-0188h	-	-	R32C/111のみ
G0TM5/ G0PO5	-	018Bh-018Ah	-	-	R32C/111のみ
G0TM6/ G0PO6	-	018Dh-018Ch	-	-	R32C/111のみ
G0TM7/ G0PO7	-	018Fh-018Eh	-	-	R32C/111のみ
G0TPR6	-	01A4h	-	-	R32C/111のみ
G0TPR7	-	01A5h	-	-	R32C/111のみ
G0FE	-	01A6h	-	-	R32C/111のみ
G0FS	-	01A7h	-	-	R32C/111のみ

表 4.40 インテリジェントI/O関連SFRの相違点(2/4)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
G1BT	0321h~0320h	0121h~0120h	-	アドレス変更	
G1BCR0	0322h	0122h	-	アドレス変更	
			2	ベースタイマリセット要因 選択ビット4	カウントソース分周比選択 ビット (DIV4~DIV0)
			3	予約ビット	
			4	予約ビット	
			5	予約ビット	
			6	チャンネル7入力選択ビット	
G1BCR1	0323h	0123h	-	アドレス変更	
			0	予約ビット	ベースタイマリセット要因 選択ビット0
G1TMCR0	0318h	0118h	-	アドレス変更	
G1TMCR1	0319h	0119h	-	アドレス変更	
G1TMCR2	031Ah	011Ah	-	アドレス変更	
G1TMCR3	031Bh	011Bh	-	アドレス変更	
G1TMCR4	031Ch	011Ch	-	アドレス変更	
G1TMCR5	031Dh	011Dh	-	アドレス変更	
G1TMCR6	031Eh	011Eh	-	アドレス変更	
G1TMCR7	031Fh	011Fh	-	アドレス変更	
G1POCR0	0310h	0110h	-	アドレス変更	
			2	-	動作モード選択ビット
			6	-	ベースタイマリセット許可 ビット
G1POCR1	0311h	0111h	-	アドレス変更	
			2	-	動作モード選択ビット
G1POCR2	0312h	0112h	-	アドレス変更	
			2	-	動作モード選択ビット
G1POCR3	0313h	0113h	-	アドレス変更	
			2	-	動作モード選択ビット
G1POCR4	0314h	0114h	-	アドレス変更	
			2	-	動作モード選択ビット
G1POCR5	0315h	0115h	-	アドレス変更	
			2	-	動作モード選択ビット
G1POCR6	0316h	0116h	-	アドレス変更	
			2	-	動作モード選択ビット
G1POCR7	0317h	0117h	-	アドレス変更	
			2	-	動作モード選択ビット

表 4.41 インテリジェント I/O 関連 SFR の相違点 (3/4)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
G1TM0/ G1PO0	0301h~0300h	0101h-0100h	-	アドレス変更	
G1TM1/ G1PO1	0303h~0302h	0103h-0102h	-	アドレス変更	
G1TM2/ G1PO2	0305h~0304h	0105h-0104h	-	アドレス変更	
G1TM3/ G1PO3	0307h~0306h	0107h-0106h	-	アドレス変更	
G1TM4/ G1PO4	0309h~0308h	0109h-0108h	-	アドレス変更	
G1TM5/ G1PO5	030Bh~030Ah	010Bh-010Ah	-	アドレス変更	
G1TM6/ G1PO6	030Dh~030Ch	010Dh-010Ch	-	アドレス変更	
G1TM7/ G1PO7	030Fh~030Eh	010Fh-010Eh	-	アドレス変更	
G1TRP6	0324h	0124h	-	アドレス変更	
G1TRP7	0325h	0125h	-	アドレス変更	
G1FE	0326h	0126h	-	アドレス変更	
G1FS	0327h	0127h	-	アドレス変更	
G1DV	032Ah	-	-	M16C/29のみ	-
G1BTRR	0329h~0328h	-	-	M16C/29のみ	-
G1IR	0330h	-	-	M16C/29のみ	-
G1IE0	0331h	-	-	M16C/29のみ	-
G1IE1	0332h	-	-	M16C/29のみ	-
P17DDR	033Fh	-	-	M16C/29のみ	-
G2BT	-	0161h~0160h	-	-	R32C/111のみ
G2BCR0	-	0162h	-	-	R32C/111のみ
G2BCR1	-	0163h	-	-	R32C/111のみ
G2POCR0	-	0150h	-	-	R32C/111のみ
G2POCR1	-	0151h	-	-	R32C/111のみ
G2POCR2	-	0152h	-	-	R32C/111のみ
G2POCR3	-	0153h	-	-	R32C/111のみ
G2POCR4	-	0154h	-	-	R32C/111のみ
G2POCR5	-	0155h	-	-	R32C/111のみ
G2POCR6	-	0156h	-	-	R32C/111のみ
G2POCR7	-	0157h	-	-	R32C/111のみ

表 4.42 インテリジェントI/O関連SFRの相違点(4/4)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
G2PO0	-	0141h~0140h	-	-	R32C/111のみ
G2PO1	-	0143h~0142h	-	-	R32C/111のみ
G2PO2	-	0145h~0144h	-	-	R32C/111のみ
G2PO3	-	0147h~0146h	-	-	R32C/111のみ
G2PO4	-	0149h~0148h	-	-	R32C/111のみ
G2PO5	-	014Bh~014Ah	-	-	R32C/111のみ
G2PO6	-	014Dh~014Ch	-	-	R32C/111のみ
G2PO7	-	014Fh~014Eh	-	-	R32C/111のみ
G2FE	-	0166h	-	-	R32C/111のみ
G2RTP	-	0167h	-	-	R32C/111のみ
BTSR	-	0164h	-	-	R32C/111のみ
G2TB	-	016Dh~016Ch	-	-	R32C/111のみ
G2RB	-	016Fh~016Eh	-	-	R32C/111のみ
G2MR	-	016Ah	-	-	R32C/111のみ
G2CR	-	016Bh	-	-	R32C/111のみ
IEAR	-	0171h~0170h	-	-	R32C/111のみ
IECR	-	0172h	-	-	R32C/111のみ
IETIF	-	0173h	-	-	R32C/111のみ
IERIF	-	0174h	-	-	R32C/111のみ

4.17 ポートの相違点

4.17.1 ポートPiレジスタ、ポートPi方向レジスタの相違点

表 4.43 にポートPiレジスタの相違点(i=0~3、6~10)、表 4.44 にポートPi方向レジスタの相違点(i=0~3、6~10)、表 4.45 にポートPiプルアップ制御レジスタの相違点(i=0~3、6~10)を示します。

表 4.43 ポートPiレジスタの相違点(i=0~3、6~10)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
P0	03E0h	03C0h	-	アドレス変更	
P1	03E1h	03C1h	-	アドレス変更	
P2	03E4h	03C4h	-	アドレス変更	
P3	03E5h	03C5h	-	アドレス変更	
P6	03ECh	03CCh	-	アドレス変更	
P7	03EDh	03CDh	-	アドレス変更	
P8	03F0h	03D0h	-	アドレス変更	
P9	03F1h	03D1h	-	アドレス変更	
			0	ポートP90ビット	-
			1	ポートP91ビット	-
			2	ポートP92ビット	-
P10	03F4h	03D4h	-	アドレス変更	

表 4.44 ポートPi方向レジスタの相違点(i=0~3、6~10)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
PD0	03E2h	03C2h	-	アドレス変更	
PD1	03E3h	03C3h	-	アドレス変更	
PD2	03E6h	03C6h	-	アドレス変更	
PD3	03E7h	03C7h	-	アドレス変更	
PD6	03EEh	03CEh	-	アドレス変更	
PD7	03EFh	03CFh	-	アドレス変更	
PD8	03F2h	03D2h	-	アドレス変更	
PD9	03F3h	03D3h	-	アドレス変更	
			0	ポートP90方向ビット	-
			1	ポートP91方向ビット	-
			2	ポートP92方向ビット	-
PD10	03F6h	03D6h	-	アドレス変更	

表 4.45 ポートPiプルアップ制御レジスタの相違点(i=0~3、6~10)

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
PUR0	03FCh	03F0h	-	アドレス変更	
PUR1	03FDh	03F1h	0	-	P4_0~P4_3プルアップ制御ビット
			1	-	P4_4~P4_7プルアップ制御ビット
			2	-	P5_0~P5_3プルアップ制御ビット
			3	-	P5_4~P5_7プルアップ制御ビット
			4	P6_0~P6_3プルアップ制御ビット	-
			5	P6_4~P6_7プルアップ制御ビット	-
			6	P7_0~P7_3プルアップ制御ビット	-
			7	P7_4~P7_7プルアップ制御ビット	-
PUR2	03FEh	03F2h	-	アドレス変更	
			0	P8_0~P8_3プルアップ制御ビット	P6_0~P6_3プルアップ制御ビット
			1	P8_4~P8_7プルアップ制御ビット	P6_4~P6_7プルアップ制御ビット
			2	P9_0~P9_3プルアップ制御ビット	P7_0~P7_3プルアップ制御ビット
			3	P9_4~P9_7プルアップ制御ビット	P7_4~P7_7プルアップ制御ビット
			4	P10_0~P10_3プルアップ制御ビット	P8_0~P8_3プルアップ制御ビット
			5	P10_4~P10_7プルアップ制御ビット	P8_4~P8_7プルアップ制御ビット
6	-	P9_3プルアップ制御ビット			
PUR3	-	03F3h	-	-	R32C/111のみ

表 4.46 ポート関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
PACR	025Dh	-	-	M16C/29のみ	-
NDDR	033Eh	-	-	M16C/29のみ	-

4.17.2 ポート入出力機能選択の相違点

R32C/111では、次の場合にポート入出力機能を決定する必要があります。

- プログラマブル入出力ポートと周辺機能出力が端子を共有している場合、その端子の出力機能
- 周辺機能の入力が複数の端子に配置されている場合、周辺機能に接続する入力端子

表 4.47にポート入出力機能選択レジスタを示します。

表 4.47 ポート入出力機能選択レジスタ

項目	M16C/29	R32C/111
出力機能選択	-	ポートPi _j 機能選択レジスタ (Pi _j S(i=0~3、6~10、j=0~7))
入力機能選択	-	入力機能選択レジスタ (IFS0、IFS2、IFS3、IFS7)

4.18 フラッシュメモリの相違点

4.18.3 フラッシュメモリの相違点

表 4.48にフラッシュメモリの相違点、表 4.49にソフトウェアコマンドの相違点、表 4.50にフラッシュメモリ関連SFRの相違点を示します。

表 4.48 フラッシュメモリの相違点

項目	M16C/29	R32C/111
フラッシュメモリ書き換えモード	4モード(CPU書き換えモード、標準シリアル入出力、パラレル入出力、CAN入出力(注1))	3モード(CPU書き換えモード、標準シリアル入出力、パラレル入出力)
プログラム単位	2バイト単位	8バイト単位
ロックビットプロテクト方式	FMR16ビットにより、ブロック0~ブロック5をプロテクト。 加えてFMR02ビットにより、ブロック0、ブロック1をプロテクト。	ロックビットによるブロック単位のプロテクト。
コマンド数	5コマンド	9コマンド
その他	-	強制イレーズ機能 標準シリアル入出力禁止機能

注1. Normal-Ver. でのみ対応しています。

表 4.49 ソフトウェアコマンドの相違点

ソフトウェア コマンド	M16C/29				R32C/111			
	第1コマンド		第2コマンド		第1コマンド		第2コマンド	
	アドレス	データ	アドレス	データ	アドレス	データ	アドレス	データ
リードアレイモード移行	x	xxFFh	-	-	FFFFFF800h	00FFh	-	-
リードステータス レジスタモード移行(注1)	x	xx70h	-	SRD	FFFFFF800h	0070h	-	-
クリアステータスレジスタ	x	xx50h	-	-	FFFFFF800h	0050h	-	-
プログラム(注2、注3)	WA	xx40h	WA	WD	FFFFFF800h	0043h	WA	WD
ブロックイレーズ	x	xx20h	BA	xxD0h	FFFFFF800h	0020h	BA	00D0h
ロックビットプログラム	-	-	-	-	FFFFFF800h	0077h	BA	00D0h
リードロックビット ステータス	-	-	-	-	FFFFFF800h	0071h	BA	00D0h
リードロックビット ステータスモード移行(注4)	-	-	-	-	FFFFFF800h	0071h	-	-
プロテクトビット プログラム	-	-	-	-	FFFFFF800h	0067h	PBA	00D0h
リードプロテクトビットス テータスモード移行(注4)	-	-	-	-	FFFFFF800h	0061h	-	-

SRD: ステータスレジスタデータ (D7~D0)

WA: 書き込みアドレス(偶数)

WD: 書き込みデータ(16ビット)

BA: 対象ブロックの任意の偶数番地

PBA: プロテクトビットのアドレス

x: ユーザROM領域内の任意の偶数番地

xx: コマンドコードの上位8ビット(無視されます)

注1. EW1モードでは使用できません

注2. プログラムは、M16C/29では16ビット(1ワード)単位で行います。第二コマンドまでが一連のコマンドです。

注3. R32C/111では64ビット(4ワード)単位で行います。第二コマンドから第五コマンドまでが一連のコマンドです。アドレス(WA)の上位29ビットは固定、下位3ビットは、第二コマンドから順に、000b-010b-100b-110b(0h-2h-4h-6hまたは8h-Ah-Ch-Eh)となるように指定してください。

注4. RAM上のプログラムから発行してください。

表 4.50 フラッシュメモリ関連SFRの相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
FMR0	01B7h	40000h	7-0	レジスタ構成がすべて異なる	
FMR1	01B5h	40009h	7-0	レジスタ構成がすべて異なる	
FMR4	01B3h	-	-	M16C/29のみ	-
FMCR	-	0006h	-	-	R32C/111のみ
FEBC0	-	001Dh~001Ch	-	-	R32C/111のみ
FEBC3	-	0011h~0010h	-	-	R32C/111のみ
FPR0	-	40008h	-	-	R32C/111のみ
FMSR0	-	40001h	-	-	R32C/111のみ
FBPM0	-	4000Ah	-	-	R32C/111のみ
FBPM1	-	4000Bh	-	-	R32C/111のみ

4.18.4 フラッシュメモリのブロック構成の相違点

M16C/29とR32C/111は、フラッシュROMのブロック分割が異なります。図4.1にフラッシュメモリのブロック構成を示します。

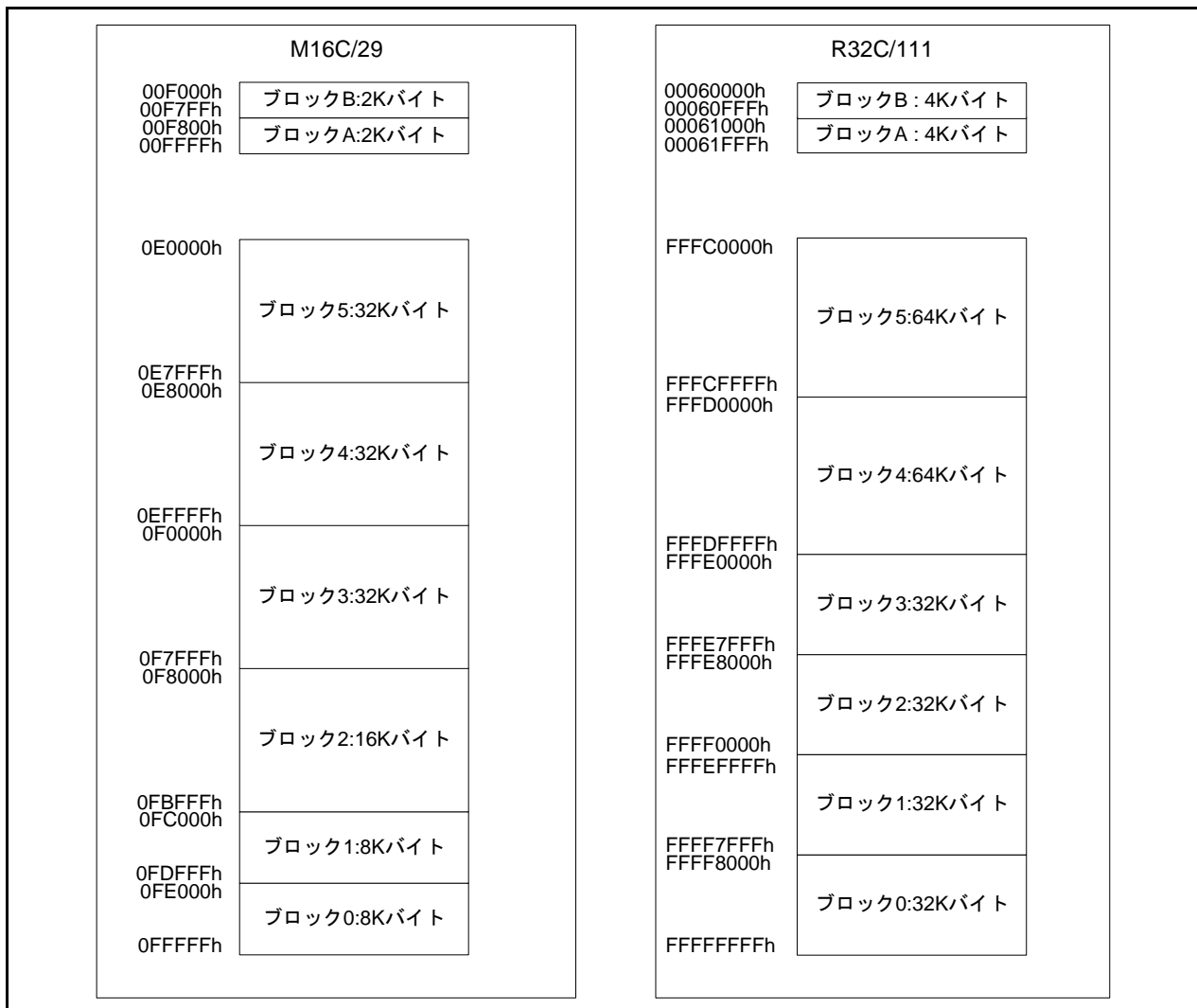


図 4.1 フラッシュメモリのブロック構成

4.18.5 IDコードプロテクトの相違点

M16C/29とR32C/111とではIDコード格納番地が異なります。図4.2にIDコード格納番地の相違点を示します。

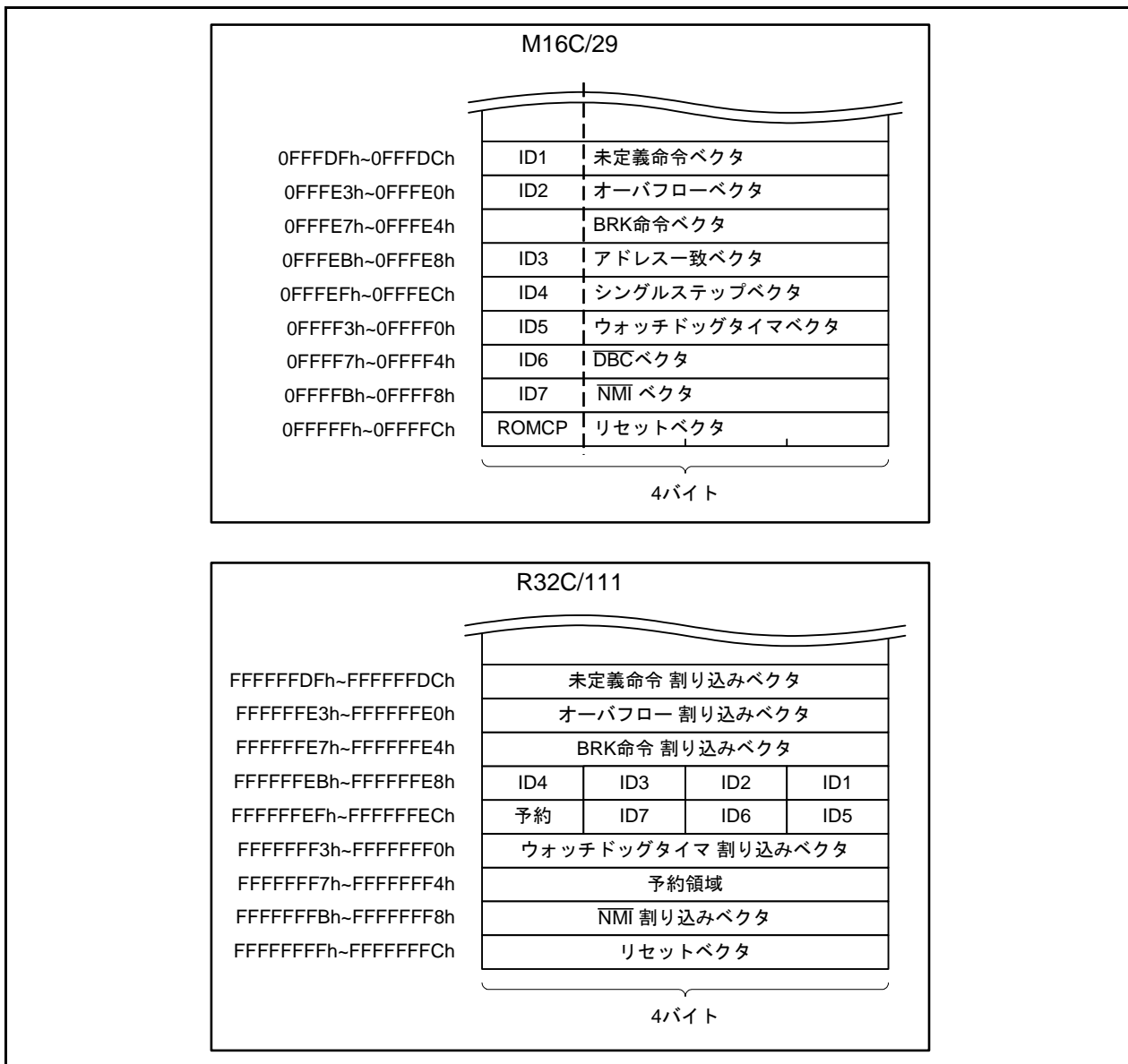


図 4.2 IDコード格納番地の相違点

4.18.6 ROMコードプロテクトの相違点

表 4.51にROMコードプロテクトの制御番地の相違点を示します。

表 4.51 ROMコードプロテクトの制御番地の相違点

シンボル	アドレス		bit	M16C/29	R32C/111
	M16C/29	R32C/111			
ROMCP	0FFFFFFh	-	7-6	M16C/29のみ	-

R32C/111フラッシュメモリは、各ブロックにプロテクトビットが2ビットずつあります。表 4.52にプロテクトビットアドレスを示します。表 4.52に示すR32C/111プロテクトビットアドレスのうちいずれかひとつでも"0"(プロテクト状態)にすると、全ブロックがプロテクトされます。詳細はユーザーズマニュアルを参照してください。

表 4.52 R32C/111プロテクトビットアドレス

ブロック	プロテクトビット0	プロテクトビット1
Block B	00060100h	00060300h
Block A	00061100h	00061300h
Block 5	FFFC0100h	FFFC0300h
Block 4	FFFD0100h	FFFD0300h
Block 3	FFFE0100h	FFFE0300h
Block 2	FFFE8100h	FFFE8300h
Block 1	FFFF0100h	FFFF0300h
Block 0	FFFF8100h	FFFF8300h

4.19 開発ツールの相違点

表 4.53に開発ツールの相違点を示します。

表 4.53 開発ツールの相違点

ツール種類名	M16C/29用ツール製品名	R32C/111用ツール製品名
Cコンパイラ (シミュレータデバッグを含む)	M16Cシリーズ,R8Cファミリ用 Cコンパイラパッケージ (M3T-NC30WA)	R32Cシリーズ用 Cコンパイラパッケージ
リアルタイムOS	M3T-MR30/4	M3T-MR100/4
エミュレータデバッグ	PC7501	E30A(R0E00030AKCT100)
エミュレーションプローブ	M3028BT-EPB-3	-
コンパクトエミュレータ	M3028BT2-CPE-3	-
Renesas Starter Kit	R0K330290S001BE	R0K564112S000BE

5. 参考ドキュメント

M16C/29グループ ユーザーズマニュアル ハードウェア編 Rev.1.13

R32C/111グループ ユーザーズマニュアル ハードウェア編 Rev.1.10

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

6. ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

改訂記録		M16C/29、R32C/111 グループ M16C/29とR32C/111との相違点(64ピン版)	
Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.05.28	-	初版発行
1.01	2010.07.30	3	表 3.2 フラッシュメモリのVCC2削除、A/Dコンバータの誤記修正
		6	4.1 節本文の誤字修正
		8	表 4.5 クロック源をf2からf2(ROC)へ修正、その他を削除、ベースクロックを追加
		10	表 4.10 リセット後のCPUクロックをf2からf2(ROC)に修正
		19	表 4.24 レイアウト修正、カウントソースの表記修正
		20	表 4.26 レイアウト、誤記修正
		21	表 4.27、表 4.28 誤記修正
		22	表 4.30 ヘッダの表記を修正
		22, 23	表 4.31 削除、R32C/111側のU0MR、U1MRの誤記修正
		24	表 4.33 R32C/111側のU0TB~U3TB、M16C/29側のU1RBのアドレス修正
		23 - 25	表 4.34 削除
		26	表 4.35 AD0CON0~AD0CON2に説明追加
		27	表 4.38 M16C/29側のベースタイマ、時間計測の誤記修正
		31	表 4.42 IEAR、IECRの順番を変更
		33	表 4.45 PUR2レジスタの誤字修正
		34	4.17.2 項本文修正
		36	図 4.1 色付きを修正
		37	図 4.2 色付きを修正

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電氣的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事情報の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/inquiry>