

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パソコン機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等

8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエーペンギング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

## H8S ファミリ

### 8 ビットタイマカスケード接続

#### 要旨

8 ビットタイマ (TMR) の 2 チャネルをカスケード接続し、16 ビットタイマとしてアウトプットコンペア動作について説明します。

#### 動作確認デバイス

H8S/2339

#### 目次

1. 仕様 .....	2
2. 適用条件 .....	3
3. 使用機能説明 .....	4
4. 動作説明 .....	6
5. ソフトウェア説明 .....	7
6. フローチャート .....	9

## 1. 仕様

- 8 ビットタイマの 2 チャネルをカスケード接続し、チャネル 0 を上位、チャネル 1 を下位とする 16 ビットタイマとして動作します。
- TCORA へ出力パルスの周期を、TCORB へ Low 出力とするカウント数値を設定します。
- TCR0, TCR1, TCSR0, TCSR1 への設定により、TCNT0, TCNT1 が 16 ビットカウンタとして動作し、設定されたデューティパルスを TMO0 (77pin) より出力します。
- 周期  $f$  およびデューティは、次式により設定できます。

$$f = (\text{TCORA0}, \text{TCORA1} \text{ への設定値} + 1) \times (1 / (\phi/8)) \quad \text{注 : } \phi = 19.6608 \text{ MHz}$$

本タスクの場合 :

$$f = (43690 + 1) \times (1 / (\phi/8)) = 17.777 \text{ ms} \quad \text{注 : H'AAAAA} = 43690$$

$$\text{デューティ} = (\text{パルスの High 幅} \times (1 / (\phi/8))) / f$$

本タスクの場合 :

$$\text{デューティ} = ((43690 + 1) - (13107 + 1)) \times (1 / (\phi/8)) / 17.777 \text{ ms} \times 100\%$$

$$= (12.444 \text{ ms} / 17.777 \text{ ms}) \times 100\%$$

$$= 70.00\% \quad \text{注 : H'3333} = 13107$$

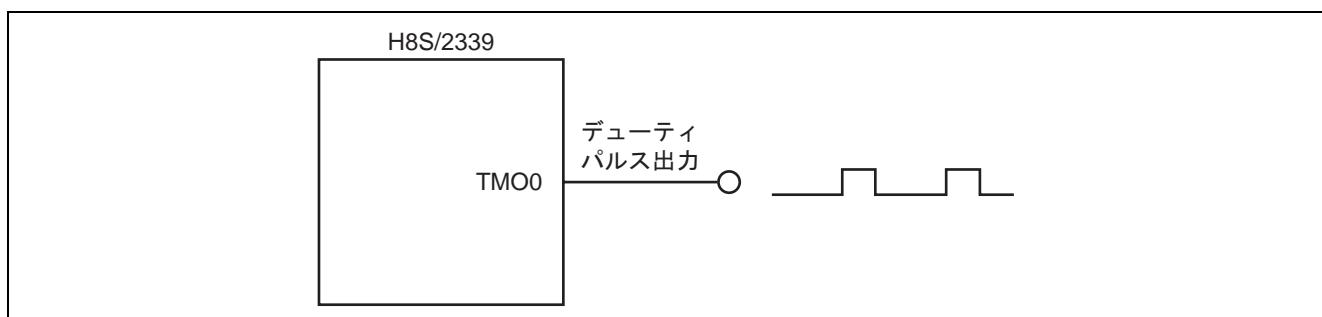


図 1 TMR のデューティパルス出力の一例

## 2. 適用条件

表 1 適用条件

項目	内容
動作周波数	入力クロック : 19.6608 MHz システムクロック : 19.6608 MHz 周辺モジュールクロック : 19.6608 MHz バスマスタクロック : 19.6608 MHz
動作モード	モード 6 (MD2 = 1, MD1 = 1, MD0 = 0)
開発ツール	HEW Ver3.01 (release1)
C/C++コンパイラ	ルネサス テクノロジ製 H8S, H8/300 SERIES C/C++ Compiler Ver6.0.0.00.005
コンパイルオプション	-cpu = 2000a : 24, -code = machinecode, -optimize = 1

### 3. 使用機能説明

#### 3.1 8 ビットタイマのレジスタ説明

8 ビットタイマのブロック図を図 2 に示し、以下に 8 ビットタイマのレジスタについて説明します。

- タイマカウンタ (TCNT)

TCNT は 8 ビットのリード / ライト可能なアップカウンタです。TCNT0, TCNT1 を 16 ビットレジスタとしてワードアクセスすることも可能です。動作クロックは、TCR の CKS2 ~ CKS0 ビットにより選択します。TCNT は、外部リセット入力信号またはコンペアマッチ信号によりクリアすることができます。いずれの信号でクリアするかは、TCR の CCLR1, CCLR0 ビットにより選択します。また、TCNT がオーバフロー (H'FF → H'00) すると、TCSR の OVF が 1 にセットされます。TCNT の初期値は H'00 です。

- タイムコンスタントレジスタ A, B (TCORA, TCORB)

TCORx は 8 ビットのリード / ライト可能なレジスタです。TCORx0, TCORx1 を 16 ビットレジスタとしてワードアクセスすることも可能です。TCORx の値は TCNT と常に比較され、一致すると TCSR の CMFA、または、CMFB が 1 にセットされます。ただし、TCORx へのライトサイクルの T2 ステートでの比較は禁止されています。また、この一致信号 (コンペアマッチ x) と TCSR の OS3 ~ OS0 ビットの設定により、TMO0 端子からのタイマ出力を制御することができます。TCORx の初期値は H'FF です。

- タイマコントロールレジスタ (TCR)

TCR は TCNT の入力クロックの選択、TCNT のクリア条件指定、各割り込み要求の制御を行います。

- タイマコントロール / ステータスレジスタ (TCSR)

TCSR はステータスフラグの表示およびコンペアマッチによる出力制御を行います。

#### 3.2 カスケード接続時の動作

TCR0 の CKS2 ~ CKS0 ビットが B'100 のとき、本タイマはチャネル 0 を上位 8 ビット、チャネル 1 を下位 8 ビットとする 1 チャネルの 16 ビットタイマとして動作します。

- コンペアマッチフラグのセット

— TCSR0 の CMF フラグは、16 ビットのコンペアマッチが発生したとき 1 にセットされます。  
— TCSR1 の CMF フラグは、下位 8 ビットのコンペアマッチが発生したとき 1 にセットされます。

- カウンタクリア指定

— TCR0 の CCLR1, CCLR0 ビットでコンペアマッチによるカウンタクリアをそれぞれ設定した場合、16 ビットのコンペアマッチが発生したとき 16 ビットカウンタ (TCNT0, TCNT1 の両方) がクリアされます。  
また、TMRI0 端子によるカウンタクリアを設定した場合も、16 ビットカウンタ (TCNT0, TCNT1 の両方) がクリアされます。  
— TCR1 の CCLR1, CCLR0 ビットの設定は無効になります。下位 8 ビットのみのカウンタクリアはできません。

- 端子出力

— TCSR0 の OS3 ~ OS0 ビットによる TMO0 端子の出力制御は 16 ビットのコンペアマッチ条件に従います。  
— TCSR1 の OS3 ~ OS0 ビットによる TMO1 端子の出力制御は下位 8 ビットのコンペアマッチ条件に従います。

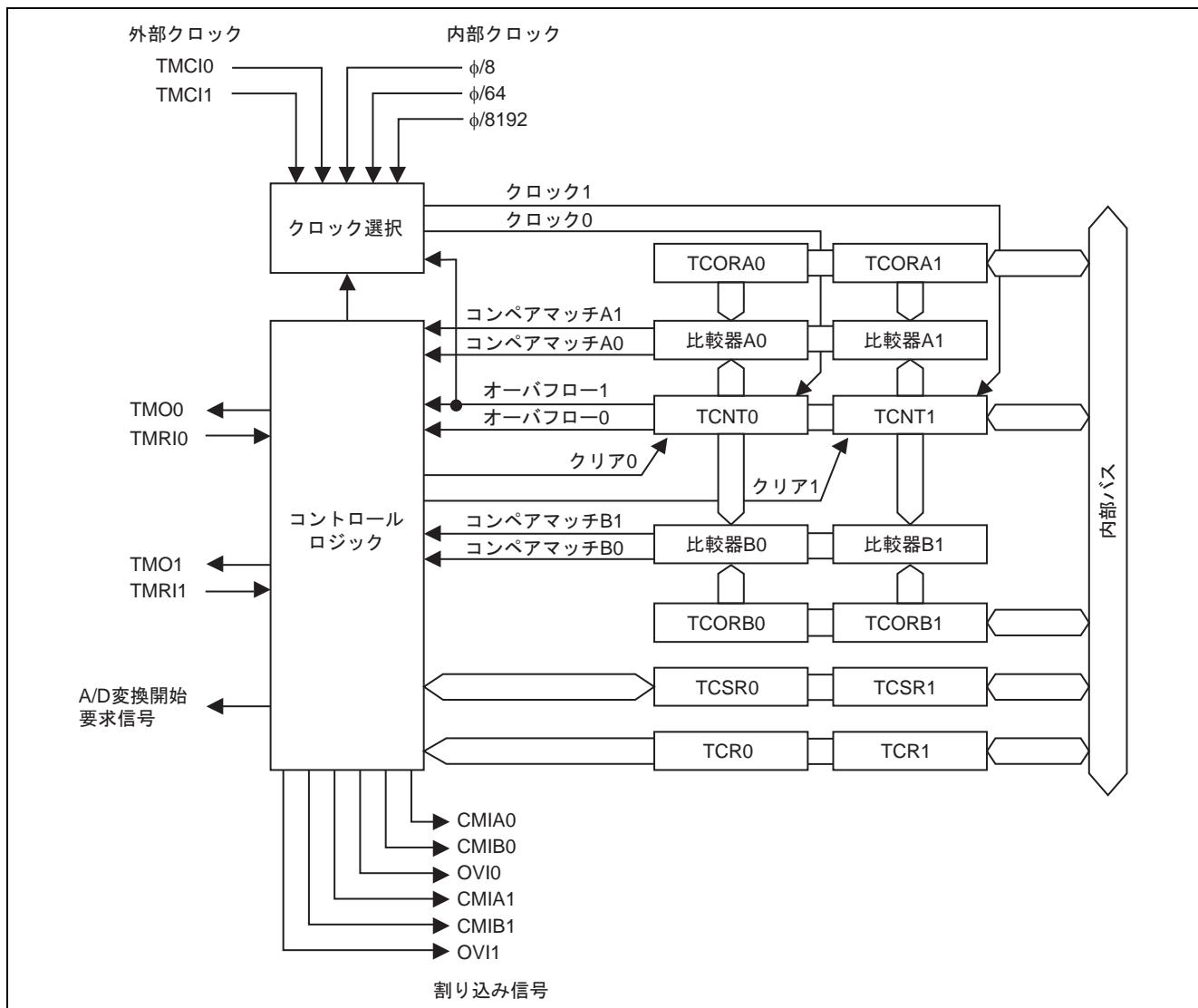


図2 8ビットタイマのブロック図

#### 4. 動作説明

本タスク例における TMR のコンペアマッチ機能によるデューティパルスの出力動作を図 3 に示します。また、図 3 の動作説明として、ソフトウェアおよび、ハードウェア処理の内容を記します。

1. TCR, TCSR により制御される TCORA にセットした H'AAAA を周期カウントとし、TCORB にセットした H'3333 値のカウント数で、Low を出力します。
2. TCORB へのセット数値により Low 出力幅の任意設定（デューティ）が可能となります。

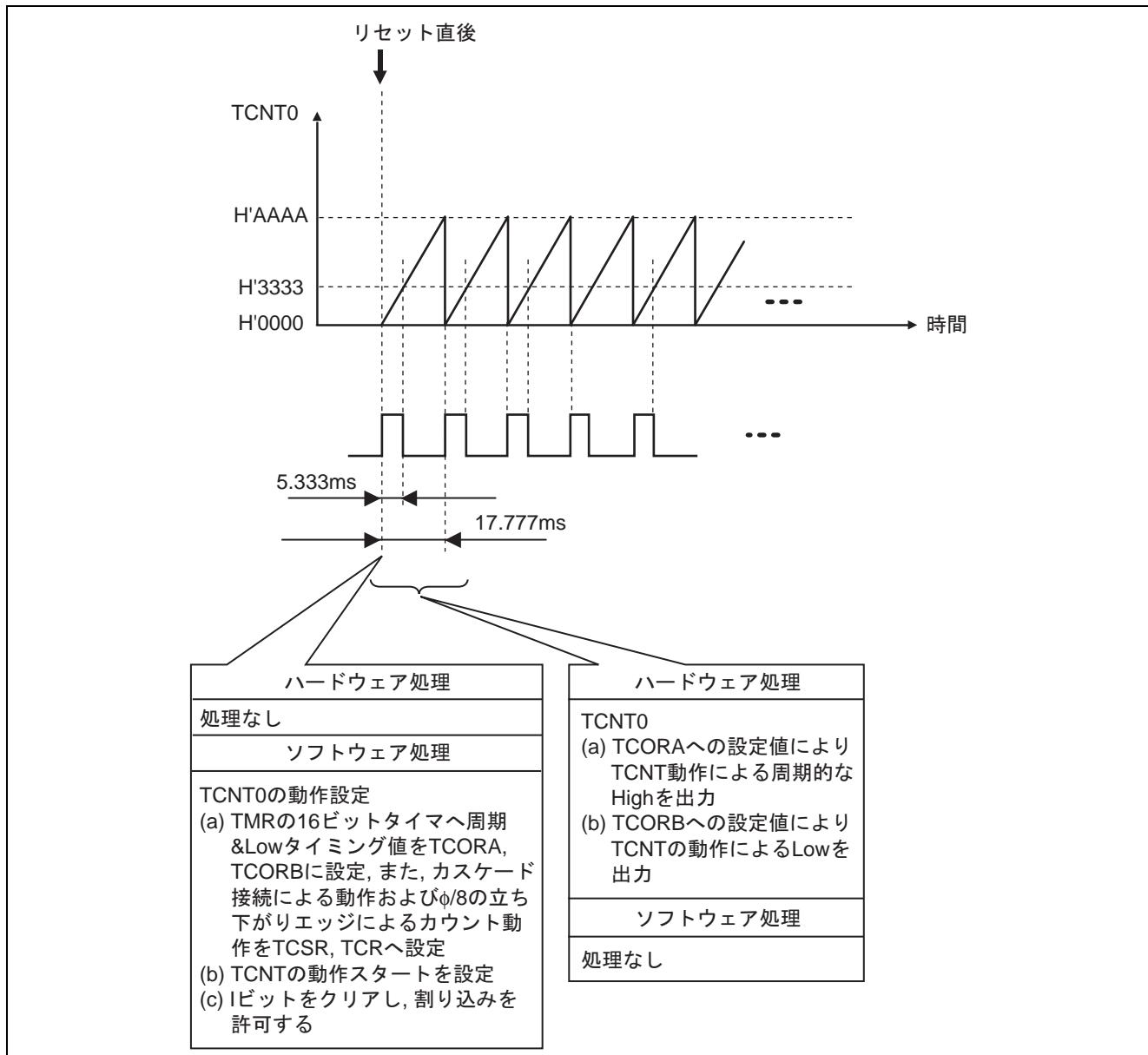


図 3 8 ビットタイマによるデューティパルスの出力動作

## 5. ソフトウェア説明

### 5.1 モジュール説明

表 2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	TCNT カウントによるデューティパルスを出力

### 5.2 引数の説明

本タスク例では、引数を使用しません。

### 5.3 使用内部レジスタ説明

表 3 使用内部レジスタ説明

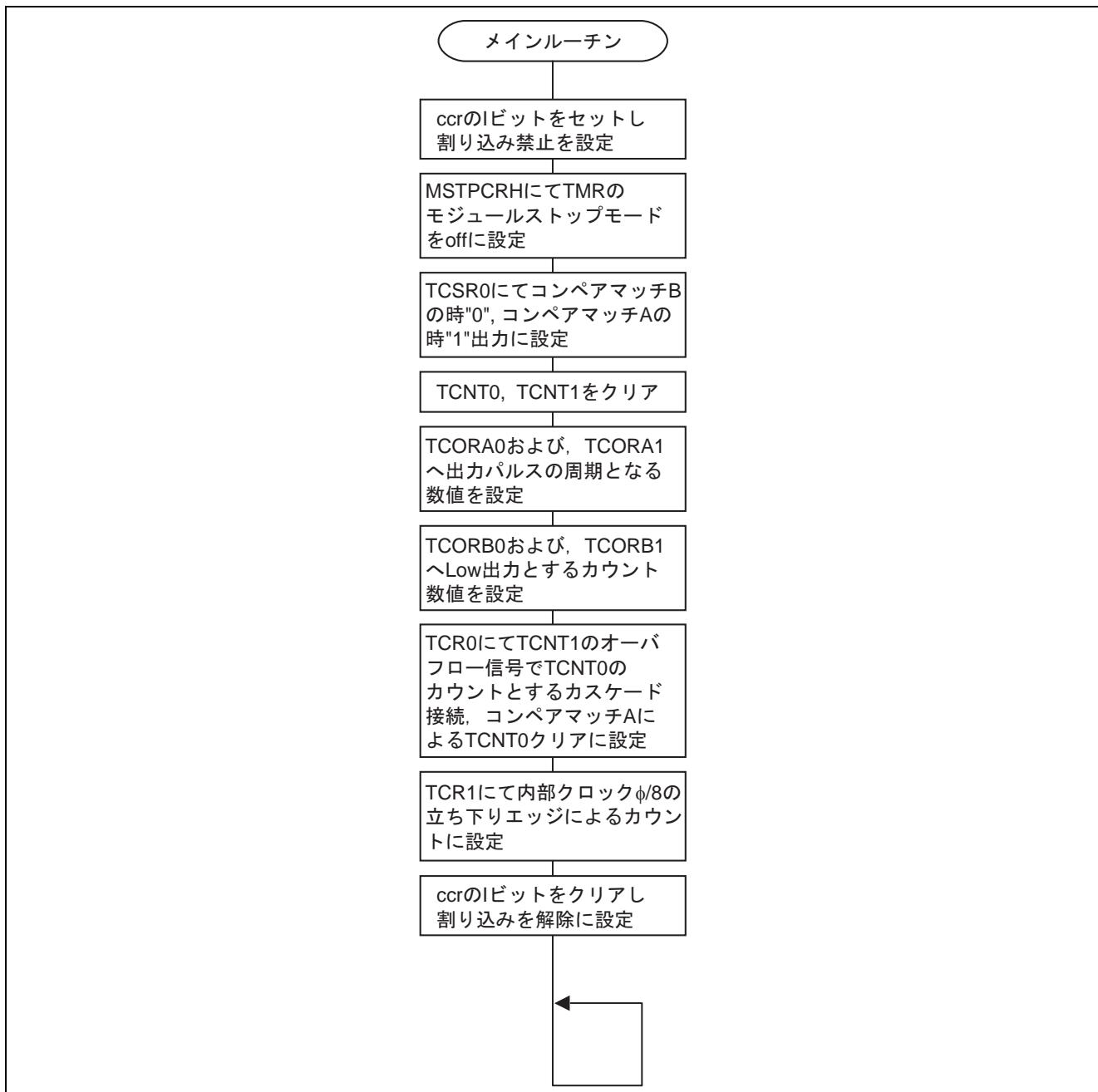
レジスタ名	機能		アドレス	設定値
TCNT0, 1	タイマカウンタ 16 ビットのリード / ライト可能なアップカウンタ		H'FFFFB8	H'0000
TCORA0, 1	タイムコンスタントレジスタ A 本タスクでは、16 ビットのリード / ライト可能なレジ スタとして使用		H'FFFFB4	H'AAAA
TCORB0, 1	タイムコンスタントレジスタ B 本タスクでは、16 ビットのリード / ライト可能なレジ スタとして使用		H'FFFFB6	H'3333
TCR0	CMIEB	タイマコントロールレジスタ (コンペアマッチインタラプトイネーブル B) CMIEB = 0 のとき, CMFB による割り込み要求 (CMIB) を禁止 CMIEB = 1 のとき, CMFB による割り込み要求 (CMIB) を許可	H'FFFFB0 ビット 7	0
	CMIEA	タイマコントロールレジスタ (コンペアマッチインタラプトイネーブル A) CMIEA = 0 のとき, CMFA による割り込み要求 (CMIA) を禁止 CMIEA = 1 のとき, CMFA による割り込み要求 (CMIA) を許可	H'FFFFB0 ビット 6	0
	OVIE	タイマコントロールレジスタ (タイマオーバフローインタラプトイネーブル) OVIE = 0 のとき, OVF による割り込み要求 (OVI) 禁止 OVIE = 1 のとき, OVF による割り込み要求 (OVI) 許可	H'FFFFB0 ビット 5	0
	CCLR1 CCLR0	タイマコントロールレジスタ (カウンタクリア 1, 0) CCLR1, 0 = 0, 1 のとき, コンペアマッチ A によりクリア CCLR1, 0 = 1, 0 のとき, コンペアマッチ B によりクリア 注：他のビット設定については、ハードウェアマニュアル を参照願います	H'FFFFB0 ビット 4, 3	0, 1

表 3 使用内部レジスタ説明 (つづき)

レジスタ名	機能		アドレス	設定値
TCR0	CKS2 CKS1 CKS0	タイマコントロールレジスタ (クロックセレクト 2~0) CKS2, 1, 0 = 0, 0, 0 のとき, クロック入力禁止 CKS2, 1, 0 = 1, 0, 0 のとき, TCNT1 のオーバフローでカウント 注 : 他のビット設定については、ハードウェアマニュアルを参照願います	H'FFFFB0 ビット 2, 1, 0	1, 0, 0
TCSR0	CMFB	タイマコントロール / ステータスレジスタ (コンペアマッチフラグ B) CMFB = 0 のとき, TCNT ≠ TCORB の状態を示す CMFB = 1 のとき, TCNT = TCORB となった事を示す	H'FFFFB2 ビット 7	0
	CMFA	タイマコントロール / ステータスレジスタ (コンペアマッチフラグ A) CMFA = 0 のとき, TCNT ≠ TCORA の状態を示す CMFA = 1 のとき, TCNT = TCORA となった事を示す	H'FFFFB2 ビット 6	0
	OVF	タイマコントロール / ステータスレジスタ (タイマオーバフローフラグ) OVF = 0 のとき, TCNT の値がオーバフローなしを示す OVF = 1 のとき, TCNT が H'FF → H'00 になった事を示す	H'FFFFB2 ビット 5	0
	ADTE	タイマコントロール / ステータスレジスタ (A/D トリガインプル) ADTE = 0 のとき, コンペアマッチ A による A/D 変換開始要求を禁止 ADTE = 1 のとき, コンペアマッチ A による A/D 変換開始要求を許可	H'FFFFB2 ビット 4	0
	OS3 OS2	タイマコントロール / ステータスレジスタ (アウトプットセレクト 3, 2) OS3, OS2 = 0, 0 のとき, 变化しない OS3, OS2 = 0, 1 のとき, コンペアマッチ B で 0 出力 注 : 他のビット設定については、ハードウェアマニュアルを参照願います	H'FFFFB2 ビット 3, 2	0, 1
	OS1 OS0	タイマコントロール / ステータスレジスタ (アウトプットセレクト 1, 0) OS1, OS0 = 1, 0 のとき, コンペアマッチ A で 1 出力 OS1, OS0 = 1, 1 のとき, コンペアマッチ A ごとにトグル出力 注 : 他のビット設定については、ハードウェアマニュアルを参照願います	H'FFFFB2 ビット 1, 0	1, 0
TCR1	CKS2 CKS1 CKS0	タイマコントロールレジスタ (クロックセレクト 2~0) CKS2, 1, 0 = 0, 0, 0 のとき, クロック入力禁止 CKS2, 1, 0 = 0, 0, 1 のとき, 内部クロック $\phi/8$ 立ち下がりエッジでカウント 注 : 他のビット設定については、ハードウェアマニュアルを参照願います	H'FFFFB0 ビット 2, 1, 0	0, 0, 1

## 6. フローチャート

### 6.1 メインルーチン



## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.02.18	—	初版発行

## 安全設計に関するお願い

- 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

## 本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したものですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任は負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
- 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。