

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7145 グループ

割り込みコントローラによる割り込みレベルの設定/変更

要旨

割り込みコントローラを用いて割り込みレベルを設定し、異なるレベルの割り込みを発生させます。

動作確認デバイス

SH7145F

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作説明	5
4. ソフトウェア説明	6
5. フローチャート	8
6. プログラムリスト	10

1. 仕様

SH7145 の割り込みコントローラを用いて割り込みレベルを設定し、異なるレベルの割り込みを発生させます。

本タスク例では、コンペアマッチタイマを使用して一定周期のコンペアマッチ割り込みで 2 個の LED を交互に点滅させ、スイッチを ON にしている間、外部割り込み ($\overline{\text{IRQ0}}$) により LED の点滅を停止させます。

図 1 に LED および $\overline{\text{IRQ0}}$ 入力用スイッチの接続を示します。

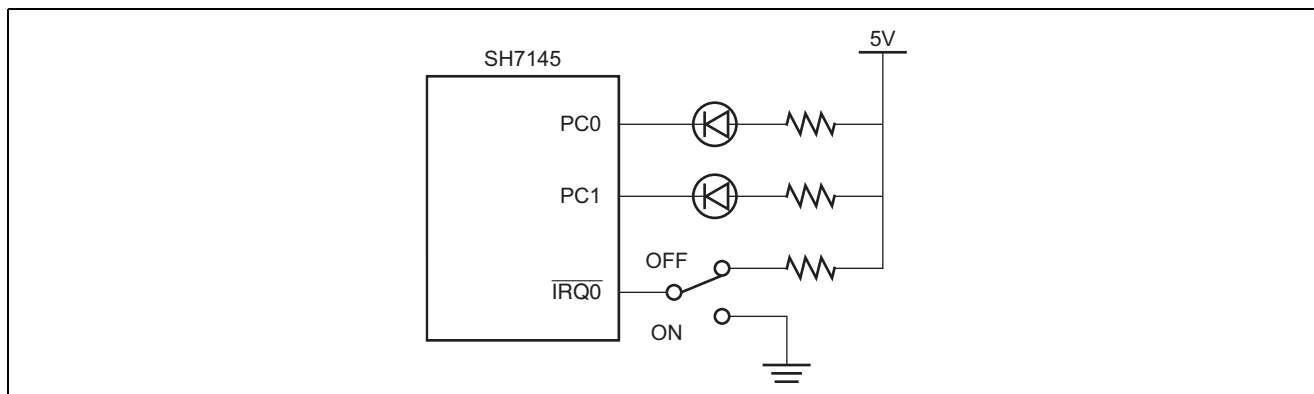


図 1 LED および $\overline{\text{IRQ0}}$ 入力用スイッチの接続図

2. 使用機能説明

本タスク例では、割り込みコントローラ（INTC）を用いて外部割り込み（ $\overline{\text{IRQ0}}$ ）とコンペアマッチタイマ割り込み（CMT0）の割り込みレベルを設定します。

2.1 割り込みコントローラ

図 2 に割り込みコントローラのブロック図を示し、以下に機能説明をします。

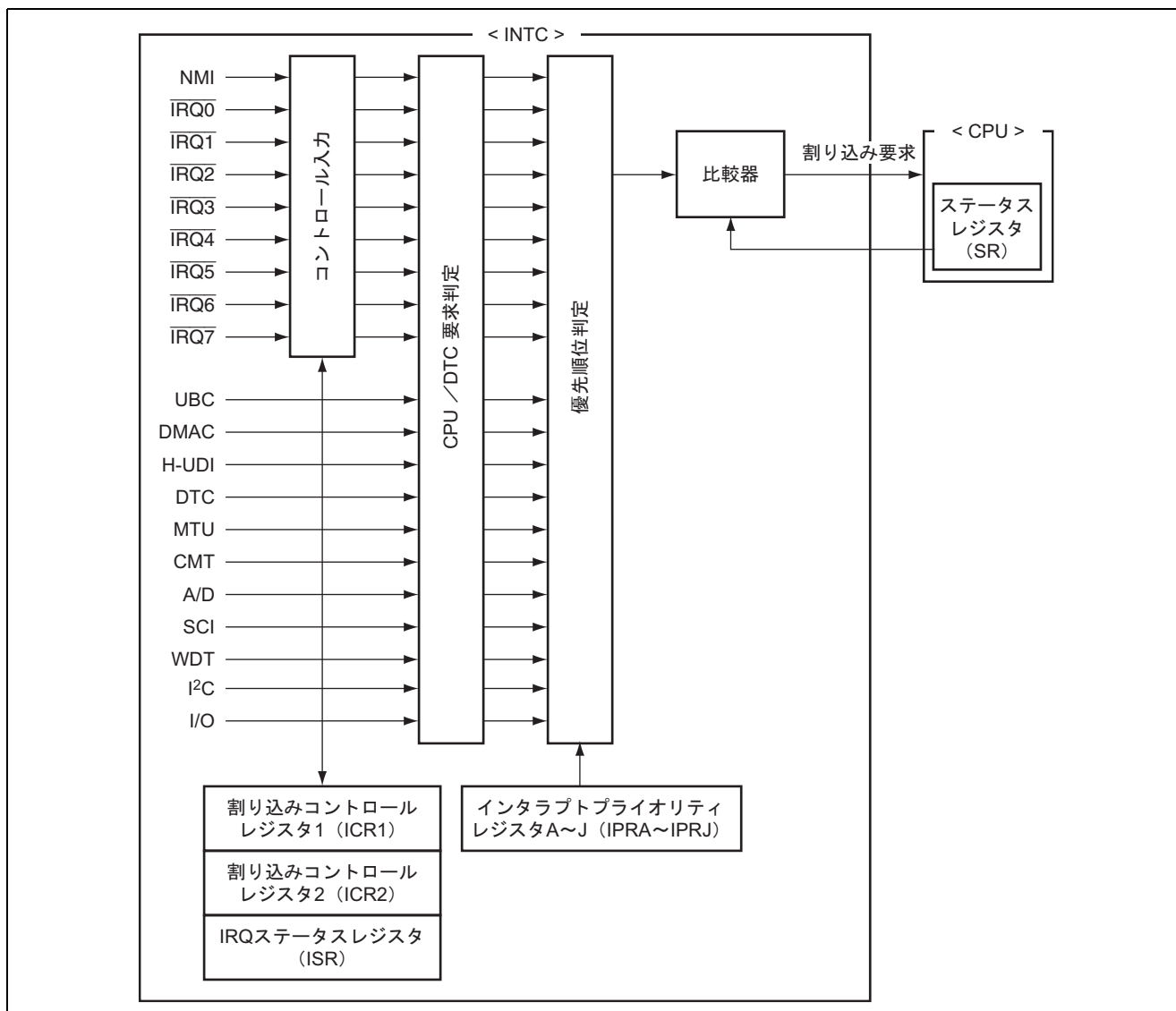


図 2 INTC のブロック図

- 割り込みコントローラ（INTC）は、割り込みレベルの設定と判定。さらに、CPU への割り込み要求を制御します。
- 割り込みコントロールレジスタ 1 (ICR1) は、外部割り込み入力端子（NMI と $\overline{\text{IRQ0}} \sim \overline{\text{IRQ7}}$ ）の入力信号検出モードを設定し、NMI 端子への入力レベルを示します。
- 割り込みコントロールレジスタ 2 (ICR2) は、 $\overline{\text{IRQ0}} \sim \overline{\text{IRQ7}}$ のエッジ検出モードを設定します。
- IRQ ステータスレジスタ (ISR) は、 $\overline{\text{IRQ0}} \sim \overline{\text{IRQ7}}$ の割り込み要求ステータスを示します。
- インタラプトプライオリティレジスタ A~J (IPRA~IPRJ) は、NMI を除く割り込みレベルを設定します。

2.2 コンペアマッチタイマ (CMT0)

設定した周期ごとに割り込みを発生させます。図 3 に CMT モジュールチャンネル 0 (ch0) のブロック図を示し、以下に図 3 の機能説明をします。

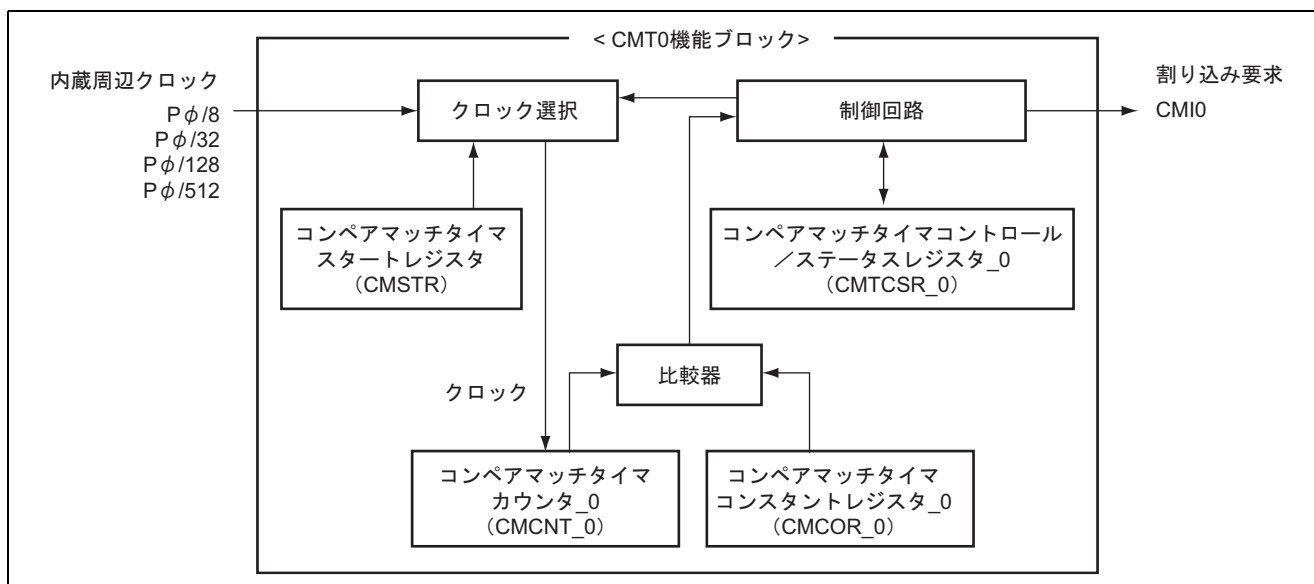


図 3 CMT(ch0)のブロック図

- CMT は、16 ビットのカウンタを持ち、設定した周期ごとの割り込みの発生が可能です。
- 内蔵周辺クロック Pφ を分周したクロックを選択することができます。そして、選択したクロックにより、カウントアップを行います。
- コンペアマッチタイマスタートレジスタ(CMSTR_0)は、カウントの開始および停止の設定を行います。
- コンペアマッチタイマコントロール/ステータスレジスタ(CMCSR_0)は、コンペアマッチ発生の表示、割り込みの設定、カウントアップ用クロックの選択を行います。
- コンペアマッチタイマカウンタ(CMCNT_0)は、CMCOR_0 とのコンペアマッチによる割り込み要求を発生させるためのアップカウンタです。
- コンペアマッチタイマコンスタントレジスタ(CMCOR_0)は、コンペアマッチ周期を設定します。

3. 動作説明

本タスク例では、 $\overline{\text{IRQ0}}$ のローレベル入力による割り込み要求検出に設定しています。 $\overline{\text{IRQ0}}$ にローレベルを入力している間は、連続して外部割り込み要求が発生するため、割り込みレベルの設定によりその間コンペアマッチ割り込み要求を受け付けません。

図 4 に CMT によるコンペアマッチ割り込みと外部からの $\overline{\text{IRQ0}}$ 割り込みのタイミング図を示します。また、表 2 に図 3 の説明として、ソフトウェアおよびハードウェアの処理内容を示します。

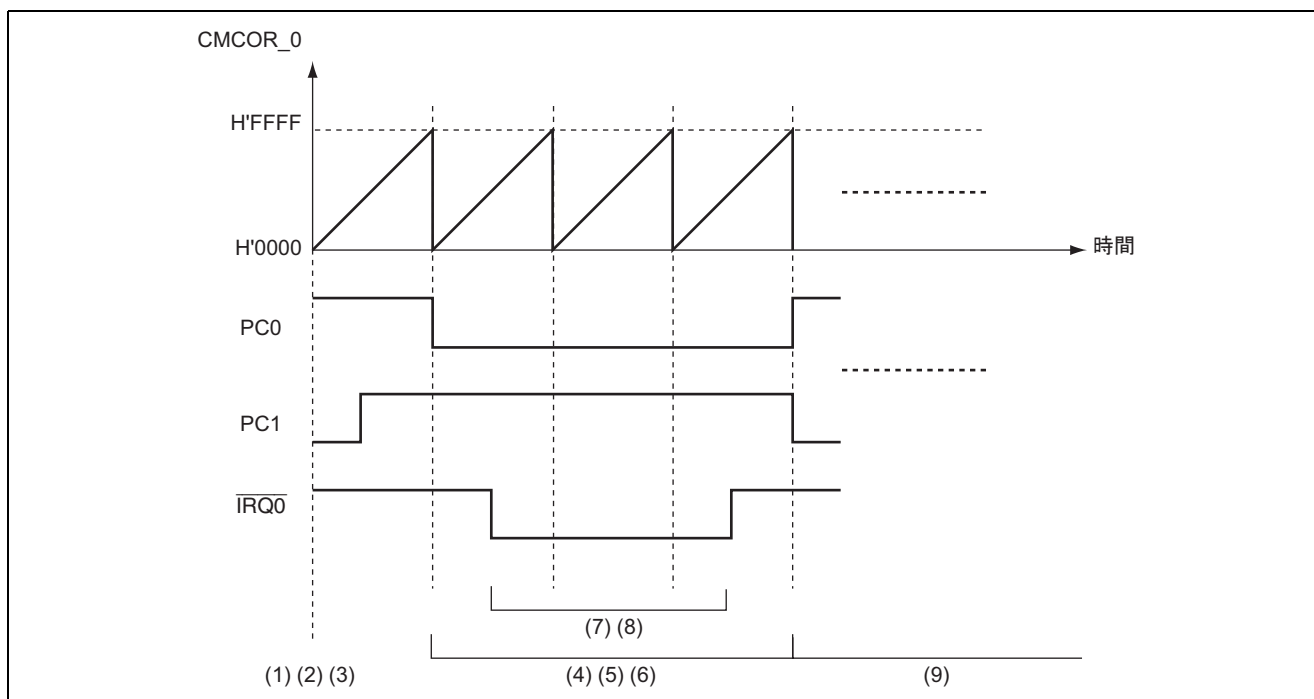


図 4 割り込みのタイミング

表 2 処理内容説明

	ソフトウェア処理	ハードウェア処理
(1)	PCDR に PC0,1 からの出力レベルをセット	—
(2)	CMCOR_0 に割り込み周期をセット	—
(3)	CMSTR の STR0 ビットを 1 にセット	CMT_0 のカウントスタート
(4)	—	CMF フラグセット (コンペアマッチ割り込み発生)
(5)	CMF フラグを 0 クリア	CMT_0 のカウントスタート
(6)	PCDR により PC0,1 の出力レベルを反転	—
(7)	—	$\overline{\text{IRQ0}}$ 割り込み要求の検出
(8)	—	$\overline{\text{IRQ0}}$ 割り込み要求が検出されている間コンペアマッチ割り込み要求をマスク
(9)	(1)~(8)の繰り返し	(1)~(8)の繰り返し

4. ソフトウェア説明

4.1 モジュール説明

表 3 に本タスク例のモジュールを示します。

表 3 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	CMT0 および割り込みレベルの設定と端子の機能選択
IRQ0 割り込みルーチン	irq_int	no operation
CMT0 割り込みルーチン	cmt_int	PC0,1 からの出力レベルの反転

4.2 内部レジスタ説明

表 4 に本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

表 4 使用内部レジスタ説明 (1)

レジスタ名		設定値	機能
ビット	ビット名		
IPRA		H'F000	インタラプトプライオリティレジスタ A
15-12	IPR15	1	IRQ0 割り込み要求の優先順位の設定
	IPR14	1	
	IPR13	1	
	IPR12	1	
IPRG		H'00A0	インタラプトプライオリティレジスタ G
7-4	IPR7	1	CMT0 割り込み要求の優先順位の設定
	IPR6	0	
	IPR5	1	
	IPR4	0	
ICR1		H'00	割り込みコントロールレジスタ 1
7	IRQ0S	0	IRQ0 センスセレクト IRQ0S=0 のとき $\overline{\text{IRQ0}}$ へローレベルの入力で割り込み要求を検出
MSTCR2			モジュールスタンバイコントロールレジスタ 2
12	MSTP12	0	CMT のスタンバイ制御ビット MSTP12=0 のとき CMT のスタンバイ解除
CMSTR		H'01	コンペアマッチタイマスタートレジスタ
15-2	—	0	リザーブビット
1	STR1	0	カウントスタート 1 STR1=0 で CMCNT_1 はカウント動作停止
0	STR0	1	カウントスタート 0 STR0=1 で CMCNT_0 はカウント動作
CMCNT_0		—	コンペアマッチタイマカウンタ_0 割り込み要求を発生させるためのアップカウンタ
CMCOR_0		H'FFFF	コンペアマッチタイマコンスタントレジスタ CMCNT_0 とのコンペアマッチ周期

表 4 使用内部レジスタ説明 (2)

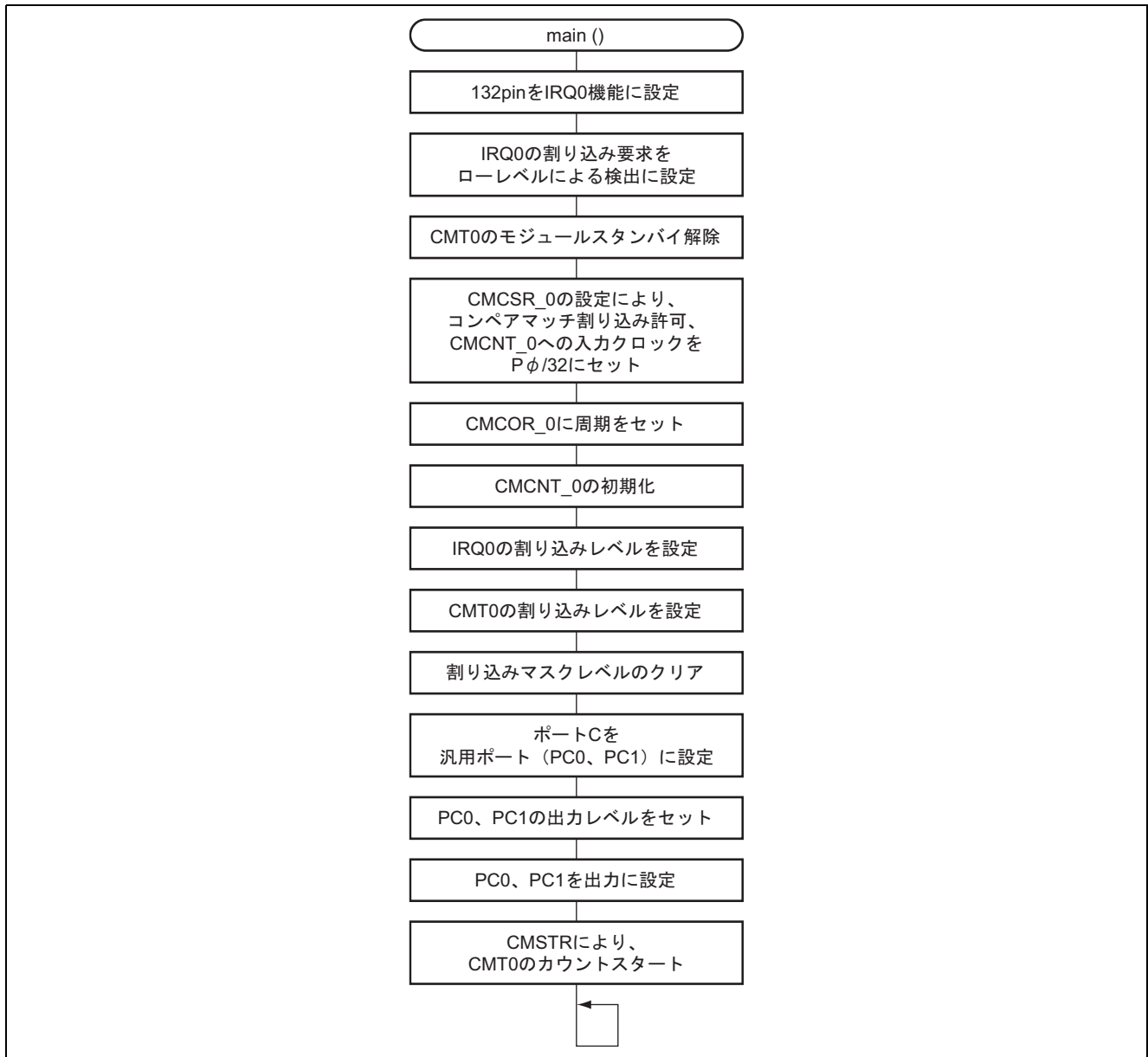
レジスタ名		設定値	機能
ビット	ビット名		
CMCSR_0			コンペアマッチタイマコントロール/ステータスレジスタ_0
15-8	—	0	リザーブビット
7	CMF	※1	コンペアマッチフラグ CMF=1 のとき CMCNT と CMCOR の値が一致
6	CMIE	1	コンペアマッチ割り込みイネーブル コンペアマッチ割り込みの許可と禁止の選択 CMIE=1 のときコンペアマッチ割り込み許可
5-2	—	0	リザーブビット
1-0	CKS1 CKS0	0 1	CMCNT_0 に入力するクロックの選択 本タスク例では Pφ/32 を選択
PCIOR		H'03	ポート C・I/O・レジスタ ポート C の入出力の設定
1	PC1IOR	1	PC1IOR=1 のとき PC1 は出力
0	PC0IOR	1	PC0IOR=1 のとき PC0 は出力
PCDR			ポート C データレジスタ
1	PC1DR	※2	PC1 が汎用出力のとき PC1DR の値が出力される
0	PC0DR	※2	PC0 が汎用出力のとき PC0DR の値が出力される

【注】※1 0 クリアのみライト可能で、1 のセットはハードウェアにより自動的に行われます。

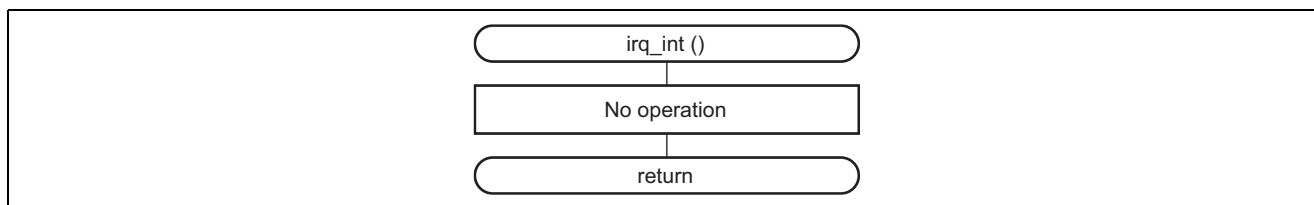
※2 コンペアマッチ割り込みが入るたびにソフトウェアにより変化します。

5. フローチャート

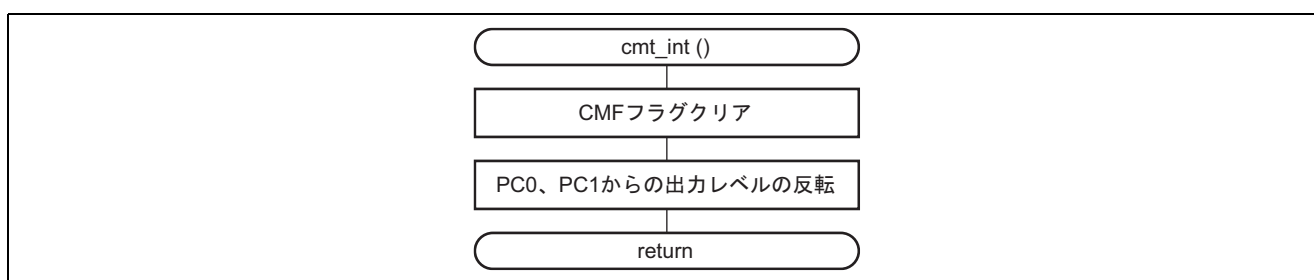
5.1 メインルーチン



5.2 $\overline{\text{IRQ0}}$ 割り込みルーチン



5.3 コンペアマッチ割り込みルーチン



6. プログラムリスト

```

/*****
/* SH7145F Application Note
/*
/* Function
/* :INTC(IRQ0,CMT0)
/*
/* External input clock      :12.5MHz
/* Internal CPU clock        :50MHz
/* Internal peripheral clock  :25MHz
/*
/* Written :2003/10 Rev.1.0
*****/

#include "idefine.h"
#include <machine.h>

/*----- Function Definition -----*/
void main(void);

void irq_int(void);
void cmt_int(void);
void dummy_f(void);

/*****
/* main Program
*****/
void main( void )
{
    P_PORTA.PACRL2.BIT.PA2MD = 3; /* set pin function (IRQ0:132pin) */
    P_INTC.ICR1.BIT.IRQ0S = 0; /* set IRQ0 interrupt mode */

    P_STBY.MSTCR2.BIT.MSTP12 = 0; /* disable CMT_0 standby mode */

    P_CMT.CMCSR_0.WORD = 0x0041; /* initialize CMCSR_0 */
    // [15-8] = 0
    // [7]CMF = 0
    // [6]CMIE = 1 CMT_0 interrupt enable
    // [5-2] = 0
    // [1]CKS1 = 0
    // [0]CKS0 = 1 count clock Pφ/32
    P_CMT.CMCOR_0 = 0xFFFF; /* set CMCOR_0 */
    P_CMT.CMCNT_0 = 0; /* initialize CMCNT_0 */

    P_INTC.IPRA.BIT.IRQ0 = 0xF; /* interruption level of IRQ0 */
    P_INTC.IPRG.BIT.CMT0 = 0xA; /* interruption level of CMT_0 */
    set_imask(0);

    P_PORTC.PCCR.WORD &= 0xFFFC; /* set function PC0,PC1 */
    P_PORTC.PCDR.BIT.PC0DR = 0; /* PC0→H */
    P_PORTC.PCIOR.WORD |= 0x0003; /* portC output */

    P_CMT.CMSTR.BIT.STR = 1; /* count start */

    while(1); /* LOOP */
}

```

```

/*****/
/* Interruption Program */
/*****/
/*****/
/* IRQ0 Interruption Program */
/*****/
#pragma interrupt(irq_int)
void irq_int(void)
{
    /* no operation */
}

/*****/
/* CMT0 Interruption Program */
/*****/
#pragma interrupt(cmt_int)
void cmt_int(void)
{
    P_CMT.CMCSR_0.BIT.CMF = 0;          /* CMF clear */
    P_PORTC.PCDR.WORD = ~P_PORTC.PCDR.WORD; /* output reversal */
}

/*****/
/* other Interruption Program */
/*****/
#pragma interrupt(dummy_f)
void dummy_f(void)
{
    /* Other Interrupt */
}

```

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2004.09.15	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。