RX72M/RX72N グループ　RX71M グループ

RX72M/RX72N グループと RX71M グループの相違点

要旨

本アプリケーションノートは、主に RX72M/RX72N グループ、RX71M グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX72M グループの 224 ピンパッケージ、RX72N グループの 224 ピンパッケージ、RX71M グループの 177 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX72M グループ、RX72N グループ、RX71M グループ

目次

1.　RX72M/RX72N グループと RX71M グループの搭載機能比較 4

2.　仕様の概要比較 6
2.1　CPU 6
2.2　動作モード 8
2.3　アドレス空間 9
2.4　オプション設定メモリ 12
2.5　クロック発生回路 14
2.6　クロック周波数精度測定回路 18
2.7　消費電力低減機能 20
2.8　レジスタライトプロテクション機能 26
2.9　例外処理 27
2.10　割り込みコントローラ 28
2.11　バス 31
2.12　データトランスファコントローラ 33
2.13　イベントリンクコントローラ 36
2.14　I/O ポート 42
2.15　マルチファンクションピンコントローラ 47
2.16　ポートアウトプットイネーブル 3 99
2.17　汎用 PWM タイマ 103
2.18　イーサネットコントローラ用 PTP コントローラ 112
2.19　シリアルコミュニケーションインタフェース 114
2.20　I^2C バスインタフェース 118
2.21　シリアルペリフェラルインタフェース 120
2.22　CRC 演算器 123
2.23　シリアルサウンドインタフェース/拡張シリアルサウンドインタフェース 125
2.24　SD ホストインタフェース 129
2.25　バウンダリスキャン 131
2.26　12 ビット A/D コンバータ 132
2.27　12 ビット D/A コンバータ 141
2.28　RAM 142
2.29　スタンバイ RAM 144
2.30　フラッシュメモリ 145
2.31　パッケージ 151

3.　端子機能の比較 152
3.1　176 ピン LFBGA パッケージ 152
3.2　176 ピン LFQFP パッケージ 164
3.3　145 ピン TFLGA パッケージ 176
3.4　144 ピン LFQFP パッケージ 183
3.5　100 ピン LFQFP パッケージ 194

4.　移行の際の留意点 202
4.1　端子設計の留意点 202
4.1.1　ブートモード（FINE インタフェース）への遷移 202
4.1.2　AVCC 端子と AVSS 端子間のデカップリング容量挿入方法 202

4.2　機能設計の留意点 203
4.2.1　レジスタ退避バンク内 RAM の自己診断に関する注意事項 203
4.2.2　ユーザブートモード 203
4.2.3　フラッシュアクセスウィンドウ設定レジスタ(FAW) 203
4.2.4　クロック周波数設定 204
4.2.5　低 CL 水晶振動子の使用に関する注意事項 204
4.2.6　ICLK 周波数の変更に関する注意事項 204
4.2.7　イーサネットコントローラ 204
4.2.8　イーサネットコントローラのリセット手順 204
4.2.9　イーサネットコントローラ用 PTP コントローラのモジュールストップ状態の解除 205
4.2.10　ETHERC、EPTPC、EDMAC のモジュールストップ状態への遷移 205
4.2.11　ETHERC と EDMAC のソフトウェアリセットに関する注意事項 205
4.2.12　I^2C バスインタフェースのノイズ除去 205
4.2.13　A/D 変換スタートビット 205
4.2.14　コンペア機能制約 205
4.2.15　出力バッファアンプ使用時の初期設定手順 206
4.2.16　ROM キャッシュ 206
4.2.17　FCU ファームウェア転送 206
4.2.18　ポート方向レジスタ(PDR)の初期化 206

5.　参考ドキュメント 207

改訂記録 209

1.　RX72M/RX72N グループと RX71M グループの搭載機能比較

RX72M/RX72N グループと RX71M グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX71M/RX72M/RX72N 搭載機能比較を示します。

表 1.1　RX71M/RX72M/RX72N 搭載機能比較

機能名	RX71M	RX72M	RX72N
CPU	●		
動作モード	●/■		
アドレス空間	▲		
リセット	○		
オプション設定メモリ(OFSM)	●/■		
電圧検出回路(LVDA)	○		
クロック発生回路	●/▲/■		
クロック周波数精度測定回路(CAC)	●		
消費電力低減機能	▲		
バッテリバックアップ機能	○		
レジスタライトプロテクション機能	●		
例外処理	●		
割り込みコントローラ(ICUA):RX71M、(ICUD):RX72M/RX72N	●/■		
バス	●/■		
メモリプロテクションユニット(MPU)	○		
DMA コントローラ(DMACAa)	○		
EXDMA コントローラ(EXDMACa)	○		
データトランスファコントローラ(DTCa):RX71M、(DTCb):RX72M/RX72N	●		
イベントリンクコントローラ(ELC)	●		
I/O ポート	●		
マルチファンクションピンコントローラ(MPC)	●/▲/■		
マルチファンクションタイマパルスユニット 3(MTU3a)	○		
ポートアウトプットイネーブル 3(POE3a)	■		
汎用 PWM タイマ(GPTA):RX71M、(GPTW):RX72M/RX72N	●		
GPTW 用ポートアウトプットイネーブル(POEG)	×	○	
16 ビットタイマパルスユニット(TPUa)	○		
プログラマブルパルスジェネレータ(PPG)	○		
8 ビットタイマ(TMR)	○		
コンペアマッチタイマ(CMT)	○		
コンペアマッチタイマ W(CMTW)	○		
リアルタイムクロック(RTCd)	○		
ウォッチドッグタイマ(WDTA)	○		
独立ウォッチドッグタイマ(IWDTa)	○		
イーサネットコントローラ(ETHERC)	○		
イーサネットコントローラ用 PTP コントローラ(EPTPCa):RX71M、(EPTPCb):RX72M/RX72N	●		
イーサネットコントローラ用 DMA コントローラ(EDMACa)	○		

機能名	RX71M	RX72M	RX72N
PHY マネジメントインタフェース(PMGI)	×	○	
EtherCAT スレーブコントローラ(ESC)	×	○	×
USB2.0FS ホスト/ファンクションモジュール(USBb)		○	
USB 2.0 High-Speed ホスト/ファンクションモジュール(USBAa)	○	×	
シリアルコミュニケーションインターフェース(SCIg, SCIh):RX71M シリアルコミュニケーションインターフェース (SCIj, SCIi, SCIh):RX72M/RX72N		●	
FIFO 内蔵シリアルコミュニケーションインタフェース(SCIFA)	○	×	
I²C バスインタフェース(RIICa)		●	
CAN モジュール(CAN)		○	
シリアルペリフェラルインタフェース(RSPIa):RX71M、 (RSPIc):RX72M/RX72N		●	
クワッドシリアルペリフェラルインタフェース(QSPI)		○	
CRC 演算器(CRC):RX71M、(CRCA):RX72M/RX72N		●	
シリアルサウンドインタフェース(SSI):RX71M、 拡張シリアルサウンドインタフェース(SSIE):RX72M/RX72N		●	
サンプリングレートコンバータ(SRC)	○	×	
SD ホストインタフェース(SDHI)		●	
マルチメディアカードインタフェース(MMCIF)		○	
パラレルデータキャプチャユニット(PDC)		○	
グラフィック LCD コントローラ(GLCDC)	×	○	
2D 描画エンジン(DRW2D)	×	○	
バウンダリスキャン		▲	
三角関数演算器(TFU)	×	○	
Trusted Secure IP(TSIP)	×	○	
AESa	○	×	
DES	○	×	
SHAa	○	×	
RNG	○	×	
Δ-Σモジュレータインタフェース(DSMIF)	×	○	×
12 ビット A/D コンバータ(S12ADC):RX71M、(S12ADFa):RX72M/RX72N		●/▲	
12 ビット D/A コンバータ(R12DA):RX71M、(R12DAa):RX72M/RX72N		●	
温度センサ(TEMPS)		○	
データ演算回路(DOC)		○	
RAM		●	
スタンバイ RAM		▲	
フラッシュメモリ(FLASH)		●/▲/■	
パッケージ		●/▲/■	

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2.　仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は**黒字**でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1　CPU

表 2.1 に CPU の概要比較を、表 2.2 に CPU のレジスタ比較を示します。

表 2.1　CPU の概要比較

項目	RX71M	RX72M/RX72N
中央演算処理装置	● 最大動作周波数：240MHz ● 32 ビット RX CPU (RXv2) ● 最小命令実行時間：1 命令 1 クロック ● アドレス空間： 4G バイト・リニアアドレス ● レジスタ ―汎用レジスタ： 32 ビット×16 本 ―制御レジスタ： 32 ビット×10 本 ―アキュムレータ： 72 ビット×2 本 ● 基本命令：75 種類 ● 浮動小数点演算命令：11 種類 ● DSP 機能命令：23 種類 ● アドレッシングモード：11 種類 ● データ配置 ―命令：リトルエンディアン ―データ：リトルエンディアン/ ビッグエンディアンを選択可能 ● 32 ビット乗算器： 32 ビット×32 ビット→64 ビット ● 除算器： 32 ビット÷32 ビット→32 ビット ● バレルシフタ：32 ビット	● 最大動作周波数：240MHz ● 32 ビット RX CPU (RXv3) ● 最小命令実行時間：1 命令 1 クロック ● アドレス空間： 4G バイト・リニアアドレス ● レジスタ ―汎用レジスタ： 32 ビット×16 本 ―制御レジスタ： 32 ビット×10 本 ―アキュムレータ： 72 ビット×2 本 ● 基本命令：77 命令 ● 単精度浮動小数点演算命令：11 命令 ● DSP 機能命令：23 命令 ● レジスター括退避機能命令：2 命令 ● アドレッシングモード：11 種類 ● データ配置 ―命令：リトルエンディアン ―データ：リトルエンディアン/ ビッグエンディアンを選択可能 ● 32 ビット乗算器： 32 ビット×32 ビット→64 ビット ● 除算器： 32 ビット÷32 ビット→32 ビット ● バレルシフタ：32 ビット
FPU	● 単精度浮動小数点数(32 ビット) ● IEEE754 に準拠したデータタイプ、 および例外	● 単精度浮動小数点数(32 ビット) ● IEEE754 に準拠したデータタイプ、 および例外

項目	RX71M	RX72M/RX72N
倍精度浮動小数点コプロセッサ	-	• 倍精度浮動小数点レジスタセット 倍精度浮動小数点データレジスタ： 64 ビット×16 本 倍精度浮動小数点制御レジスタ： 32 ビット×4 本 • 倍精度浮動小数点処理命令：21 種類 • 倍精度浮動小数点例外の割り込みコントローラへの通知機能
レジスター括退避機能	-	• CPU レジスタの退避・復帰を一括して高速に行う • 16 個のレジスタ退避バンクを搭載

表 2.2　CPU のレジスタ比較

レジスタ	ビット	RX71M	RX72M/RX72N
DR0~DR15	-	-	倍精度浮動小数点データレジスタ
DPSW	-	-	倍精度浮動小数点ステータスワード
DCMR	-	-	倍精度浮動小数点比較結果レジスタ
DECNT	-	-	倍精度浮動小数点 例外処理動作制御レジスタ
DEPC	-	-	倍精度浮動小数点 例外プログラムカウンタ

2.2　動作モード

表 2.3 に動作モードの概要比較を、表 2.4 に動作モードのレジスタ比較を示します。

表 2.3　動作モードの概要比較

項目	RX71M	RX72M/RX72N
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード (SCI インタフェース)	ブートモード (SCI インタフェース)
	ブートモード (USB インタフェース)	ブートモード (USB インタフェース)
	-	ブートモード (FINE インタフェース)
	ユーザブートモード	-
レジスタによる動作モード	シングルチップモード	シングルチップモード
	ユーザブートモード	-
	内蔵 ROM 無効拡張モード	内蔵 ROM 無効拡張モード
	内蔵 ROM 有効拡張モード	内蔵 ROM 有効拡張モード
エンディアンの選択	MDE レジスタ	MDE レジスタ

表 2.4　動作モードのレジスタ比較

レジスタ	ビット	RX71M	RX72M/RX72N
MDSR	-	モードステータスレジスタ	-

2.3　アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を、図 2.2 に内蔵 ROM 有効拡張モードのメモリマップ比較を、図 2.3 に内蔵 ROM 無効拡張モードのメモリマップ比較を示します。

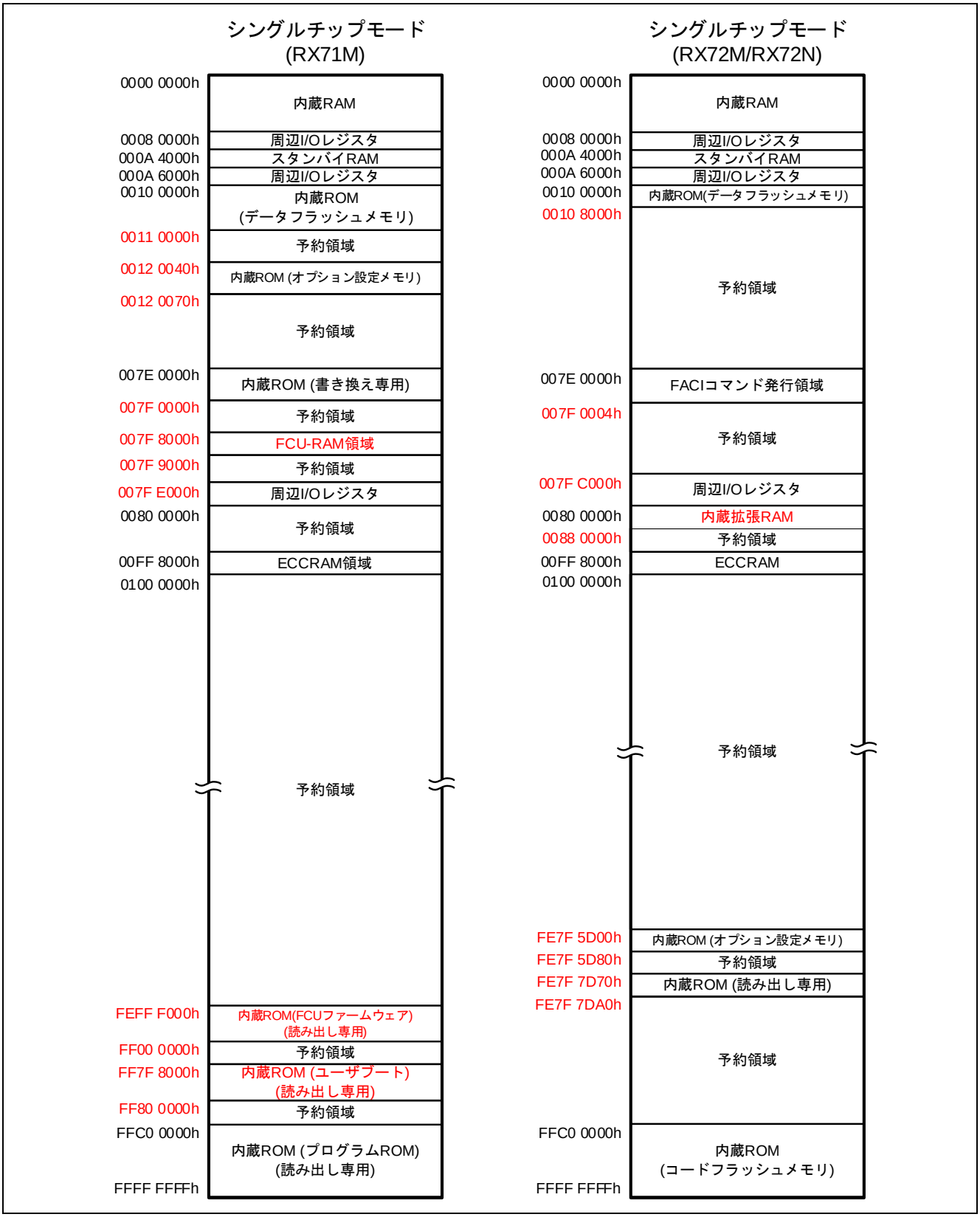

図 2.1　シングルチップモードのメモリマップ比較

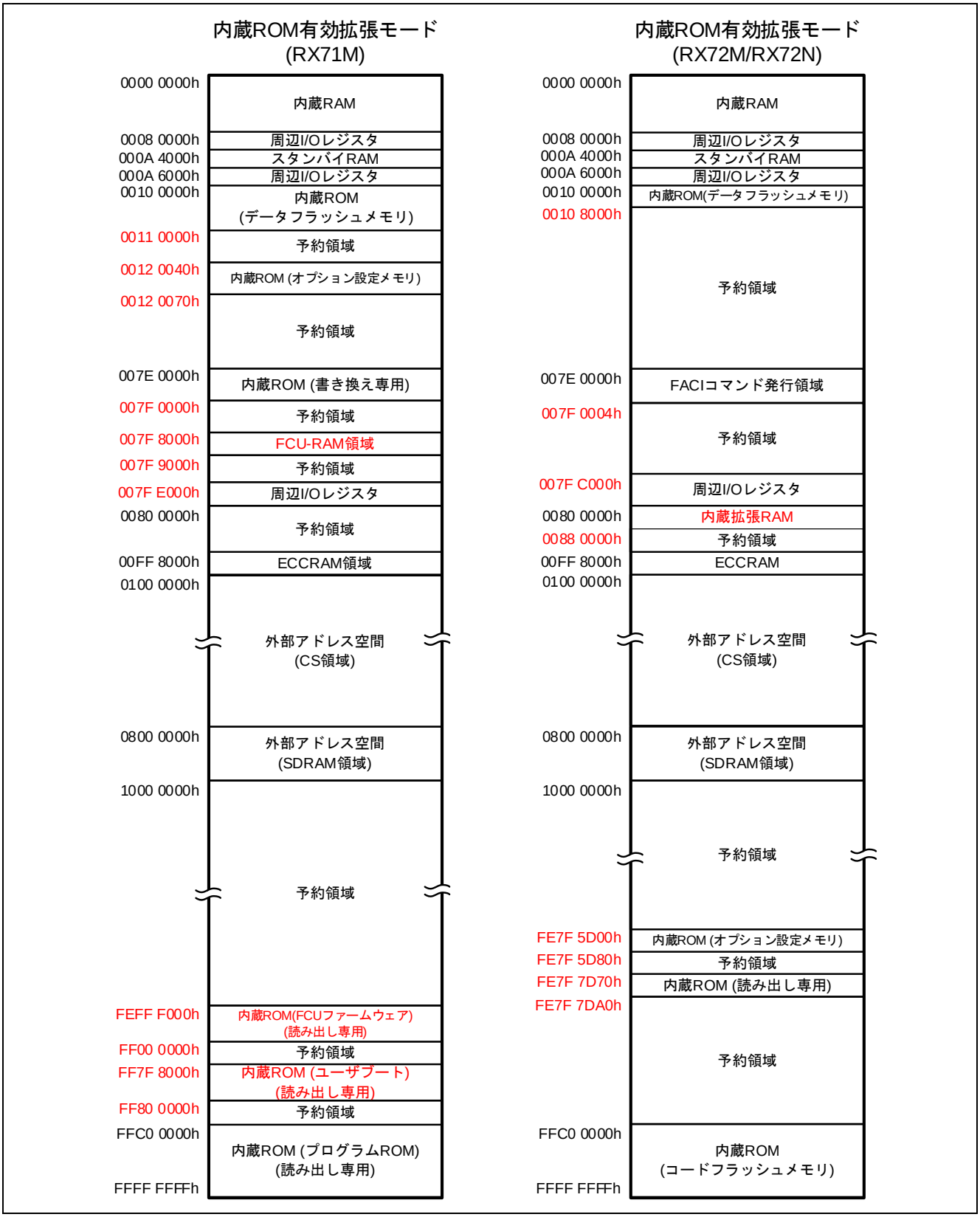

図 2.2　内蔵 ROM 有効拡張モードのメモリマップ比較

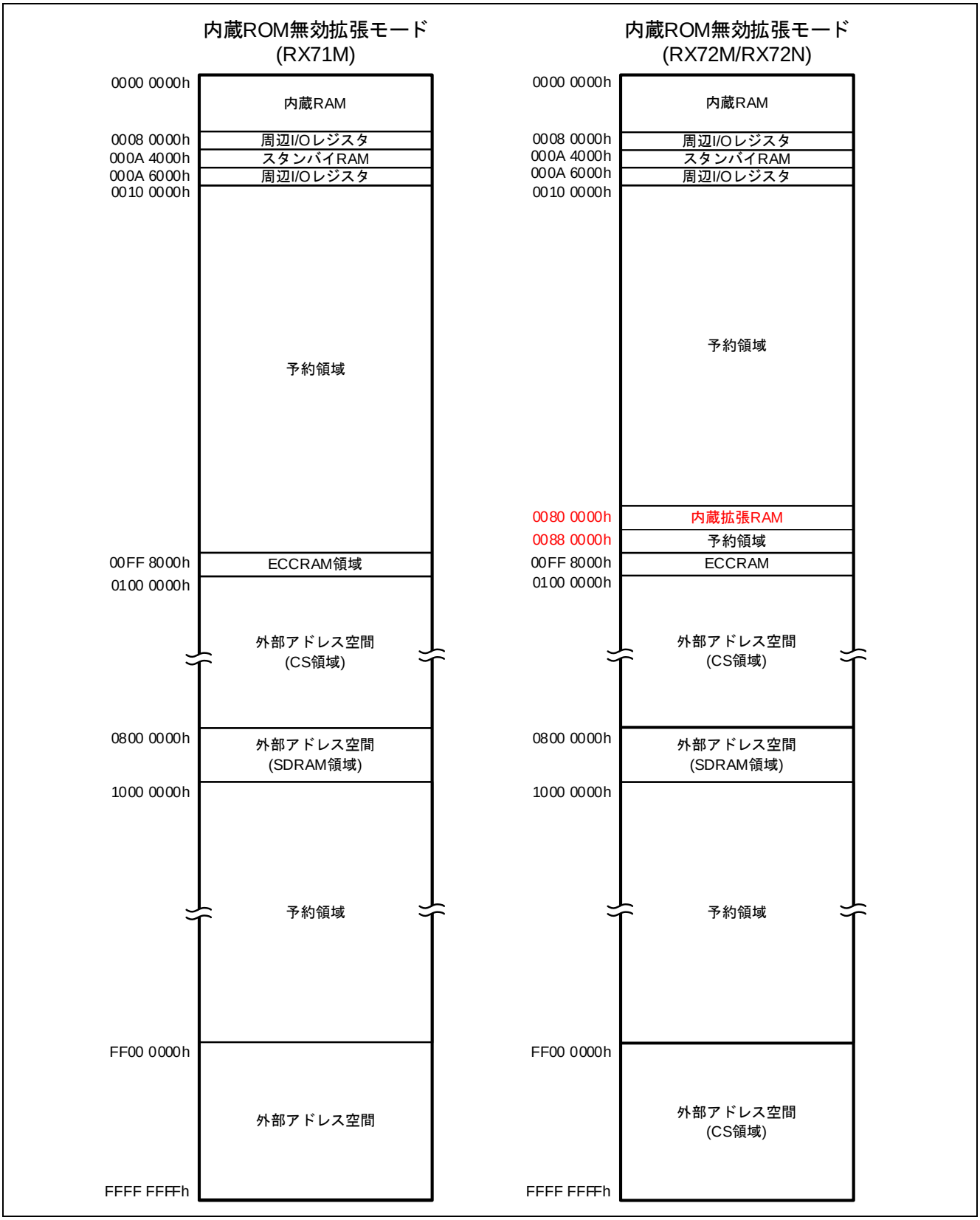

図 2.3　内蔵 ROM 無効拡張モードのメモリマップ比較

2.4　オプション設定メモリ

図 2.4 にオプション設定メモリ領域比較を、表 2.5 にオプション設定メモリのレジスタ比較を示します。

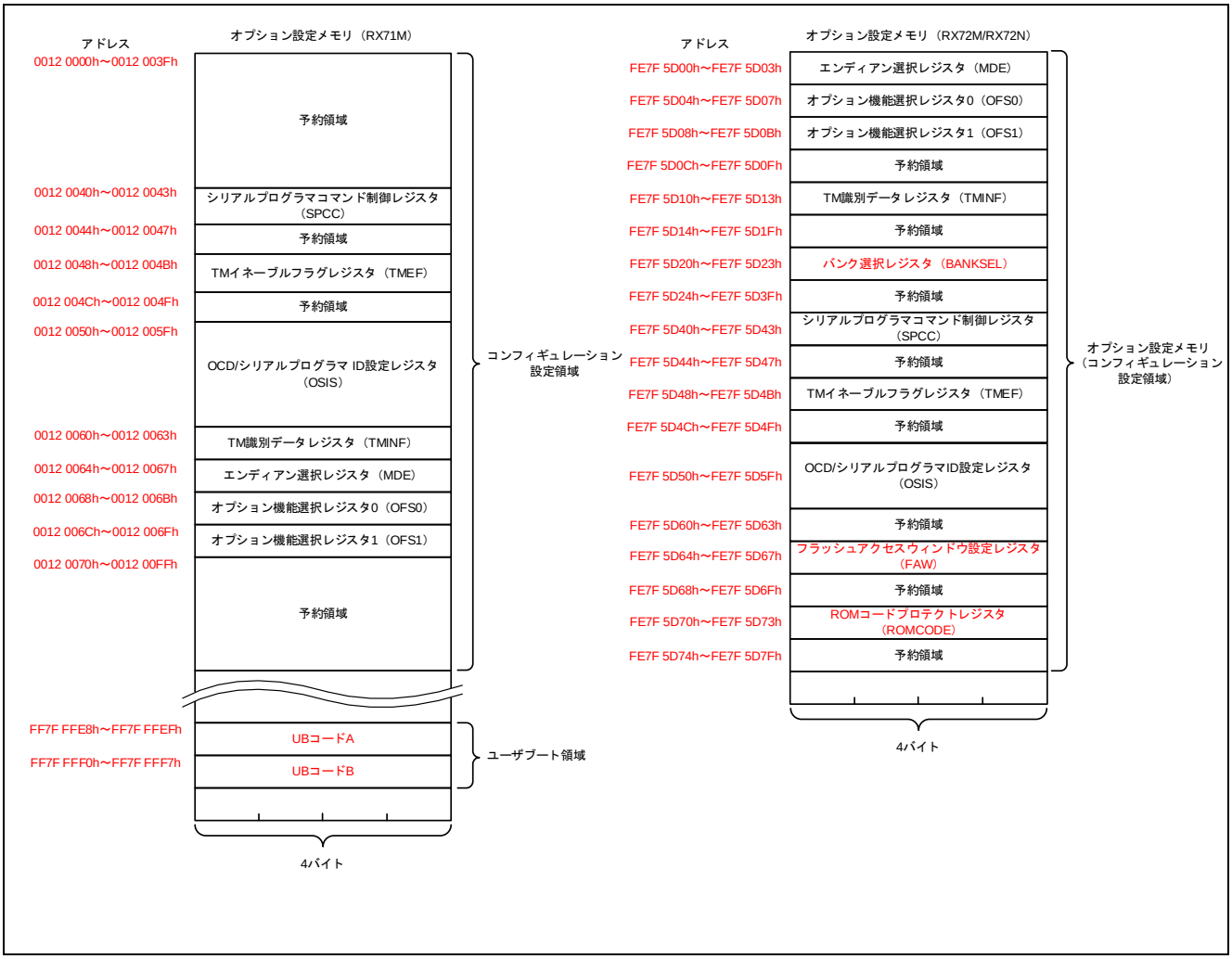

図 2.4　オプション設定メモリ領域比較

表 2.5　オプション設定メモリのレジスタ比較

レジスタ	ビット	RX71M(OFSM)	RX72M(OSFM)/RX72N(OFSM)
SPCC	IDE	ID コードプロテクト有効ビット	-
	SEPR	ブロックイレーズコマンド プロテクトビット	-
	WRPR	プログラムコマンド プロテクトビット	-
	RDPR	リードコマンド プロテクトビット	-
OSIS	-	OCD/シリアルプログラマ ID 設定レジスタ OCD/シリアルプログラマの ID コードプロテクトに使用する ID コードを格納します。 詳細はユーザーズマニュアルを参照してください。	OCD/シリアルプログラマ ID 設定レジスタ OCD/シリアルプログラマの ID コードプロテクトに使用する制御コード、または ID コードを格納します。 詳細はユーザーズマニュアルを参照してください。
MDE	BANKMD[2:0]	-	バンクモード選択ビット
TMEF	TMEFDB[2:0]	-	デュアルバンク TM イネーブルビット
BANKSEL	-	-	バンク選択レジスタ
FAW	-	-	フラッシュアクセスウィンドウ設定レジスタ
ROMCODE	-	-	ROM コードプロテクト レジスタ

2.5　クロック発生回路

表 2.6 にクロック発生回路の概要比較を、表 2.7 にクロック発生回路のレジスタ比較を示します。

表 2.6　クロック発生回路の概要比較

項目	RX71M	RX72M	RX72N
用途	• CPU, DMAC, DTC, コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • ETHERC, EDMAC, EPTPC, USBA, RSPI, SCIF, MTU3, GPT, AES に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12ADC に供給される周辺モジュール(アナログ変換用)クロック(PCLKC：ユニット 0, PCLKD：ユニット 1)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • SDRAM に供給される外部バスクロック(SDCLK)の生成 • USBb, USBA の PHY に供給される USB クロック(UCLK)の生成 • USBA の PHY に供給される USBA クロック(USBMCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • CAN に供給される CAN クロック(CANMCLK)の生成 • RTC に供給される RTC サブクロック(RTCSCLK)の生成 • RTC に供給される RTC メインクロック(RTCMCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 • JTAG に供給される JTAG クロック(JTAGTCK)の生成	• CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • ETHERC、EDMAC、EPTPC、RSPI、SCIi、MTU、GLCDC、DRW2D、PMGI、GPTW、ESC に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12ADFa に供給される周辺モジュール(アナログ変換用)クロック(PCLKC：ユニット 0、PCLKD：ユニット 1)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • SDRAM に供給される外部バスクロック(SDCLK)の生成 • USB に供給される USB クロック(UCLK)の生成 • ESC に供給される ESC クロック(ESCCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • CAN に供給される CAN クロック(CANMCLK)の生成 • RTC に供給される RTC サブクロック(RTCSCLK)の生成 • RTC に供給される RTC メインクロック(RTCMCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 • JTAG に供給される JTAG クロック(JTAGTCK)の生成	• CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • ETHERC、EDMAC、EPTPC、RSPI、SCIi、MTU、GLCDC、DRW2D、PMGI、GPTW に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12ADFa に供給される周辺モジュール(アナログ変換用)クロック(PCLKC：ユニット 0、PCLKD：ユニット 1)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • 外部バスに供給される外部バスクロック(BCLK)の生成 • SDRAM に供給される外部バスクロック(SDCLK)の生成 • USB に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • CAN に供給される CAN クロック(CANMCLK)の生成 • RTC に供給される RTC サブクロック(RTCSCLK)の生成 • RTC に供給される RTC メインクロック(RTCMCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 • JTAG に供給される JTAG クロック(JTAGTCK)の生成

項目	RX71M	RX72M	RX72N
動作周波数	• ICLK：240MHz (max) • PCLKA：120MHz (max) • PCLKB：60MHz (max) • PCLKC：60MHz (max) • PCLKD：60MHz (max) • FCLK： —4MHz～60MHz (コードフラッシュメモリ、データフラッシュメモリ P/E 時) —60MHz (max) (データフラッシュメモリ読み出し時)	• ICLK：240MHz (max) • PCLKA：120MHz (max) • PCLKB：60MHz (max) • PCLKC：60MHz (max) • PCLKD：60MHz (max) • FCLK： —4MHz～60MHz (コードフラッシュメモリ、データフラッシュメモリ P/E 時) —60MHz (max) (データフラッシュメモリ読み出し時)	• ICLK：240MHz (max) • PCLKA：120MHz (max) • PCLKB：60MHz (max) • PCLKC：60MHz (max) • PCLKD：60MHz (max) • FCLK： —4MHz～60MHz (コードフラッシュメモリ、データフラッシュメモリ P/E 時) —60MHz (max) (データフラッシュメモリ読み出し時)
	• BCLK：120MHz (max) • BCLK 端子出力：60MHz (max) • SDCLK 端子出力：60MHz (max) • UCLK：48MHz (max) • USBMCLK：20MHz, 24MHz • CACCLK： 各発振器のクロックと同じ • CANMCLK：24MHz (max) • RTCSCLK：32.768kHz • RTCMCLK： 8MHz～24MHz • IWDTCLK：120kHz • JTAGTCK：10MHz (max)	• BCLK：120MHz (max) • BCLK 端子出力：80MHz (max) • SDCLK 端子出力：80MHz (max) • UCLK：48MHz (max) • ESCCLK：100MHz (max) • CLKOUT25M 端子出力：25MHz (max) • CLKOUT 端子出力：40MHz (max) • CACCLK： 各発振器のクロックと同じ • CANMCLK：24MHz (max) • RTCSCLK：32.768kHz • RTCMCLK： 8MHz～16MHz • IWDTCLK：120kHz • JTAGTCK：10MHz (max)	• BCLK：120MHz (max) • BCLK 端子出力：80MHz (max) • SDCLK 端子出力：80MHz (max) • UCLK：48MHz (max) • CLKOUT25M 端子出力：25MHz (max) • CLKOUT 端子出力：40MHz (max) • CACCLK： 各発振器のクロックと同じ • CANMCLK：24MHz (max) • RTCSCLK：32.768kHz • RTCMCLK： 8MHz～16MHz • IWDTCLK：120kHz • JTAGTCK：10MHz (max)
メインクロック発振器	• 発振子周波数： 8MHz～24MHz • 外部クロック入力周波数： 24MHz (max) • 接続できる発振子または付加回路： セラミック共振子、水晶振動子 • 接続端子：EXTAL, XTAL • 発振停止検出機能： メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3, GPT の端子をハイインピーダンスにする機能	• 発振子周波数： 8MHz～24MHz • 外部クロック入力周波数： 30MHz (max) • 接続できる発振子または付加回路： セラミック共振子、水晶振動子 • 接続端子：EXTAL, XTAL • 発振停止検出機能： メインクロックの発振停止検出時、LOCO に切り替える機能、MTU、GPTW の端子をハイインピーダンスにする機能	• 発振子周波数： 8MHz～24MHz • 外部クロック入力周波数： 30MHz (max) • 接続できる発振子または付加回路： セラミック共振子、水晶振動子 • 接続端子：EXTAL, XTAL • 発振停止検出機能： メインクロックの発振停止検出時、LOCO に切り替える機能、MTU、GPTW の端子をハイインピーダンスにする機能
サブクロック発振器	• 発振子周波数：32.768kHz • 接続できる発振子または付加回路：水晶振動子 • 接続端子：XCIN, XCOUT	• 発振子周波数：32.768kHz • 接続できる発振子または付加回路：水晶振動子 • 接続端子：XCIN, XCOUT	• 発振子周波数：32.768kHz • 接続できる発振子または付加回路：水晶振動子 • 接続端子：XCIN, XCOUT

項目	RX71M	RX72M	RX72N
PLL 周波数シンセサイザ	• 入力クロックソース：メインクロック、HOCO • 入力分周比：1, 2, 3 分周から選択可能 • 入力周波数：8MHz～24MHz • 逓倍比：10～30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz	• 入力クロックソース：メインクロック、HOCO • 入力分周比：1～3 分周から選択可能 • 入力周波数：8MHz～24MHz • 逓倍比：10～30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz	• 入力クロックソース：メインクロック、HOCO • 入力分周比：1～3 分周から選択可能 • 入力周波数：8MHz～24MHz • 逓倍比：10～30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz
特定用途向け PLL 周波数シンセサイザ(PPLL)	-	• 入力クロックソース：メインクロック、HOCO • 入力分周比：1～3 分周から選択可能 • 入力周波数：8MHz～24MHz • 逓倍比：10～30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz	• 入力クロックソース：メインクロック、HOCO • 入力分周比：1～3 分周から選択可能 • 入力周波数：8MHz～24MHz • 逓倍比：10～30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz
高速オンチップオシレータ (HOCO)	• 発振周波数：16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御	• 発振周波数：16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御	• 発振周波数：16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御
低速オンチップオシレータ (LOCO)	発振周波数：240kHz	発振周波数：240kHz	発振周波数：240kHz
IWDT 専用オンチップオシレータ	発振周波数：120kHz	発振周波数：120kHz	発振周波数：120kHz
JTAG 用外部クロック入力 (TCK)	入力クロック周波数：10MHz (max)	入力クロック周波数：10MHz (max)	入力クロック周波数：10MHz (max)
BCLK 端子の出力制御機能	• BCLK クロック出力または High 出力の選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	• BCLK クロック出力または High 出力の選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	• BCLK クロック出力または High 出力の選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
SDCLK 端子の出力制御機能	• SDCLK クロック出力または High 出力の選択が可能	• SDCLK クロック出力または High 出力の選択が可能	• SDCLK クロック出力または High 出力の選択が可能
イベントリンク機能(出力)	メインクロック発振器の発振停止検出	メインクロック発振器の発振停止検出	メインクロック発振器の発振停止検出
イベントリンク機能(入力)	低速オンチップオシレータへのクロックソース切り替え	低速オンチップオシレータへのクロックソース切り替え	低速オンチップオシレータへのクロックソース切り替え

表 2.7　クロック発生回路のレジスタ比較

レジスタ	ビット	RX71M	RX72M	RX72N
SCKCR	BCK[3:0]	外部バスクロック(BCLK)選択ビット b19　b16 0 0 0 0 : 1 分周 0 0 0 1 : 2 分周 0 0 1 0 : 4 分周 0 0 1 1 : 8 分周 0 1 0 0 : 16 分周 0 1 0 1 : 32 分周 0 1 1 0 : 64 分周 上記以外は設定しないでください	外部バスクロック(BCLK)選択ビット b19　b16 0 0 0 0 : 1 分周 0 0 0 1 : 2 分周 0 0 1 0 : 4 分周 0 0 1 1 : 8 分周 0 1 0 0 : 16 分周 0 1 0 1 : 32 分周 0 1 1 0 : 64 分周 1 0 0 1 : 3 分周 上記以外は設定しないでください	外部バスクロック(BCLK)選択ビット b19　b16 0 0 0 0 : 1 分周 0 0 0 1 : 2 分周 0 0 1 0 : 4 分周 0 0 1 1 : 8 分周 0 1 0 0 : 16 分周 0 1 0 1 : 32 分周 0 1 1 0 : 64 分周 1 0 0 1 : 3 分周 上記以外は設定しないでください
MEMWAIT	-	メモリウェイトサイクル設定レジスタ MEMWAIT は、32 ビットレジスタです。	メモリウェイトサイクル設定レジスタ MEMWAIT は、8 ビットレジスタです。	メモリウェイトサイクル設定レジスタ MEMWAIT は、8 ビットレジスタです。
OSCOVFSR	PPLOVF	-	PPLL クロック発振安定フラグ	PPLL クロック発振安定フラグ
CKOCR	-	-	CLKOUT 出力コントロールレジスタ	CLKOUT 出力コントロールレジスタ
PACKCR	-	-	特定用途向けクロック制御レジスタ	特定用途向けクロック制御レジスタ
	EPLLSEL	-	ESC クロック(ESCCLK)ソース選択ビット	-
PPLLCR	-	-	PPLL コントロールレジスタ	PPLL コントロールレジスタ
PPLLCR2	-	-	PPLL コントロールレジスタ 2	PPLL コントロールレジスタ 2
PPLLCR3	-	-	PPLL コントロールレジスタ 3	PPLL コントロールレジスタ 3

2.6　クロック周波数精度測定回路

表 2.8 にクロック周波数精度測定回路の概要比較を、表 2.9 にクロック周波数精度測定回路のレジスタ比較を示します。

表 2.8　クロック周波数精度測定回路の概要比較

項目	RX71M(CAC)	RX72M(CAC)/RX72N(CAC)
測定対象クロック	以下のクロックの周波数を測定可能 • メインクロック • サブクロック • HOCO クロック • LOCO クロック • IWDTCLK クロック • 周辺モジュールクロック B(PCLKB)	以下のクロックの周波数を測定可能 • メインクロック • サブクロック • HOCO クロック • LOCO クロック • IWDT 専用クロック(IWDTCLK) • 周辺モジュールクロック B(PCLKB) • USB クロック(UCLK) • Ethernet-PHY 向け外部クロック (CLKOUT25M)
測定基準クロック	• 外部から CACREF 端子に入力したクロック • メインクロック • サブクロック • HOCO クロック • LOCO クロック • IWDTCLK クロック • 周辺モジュールクロック B(PCLKB)	• 外部から CACREF 端子に入力したクロック • メインクロック • サブクロック • HOCO クロック • LOCO クロック • IWDT 専用クロック(IWDTCLK) • 周辺モジュールクロック B(PCLKB) • USB クロック(UCLK) • Ethernet-PHY 向け外部クロック (CLKOUT25M)
選択機能	デジタルフィルタ機能	デジタルフィルタ機能
割り込み要因	• 測定終了割り込み • 周波数エラー割り込み • オーバフロー割り込み	• 測定終了割り込み • 周波数エラー割り込み • オーバフロー割り込み
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.9　クロック周波数精度測定回路のレジスタ比較

レジスタ	ビット	RX71M(CAC)	RX72M(CAC)/RX72N(CAC)
CACR1	FMCS[2:0]	測定対象クロック選択ビット b3 b1 0 0 0：メインクロック 0 0 1：サブクロック 0 1 0：HOCO クロック 0 1 1：LOCO クロック 1 0 0：IWDTCLK クロック 1 0 1：周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください	測定対象クロック選択ビット b3 b1 0 0 0：メインクロック 0 0 1：サブクロック 0 1 0：HOCO クロック 0 1 1：LOCO クロック 1 0 0：IWDT 専用クロック(IWDTCLK) 1 0 1：周辺モジュールクロック B (PCLKB) 1 1 0：USB クロック(UCLK) 1 1 1：Ethernet-PHY 向け外部クロック (CLKOUT25M) 上記以外は設定しないでください
CACR2	RSCS[2:0]	測定基準クロック選択ビット b3 b1 0 0 0：メインクロック 0 0 1：サブクロック 0 1 0：HOCO クロック 0 1 1：LOCO クロック 1 0 0：IWDTCLK クロック 1 0 1：周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください	測定基準クロック選択ビット b3 b1 0 0 0：メインクロック 0 0 1：サブクロック 0 1 0：HOCO クロック 0 1 1：LOCO クロック 1 0 0：IWDT 専用クロック(IWDTCLK) 1 0 1：周辺モジュールクロック B (PCLKB) 1 1 0：USB クロック(UCLK) 1 1 1：Ethernet-PHY 向け外部クロック (CLKOUT25M) 上記以外は設定しないでください

2.7　消費電力低減機能

表 2.10 に消費電力低減機能の概要比較を、表 2.11 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.12 に消費電力低減機能のレジスタ比較を示します。

表 2.10 消費電力低減機能の概要比較

項目	RX71M	RX72M/RX72N
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
SDCLK 出力制御機能	SDCLK 出力または High 出力の選択が可能	SDCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	• スリープモード • 全モジュールクロックストップモード • ソフトウェアスタンバイモード • ディープソフトウェアスタンバイモード	• スリープモード • 全モジュールクロックストップモード • ソフトウェアスタンバイモード • ディープソフトウェアスタンバイモード
動作電力低減機能	• 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 • 動作電力制御状態：3 種類 —高速動作モード —低速動作モード 1 —低速動作モード 2	• 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 • 動作電力制御状態：3 種類 —高速動作モード —低速動作モード 1 —低速動作モード 2 低速動作モード 1 と低速動作モード 2 において、同条件(周波数・電圧)に設定した場合、消費電力に差はありません。

表 2.11 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX71M	RX72M/RX72N
スリープモード	遷移方法	制御レジスタ＋命令	制御レジスタ＋命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	PPLL	-	動作可能
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM :RX71M RAM、拡張 RAM、ECCRAM :RX72M/RX72N	動作可能(保持)	動作可能(保持)
	スタンバイ RAM	動作可能(保持)	動作可能(保持)
	フラッシュメモリ	動作	動作
	USBFS ホスト/ファンクションモジュール (USBb)	動作可能	動作可能
	USBHS ホスト/ファンクションモジュール (USBA)	動作可能	-
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	-	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
全モジュールクロックストップモード	遷移方法	制御レジスタ＋命令	制御レジスタ＋命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	PPLL	-	動作可能
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM :RX71M RAM、拡張 RAM、ECCRAM :RX72M/RX72N	停止(保持)	停止(保持)
	スタンバイ RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)

モード	遷移および解除方法と 動作状態	RX71M	RX72M/RX72N
全モジュールクロックストップモード	USBFS ホスト/ファンクションモジュール (USBb)	停止	停止
	USBHS ホスト/ファンクションモジュール (USBA)	停止	-
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	-	動作可能 (注 1)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ソフトウェアスタンバイモード	遷移方法	制御レジスタ＋命令	制御レジスタ＋命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	PPLL	-	停止
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM :RX71M RAM、拡張 RAM、ECCRAM :RX72M/RX72N	停止(保持)	停止(保持)
	スタンバイ RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USBb)	停止	停止
	USBHS ホスト/ファンクションモジュール (USBA)	停止	-
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(保持)	停止(保持)
	ポートアウトプットイネーブル(POE)	-	停止(保持)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ディープソフトウェアスタンバイモード	遷移方法	制御レジスタ＋命令	制御レジスタ＋命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (リセット処理)	プログラム実行状態 (リセット処理)

モード	遷移および解除方法と 動作状態	RX71M	RX72M/RX72N
ディープソフトウェアスタンバイモード	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	停止(不定)	停止(不定)
	PLL	停止	停止
	PPLL	-	停止
	CPU	停止(不定)	停止(不定)
	RAM、ECCRAM :RX71M RAM、拡張 RAM、ECCRAM :RX72M/RX72N	停止(不定)	停止(不定)
	スタンバイ RAM	停止(保持/不定)	停止(保持/不定)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USBb)	停止(保持/不定)	停止(保持/不定)
	USBHS ホスト/ファンクションモジュール (USBA)	停止(保持/不定)	-
	ウォッチドッグタイマ(WDT)	停止(不定)	停止(不定)
	独立ウォッチドッグタイマ(IWDT)	停止(不定)	停止(不定)
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(不定)	停止(不定)
	ポートアウトプットイネーブル(POE)	-	停止(不定)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(不定)	停止(不定)
	I/O ポート	保持	保持

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。
停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。
停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

注 1.　POE 割り込みを有効にした状態で全モジュールクロックストップモード中に POE 割り込み要因が発生した場合、全モジュールクロックストップモードからの復帰はしませんが、割り込み要因発生のフラグは保持されます。この状態で別要因にて全モジュールクロックストップモードから復帰した場合、復帰後に POE 割り込みが発生します。

表 2.12　消費電力低減機能のレジスタ比較

レジスタ	ビット	RX71M	RX72M	RX72N
MSTPCRA	MSTPA7	汎用 PWM タイマ設定ビット	汎用 PWM タイマ/GPTW 専用ポートアウトプットイネーブルモジュールストップ設定ビット	汎用 PWM タイマ/GPTW 専用ポートアウトプットイネーブルモジュールストップ設定ビット
MSTPCRB	MSTPB11	-	Δ-Σ インタフェースモジュールストップ設定ビット	-
	MSTPB12	ユニバーサルシリアルバス 2.0HS インタフェースモジュールストップ設定ビット	-	-
	MSTPB13	-	イーサネットコントローラ用 PTP コントローラおよびイーサネットコントローラ用 DMA コントローラモジュールストップ設定ビット	イーサネットコントローラ用 PTP コントローラおよびイーサネットコントローラ用 DMA コントローラモジュールストップ設定ビット
	MSTPB14	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラ(チャネル 1)モジュールストップ設定ビット	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラおよび PHY マネジメントインタフェース(チャネル 1)モジュールストップ設定ビット	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラおよび PHY マネジメントインタフェース(チャネル 1)モジュールストップ設定ビット
	MSTPB15	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラ(チャネル 0)モジュールストップ設定ビット	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラおよび PHY マネジメントインタフェース(チャネル 0)モジュールストップ設定ビット	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラおよび PHY マネジメントインタフェース(チャネル 0)モジュールストップ設定ビット
	MSTPB20	-	I^2C バスインタフェース 1 モジュールストップ設定ビット	I^2C バスインタフェース 1 モジュールストップ設定ビット
MSTPCRC	MSTPC2	-	拡張 RAM モジュールストップ設定ビット	拡張 RAM モジュールストップ設定ビット
	MSTPC22	-	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット
	MSTPC24	FIFO 内蔵シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット
	MSTPC25	FIFO 内蔵シリアルコミュニケーションインタフェース 10 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 10 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 10 モジュールストップ設定ビット
	MSTPC26	FIFO 内蔵シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット

レジスタ	ビット	RX71M	RX72M	RX72N
MSTPCRC	MSTPC27	FIFO 内蔵シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット
	MSTPC28	-	2D 描画エンジンモジュールストップ設定ビット	2D 描画エンジンモジュールストップ設定ビット
	MSTPC29	-	グラフィック LCD コントローラモジュールストップ設定ビット	グラフィック LCD コントローラモジュールストップ設定ビット
MSTPCRD	MSTPD11	-	EtherCAT スレーブコントローラモジュールストップ設定ビット (注 1)	-
	MSTPD14	シリアルサウンドインタフェース 1 モジュールストップ設定ビット	拡張シリアルサウンドインタフェース 1 モジュールストップ設定ビット	拡張シリアルサウンドインタフェース 1 モジュールストップ設定ビット
	MSTPD15	シリアルサウンドインタフェース 0 モジュールストップ設定ビット	拡張シリアルサウンドインタフェース 0 モジュールストップ設定ビット	拡張シリアルサウンドインタフェース 0 モジュールストップ設定ビット
	MSTPD23	サンプリングレートコンバータモジュールストップ設定ビット	-	-
	MSTPD27	-	Trusted Secure IP モジュールストップ設定ビット	Trusted Secure IP モジュールストップ設定ビット

注 1.　MSTPD11 ビットを書き換えた後、ソフトウェアスタンバイモードに移行する場合は、書き換え後 ESC クロック(ESCCLK)で 2 サイクル経過した後、WAIT 命令を実行してください。

2.8　レジスタライトプロテクション機能

表 2.13 にレジスタライトプロテクション機能の概要比較を示します。

表 2.13　レジスタライトプロテクション機能の概要比較

項目	RX71M	RX72M/RX72N
PRC0 ビット	• クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR	• クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PACKCR, PLLCR, PLLCR2, PPLLCR, PPLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR, CKOCR
PRC1 ビット	• 動作モード関連レジスタ SYSCR0, SYSCR1 • 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0～3, DPSIFR0～3, DPSIEGR0～3 • クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, HOCOPCR • ソフトウェアリセットレジスタ SWRR	• 動作モード関連レジスタ SYSCR0, SYSCR1 • 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0～3, DPSIFR0～3, DPSIEGR0～3 • クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, HOCOPCR • ソフトウェアリセットレジスタ SWRR
PRC3 ビット	• LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR	• LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

2.9　例外処理

表 2.14 に例外処理の概要比較を、表 2.15 にベクタ比較を、表 2.16 に例外処理ルーチンからの復帰命令比較を示します。

表 2.14　例外処理の概要比較

項目	RX71M	RX72M/RX72N
例外事象	• 未定義命令例外 • 特権命令例外 • アクセス例外 • 浮動小数点例外 • リセット • ノンマスカブル割り込み • 割り込み • 無条件トラップ	• 未定義命令例外 • 特権命令例外 • アクセス例外 • アドレス例外 • 単精度浮動小数点例外 • リセット • ノンマスカブル割り込み • 割り込み • 無条件トラップ

表 2.15　ベクタ比較

項目		RX71M	RX72M/RX72N
未定義命令例外		例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
特権命令例外		例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
アクセス例外		例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
アドレス例外		-	例外ベクタテーブル(EXTB)
浮動小数点例外(RX71M) / 単精度浮動小数点例外 (RX72M/RX72N)		例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
リセット		例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
ノンマスカブル割り込み		例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
割り込み	高速割り込み	FINTV	FINTV
	高速割り込み以外	割り込みベクタテーブル(INTB)	割り込みベクタテーブル(INTB)
無条件トラップ		割り込みベクタテーブル(INTB)	割り込みベクタテーブル(INTB)

表 2.16　例外処理ルーチンからの復帰命令比較

項目		RX71M	RX72M/RX72N
未定義命令例外		RTE	RTE
特権命令例外		RTE	RTE
アクセス例外		RTE	RTE
アドレス例外		-	RTE
浮動小数点例外(RX71M) / 単精度浮動小数点例外 (RX72M/RX72N)		RTE	RTE
リセット		復帰不可能	復帰不可能
ノンマスカブル割り込み		禁止	禁止
割り込み	高速割り込み	RTFI	RTFI
	高速割り込み以外	RTE	RTE
無条件トラップ		RTE	RTE

2.10　割り込みコントローラ

表 2.17 に割り込みコントローラの概要比較を、表 2.18 に割り込みコントローラのレジスタ比較を示します。

表 2.17　割り込みコントローラの概要比較

項目		RX71M(ICUA)	RX72M(ICUD)/RX72N(ICUD)
割り込み	周辺機能割り込み	周辺モジュールからの割り込み ● 割り込みの検出方法：エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) ● グループ割り込み ：複数の割り込み要因をグループ化し、1 つの割り込み要因として扱う機能 —グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) —グループ BL0/BL1 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) —グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) ● 選択型割り込み B： 割り込みベクタ番号 128～207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 ● 選択型割り込み A： 割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能	周辺モジュールからの割り込み ● 割り込みの検出方法：エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) ● グループ割り込み： 複数の割り込み要因をグループ化し、1 つの割り込み要因として扱う機能 —グループ IE0 割り込み：ICLK を動作クロックとするコプロセッサの割り込み要因(エッジ検出) —グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) —グループ BL0/BL1/BL2 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) —グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) ● 選択型割り込み B： 割り込みベクタ番号 128～207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 ● 選択型割り込み A： 割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能
	外部端子割り込み	IRQi 端子(i = 0～15)への入力信号による割り込み ● 割り込み検出： Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 ● デジタルフィルタを使用することにより、ノイズを除去することが可能	IRQi 端子(i = 0～15)への入力信号による割り込み ● 割り込み検出： Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 ● デジタルフィルタを使用することにより、ノイズを除去することが可能
	ソフトウェア割り込み	● レジスタへの書き込みにより、割り込み要求を発生させることが可能 ● 要因数：2	● レジスタへの書き込みにより、割り込み要求を発生させることが可能 ● 要因数：2
	割り込み優先レベル	割り込み要因プライオリティレジスタ r (IPRr) (r = 000～255)により優先レベルを設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000～255)により優先レベルを設定
	高速割り込み機能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC や DMAC の起動が可能	割り込み要因により DTC や DMAC の起動が可能

項目		RX71M(ICUA)	RX72M(ICUD)/RX72N(ICUD)
割り込み	EXDMAC 制御	• 選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能 • 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能	• 選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能 • 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能
ノンマスカブル割り込み	NMI 端子割り込み	NMI 端子への入力信号による割り込み • 割り込み検出：立ち下がりエッジまたは立ち上がりエッジ • デジタルフィルタを使用することにより、ノイズを除去することが可能	NMI 端子への入力信号による割り込み • 割り込み検出：立ち下がりエッジまたは立ち上がりエッジ • デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止検出割り込み	メインクロック発振器の停止を検出したときの割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー/リフレッシュエラー割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/リフレッシュエラー割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出 1 回路(LVD1)からの割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出 2 回路(LVD2)からの割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	RAM のパリティチェックエラー、または ECCRAM の ECC エラーを検出したときの割り込み	RAM(拡張 RAM を含む)のパリティチェックエラー、または ECCRAM の ECC エラーを検出したときの割り込み
	倍精度浮動小数点例外	-	倍精度浮動小数点コプロセッサからの例外
低消費電力状態からの復帰	スリープモード	すべての割り込み要因で復帰	すべての割り込み要因で復帰
	全モジュールクロックストップモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、USBA レジューム、IWDT、選択型割り込み 146～157)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、選択型割り込み 146～157)で復帰
	ソフトウェアスタンバイモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、USBA レジューム、IWDT)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDT)で復帰
	ディープソフトウェアスタンバイモード	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、USBA レジューム)で復帰	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰

表 2.18　割り込みコントローラのレジスタ比較

レジスタ	ビット	RX71M(ICUA)	RX72M(ICUD)	RX72N(ICUD)
NMISR	ECCRAMST	RAM エラー割り込み ステータスフラグ	-	-
	EXNMIST	-	拡張ノンマスカブル割り込み ステータスフラグ	拡張ノンマスカブル割り込み ステータスフラグ
NMIER	ECCRAMEN	RAM エラー割り込み 許可ビット	-	-
	EXNMIEN	-	拡張ノンマスカブル割り込み 許可ビット	拡張ノンマスカブル割り込み 許可ビット
EXNMISR	-	-	拡張ノンマスカブル割り込み ステータスレジスタ	拡張ノンマスカブル割り込み ステータスレジスタ
EXNMIER	-	-	拡張ノンマスカブル割り込み 許可レジスタ	拡張ノンマスカブル割り込み 許可レジスタ
EXNMICLR	-	-	拡張ノンマスカブル割り込み ステータスクリアレジスタ	拡張ノンマスカブル割り込み ステータスクリアレジスタ
GRPIE0	-	-	グループ IE0 割り込み要求レジスタ	グループ IE0 割り込み要求レジスタ
GRPBL2	-	-	グループ BL2 割り込み要求レジスタ	グループ BL2 割り込み要求レジスタ
GENIE0	-	-	グループ IE0 割り込み 要求許可レジスタ	グループ IE0 割り込み 要求許可レジスタ
GENBL2	-	-	グループ BL2 割り込み 要求許可レジスタ	グループ BL2 割り込み 要求許可レジスタ
GCRIE0	-	-	グループ IE0 割り込み クリアレジスタ	グループ IE0 割り込み クリアレジスタ
PIBRk	-	選択型割り込み B 要求レジスタ k (k = 0h~Ah)	選択型割り込み B 要求レジスタ k (k = 0h~Bh)	選択型割り込み B 要求レジスタ k (k = 0h~Bh)
PIARk	-	選択型割り込み A 要求レジスタ k (k = 0h~Bh)	選択型割り込み A 要求レジスタ k (k = 0h~Ch)	選択型割り込み A 要求レジスタ k (k = 0h～Ah, Ch)

2.11　バス

表 2.19 にバスの概要比較を、表 2.20 にバスのレジスタ比較を示します。

表 2.19　バスの概要比較

項目		RX71M	RX72M	RX72N
CPU バス	命令バス	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM、AFU 経由でコードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
	オペランドバス	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM、AFU 経由でコードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	RAM を接続	RAM を接続	RAM を接続
	メモリバス 2	コードフラッシュメモリを接続	コードフラッシュメモリを接続	コードフラッシュメモリを接続
	メモリバス 3	ECCRAM を接続	拡張 RAM、ECCRAM を接続	拡張 RAM、ECCRAM を接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック(ICLK)に同期して動作	• CPU を接続 • システムクロック(ICLK)に同期して動作	• CPU を接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	• DTC, DMAC, EDMAC を接続 • 内蔵メモリを接続 (RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• DTC、DMAC、拡張バスマスタを接続 • 内蔵メモリを接続 (RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• DTC、DMAC、拡張バスマスタを接続 • 内蔵メモリを接続 (RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	• 周辺機能(DTC, DMAC, EXDMAC, 割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作 (EXDMAC は、BCLK に同期して動作)	• 周辺機能(DTC、DMAC、EXDMAC、割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作 (EXDMAC は、BCLK に同期して動作)	• 周辺機能(DTC、DMAC、EXDMAC、割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作 (EXDMAC は、BCLK に同期して動作)
	内部周辺バス 2	• 周辺機能(内部周辺バス 1, 3, 4, 5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(内部周辺バス 1、3～5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(内部周辺バス 1、3～5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	• 周辺機能(USBb, PDC, スタンバイ RAM)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(USB、DSMIF、PDC、スタンバイ RAM)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(USB、PDC、スタンバイ RAM)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作

項目		RX71M	RX72M	RX72N
内部周辺バス	内部周辺バス 4	• 周辺機能(EDMAC, ETHERC, EPTPC, MTU3, GPT, SCIF, RSPI, USBA, AES)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作	• 周辺機能(EDMAC, ETHERC, PMGI, EPTPC, GPTW, MTU, SCIi, RSPI)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作	• 周辺機能(EDMAC, ETHERC, PMGI, EPTPC, GPTW, MTU, SCIi, RSPI)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 5	予約領域	• 周辺機能(GLCDC, DRW2D, ESC)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作	• 周辺機能(GLCDC, DRW2D)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 6	• コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 • FlashIF クロック(FCLK)に同期して動作	• コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 • FlashIF クロック(FCLK)に同期して動作	• コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 • FlashIF クロック(FCLK)に同期して動作
外部バス	CS 領域	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作
	SDRAM 領域	• SDRAM を接続 • SDRAM クロック(SDCLK)に同期して動作	• SDRAM を接続 • SDRAM クロック(SDCLK)に同期して動作	• SDRAM を接続 • SDRAM クロック(SDCLK)に同期して動作

表 2.20　バスのレジスタ比較

レジスタ	ビット	RX71M	RX72M/RX72N
BERSR1	MST[2:0]	バスマスタコードビット b6　b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC/DMAC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : EDMAC 1 1 1 : EXDMAC	バスマスタコードビット b6　b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC/DMAC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 拡張バスマスタ 1 1 1 : EXDMAC
BUSPRI	BPRA[1:0]	メモリバス 1, 3(RAM/ECCRAM)プライオリティ制御ビット	メモリバス 1, 3(RAM/拡張 RAM/ECCRAM)プライオリティ制御ビット
EBMAPCR	-	-	拡張バスマスタ優先度制御レジスタ

2.12　データトランスファコントローラ

表 2.21 にデータトランスファコントローラの概要比較を、表 2.22 にデータトランスファコントローラのレジスタ比較を示します。

表 2.21　データトランスファコントローラの概要比較

項目	RX71M(DTCa)	RX72M(DTCb)/RX72N(DTCb)
転送チャネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	● ノーマル転送モード —1 回の起動で 1 つのデータを転送する ● リピート転送モード —1 回の起動で 1 つのデータを転送する —リピートサイズ分データを転送すると転送開始アドレスに復帰 —リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 ● ブロック転送モード —1 回の起動で 1 ブロックのデータを転送する —ブロックサイズは、最大 256×32 ビット= 1024 バイト設定可能	● ノーマル転送モード —1 回の起動で 1 つのデータを転送する ● リピート転送モード —1 回の起動で 1 つのデータを転送する —リピートサイズ分データを転送すると転送開始アドレスに復帰 —リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 ● ブロック転送モード —1 回の起動で 1 ブロックのデータを転送する —ブロックサイズは、最大 256×32 ビット= 1024 バイト設定可能
チェーン転送機能	● 1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 ● 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能	● 1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 ● 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能
シーケンス転送	-	複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能 ● シーケンス転送の起動要因は同時に 1 つのみ選択可能 ● シーケンスは、1 つの起動要因に対し最大 256 通り ● 転送要求によって最初に転送されたデータがシーケンスを決定 ● シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能
転送空間	● ショートアドレスモードのとき 16M バイト(“0000 0000h”～“007F FFFFh”と“FF80 0000h”～“FFFF FFFFh”のうち、予約領域以外の領域) ● フルアドレスモードのとき 4G バイト(“0000 0000h”～“FFFF FFFFh”のうち、予約領域以外の領域)	● ショートアドレスモードのとき 16M バイト(“0000 0000h”～“007F FFFFh”と“FF80 0000h”～“FFFF FFFFh”のうち、予約領域以外の領域) ● フルアドレスモードのとき 4G バイト(“0000 0000h”～“FFFF FFFFh”のうち、予約領域以外の領域)
データ転送単位	● 1 データ：1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) ● 1 ブロックサイズ：1～256 データ	● 1 データ：1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) ● 1 ブロックサイズ：1～256 データ

項目	RX71M(DTCa)	RX72M(DTCb)/RX72N(DTCb)
CPU 割り込み要求	• DTC を起動した割り込みで CPU への割り込み要求を発生可能 • 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 • 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能	• DTC を起動した割り込みで CPU への割り込み要求を発生可能 • 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 • 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	同一転送が連続したときの転送情報の読み出しを省略する設定が可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	-	転送情報のライトバックを実行しない設定が可能
ディスプレースメント加算	-	転送元アドレスにディスプレースメントを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.22　データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX71M(DTCa)	RX72M(DTCb)/RX72N(DTCb)
MRA	WBDIS	-	ライトバックディスエーブルビット
MRB	SQEND	-	シーケンス転送終了ビット
	INDX	-	インデックステーブル参照ビット
MRC	-	-	DTC モードレジスタ C
DTCCR	RRS	DTC 転送情報リードスキップ許可ビット 0：転送情報リードスキップを行わない 1：ベクタ番号の値が一致したとき、転送情報リードスキップを行う	DTC 転送情報リードスキップ許可ビット 0：転送情報リードスキップを行わない 1：ベクタ番号の値が一致したとき、転送情報リードスキップを行う シーケンス転送を使用するときは、“0”にしてください。
DTCADMOD	SHORT	ショートアドレスモード設定ビット 0：フルアドレスモード 1：ショートアドレスモード	ショートアドレスモード設定ビット 0：フルアドレスモード 1：ショートアドレスモード シーケンス転送を使用するときは、“0”(フルアドレスモード)にしてください。
DTCSTS	ACT	DTC アクティブフラグ ［“1”になる条件］ ● 転送要求に対して DTC が起動したとき ［“0”になる条件］ ● 1 回の転送要求に対するデータ転送が終了したとき	DTC アクティブフラグ ［“1”になる条件］ ● 転送要求に対して DTC が起動したとき ● シーケンス転送が再開されたとき ［“0”になる条件］ ● 1 回の転送要求に対するデータ転送が終了したとき ● シーケンス転送が一時中断したとき
DTCIBR	-	-	DTC インデックステーブルベースレジスタ
DTCOR	-	-	DTC オペレーションレジスタ
DTCSQE	-	-	DTC シーケンス転送許可レジスタ
DTCDISP	-	-	DTC アドレスディスプレースメントレジスタ

2.13　イベントリンクコントローラ

表 2.23 にイベントリンクコントローラの概要比較を、表 2.24 にイベントリンクコントローラのレジスタ比較を、表 2.25 に ELSRn レジスタと周辺モジュールの対応を、表 2.26 に ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応を示します。

表 2.23　イベントリンクコントローラの概要比較

項目	RX71M(ELC)	RX72M(ELC)	RX72N(ELC)
イベントリンク機能	• 119 種類のイベント信号を、直接周辺モジュールへリンク可能 • タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 • ポート B、ポート E のイベントリンク動作が可能 —シングルポート(注 1)：指定した 1 本のポートにイベントリンクの動作設定が可能 —ポートグループ(注 1)：最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能	• 137 種類のイベント信号を、直接周辺モジュールへリンク可能 • タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 • ポート B、ポート E のイベントリンク動作が可能 —シングルポート(注 1)：指定した 1 本のポートにイベントリンクの動作設定が可能 —ポートグループ(注 1)：最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能	• 135 種類のイベント信号を、直接周辺モジュールへリンク可能 • タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 • ポート B、ポート E のイベントリンク動作が可能 —シングルポート(注 1)：指定した 1 本のポートにイベントリンクの動作設定が可能 —ポートグループ(注 1)：最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

注 1.　入力に設定されているシングルポート、ポートグループでは、対応する端子への入力信号が変化するとイベントが発生します。

表 2.24 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX71M(ELC)	RX72M(ELC)	RX72N(ELC)
ELSRn	-	イベントリンク設定レジスタ n (n = 0, 3, 4, 7, 10~13, 15, 16, 18~28, 33, 35~38, 41~45)	イベントリンク設定レジスタ n (n = 0, 3, 4, 7, 10~13, 15, 16, 18~28, 33, 35~38, 41~45, 48~57)	イベントリンク設定レジスタ n (n = 0, 3, 4, 7, 10~13, 15, 16, 18~28, 33, 35~38, 45, 48～57)
	ELS[7:0]	イベントリンク選択ビット 00h：該当する周辺モジュールへのイベント信号の出力は無効 01h~BDh：リンクするイベント信号の番号を指定 上記以外は設定しないでください	イベントリンク選択ビット 00h：該当する周辺モジュールへのイベント信号の出力は無効 01h~CFh：リンクするイベント信号の番号を指定 上記以外は設定しないでください	イベントリンク選択ビット 00h：該当する周辺モジュールへのイベント信号の出力は無効 01h~CDh：リンクするイベント信号の番号を指定 上記以外は設定しないでください
ELOPI	-	イベントリンクオプション設定レジスタ I	-	-
ELOPJ	-	イベントリンクオプション設定レジスタ J	-	-

表 2.25　ELSRn レジスタと周辺モジュールの対応

レジスタ	RX71M(ELC)	RX72M(ELC)	RX72N(ELC)
ELSR0	MTU0	MTU0	MTU0
ELSR3	MTU3	MTU3	MTU3
ELSR4	MTU4	MTU4	MTU4
ELSR7	CMT1	CMT1	CMT1
ELSR10	TMR0	TMR0	TMR0
ELSR11	TMR1	TMR1	TMR1
ELSR12	TMR2	TMR2	TMR2
ELSR13	TMR3	TMR3	TMR3
ELSR15	S12AD (ELCTRG0)	S12AD (ELCTRG00N)	S12AD (ELCTRG00N)
ELSR16	DA0	DA0	DA0
ELSR18	ICU (割り込み 1)	ICU (割り込み 1)	ICU (割り込み 1)
ELSR19	ICU (割り込み 2)	ICU (割り込み 2)	ICU (割り込み 2)
ELSR20	出力ポートグループ 1	出力ポートグループ 1	出力ポートグループ 1
ELSR21	出力ポートグループ 2	出力ポートグループ 2	出力ポートグループ 2
ELSR22	入力ポートグループ 1	入力ポートグループ 1	入力ポートグループ 1
ELSR23	入力ポートグループ 2	入力ポートグループ 2	入力ポートグループ 2
ELSR24	シングルポート 0	シングルポート 0	シングルポート 0
ELSR25	シングルポート 1	シングルポート 1	シングルポート 1
ELSR26	シングルポート 2	シングルポート 2	シングルポート 2
ELSR27	シングルポート 3	シングルポート 3	シングルポート 3
ELSR28	クロックソースを LOCO へ切り替え	クロックソースを LOCO へ切り替え	クロックソースを LOCO へ切り替え
ELSR33	CMTW0	CMTW0	CMTW0
ELSR35	TPU0	TPU0	TPU0
ELSR36	TPU1	TPU1	TPU1
ELSR37	TPU2	TPU2	TPU2
ELSR38	TPU3	TPU3	TPU3
ELSR41	GPT0	DSMIF0 トリガ 0	-
ELSR42	GPT1	DSMIF0 トリガ 1	-
ELSR43	GPT2	DSMIF1 トリガ 0	-
ELSR44	GPT3	DSMIF1 トリガ 1	-
ELSR45	S12AD1 (ELCTRG1)	S12AD1 (ELCTRG10N)	S12AD1 (ELCTRG10N)
ELSR48	-	GPTW イベント要因 A (全チャネル共通)	GPTW イベント要因 A (全チャネル共通)
ELSR49	-	GPTW イベント要因 B (全チャネル共通)	GPTW イベント要因 B (全チャネル共通)
ELSR50	-	GPTW イベント要因 C (全チャネル共通)	GPTW イベント要因 C (全チャネル共通)
ELSR51	-	GPTW イベント要因 D (全チャネル共通)	GPTW イベント要因 D (全チャネル共通)
ELSR52	-	GPTW イベント要因 E (全チャネル共通)	GPTW イベント要因 E (全チャネル共通)
ELSR53	-	GPTW イベント要因 F (全チャネル共通)	GPTW イベント要因 F (全チャネル共通)
ELSR54	-	GPTW イベント要因 G (全チャネル共通)	GPTW イベント要因 G (全チャネル共通)
ELSR55	-	GPTW イベント要因 H (全チャネル共通)	GPTW イベント要因 H (全チャネル共通)
ELSR56	-	S12AD (ELCTRG01N)	S12AD (ELCTRG01N)
ELSR57	-	S12AD1 (ELCTRG11N)	S12AD1 (ELCTRG11N)

表 2.26　ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0]ビットの値	周辺モジュール	RX71M(ELC)	RX72M(ELC)	RX72N(ELC)
01h	マルチファンクションタイマパルスユニット 3	MTU0・コンペアマッチ 0A	MTU0・コンペアマッチ 0A	MTU0・コンペアマッチ 0A
02h		MTU0・コンペアマッチ 0B	MTU0・コンペアマッチ 0B	MTU0・コンペアマッチ 0B
03h		MTU0・コンペアマッチ 0C	MTU0・コンペアマッチ 0C	MTU0・コンペアマッチ 0C
04h		MTU0・コンペアマッチ 0D	MTU0・コンペアマッチ 0D	MTU0・コンペアマッチ 0D
05h		MTU0・コンペアマッチ 0E	MTU0・コンペアマッチ 0E	MTU0・コンペアマッチ 0E
06h		MTU0・コンペアマッチ 0F	MTU0・コンペアマッチ 0F	MTU0・コンペアマッチ 0F
07h		MTU0・オーバフロー	MTU0・オーバフロー	MTU0・オーバフロー
10h		MTU3・コンペアマッチ 3A	MTU3・コンペアマッチ 3A	MTU3・コンペアマッチ 3A
11h		MTU3・コンペアマッチ 3B	MTU3・コンペアマッチ 3B	MTU3・コンペアマッチ 3B
12h		MTU3・コンペアマッチ 3C	MTU3・コンペアマッチ 3C	MTU3・コンペアマッチ 3C
13h		MTU3・コンペアマッチ 3D	MTU3・コンペアマッチ 3D	MTU3・コンペアマッチ 3D
14h		MTU3・オーバフロー	MTU3・オーバフロー	MTU3・オーバフロー
15h		MTU4・コンペアマッチ 4A	MTU4・コンペアマッチ 4A	MTU4・コンペアマッチ 4A
16h		MTU4・コンペアマッチ 4B	MTU4・コンペアマッチ 4B	MTU4・コンペアマッチ 4B
17h		MTU4・コンペアマッチ 4C	MTU4・コンペアマッチ 4C	MTU4・コンペアマッチ 4C
18h		MTU4・コンペアマッチ 4D	MTU4・コンペアマッチ 4D	MTU4・コンペアマッチ 4D
19h		MTU4・オーバフロー	MTU4・オーバフロー	MTU4・オーバフロー
1Ah		MTU4・アンダフロー	MTU4・アンダフロー	MTU4・アンダフロー
1Fh	コンペアマッチタイマ	CMT1・コンペアマッチ 1	CMT1・コンペアマッチ 1	CMT1・コンペアマッチ 1
22h	8 ビットタイマ	TMR0・コンペアマッチ A0	TMR0・コンペアマッチ A0	TMR0・コンペアマッチ A0
23h		TMR0・コンペアマッチ B0	TMR0・コンペアマッチ B0	TMR0・コンペアマッチ B0
24h		TMR0・オーバフロー	TMR0・オーバフロー	TMR0・オーバフロー
25h		TMR1・コンペアマッチ A1	TMR1・コンペアマッチ A1	TMR1・コンペアマッチ A1
26h		TMR1・コンペアマッチ B1	TMR1・コンペアマッチ B1	TMR1・コンペアマッチ B1
27h		TMR1・オーバフロー	TMR1・オーバフロー	TMR1・オーバフロー
28h		TMR2・コンペアマッチ A2	TMR2・コンペアマッチ A2	TMR2・コンペアマッチ A2
29h		TMR2・コンペアマッチ B2	TMR2・コンペアマッチ B2	TMR2・コンペアマッチ B2
2Ah		TMR2・オーバフロー	TMR2・オーバフロー	TMR2・オーバフロー
2Bh		TMR3・コンペアマッチ A3	TMR3・コンペアマッチ A3	TMR3・コンペアマッチ A3
2Ch		TMR3・コンペアマッチ B3	TMR3・コンペアマッチ B3	TMR3・コンペアマッチ B3
2Dh		TMR3・オーバフロー	TMR3・オーバフロー	TMR3・オーバフロー
2Eh	リアルタイムクロック	RTC・周期イベント(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)	RTC・周期イベント(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)	RTC・周期イベント(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)
31h	独立ウォッチドッグタイマ	IWDT・アンダフロー・リフレッシュエラー	IWDT・アンダフロー・リフレッシュエラー	IWDT・アンダフロー・リフレッシュエラー
3Ah	シリアルコミュニケーションインタフェース	SCI5・エラー (受信エラー・エラーシグナル検出)	SCI5・エラー (受信エラー・エラーシグナル検出)	SCI5・エラー (受信エラー・エラーシグナル検出)
3Bh		SCI5・受信データフル	SCI5・受信データフル	SCI5・受信データフル
3Ch		SCI5・送信データエンプティ	SCI5・送信データエンプティ	SCI5・送信データエンプティ
3Dh		SCI5・送信完了	SCI5・送信完了	SCI5・送信完了
4Eh	I^2C バスインタフェース	RIIC0・通信エラー、イベント発生	RIIC0・通信エラー、イベント発生	RIIC0・通信エラー、イベント発生
4Fh		RIIC0・受信データフル	RIIC0・受信データフル	RIIC0・受信データフル

ELS[7:0] ビットの値	周辺モジュール	RX71M(ELC)	RX72M(ELC)	RX72N(ELC)
50h	I^2C バスインタフェース	RIIC0・送信データエンプティ	RIIC0・送信データエンプティ	RIIC0・送信データエンプティ
51h		RIIC0・送信終了	RIIC0・送信終了	RIIC0・送信終了
52h	シリアルペリフェラルインタフェース	RSPI0・エラー (モードフォルト・オーバラン・パリティエラー)	RSPI0・エラー (モードフォルト・オーバラン・アンダラン・パリティエラー)	RSPI0・エラー (モードフォルト・オーバラン・アンダラン・パリティエラー)
53h		RSPI0・アイドル	RSPI0・アイドル	RSPI0・アイドル
54h		RSPI0・受信データフル	RSPI0・受信データフル	RSPI0・受信データフル
55h		RSPI0・送信データエンプティ	RSPI0・送信データエンプティ	RSPI0・送信データエンプティ
56h		RSPI0・送信完了	RSPI0・送信完了	RSPI0・送信完了
58h	12 ビット A/D コンバータ	S12AD・A/D 変換終了	S12AD・A/D 変換終了	S12AD・A/D 変換終了
5Bh	電圧検出回路	LVD1・電圧検出	LVD1・電圧検出	LVD1・電圧検出
5Ch		LVD2・電圧検出	LVD2・電圧検出	LVD2・電圧検出
5Dh	DMA コントローラ	DMAC0・転送終了	DMAC0・転送終了	DMAC0・転送終了
5Eh		DMAC1・転送終了	DMAC1・転送終了	DMAC1・転送終了
5Fh		DMAC2・転送終了	DMAC2・転送終了	DMAC2・転送終了
60h		DMAC3・転送終了	DMAC3・転送終了	DMAC3・転送終了
61h	データトランスファコントローラ	DTC・転送終了	DTC・転送終了	DTC・転送終了
62h	クロック発生回路	クロック発生回路・発振停止検出	クロック発生回路・発振停止検出	クロック発生回路・発振停止検出
63h	I/O ポート	入力ポートグループ 1・入力エッジ検出	入力ポートグループ 1・入力エッジ検出	入力ポートグループ 1・入力エッジ検出
64h		入力ポートグループ 2・入力エッジ検出	入力ポートグループ 2・入力エッジ検出	入力ポートグループ 2・入力エッジ検出
65h		シングル入力ポート 0・入力エッジ検出	シングル入力ポート 0・入力エッジ検出	シングル入力ポート 0・入力エッジ検出
66h		シングル入力ポート 1・入力エッジ検出	シングル入力ポート 1・入力エッジ検出	シングル入力ポート 1・入力エッジ検出
67h		シングル入力ポート 2・入力エッジ検出	シングル入力ポート 2・入力エッジ検出	シングル入力ポート 2・入力エッジ検出
68h		シングル入力ポート 3・入力エッジ検出	シングル入力ポート 3・入力エッジ検出	シングル入力ポート 3・入力エッジ検出
69h	イベントリンクコントローラ	ソフトウェアイベント	ソフトウェアイベント	ソフトウェアイベント
6Ah	データ演算回路	DOC・データ演算条件成立	DOC・データ演算条件成立	DOC・データ演算条件成立
6Ch	12 ビット A/D コンバータ	S12AD1・A/D 変換終了	S12AD1・A/D 変換終了	S12AD1・A/D 変換終了
7Eh	コンペアマッチタイマ W	CMTW・チャネル 0・コンペアマッチ	CMTW・チャネル 0・コンペアマッチ	CMTW・チャネル 0・コンペアマッチ
80h	汎用 PWM タイマ	GPT0・コンペアマッチ A	GPTW0・コンペアマッチ A	GPTW0・コンペアマッチ A
81h		GPT0・コンペアマッチ B	GPTW0・コンペアマッチ B	GPTW0・コンペアマッチ B
82h		GPT0・コンペアマッチ C	GPTW0・コンペアマッチ C	GPTW0・コンペアマッチ C

ELS[7:0] ビットの値	周辺モジュール	RX71M(ELC)	RX72M(ELC)	RX72N(ELC)
83h	汎用 PWM タイマ	GPT0・コンペアマッチ D	GPTW0・コンペアマッチ D	GPTW0・コンペアマッチ D
84h		-	GPTW0・コンペアマッチ E	GPTW0・コンペアマッチ E
85h		-	GPTW0・コンペアマッチ F	GPTW0・コンペアマッチ F
86h		GPT0・オーバフロー	GPTW0・オーバフロー	GPTW0・オーバフロー
87h		GPT0・アンダフロー	GPTW0・アンダフロー	GPTW0・アンダフロー
88h		GPT1・コンペアマッチ A	GPTW1・コンペアマッチ A	GPTW1・コンペアマッチ A
89h		GPT1・コンペアマッチ B	GPTW1・コンペアマッチ B	GPTW1・コンペアマッチ B
8Ah		GPT1・コンペアマッチ C	GPTW1・コンペアマッチ C	GPTW1・コンペアマッチ C
8Bh		GPT1・コンペアマッチ D	GPTW1・コンペアマッチ D	GPTW1・コンペアマッチ D
8Ah		-	GPTW1・コンペアマッチ E	GPTW1・コンペアマッチ E
8Bh		-	GPTW1・コンペアマッチ F	GPTW1・コンペアマッチ F
8Eh		GPT1・オーバフロー	GPTW1・オーバフロー	GPTW1・オーバフロー
8Fh		GPT1・アンダフロー	GPTW1・アンダフロー	GPTW1・アンダフロー
90h		GPT2・コンペアマッチ A	GPTW2・コンペアマッチ A	GPTW2・コンペアマッチ A
91h		GPT2・コンペアマッチ B	GPTW2・コンペアマッチ B	GPTW2・コンペアマッチ B
92h		GPT2・コンペアマッチ C	GPTW2・コンペアマッチ C	GPTW2・コンペアマッチ C
93h		GPT2・コンペアマッチ D	GPTW2・コンペアマッチ D	GPTW2・コンペアマッチ D
94h		-	GPTW2・コンペアマッチ E	GPTW2・コンペアマッチ E
95h		-	GPTW2・コンペアマッチ F	GPTW2・コンペアマッチ F
96h		GPT2・オーバフロー	GPTW2・オーバフロー	GPTW2・オーバフロー
97h		GPT2・アンダフロー	GPTW2・アンダフロー	GPTW2・アンダフロー
98h		GPT3・コンペアマッチ A	GPTW3・コンペアマッチ A	GPTW3・コンペアマッチ A
99h		GPT3・コンペアマッチ B	GPTW3・コンペアマッチ B	GPTW3・コンペアマッチ B
9Ah		GPT3・コンペアマッチ C	GPTW3・コンペアマッチ C	GPTW3・コンペアマッチ C
9Bh		GPT3・コンペアマッチ D	GPTW3・コンペアマッチ D	GPTW3・コンペアマッチ D
9Ah		-	GPTW3・コンペアマッチ E	GPTW3・コンペアマッチ E
9Bh		-	GPTW3・コンペアマッチ F	GPTW3・コンペアマッチ F
9Eh		GPT3・オーバフロー	GPTW3・オーバフロー	GPTW3・オーバフロー
9Fh		GPT3・アンダフロー	GPTW3・アンダフロー	GPTW3・アンダフロー
A0h	イーサネットコントローラ	EPTPC・STCA タイマ 0 立ち上がりエッジ検出	EPTPC・STCA タイマ 0 立ち上がりエッジ検出	EPTPC・STCA タイマ 0 立ち上がりエッジ検出
A1h		EPTPC・STCA タイマ 1 立ち上がりエッジ検出	EPTPC・STCA タイマ 1 立ち上がりエッジ検出	EPTPC・STCA タイマ 1 立ち上がりエッジ検出
A2h		EPTPC・STCA タイマ 2 立ち上がりエッジ検出	EPTPC・STCA タイマ 2 立ち上がりエッジ検出	EPTPC・STCA タイマ 2 立ち上がりエッジ検出
A3h		EPTPC・STCA タイマ 3 立ち上がりエッジ検出	EPTPC・STCA タイマ 3 立ち上がりエッジ検出	EPTPC・STCA タイマ 3 立ち上がりエッジ検出
A4h		EPTPC・STCA タイマ 4 立ち上がりエッジ検出	EPTPC・STCA タイマ 4 立ち上がりエッジ検出	EPTPC・STCA タイマ 4 立ち上がりエッジ検出
A5h		EPTPC・STCA タイマ 5 立ち上がりエッジ検出	EPTPC・STCA タイマ 5 立ち上がりエッジ検出	EPTPC・STCA タイマ 5 立ち上がりエッジ検出
A6h		EPTPC・STCA タイマ 0 立ち下がりエッジ検出	EPTPC・STCA タイマ 0 立ち下がりエッジ検出	EPTPC・STCA タイマ 0 立ち下がりエッジ検出
A7h		EPTPC・STCA タイマ 1 立ち下がりエッジ検出	EPTPC・STCA タイマ 1 立ち下がりエッジ検出	EPTPC・STCA タイマ 1 立ち下がりエッジ検出
A8h		EPTPC・STCA タイマ 2 立ち下がりエッジ検出	EPTPC・STCA タイマ 2 立ち下がりエッジ検出	EPTPC・STCA タイマ 2 立ち下がりエッジ検出
A9h		EPTPC・STCA タイマ 3 立ち下がりエッジ検出	EPTPC・STCA タイマ 3 立ち下がりエッジ検出	EPTPC・STCA タイマ 3 立ち下がりエッジ検出
AAh		EPTPC・STCA タイマ 4 立ち下がりエッジ検出	EPTPC・STCA タイマ 4 立ち下がりエッジ検出	EPTPC・STCA タイマ 4 立ち下がりエッジ検出

ELS[7:0] ビットの値	周辺モジュール	RX71M(ELC)	RX72M(ELC)	RX72N(ELC)
ABh	イーサネットコントローラ	EPTPC・STCA タイマ 5 立ち下がりエッジ検出	EPTPC・STCA タイマ 5 立ち下がりエッジ検出	EPTPC・STCA タイマ 5 立ち下がりエッジ検出
ACh	16 ビットタイマパルスユニット	TPU0・コンペアマッチ A	TPU0・コンペアマッチ A	TPU0・コンペアマッチ A
ADh		TPU0・コンペアマッチ B	TPU0・コンペアマッチ B	TPU0・コンペアマッチ B
AEh		TPU0・コンペアマッチ C	TPU0・コンペアマッチ C	TPU0・コンペアマッチ C
AFh		TPU0・コンペアマッチ D	TPU0・コンペアマッチ D	TPU0・コンペアマッチ D
B0h		TPU0・オーバフロー	TPU0・オーバフロー	TPU0・オーバフロー
B1h		TPU1・コンペアマッチ A	TPU1・コンペアマッチ A	TPU1・コンペアマッチ A
B2h		TPU1・コンペアマッチ B	TPU1・コンペアマッチ B	TPU1・コンペアマッチ B
B3h		TPU1・オーバフロー	TPU1・オーバフロー	TPU1・オーバフロー
B4h		TPU1・アンダフロー	TPU1・アンダフロー	TPU1・アンダフロー
B5h		TPU2・コンペアマッチ A	TPU2・コンペアマッチ A	TPU2・コンペアマッチ A
B6h		TPU2・コンペアマッチ B	TPU2・コンペアマッチ B	TPU2・コンペアマッチ B
B7h		TPU2・オーバフロー	TPU2・オーバフロー	TPU2・オーバフロー
B8h		TPU2・アンダフロー	TPU2・アンダフロー	TPU2・アンダフロー
B9h		TPU3・コンペアマッチ A	TPU3・コンペアマッチ A	TPU3・コンペアマッチ A
BAh		TPU3・コンペアマッチ B	TPU3・コンペアマッチ B	TPU3・コンペアマッチ B
BBh		TPU3・コンペアマッチ C	TPU3・コンペアマッチ C	TPU3・コンペアマッチ C
BCh		TPU3・コンペアマッチ D	TPU3・コンペアマッチ D	TPU3・コンペアマッチ D
BDh		TPU3・オーバフロー	TPU3・オーバフロー	TPU3・オーバフロー
C6h	汎用 PWM タイマ	-	GPTW0・A/D 変換開始要求 A	GPTW0・A/D 変換開始要求 A
C7h		-	GPTW0・A/D 変換開始要求 B	GPTW0・A/D 変換開始要求 B
C8h		-	GPTW1・A/D 変換開始要求 A	GPTW1・A/D 変換開始要求 A
C9h		-	GPTW1・A/D 変換開始要求 B	GPTW1・A/D 変換開始要求 B
CAh		-	GPTW2・A/D 変換開始要求 A	GPTW2・A/D 変換開始要求 A
CBh		-	GPTW2・A/D 変換開始要求 B	GPTW2・A/D 変換開始要求 B
CCh		-	GPTW3・A/D 変換開始要求 A	GPTW3・A/D 変換開始要求 A
CDh		-	GPTW3・A/D 変換開始要求 B	GPTW3・A/D 変換開始要求 B
CEh	EtherCAT スレーブコントローラ	-	ESC・SYNC0	-
CFh		-	ESC・SYNC1	-

2.14　I/O ポート

表 2.27 に I/O ポート 176 ピンの概要比較を、表 2.28 に I/O ポート 145 ピン、144 ピンの概要比較を、表 2.29 に I/O ポート 100 ピンの概要比較を、表 2.30 に I/O ポートの機能比較を、表 2.31 に I/O ポートのレジスタ比較を示します。

表 2.27　I/O ポート 176 ピンの概要比較

項目	RX71M(176 ピン)	RX72M(176 ピン)/RX72N(176 ピン)
PORT0	P00～P03, P05, P07	P00～P03, P05, P07
PORT1	P10～P17	P10～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P53	P50～P57
PORT6	P60～P67	P60～P67
PORT7	P70～P77	P70～P77
PORT8	P80～P83, P86, P87	P80～P87
PORT9	P90～P97	P90～P97
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF0～PF5	PF0～PF5
PORTG	PG0～PG7	PG0～PG7
PORTJ	PJ3, PJ5	PJ0～PJ3, PJ5

表 2.28　I/O ポート 145 ピン、144 ピンの概要比較

項目	RX71M (145 ピン、144 ピン)	RX72M (144 ピン)	RX72N (145 ピン、144 ピン)
PORT0	P00～P03, P05, P07	P00～P03, P05	P00～P03, P05, P07
PORT1	P12～P17	P12～P17	P12～P17
PORT2	P20～P27	P20～P27	P20～P27
PORT3	P30～P37	P30～P37	P30～P37
PORT4	P40～P47	P40～P44	P40～P47
PORT5	P50～P56	P50～P56	P50～P56
PORT6	P60～P67	P60～P67	P60～P67
PORT7	P70～P77	P73～P77	P70～P77
PORT8	P80～P83, P86, P87	P80～P83, P86, P87	P80～P83, P86, P87
PORT9	P90～P93	P90～P93, P96, P97	P90～P93
PORTA	PA0～PA7	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7	PE0～PE7
PORTF	PF5	-	PF5
PORTG	-	PG0～PG2, PG5～PG7	-
PORTJ	PJ3, PJ5	PJ2, PJ3	PJ3, PJ5

表 2.29　I/O ポート 100 ピンの概要比較

項目	RX71M(100 ピン)	RX72M(100 ピン)	RX72N(100 ピン)
PORT0	P05, P07	P00	P05, P07
PORT1	P12～P17	P14～P17	P12～P17
PORT2	P20～P27	P20, P21, P23～P27	P20～P27
PORT3	P30～P37	P30～P37	P30～P37
PORT4	P40～P47	P40～P42	P40～P47
PORT5	P50～P55	P50～P52, P56	P50～P55
PORT6	-	P60～P64, P66, P67	-
PORT8	-	P80～P82, P86, P87	-
PORT9	-	P90～P93, P96, P97	-
PORTA	PA0～PA7	PA0～PA4, PA6	PA0～PA7
PORTB	PB0～PB7	PB0, PB1, PB3～PB7	PB0～PB7
PORTC	PC0～PC7	PC2, PC4～PC7	PC0～PC7
PORTD	PD0～PD7	PD1, PD2, PD6, PD7	PD0～PD7
PORTE	PE0～PE7	PE3～PE5	PE0～PE7
PORTJ	PJ3	-	PJ3
PORTG	-	PG2, PG5, PG6	-

表 2.30　I/O ポートの機能比較

項目	ポートシンボル	RX71M	RX72M/RX72N
入力プルアップ機能	PORT0	P00～P03, P05, P07	P00～P03, P05, P07
	PORT1	P10～P17	P10～P17
	PORT2	P20～P27	P20～P27
	PORT3	P30～P34, P36, P37	P30～P34, P36, P37
	PORT4	P40～P47	P40～P47
	PORT5	P50～P56	P50～P57
	PORT6	P60～P67	P60～P67
	PORT7	P70～P77	P70～P77
	PORT8	P80～P83, P86, P87	P80～P87
	PORT9	P90～P97	P90～P97
	PORTA	PA0～PA7	PA0～PA7
	PORTB	PB0～PB7	PB0～PB7
	PORTC	PC0～PC7	PC0～PC7
	PORTD	PD0～PD7	PD0～PD7
	PORTE	PE0～PE7	PE0～PE7
	PORTF	PF0～PF5	PF0～PF5
	PORTG	PG0～PG7	PG0～PG7
	PORTH	—	PH0～PH7
	PORTJ	PJ3, PJ5	PJ0～PJ3, PJ5
	PORTK	—	PK0～PK7
	PORTL	—	PL0～PL7
	PORTM	—	PM0～PM7
	PORTN	—	PN0～PN5
	PORTQ	—	PQ0～PQ7
オープンドレイン出力機能	PORT0	P00～P03, P05, P07	P00～P03, P05, P07
	PORT1	P10～P17	P10～P17
	PORT2	P20～P27	P20～P27
	PORT3	P30～P34, P36, P37	P30～P34, P36, P37
	PORT4	P40～P47	P40～P47
	PORT5	P50～P56	P50～P57
	PORT6	P60～P67	P60～P67
	PORT7	P70～P77	P70～P77
	PORT8	P80～P83, P86, P87	P80～P87
	PORT9	P90～P97	P90～P97
	PORTA	PA0～PA7	PA0～PA7
	PORTB	PB0～PB7	PB0～PB7
	PORTC	PC0～PC7	PC0～PC7
	PORTD	PD0～PD7	PD0～PD7
	PORTE	PE0～PE7	PE0～PE7
	PORTF	PF0～PF5	PF0～PF5
	PORTG	PG0～PG7	PG0～PG7
	PORTH	—	PH0～PH7
	PORTJ	PJ3, PJ5	PJ0～PJ3, PJ5
	PORTK	—	PK0～PK7
	PORTL	—	PL0～PL7
	PORTM	—	PM0～PM7
	PORTN	—	PN0～PN5
	PORTQ	—	PQ0～PQ7
駆動能力切り替え機能	PORT0	P00～P03, P05, P07	P00～P03, P05, P07
	PORT1	P10～P17	P10～P17

項目	ポートシンボル	RX71M	RX72M/RX72N
駆動能力切り替え機能	PORT2	P20～P27	P20～P27
	PORT3	P30～P34, P36, P37	P30～P34, P36, P37
	PORT4	P40～P47	P40～P47
	PORT5	P50～P56	P50～P57
	PORT6	P60～P67	P60～P67
	PORT7	P70～P77	P70～P77
	PORT8	P80～P83, P86, P87	P80～P87
	PORT9	P90～P97	P90～P97
	PORTA	PA0～PA7	PA0～PA7
	PORTB	PB0～PB7	PB0～PB7
	PORTC	PC0～PC7	PC0～PC7
	PORTD	PD0～PD7	PD0～PD7
	PORTE	PE0～PE7	PE0～PE7
	PORTF	PF0～PF5	PF0～PF5
	PORTG	PG0～PG7	PG0～PG7
	PORTH	—	PH0～PH7
	PORTJ	PJ3, PJ5	PJ0～PJ3, PJ5
	PORTK	—	PK0～PK7
	PORTL	—	PL0～PL7
	PORTM	—	PM0～PM7
	PORTN	—	PN0～PN5
	PORTQ	—	PQ0～PQ7
5V トレラント	PORT0	P07	P07
	PORT1	P11～P17	P11～P17
	PORT2	P20, P21	P20, P21
	PORT3	P30～P33	P30～P33
	PORT6	P67	P67
	PORTC	PC0～PC3	PC0～PC3

表 2.31　I/O ポートのレジスタ比較

レジスタ	ビット	RX71M	RX72M/RX72N
PDR	B0～B7	Pm0~7 方向制御ビット (m = 0~9, A~G, J)	Pm0~7 方向制御ビット (m = 0~9, A~H, J~N, Q)
PODR	B0～B7	Pm0~7 出力データ格納ビット (m = 0~9, A~G, J)	Pm0~7 出力データ格納ビット (m = 0~9, A~H, J~N, Q)
PIDR	B0～B7	Pm0~7 ビット (m = 0~9, A~G, J)	Pm0~7 ビット (m = 0~9, A~H, J~N, Q)
PMR	B0～B7	Pm0~7 端子モード制御ビット (m = 0~9, A~G, J)	Pm0~7 端子モード制御ビット (m = 0~9, A~H, J~N, Q)
ODR0	B0	Pm0 出力形態指定ビット (m = 0~9, A~G, J)	Pm0 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B2	Pm1 出力形態指定ビット (m = 0~9, A~G, J)	Pm1 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B3	PE1 出力形態指定ビット (m = 0~9, A~G, J)	PE1 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B4	Pm2 出力形態指定ビット (m = 0~9, A~G, J)	Pm2 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B6	Pm3 出力形態指定ビット (m = 0~9, A~G, J)	Pm3 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
ODR1	B0	Pm4 出力形態指定ビット (m = 0~9, A~G, J)	Pm4 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B2	Pm5 出力形態指定ビット (m = 0~9, A~G, J)	Pm5 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B4	Pm6 出力形態指定ビット (m = 0~9, A~G, J)	Pm6 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B6	Pm7 出力形態指定ビット (m = 0~9, A~G, J)	Pm7 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
PCR	B0～B7	Pm0~7 入力プルアップ抵抗制御ビット (m = 0~9, A~G, J)	Pm0~7 入力プルアップ抵抗制御ビット (m = 0~9, A~H, J~N, Q)
DSCR	B0～B7	Pm0~7 駆動能力制御ビット (m = 0, 2, 5, 9, A～E, G)	Pm0~7 駆動能力制御ビット (m = 0～2, 5, 7～9, A～E, G, H, J～N, Q)
DSCR2	-	-	駆動能力制御レジスタ 2

2.15　マルチファンクションピンコントローラ

表 2.32 にマルチプル端子の割り当て比較を、表 2.33～表 2.56 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**は RX72M/RX72N グループのみに存在する端子、**橙字**は RX71M グループのみに存在する端子、**緑字**は RX72M グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。また、“●”は RX72M/RX72N グループと RX71M グループで一部の端子の有無が異なる端子機能のうち、すべての端子があることを表しています。

表 2.32　マルチプル端子の割り当て比較

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
割り込み	NMI (入力)	P35	○	○	○	○	○	○	○	○	○
EXDMA コントローラ	EDREQ0 (入力)	P22	○	○	○	○	○	×	○	○	○
		P55	×	○	○	○	○	×	○	○	○
		P80	○	○	×	○	○	×	○	○	×
	EDACK0 (出力)	P23	○	○	○	○	○	×	○	○	○
		P54	×	○	○	○	○	×	○	○	○
		P81	○	○	×	○	○	×	○	○	×
	EDREQ1 (入力)	P24	○	○	○	○	○	×	○	○	○
		P33	○	○	○	○	○	×	○	○	○
		P82	○	○	×	○	○	×	○	○	×
	EDACK1 (出力)	P25	○	○	○	○	○	×	○	○	○
		P56	×	○	×	○	○	×	○	○	×
		P83	○	○	×	○	○	×	○	○	×
		PJ3	○	○	○	○	○	×	○	○	○
割り込み	IRQ0-DS (入力)	P30	○	○	○	○	○	○	○	○	○
	IRQ0 (入力)	P10	○	×	×	○	×	×	○	×	×
		PD0	○	○	○	○	○	×	○	○	○
	IRQ1-DS (入力)	P31	○	○	○	○	○	○	○	○	○
	IRQ1 (入力)	P11	○	×	×	○	×	×	○	×	×
		PD1	○	○	○	○	○	○	○	○	○
	IRQ2-DS (入力)	P32	○	○	○	○	○	○	○	○	○
	IRQ2 (入力)	P12	○	○	○	○	○	×	○	○	○
		PD2	○	○	○	○	○	○	○	○	○
	IRQ3-DS (入力)	P33	○	○	○	○	○	○	○	○	○
	IRQ3 (入力)	P13	○	○	○	○	○	×	○	○	○
		PD3	○	○	○	○	○	×	○	○	○
	IRQ4-DS (入力)	PB1	○	○	○	○	○	○	○	○	○
	IRQ4 (入力)	P14	○	○	○	○	○	○	○	○	○
		P34	○	○	○	○	○	○	○	○	○
		PD4	○	○	○	○	○	×	○	○	○
		PF5	○	○	×	○	×	×	○	○	×
	IRQ5-DS (入力)	PA4	○	○	○	○	○	○	○	○	○
	IRQ5 (入力)	P15	○	○	○	○	○	○	○	○	○
		PD5	○	○	○	○	○	×	○	○	○
		PE5	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
割り込み	IRQ6-DS (入力)	PA3	○	○	○	○	○	○	○	○	○
	IRQ6 (入力)	P16	○	○	○	○	○	○	○	○	○
		PD6	○	○	○	○	○	○	○	○	○
		PE6	○	○	○	○	○	×	○	○	○
	IRQ7-DS (入力)	PE2	○	○	○	○	○	×	○	○	○
	IRQ7 (入力)	P17	○	○	○	○	○	○	○	○	○
		PD7	○	○	○	○	○	○	○	○	○
		PE7	○	○	○	○	○	×	○	○	○
	IRQ8-DS (入力)	P40	○	○	○	○	○	○	○	○	○
	IRQ8 (入力)	P00	○	○	×	○	○	○	○	○	×
		P20	○	○	○	○	○	○	○	○	○
	IRQ9-DS (入力)	P41	○	○	○	○	○	○	○	○	○
	IRQ9 (入力)	P01	○	○	×	○	○	×	○	○	×
		P21	○	○	○	○	○	○	○	○	○
	IRQ10-DS (入力)	P42	○	○	○	○	○	○	○	○	○
	IRQ10 (入力)	P02	○	○	×	○	○	×	○	○	×
		P55	×	○	○	○	○	×	○	○	○
	IRQ11-DS (入力)	P43	○	○	○	○	○	×	○	○	○
	IRQ11 (入力)	P03	○	○	×	○	○	×	○	○	×
		PA1	○	○	○	○	○	○	○	○	○
	IRQ12-DS (入力)	P44	○	○	○	○	○	×	○	○	○
	IRQ12 (入力)	PB0	○	○	○	○	○	○	○	○	○
		PC1	○	○	○	○	○	×	○	○	○
	IRQ13-DS (入力)	P45	○	○	○	○	×	×	○	○	○
	IRQ13 (入力)	P05	○	○	○	○	○	×	○	○	○
		PC6	○	○	○	○	○	○	○	○	○
	IRQ14-DS (入力)	P46	○	○	○	○	×	×	○	○	○
	IRQ14 (入力)	PC0	○	○	○	○	○	×	○	○	○
		PC7	○	○	○	○	○	○	○	○	○
	IRQ15-DS (入力)	P47	○	○	○	○	×	×	○	○	○
	IRQ15 (入力)	P07	○	○	○	○	×	×	○	○	○
		P67	○	○	×	○	○	○	○	○	×
マルチファンクションタイマユニット 3	MTIOC0A (入出力)	P34	○	○	○	○	○	○	○	○	○
		PB3	○	○	○	○	○	○	○	○	○
	MTIOC0B (入出力)	P13	○	○	○	○	○	×	○	○	○
		P15	○	○	○	○	○	○	○	○	○
		PA1	○	○	○	○	○	○	○	○	○
	MTIOC0C (入出力)	P32	○	○	○	○	○	○	○	○	○
		PB1	○	○	○	○	○	○	○	○	○
	MTIOC0D (入出力)	P33	○	○	○	○	○	○	○	○	○
		PA3	○	○	○	○	○	○	○	○	○
	MTIOC1A (入出力)	P20	○	○	○	○	○	○	○	○	○
		PE4	○	○	○	○	○	○	○	○	○
	MTIOC1B (入出力)	P21	○	○	○	○	○	○	○	○	○
		PB5	○	○	○	○	○	○	○	○	○
	MTIOC2A (入出力)	P26	○	○	○	○	○	○	○	○	○
		PB5	○	○	○	○	○	○	○	○	○
	MTIOC2B (入出力)	P27	○	○	○	○	○	○	○	○	○
		PE5	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
マルチファンクションタイマユニット 3	MTIOC3A (入出力)	P14	○	○	○	○	○	○	○	○	○
		P17	○	○	○	○	○	○	○	○	○
		PC1	○	○	○	○	○	×	○	○	○
		PC7	○	○	○	○	○	○	○	○	○
	MTIOC3B (入出力)	P17	○	○	○	○	○	○	○	○	○
		P22	○	○	○	○	○	×	○	○	○
		P80	○	○	×	○	○	○	○	○	×
		PB7	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○
		PE1	○	○	○	○	○	×	○	○	○
	MTIOC3C (入出力)	P16	○	○	○	○	○	○	○	○	○
		P56	×	○	×	○	○	○	○	○	×
		PC0	○	○	○	○	○	×	○	○	○
		PC6	○	○	○	○	○	○	○	○	○
		PJ3	○	○	○	○	○	×	○	○	○
	MTIOC3D (入出力)	P16	○	○	○	○	○	○	○	○	○
		P23	○	○	○	○	○	○	○	○	○
		P81	○	○	×	○	○	○	○	○	×
		PB6	○	○	○	○	○	○	○	○	○
		PC4	○	○	○	○	○	○	○	○	○
		PE0	○	○	○	○	○	×	○	○	○
	MTIOC4A (入出力)	P21	○	○	○	○	○	○	○	○	○
		P24	○	○	○	○	○	○	○	○	○
		P82	○	○	×	○	○	○	○	○	×
		PA0	○	○	○	○	○	○	○	○	○
		PB3	○	○	○	○	○	○	○	○	○
		PE2	○	○	○	○	○	×	○	○	○
	MTIOC4B (入出力)	P17	○	○	○	○	○	○	○	○	○
		P30	○	○	○	○	○	○	○	○	○
		P54	×	○	○	○	○	×	○	○	○
		PC2	○	○	○	○	○	○	○	○	○
		PD1	○	○	○	○	○	○	○	○	○
		PE3	○	○	○	○	○	○	○	○	○
	MTIOC4C (入出力)	P25	○	○	○	○	○	○	○	○	○
		P83	○	○	×	○	○	×	○	○	×
		P87	○	○	×	○	○	○	○	○	×
		PB1	○	○	○	○	○	○	○	○	○
		PE1	○	○	○	○	○	×	○	○	○
		PE5	○	○	○	○	○	○	○	○	○
	MTIOC4D (入出力)	P31	○	○	○	○	○	○	○	○	○
		P55	×	○	○	○	○	×	○	○	○
		P86	○	○	×	○	○	○	○	○	×
		PC3	○	○	○	○	○	×	○	○	○
		PD2	○	○	○	○	○	○	○	○	○
		PE4	○	○	○	○	○	○	○	○	○
	MTIC5U (入力)	P12	○	×	×	○	×	×	○	×	×
		PA4	○	○	○	○	○	○	○	○	○
		PD7	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
マルチファンクションタイマユニット 3	MTIC5V (入力)	P11	○	×	×	○	×	×	○	×	×
		PA6	○	○	○	○	○	○	○	○	○
		PD6	○	○	○	○	○	○	○	○	○
	MTIC5W (入力)	P10	○	×	×	○	×	×	○	×	×
		PB0	○	○	○	○	○	○	○	○	○
		PD5	○	○	○	○	○	×	○	○	○
	MTIOC6A (入出力)	PE7	○	○	○	○	○	×	○	○	○
		PJ1	×	×	×	○	×	×	○	×	×
	MTIOC6B (入出力)	PA5	○	○	○	○	○	×	○	○	○
		PJ0	×	×	×	○	×	×	○	×	×
	MTIOC6C (入出力)	PE6	○	○	○	○	○	×	○	○	○
		P85	×	×	×	○	×	×	○	×	×
	MTIOC6D (入出力)	PA0	○	○	○	○	○	○	○	○	○
		P84	×	×	×	○	×	×	○	×	×
	MTIOC7A (入出力)	PA2	○	○	○	○	○	○	○	○	○
	MTIOC7B (入出力)	PA1	○	○	○	○	○	○	○	○	○
	MTIOC7C (入出力)	P67	○	○	×	○	○	○	○	○	×
	MTIOC7D (入出力)	P66	○	○	×	○	○	○	○	○	×
	MTIOC8A (入出力)	PD6	○	○	○	○	○	○	○	○	○
	MTIOC8B (入出力)	PD4	○	○	○	○	○	×	○	○	○
	MTIOC8C (入出力)	PD5	○	○	○	○	○	×	○	○	○
	MTIOC8D (入出力)	PD3	○	○	○	○	○	×	○	○	○
	MTCLKA (入力)	P14	○	○	○	○	○	○	○	○	○
		P24	○	○	○	○	○	○	○	○	○
		PA4	○	○	○	○	○	○	○	○	○
		PC6	○	○	○	○	○	○	○	○	○
		PD5	×	×	×	○	○	×	○	○	○
	MTCLKB (入力)	P15	○	○	○	○	○	○	○	○	○
		P25	○	○	○	○	○	○	○	○	○
		PA6	○	○	○	○	○	○	○	○	○
		PC7	○	○	○	○	○	○	○	○	○
	MTCLKC (入力)	P22	○	○	○	○	○	×	○	○	○
		PA1	○	○	○	○	○	○	○	○	○
		PC4	○	○	○	○	○	○	○	○	○
	MTCLKD (入力)	P23	○	○	○	○	○	○	○	○	○
		PA3	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
ポートアウトプットイネーブル 3	POE0# (入力)	P32	○	○	○	○	○	○	○	○	○
		P93	○	○	×	○	○	○	○	○	×
		PC4	○	○	○	○	○	○	○	○	○
		PD1	○	○	○	○	○	○	○	○	○
		PD7	○	○	○	○	○	○	○	○	○
	POE4# (入力)	P33	○	○	○	○	○	○	○	○	○
		P92	○	○	×	○	○	○	○	○	×
		PB5	○	○	○	○	○	○	○	○	○
		PD0	○	○	○	○	○	×	○	○	○
		PD6	○	○	○	○	○	○	○	○	○
	POE8# (入力)	P17	○	○	○	○	○	○	○	○	○
		P30	○	○	○	○	○	○	○	○	○
		PD3	○	○	○	○	○	×	○	○	○
		PE3	○	○	○	○	○	○	○	○	○
		PJ5	○	○	×	○	×	×	○	○	×
	POE10# (入力)	P32	○	○	○	○	○	○	○	○	○
		P34	○	○	○	○	○	○	○	○	○
		PA6	○	○	○	○	○	○	○	○	○
		PD5	○	○	○	○	○	×	○	○	○
	POE11# (入力)	P33	○	○	○	○	○	○	○	○	○
		PB3	○	○	○	○	○	○	○	○	○
		PD4	○	○	○	○	○	×	○	○	○
汎用 PWM タイマ/汎用 PWM タイマ W	GTIOC0A (入出力)	P23	○	○	○	○	○	○	○	○	○
		P83	○	○	×	○	○	×	○	○	×
		PA5	○	○	○	○	○	×	○	○	○
		PD3	○	○	○	○	○	×	○	○	○
		PE5	○	○	○	○	○	○	○	○	○
	GTIOC0B (入出力)	P17	○	○	○	○	○	○	○	○	○
		P81	○	○	×	○	○	○	○	○	×
		PA0	○	○	○	○	○	○	○	○	○
		PD2	○	○	○	○	○	○	○	○	○
		PE2	○	○	○	○	○	×	○	○	○
	GTIOC1A (入出力)	P22	○	○	○	○	○	×	○	○	○
		PA2	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○
		PD1	○	○	○	○	○	○	○	○	○
		PE4	○	○	○	○	○	○	○	○	○
	GTIOC1B (入出力)	P67	○	○	×	○	○	○	○	○	×
		P87	○	○	×	○	○	○	○	○	×
		PC3	○	○	○	○	○	×	○	○	○
		PD0	○	○	○	○	○	×	○	○	○
		PE1	○	○	○	○	○	×	○	○	○
	GTIOC2A (入出力)	P21	○	○	○	○	○	○	○	○	○
		P82	○	○	×	○	○	○	○	○	×
		PA1	○	○	○	○	○	○	○	○	○
		PE3	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
汎用 PWM タイマ/汎用 PWM タイマ W	GTIOC2B (入出力)	P66	○	○	×	○	○	○	○	○	×
		P86	○	○	×	○	○	○	○	○	×
		PC2	○	○	○	○	○	○	○	○	○
		PE0	○	○	○	○	○	×	○	○	○
	GTIOC3A (入出力)	PC7	○	○	○	○	○	○	○	○	○
		PE7	○	○	○	○	○	×	○	○	○
	GTIOC3B (入出力)	PC6	○	○	○	○	○	○	○	○	○
		PE6	○	○	○	○	○	×	○	○	○
	GTETRG (入力)	P15	○	○	○						
		PA6	○	○	○						
		PC4	○	○	○						
	GTADSM0 (出力)	P12				○	○	×	○	○	○
	GTADSM1 (出力)	P13				○	○	×	○	○	○
	GTETRGA (入力)	P15				○	○	○	○	○	○
	GTETRGB (入力)	PA6				○	○	○	○	○	○
	GTETRGC (入力)	PC4				○	○	○	○	○	○
	GTETRGD (入力)	P14				○	○	○	○	○	○
16 ビットタイマパルスユニット	TIOCA0 (入出力)	P86	○	○	×	○	○	○	○	○	×
		PA0	○	○	○	○	○	○	○	○	○
	TIOCB0 (入出力)	P17	○	○	○	○	○	○	○	○	○
		PA1	○	○	○	○	○	○	○	○	○
	TIOCC0 (入出力)	P32	○	○	○	○	○	○	○	○	○
		P85	×	×	×	○	×	×	○	×	×
	TIOCD0 (入出力)	P33	○	○	○	○	○	○	○	○	○
		PA3	○	○	○	○	○	○	○	○	○
	TIOCA1 (入出力)	P56	×	○	×	○	○	○	○	○	×
		PA4	○	○	○	○	○	○	○	○	○
	TIOCB1 (入出力)	P16	○	○	○	○	○	○	○	○	○
		PA5	○	○	○	○	○	×	○	○	○
	TIOCA2 (入出力)	P87	○	○	×	○	○	○	○	○	×
		PA6	○	○	○	○	○	○	○	○	○
	TIOCB2 (入出力)	P15	○	○	○	○	○	○	○	○	○
		PA7	○	○	○	○	○	×	○	○	○
	TIOCA3 (入出力)	P21	○	○	○	○	○	○	○	○	○
		PB0	○	○	○	○	○	○	○	○	○
	TIOCB3 (入出力)	P20	○	○	○	○	○	○	○	○	○
		PB1	○	○	○	○	○	○	○	○	○
	TIOCC3 (入出力)	P22	○	○	○	○	○	×	○	○	○
		PB2	○	○	○	○	○	×	○	○	○
	TIOCD3 (入出力)	P23	○	○	○	○	○	○	○	○	○
		PB3	○	○	○	○	○	○	○	○	○
	TIOCA4 (入出力)	P25	○	○	○	○	○	○	○	○	○
		PB4	○	○	○	○	○	○	○	○	○
	TIOCB4 (入出力)	P24	○	○	○	○	○	○	○	○	○
		PB5	○	○	○	○	○	○	○	○	○
	TIOCA5 (入出力)	P13	○	○	○	○	○	×	○	○	○
		PB6	○	○	○	○	○	○	○	○	○
	TIOCB5 (入出力)	P14	○	○	○	○	○	○	○	○	○
		PB7	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
16 ビットタイマパルスユニット	TCLKA (入力)	P14	○	○	○	○	○	○	○	○	○
		PC2	○	○	○	○	○	○	○	○	○
	TCLKB (入力)	P15	○	○	○	○	○	○	○	○	○
		PA3	○	○	○	○	○	○	○	○	○
		PC3	○	○	○	○	○	×	○	○	○
	TCLKC (入力)	P16	○	○	○	○	○	○	○	○	○
		PB2	○	○	○	○	○	×	○	○	○
		PC0	○	○	○	○	○	×	○	○	○
	TCLKD (入力)	P17	○	○	○	○	○	○	○	○	○
		PB3	○	○	○	○	○	○	○	○	○
		PC1	○	○	○	○	○	×	○	○	○
プログラマブルパルスジェネレータ	PO0 (出力)	P20	○	○	○	○	○	○	○	○	○
	PO1 (出力)	P21	○	○	○	○	○	○	○	○	○
	PO2 (出力)	P22	○	○	○	○	○	×	○	○	○
	PO3 (出力)	P23	○	○	○	○	○	○	○	○	○
	PO4 (出力)	P24	○	○	○	○	○	○	○	○	○
	PO5 (出力)	P25	○	○	○	○	○	○	○	○	○
	PO6 (出力)	P26	○	○	○	○	○	○	○	○	○
	PO7 (出力)	P27	○	○	○	○	○	○	○	○	○
	PO8 (出力)	P30	○	○	○	○	○	○	○	○	○
	PO9 (出力)	P31	○	○	○	○	○	○	○	○	○
	PO10 (出力)	P32	○	○	○	○	○	○	○	○	○
	PO11 (出力)	P33	○	○	○	○	○	○	○	○	○
	PO12 (出力)	P34	○	○	○	○	○	○	○	○	○
	PO13 (出力)	P13	○	○	○	○	○	×	○	○	○
		P15	○	○	○	○	○	○	○	○	○
	PO14 (出力)	P16	○	○	○	○	○	○	○	○	○
	PO15 (出力)	P14	○	○	○	○	○	○	○	○	○
		P17	○	○	○	○	○	○	○	○	○
	PO16 (出力)	P73	○	○	×	○	○	×	○	○	×
		PA0	○	○	○	○	○	○	○	○	○
	PO17 (出力)	PA1	○	○	○	○	○	○	○	○	○
		PC0	○	○	○	○	○	×	○	○	○
	PO18 (出力)	PA2	○	○	○	○	○	○	○	○	○
		PC1	○	○	○	○	○	×	○	○	○
		PE1	○	○	○	○	○	×	○	○	○
	PO19 (出力)	P74	○	○	×	○	○	×	○	○	×
		PA3	○	○	○	○	○	○	○	○	○
	PO20 (出力)	P75	○	○	×	○	○	×	○	○	×
		PA4	○	○	○	○	○	○	○	○	○
	PO21 (出力)	PA5	○	○	○	○	○	×	○	○	○
		PC2	○	○	○	○	○	○	○	○	○
	PO22 (出力)	P76	○	○	×	○	○	×	○	○	×
		PA6	○	○	○	○	○	○	○	○	○
	PO23 (出力)	P77	○	○	×	○	○	×	○	○	×
		PA7	○	○	○	○	○	×	○	○	○
		PE2	○	○	○	○	○	×	○	○	○
	PO24 (出力)	PB0	○	○	○	○	○	○	○	○	○
		PC3	○	○	○	○	○	×	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
プログラマブルパルスジェネレータ	PO25 (出力)	PB1	○	○	○	○	○	○	○	○	○
		PC4	○	○	○	○	○	○	○	○	○
	PO26 (出力)	P80	○	○	×	○	○	○	○	○	×
		PB2	○	○	○	○	○	×	○	○	○
		PE3	○	○	○	○	○	○	○	○	○
	PO27 (出力)	P81	○	○	×	○	○	○	○	○	×
		PB3	○	○	○	○	○	○	○	○	○
	PO28 (出力)	P82	○	○	×	○	○	○	○	○	×
		PB4	○	○	○	○	○	○	○	○	○
		PE4	○	○	○	○	○	○	○	○	○
	PO29 (出力)	PB5	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○
	PO30 (出力)	PB6	○	○	○	○	○	○	○	○	○
		PC6	○	○	○	○	○	○	○	○	○
	PO31 (出力)	PB7	○	○	○	○	○	○	○	○	○
		PC7	○	○	○	○	○	○	○	○	○
8 ビットタイマ	TMO0 (出力)	P22	○	○	○	○	○	×	○	○	○
		PB3	○	○	○	○	○	○	○	○	○
	TMCI0 (入力)	P01	○	○	×	○	○	×	○	○	×
		P21	○	○	○	○	○	○	○	○	○
		PB1	○	○	○	○	○	○	○	○	○
	TMRI0 (入力)	P00	○	○	×	○	○	○	○	○	×
		P20	○	○	○	○	○	○	○	○	○
		PA4	○	○	○	○	○	○	○	○	○
	TMO1 (出力)	P17	○	○	○	○	○	○	○	○	○
		P26	○	○	○	○	○	○	○	○	○
	TMCI1 (入力)	P02	○	○	×	○	○	×	○	○	×
		P12	○	○	○	○	○	×	○	○	○
		P54	×	○	○	○	○	×	○	○	○
		PC4	○	○	○	○	○	○	○	○	○
	TMRI1 (入力)	P24	○	○	○	○	○	○	○	○	○
		PB5	○	○	○	○	○	○	○	○	○
	TMO2 (出力)	P16	○	○	○	○	○	○	○	○	○
		PC7	○	○	○	○	○	○	○	○	○
	TMCI2 (入力)	P15	○	○	○	○	○	○	○	○	○
		P31	○	○	○	○	○	○	○	○	○
		PC6	○	○	○	○	○	○	○	○	○
	TMRI2 (入力)	P14	○	○	○	○	○	○	○	○	○
		PC5	○	○	○	○	○	○	○	○	○
	TMO3 (出力)	P13	○	○	○	○	○	×	○	○	○
		P32	○	○	○	○	○	○	○	○	○
		P55	×	○	○	○	○	×	○	○	○
	TMCI3 (入力)	P11	○	×	×	○	×	×	○	×	×
		P27	○	○	○	○	○	○	○	○	○
		P34	○	○	○	○	○	○	○	○	○
		PA6	○	○	○	○	○	○	○	○	○
	TMRI3 (入力)	P10	○	×	×	○	×	×	○	×	×
		P30	○	○	○	○	○	○	○	○	○
		P33	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
コンペアマッチタイマ W	TOC0 (出力)	PC7	○	○	○	○	○	×	○	○	○
	TIC0 (入力)	PC6	○	○	○	○	○	×	○	○	○
	TOC1 (出力)	PE7	○	○	○	○	○	×	○	○	○
	TIC1 (入力)	PE6	○	○	○	○	○	×	○	○	○
	TOC2 (出力)	PD3	○	○	○	○	○	×	○	○	○
	TIC2 (入力)	PD2	○	○	○	○	○	×	○	○	○
	TOC3 (出力)	PE3	○	○	○	○	○	×	○	○	○
	TIC3 (入力)	PE2	○	○	○	○	○	×	○	○	○
イーサネットコントローラ	REF50CK0 (入力)	P76	○	○	×	○	○	×	○	○	×
		PB2	○	○	○	○	○	×	○	○	○
		PE5	○	○	○	○	○	○	○	○	○
	RMII0_CRS_DV (入力)	P83	○	○	×	○	○	×	○	○	×
		PB7	○	○	○	○	○	○	○	○	○
	RMII0_TXD0 (出力)	P81	○	○	×	○	○	○	○	○	×
		PB5	○	○	○	○	○	○	○	○	○
	RMII0_TXD1 (出力)	P82	○	○	×	○	○	○	○	○	×
		PB6	○	○	○	○	○	○	○	○	○
	RMII0_RXD0 (入力)	P75	○	○	×	○	○	×	○	○	×
		PB1	○	○	○	○	○	○	○	○	○
	RMII0_RXD1 (入力)	P74	○	○	×	○	○	×	○	○	×
		PB0	○	○	○	○	○	○	○	○	○
	RMII0_TXD_EN (出力)	P80	○	○	×	○	○	○	○	○	×
		PA0	○	○	○	○	○	○	○	○	○
		PB4	○	○	○	○	○	○	○	○	○
	RMII0_RX_ER (入力)	P77	○	○	×	○	○	×	○	○	×
		PB3	○	○	○	○	○	○	○	○	○
	ET0_CRS (入力)	P83	○	○	×	○	○	×	○	○	×
		PB7	○	○	○	○	○	○	○	○	○
	ET0_RX_DV (入力)	PC2	○	○	○	○	○	○	○	○	○
	ET0_EXOUT (出力)	P55	×	○	○	○	○	×	○	○	○
		PA6	○	○	○	○	○	○	○	○	○
		PJ3	○	○	○	○	○	×	○	○	○
	ET0_LINKSTA (入力)	P34	○	○	○	○	○	○	○	○	○
		P54	×	○	○	○	○	×	○	○	○
		PA5	○	○	○	○	○	×	○	○	○
	ET0_ETXD0 (出力)	P81	○	○	×	○	○	○	○	○	×
		PB5	○	○	○	○	○	○	○	○	○
	ET0_ETXD1 (出力)	P82	○	○	×	○	○	○	○	○	×
		PB6	○	○	○	○	○	○	○	○	○
	ET0_ETXD2 (出力)	PC5	○	○	○	○	○	○	○	○	○
	ET0_ETXD3 (出力)	PC6	○	○	○	○	○	○	○	○	○
	ET0_ERXD0 (入力)	P75	○	○	×	○	○	×	○	○	×
		PB1	○	○	○	○	○	○	○	○	○
	ET0_ERXD1 (入力)	P74	○	○	×	○	○	×	○	○	×
		PB0	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
イーサネットコントローラ	ET0_ERXD2 (入力)	PC1	○	○	○	○	○	×	○	○	○
		PE4	○	○	○	○	○	○	○	○	○
	ET0_ERXD3 (入力)	PC0	○	○	○	○	○	×	○	○	○
		PE3	○	○	○	○	○	○	○	○	○
	ET0_TX_EN (出力)	P80	○	○	×	○	○	○	○	○	×
		PA0	○	○	○	○	○	○	○	○	○
		PB4	○	○	○	○	○	○	○	○	○
	ET0_TX_ER (出力)	PC3	○	○	○	○	○	×	○	○	○
	ET0_RX_ER (入力)	P77	○	○	×	○	○	×	○	○	×
		PB3	○	○	○	○	○	○	○	○	○
	ET0_TX_CLK (入力)	PC4	○	○	○	○	○	○	○	○	○
	ET0_RX_CLK (入力)	P76	○	○	×	○	○	×	○	○	×
		PB2	○	○	○	○	○	×	○	○	○
		PE5	○	○	○	○	○	○	○	○	○
	ET0_COL (入力)	PC7	○	○	○	○	○	○	○	○	○
	ET0_WOL (出力)	P73	○	○	×	○	○	×	○	○	×
		PA1	○	○	○	○	○	○	○	○	○
		PA7	○	○	○	○	○	×	○	○	○
	ET0_MDC (出力)	P72	○	○	×	○	×	×	○	○	×
		PA4	○	○	○	○	○	○	○	○	○
	ET0_MDIO (入出力)	P71	○	○	×	○	×	×	○	○	×
		PA3	○	○	○	○	○	○	○	○	○
	REF50CK1 (入力)	PG0	○	×	×	○	○	×	○	×	×
		PD6	×	×	×	○	○	○	○	○	×
	RMII1_CRS_DV (入力)	P92	○	×	×	○	○	○	○	○	×
	RMII1_TXD0 (出力)	PG3	○	×	×	○	×	×	○	×	×
		P64	×	×	×	○	○	○	○	○	×
	RMII1_TXD1 (出力)	PG4	○	×	×	○	×	×	○	×	×
		P63	×	×	×	○	○	○	○	○	×
	RMII1_RXD0 (入力)	P94	○	×	×	○	×	×	○	×	×
		P62	×	×	×	○	○	○	○	○	×
	RMII1_RXD1 (入力)	P95	○	×	×	○	×	×	○	×	×
		P61	×	×	×	○	○	○	○	○	×
	RMII1_TXD_EN (出力)	P60	○	×	×	○	○	○	○	○	×
	RMII1_RX_ER (入力)	PG1	○	×	×	○	○	×	○	×	×
		PD7	×	×	×	○	○	○	○	○	×
	ET1_CRS (入力)	P92	○	×	×	○	○	○	○	×	×
	ET1_RX_DV (入力)	P90	○	×	×	○	○	○	○	×	×
	ET1_EXOUT (出力)	P26	○	×	×	○	○	○	○	×	×
		PD2	×	×	×	○	○	○	○	×	×
	ET1_LINKSTA (入力)	P93	○	×	×	○	○	○	○	×	×
		P84	×	×	×	○	×	×	○	×	×
	ET1_ETXD0 (出力)	PG3	○	×	×	○	×	×	○	×	×
		P64	×	×	×	○	○	○	○	×	×

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
イーサネットコントローラ	ET1_ETXD1 (出力)	PG4	○	×	×	○	×	×	○	×	×
		P63	×	×	×	○	○	○	○	×	×
	ET1_ETXD2 (出力)	PG5	○	×	×	○	○	○	○	×	×
	ET1_ETXD3 (出力)	PG6	○	×	×	○	○	○	○	×	×
	ET1_ERXD0 (入力)	P94	○	×	×	○	×	×	○	×	×
		P62	×	×	×	○	○	○	○	×	×
	ET1_ERXD1 (入力)	P95	○	×	×	○	×	×	○	×	×
		P61	×	×	×	○	○	○	○	×	×
	ET1_ERXD2 (入力)	P96	○	×	×	○	○	○	○	×	×
	ET1_ERXD3 (入力)	P97	○	×	×	○	○	○	○	×	×
	ET1_TX_EN (出力)	P60	○	×	×	○	○	○	○	×	×
	ET1_TX_ER (出力)	PG7	○	×	×	○	○	×	○	×	×
	ET1_RX_ER (入力)	PG1	○	×	×	○	○	×	○	×	×
		PD7	×	×	×	○	○	○	○	×	×
	ET1_TX_CLK (入力)	PG2	○	×	×	○	○	○	○	×	×
	ET1_RX_CLK (入力)	PG0	○	×	×	○	○	×	○	×	×
		PD6	×	×	×	○	○	○	○	×	×
	ET1_COL (入力)	P91	○	×	×	○	○	○	○	×	×
	ET1_WOL (出力)	P27	○	×	×	○	○	○	○	×	×
		PD3	×	×	×	○	○	×	○	×	×
	ET1_MDC (出力)	P31	○	×	×	○	○	○	○	×	×
		PD5	×	×	×	○	○	×	○	×	×
	ET1_MDIO (入出力)	P30	○	×	×	○	○	○	○	×	×
		PD4	×	×	×	○	○	×	○	×	×
シリアルコミュニケーションインタフェース	RXD0 (入力) / SMISO0 (入出力) / SSCL0 (入出力)	P21	○	○	○	○	○	○	○	○	○
		P33	○	○	○	○	○	○	○	○	○
	TXD0 (出力) / SMOSI0 (入出力) / SSDA0 (入出力)	P20	○	○	○	○	○	○	○	○	○
		P32	○	○	○	○	○	○	○	○	○
	SCK0 (入出力)	P22	○	○	○	○	○	×	○	○	○
		P34	○	○	○	○	○	○	○	○	○
	CTS0# (入力) / RTS0# (出力) / SS0# (入力)	P23	○	○	○	○	○	○	○	○	○
		PJ3	○	○	○	○	○	×	○	○	○
	RXD1 (入力) / SMISO1 (入出力) / SSCL1 (入出力)	P15	○	○	○	○	○	○	○	○	○
		P30	○	○	○	○	○	○	○	○	○
		PF2	○	×	×	○	×	×	○	×	×
	TXD1 (出力) / SMOSI1 (入出力) / SSDA1 (入出力)	P16	○	○	○	○	○	○	○	○	○
		P26	○	○	○	○	○	○	○	○	○
		PF0	○	×	×	○	×	×	○	×	×

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
シリアルコミュニケーションインタフェース	SCK1 (入出力)	P17	○	○	○	○	○	○	○	○	○
		P27	○	○	○	○	○	○	○	○	○
		PF1	○	×	×	○	×	×	○	×	×
	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P14	○	○	○	○	○	○	○	○	○
		P31	○	○	○	○	○	○	○	○	○
	RXD2 (入力) / SMISO2 (入出力) / SSCL2 (入出力)	P12	○	○	○	○	○	×	○	○	○
		P52	○	○	○	○	○	○	○	○	○
	TXD2 (出力) / SMOSI2 (入出力) / SSDA2 (入出力)	P13	○	○	○	○	○	×	○	○	○
		P50	○	○	○	○	○	○	○	○	○
	SCK2 (入出力)	P11	○	×	×	○	×	×	○	×	×
		P51	○	○	○	○	○	○	○	○	○
	CTS2# (入力) / RTS2# (出力) / SS2# (入力)	P54	×	○	○	○	○	×	○	○	○
		PJ5	○	○	×	○	×	×	○	○	×
	RXD3 (入力) / SMISO3 (入出力) / SSCL3 (入出力)	P16	○	○	○	○	○	○	○	○	○
		P25	○	○	○	○	○	○	○	○	○
	TXD3 (出力) / SMOSI3 (入出力) / SSDA3 (入出力)	P17	○	○	○	○	○	○	○	○	○
		P23	○	○	○	○	○	○	○	○	○
	SCK3 (入出力)	P15	○	○	○	○	○	○	○	○	○
		P24	○	○	○	○	○	○	○	○	○
	CTS3# (入力) / RTS3# (出力) / SS3# (入力)	P26	○	○	○	○	○	○	○	○	○
	RXD4 (入力) / SMISO4 (入出力) / SSCL4 (入出力)	PB0	○	○	×	○	○	○	○	○	×
	TXD4 (出力) / SMOSI4 (入出力) / SSDA4 (入出力)	PB1	○	○	×	○	○	○	○	○	×
	SCK4 (入出力)	PB3	○	○	×	○	○	○	○	○	×
	CTS4# (入力) / RTS4# (出力) / SS4# (入力)	PB2	○	○	×	○	○	×	○	○	×
	RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	PA2	○	○	○	○	○	○	○	○	○
		PA3	○	○	○	○	○	○	○	○	○
		PC2	○	○	○	○	○	○	○	○	○
	TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	PA4	○	○	○	○	○	○	○	○	○
		PC3	○	○	○	○	○	×	○	○	○
	SCK5 (入出力)	PA1	○	○	○	○	○	○	○	○	○
		PC1	○	○	○	○	○	×	○	○	○
		PC4	○	○	○	○	○	○	○	○	○
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PA6	○	○	○	○	○	○	○	○	○
		PC0	○	○	○	○	○	×	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
シリアルコミュニケーションインタフェース	RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	P01	○	○	×	○	○	×	○	○	×
		P33	○	○	○	○	○	○	○	○	○
		PB0	○	○	○	○	○	○	○	○	○
	TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	P00	○	○	×	○	○	○	○	○	×
		P32	○	○	○	○	○	○	○	○	○
		PB1	○	○	○	○	○	○	○	○	○
	SCK6 (入出力)	P02	○	○	×	○	○	×	○	○	×
		P34	○	○	○	○	○	○	○	○	○
		PB3	○	○	○	○	○	○	○	○	○
	CTS6# (入力) / RTS6# (出力) / SS6# (入力)	PB2	○	○	○	○	○	×	○	○	○
		PJ3	○	○	○	○	○	×	○	○	○
	RXD7 (入力) / SMISO7 (入出力) / SSCL7 (入出力)	P92	○	○	×	○	○	○	○	○	×
		P57	×	×	×	○	×	×	○	×	×
	TXD7 (出力) / SMOSI7 (入出力) / SSDA7 (入出力)	P90	○	○	×	○	○	○	○	○	×
		P55	×	×	×	○	○	×	○	○	×
	SCK7 (入出力)	P91	○	○	×	○	○	○	○	○	×
		P56	×	×	×	○	○	○	○	○	×
	CTS7# (入力) / RTS7# (出力) / SS7# (入力)	P93	○	○	×	○	○	○	○	○	×
	RXD8 (入力) / SMISO8 (入出力) / SSCL8 (入出力)	PC6	○	○	○	●	●	●	●	●	●
		PJ1	×	×	×	●	×	×	●	×	×
	TXD8 (出力) / SMOSI8 (入出力) / SSDA8 (入出力)	PC7	○	○	○	●	●	●	●	●	●
		PJ2	×	×	×	●	●	×	●	×	×
	SCK8 (入出力) / RTS8# (出力)	PC5	○	○	○	○	○	○	○	○	○
	CTS8# (入力) / SS8# (入力)	PC4	○	○	○	●	●	●	●	●	●
	SCK8 (入出力)	PJ0				○	×	×	○	×	×
	RXD9 (入力) / SMISO9 (入出力) / SSCL9 (入出力)	PB6	○	○	○	●	●	●	●	●	●
	TXD9 (出力) / SMOSI9 (入出力) / SSDA9 (入出力)	PB7	○	○	○	●	●	●	●	●	●
	SCK9 (入出力) / RTS9# (出力)	PB5	○	○	○	○	○	○	○	○	○
	CTS9# (入力) / SS9# (入力)	PB4	○	○	○	●	●	●	●	●	●
	RXD10 (入力) / SMISO10 (入出力) / SSCL10 (入出力)	P81	○	○	×	●	●	●	●	●	×
		P86	○	○	×	●	●	●	●	●	×
		PC6	×	×	×	●	●	●	●	●	●
	TXD10 (出力) / SMOSI10 (入出力) / SSDA10 (入出力)	P82	○	○	×	●	●	●	●	●	×
		P87	○	○	×	●	●	●	●	●	×
		PC7	×	×	×	●	●	●	●	●	●

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
シリアルコミュニケーションインタフェース	SCK10 (入出力)	P80	○	○	×	×	×	×	×	×	×
		P83	○	○	×	×	×	×	×	×	×
		PC5	×	×	×	○	○	○	○	○	○
	RTS10# (出力) / SCK10 (入出力)	P80	○	○	×	●	●	●	●	●	×
	CTS10# (入力) / SCK10 (入出力) / SS10# (入力)	P83	○	○	×	●	●	×	●	●	×
	CTS10# (入力) / RTS10# (出力) / SS10# (入力)	PC4				○	○	○	○	○	○
	RXD11 (入力) /	P76	○	○	×	●	●	×	●	●	×
	SMISO11 (入出力) / SSCL11 (入出力)	PB6	×	×	×	●	●	●	●	●	●
	TXD11 (出力) /	P77	○	○	×	●	●	×	●	●	×
	SMOSI11 (入出力) / SSDA11 (入出力)	PB7	×	×	×	●	●	●	●	●	●
	SCK11 (入出力) / RTS11# (出力)	P75	○	○	×	○	○	×	○	○	×
	SCK11 (入出力)	PB5				○	○	○	○	○	○
	CTS11# (入力) / SS11# (入力)	P74	○	○	×	●	●	×	●	●	×
	CTS11# (入力) / RTS11# (出力) / SS11# (入力)	PB4				○	○	○	○	○	○
	RXD12 (入力) / SMISO12 (入出力) / SSCL12 (入出力) / RXDX12 (入力)	PE2	○	○	○	○	○	×	○	○	○
	TXD12 (出力) / SMOSI12 (入出力) / SSDA12 (入出力) / TXDX12 (出力) / SIOX12 (入出力)	PE1	○	○	○	○	○	×	○	○	○
	SCK12 (入出力)	PE0	○	○	○	○	○	×	○	○	○
	CTS12# (入力) / RTS12# (出力) / SS12# (入力)	PE3	○	○	○	○	○	×	○	○	○
I^2C バスインタフェース	SCL0[FM+] (入出力)	P12	○	○	○	○	○	×	○	○	○
	SDA0[FM+] (入出力)	P13	○	○	○	○	○	×	○	○	○
	SCL2-DS (入出力)	P16	○	○	○	○	○	○	○	○	○
	SDA2-DS (入出力)	P17	○	○	○	○	○	○	○	○	○
	SCL1 (入出力)	P21				○	○	○	○	○	○
	SDA1 (入出力)	P20				○	○	○	○	○	○
USB2.0FS ホスト/ファンクションモジュール	USB0_VBUS (入力)	P16	○	○	○	○	○	○	○	○	○
	USB0_EXICEN (出力)	P21	○	○	○	○	○	○	○	○	○
	USB0_VBUSEN (出力)	P16	○	○	○	○	○	○	○	○	○
		P24	○	○	○	○	○	○	○	○	○
		P32	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
USB2.0FS ホスト/ファンクションモジュール	USB0_OVRCURA (入力)	P14	○	○	○	○	○	○	○	○	○
	USB0_OVRCURB (入力)	P16	○	○	○	○	○	○	○	○	○
		P22	○	○	○	○	○	×	○	○	○
	USB0_ID (入力)	P20	○	○	○	○	○	○	○	○	○
USB2.0HS ホスト/ファンクションモジュール	USBA_VBUS (入力)	P11	○	×	×						
	USBA_EXICEN (出力)	P21	○	×	×						
	USBA_VBUSEN (出力)	P11	○	×	×						
		P15	○	×	×						
	USBA_OVRCURA (入力)	P10	○	×	×						
	USBA_OVRCURB (入力)	P22	○	×	×						
	USBA_ID (入力)	P20	○	×	×						
CAN モジュール	CRX0 (入力)	P33	○	○	○	○	○	○	○	○	○
		PD2	○	○	○	○	○	○	○	○	○
	CTX0 (出力)	P32	○	○	○	○	○	○	○	○	○
		PD1	○	○	○	○	○	○	○	○	○
	CRX1-DS (入力)	P15	○	○	○	○	○	○	○	○	○
	CRX1 (入力)	P55	×	○	○	○	○	×	○	○	○
	CTX1 (出力)	P14	○	○	○	○	○	○	○	○	○
		P54	×	○	○	○	○	×	○	○	○
		P23	×	×	×	○	○	○	○	○	○
	CRX2 (入力)	P67	○	○	×	○	○	○	○	○	×
	CTX2 (出力)	P66	○	○	×	○	○	○	○	○	×
シリアルペリフェラルインタフェース	RSPCKA (入出力)	PA5	○	○	○	○	○	×	○	○	○
		PC5	○	○	○	○	○	×	○	○	○
	MOSIA (入出力)	PA6	○	○	○	○	○	×	○	○	○
		PC6	○	○	○	○	○	×	○	○	○
	MISOA (入出力)	PA7	○	○	○	○	○	×	○	○	○
		PC7	○	○	○	○	○	×	○	○	○
	SSLA0 (入出力)	PA4	○	○	○	○	○	×	○	○	○
		PC4	○	○	○	○	○	×	○	○	○
	SSLA1 (出力)	PA0	○	○	○	○	○	×	○	○	○
		PC0	○	○	○	○	○	×	○	○	○
	SSLA2 (出力)	PA1	○	○	○	○	○	×	○	○	○
		PC1	○	○	○	○	○	×	○	○	○
	SSLA3 (出力)	PA2	○	○	○	○	○	×	○	○	○
		PC2	○	○	○	○	○	×	○	○	○
	RSPCKB (入出力)	P27	○	○	○	○	○	○	○	○	○
		PE5	○	○	○	○	○	○	○	○	○
	MOSIB (入出力)	P26	○	○	○	○	○	○	○	○	○
		PE6	○	○	○	○	○	×	○	○	○
	MISOB (入出力)	P30	○	○	○	○	○	○	○	○	○
		PE7	○	○	○	○	○	×	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
シリアルペリフェラルインタフェース	SSLB0 (入出力)	P31	○	○	○	○	○	○	○	○	○
		PE4	○	○	○	○	○	○	○	○	○
	SSLB1 (出力)	P50	○	○	○	○	○	○	○	○	○
		PE0	○	○	○	○	○	×	○	○	○
	SSLB2 (出力)	P51	○	○	○	○	○	○	○	○	○
		PE1	○	○	○	○	○	×	○	○	○
	SSLB3 (出力)	P52	○	○	○	○	○	○	○	○	○
		PE2	○	○	○	○	○	×	○	○	○
	RSPCKC (入出力)	P56				○	×	×	○	×	×
		PD3				○	○	×	○	○	○
	MOSIC (入出力)	P54				○	×	×	○	×	×
		PD1				○	○	×	○	○	○
	MISOC (入出力)	P55				○	×	×	○	×	×
		PD2				○	○	×	○	○	○
	SSLC0 (入出力)	P57				○	×	×	○	×	×
		PD4				○	○	×	○	○	○
	SSLC1 (出力)	PD5				○	○	×	○	○	○
		PJ0				○	×	×	○	×	×
	SSLC2 (出力)	PD6				○	○	×	○	○	○
		PJ1				○	×	×	○	×	×
	SSLC3 (出力)	PD7				○	○	×	○	○	○
		PJ2				○	×	×	○	×	×
リアルタイムクロック	RTCOUT (出力)	P16	○	○	○	○	○	○	○	○	○
		P32	○	○	○	○	○	○	○	○	○
	RTCIC0 (入力) (注 1)	P30	○	○	○	○	○	○	○	○	○
	RTCIC1 (入力) (注 1)	P31	○	○	○	○	○	○	○	○	○
	RTCIC2 (入力) (注 1)	P32	○	○	○	○	○	○	○	○	○
12 ビット A/D コンバータ	AN000 (入力) (注 1)	P40	○	○	○	○	○	○	○	○	○
	AN001 (入力) (注 1)	P41	○	○	○	○	○	○	○	○	○
	AN002 (入力) (注 1)	P42	○	○	○	○	○	○	○	○	○
	AN003 (入力) (注 1)	P43	○	○	○	○	○	×	○	○	○
	AN004 (入力) (注 1)	P44	○	○	○	○	○	×	○	○	○
	AN005 (入力) (注 1)	P45	○	○	○	○	×	×	○	○	○
	AN006 (入力) (注 1)	P46	○	○	○	○	×	×	○	○	○
	AN007 (入力) (注 1)	P47	○	○	○	○	×	×	○	○	○
	ADTRG0# (入力)	P07	○	○	○	○	×	×	○	○	○
		P16	○	○	○	○	○	○	○	○	○
		P25	○	○	○	○	○	○	○	○	○
	AN100 (入力) (注 1)	PE2	○	○	○	○	○	×	○	○	○
	AN101 (入力) (注 1)	PE3	○	○	○	○	○	○	○	○	○
	AN102 (入力) (注 1)	PE4	○	○	○	○	○	○	○	○	○
	AN103 (入力) (注 1)	PE5	○	○	○	○	○	○	○	○	○
	AN104 (入力) (注 1)	PE6	○	○	○	○	○	×	○	○	○
	AN105 (入力) (注 1)	PE7	○	○	○	○	○	×	○	○	○
	AN106 (入力) (注 1)	PD6	○	○	○	○	○	○	○	○	○
	AN107 (入力) (注 1)	PD7	○	○	○	○	○	○	○	○	○
	AN108 (入力) (注 1)	PD0	○	○	○	○	○	×	○	○	○
	AN109 (入力) (注 1)	PD1	○	○	○	○	○	○	○	○	○
	AN110 (入力) (注 1)	PD2	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
12 ビット A/D コンバータ	AN111 (入力) (注 1)	PD3	○	○	○	○	○	×	○	○	○
	AN112 (入力) (注 1)	PD4	○	○	○	○	○	×	○	○	○
	AN113 (入力) (注 1)	PD5	○	○	○	○	○	×	○	○	○
	AN114 (入力) (注 1)	P90	○	○	×	○	○	○	○	○	×
	AN115 (入力) (注 1)	P91	○	○	×	○	○	○	○	○	×
	AN116 (入力) (注 1)	P92	○	○	×	○	○	○	○	○	×
	AN117 (入力) (注 1)	P93	○	○	×	○	○	○	○	○	×
	AN118 (入力) (注 1)	P00	○	○	×	○	○	○	○	○	×
	AN119 (入力) (注 1)	P01	○	○	×	○	○	×	○	○	×
	AN120 (入力) (注 1)	P02	○	○	×	○	○	×	○	○	×
	ANEX0 (出力) (注 1)	PE0	○	○	○	○	○	×	○	○	○
	ANEX1 (入力) (注 1)	PE1	○	○	○	○	○	×	○	○	○
	ADTRG1# (入力)	P13	○	○	○	○	○	×	○	○	○
		P17	○	○	○	○	○	○	○	○	○
12 ビット D/A コンバータ	DA0 (出力) (注 1)	P03	○	○	×	○	○	×	○	○	×
	DA1 (出力) (注 1)	P05	○	○	○	○	○	×	○	○	○
パラレルデータキャプチャユニット	PIXCLK (入力)	P24	○	○	×	○	○	×	○	○	×
	VSYNC (入力)	P32	○	○	×	○	○	×	○	○	×
	HSYNC (入力)	P25	○	○	×	○	○	×	○	○	×
	PIXD0 (入力)	P15	○	○	×	○	○	×	○	○	×
	PIXD1 (入力)	P86	○	○	×	○	○	×	○	○	×
	PIXD2 (入力)	P87	○	○	×	○	○	×	○	○	×
	PIXD3 (入力)	P17	○	○	×	○	○	×	○	○	×
	PIXD4 (入力)	P20	○	○	×	○	○	×	○	○	×
	PIXD5 (入力)	P21	○	○	×	○	○	×	○	○	×
	PIXD6 (入力)	P22	○	○	×	○	○	×	○	○	×
	PIXD7 (入力)	P23	○	○	×	○	○	×	○	○	×
	PCKO (出力)	P33	○	○	×	○	○	×	○	○	×
シリアルサウンドインタフェース/拡張シリアルサウンドインタフェース	SSISCK0 (入出力) / SSIBCK0 (入出力)	P23	○	○	○	○	○	○	○	○	○
		P01	×	×	×	○	○	×	○	○	×
	SSIWS0 (入出力) / SSILRCK0 (入出力)	P21	○	○	○	○	○	○	○	○	○
		PF5	×	×	×	○	×	×	○	○	×
	SSIRXD0 (入力)	P20	○	○	○	○	○	○	○	○	○
		PJ5	×	×	×	○	×	×	○	○	×
	SSITXD0 (出力)	P17	○	○	○	○	○	○	○	○	○
		PJ3	×	×	×	○	○	×	○	○	○
	SSISCK1 (入出力) / SSIBCK1 (入出力)	P24	○	○	○	○	○	○	○	○	○
		P02	×	×	×	○	○	×	○	○	×
	SSIWS1 (入出力) / SSILRCK1 (入出力)	P15	○	○	○	○	○	○	○	○	○
		P05	×	×	×	○	○	×	○	○	○
	SSIDATA1 (入出力)	P25	○	○	○	○	○	○	○	○	○
		P03	×	×	×	○	○	×	○	○	×
	AUDIO_MCLK (入力) / AUDIO_CLK (入力)	P22	○	○	○	○	○	×	○	○	○
		P00	×	×	×	○	○	○	○	○	×
MMC ホストインタフェース	MMC_RES# (出力)	P75	○	○	×	○	○	×	○	○	×
		PE7	○	○	○	○	○	×	○	○	○
	MMC_CLK (出力)	P77	○	○	×	○	○	×	○	○	×
		PD5	○	○	○	○	○	×	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
MMC ホストインタフェース	MMC_CD (入力)	PC2	○	○	×	○	○	×	○	○	×
		PE6	○	○	○	○	○	×	○	○	○
	MMC_CMD (入出力)	P76	○	○	×	○	○	×	○	○	×
		PD4	○	○	○	○	○	×	○	○	○
	MMC_D0 (入出力)	PC3	○	○	×	○	○	×	○	○	×
		PD6	○	○	○	○	○	×	○	○	○
	MMC_D1 (入出力)	PC4	○	○	×	○	○	×	○	○	×
		PD7	○	○	○	○	○	×	○	○	○
	MMC_D2 (入出力)	P80	○	○	×	○	○	×	○	○	×
		PD2	○	○	○	○	○	×	○	○	○
	MMC_D3 (入出力)	P81	○	○	×	○	○	×	○	○	×
		PD3	○	○	○	○	○	×	○	○	○
	MMC_D4 (入出力)	P82	○	○	×	○	○	×	○	○	×
		PE0	○	○	○	○	○	×	○	○	○
	MMC_D5 (入出力)	PC5	○	○	×	○	○	×	○	○	×
		PE1	○	○	○	○	○	×	○	○	○
	MMC_D6 (入出力)	PC6	○	○	×	○	○	×	○	○	×
		PE2	○	○	○	○	○	×	○	○	○
	MMC_D7 (入出力)	PC7	○	○	×	○	○	×	○	○	×
		PE3	○	○	○	○	○	×	○	○	○
SD ホストインタフェース	SDHI_CLK (出力)	P77	○	○	×	○	○	×	○	○	×
		PD5	○	○	○	○	○	×	○	○	○
		P21	×	×	×	○	○	×	○	○	×
	SDHI_CMD (入出力)	P76	○	○	×	○	○	×	○	○	×
		PD4	○	○	○	○	○	×	○	○	○
		P20	×	×	×	○	○	×	○	○	×
	SDHI_CD (入力)	P81	○	○	×	○	○	×	○	○	×
		PE6	○	○	○	○	○	×	○	○	○
		P25	×	×	×	○	○	×	○	○	×
	SDHI_WP (入力)	P80	○	○	×	○	○	×	○	○	×
		PE7	○	○	○	○	○	×	○	○	○
		P24	×	×	×	○	○	×	○	○	×
	SDHI_D0 (入出力)	PC3	○	○	×	○	○	×	○	○	×
		PD6	○	○	○	○	○	×	○	○	○
		P22	×	×	×	○	○	×	○	○	×
	SDHI_D1 (入出力)	PC4	○	○	×	○	○	×	○	○	×
		PD7	○	○	○	○	○	×	○	○	○
		P23	×	×	×	○	○	×	○	○	×
	SDHI_D2 (入出力)	P75	○	○	×	○	○	×	○	○	×
		PD2	○	○	○	○	○	×	○	○	○
		P87	×	×	×	○	○	×	○	○	×
	SDHI_D3 (入出力)	PC2	○	○	×	○	○	×	○	○	×
		PD3	○	○	○	○	○	×	○	○	○
		P17	×	×	×	○	○	×	○	○	×
クロック周波数精度測定回路	CACREF (入力)	PA0	○	○	○	○	○	○	○	○	○
		PC7	○	○	○	○	○	○	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
クアッドシリアルペリフェラルインタフェース	QSPCLK (入出力)	P77	○	○	×	○	○	×	○	○	×
		PD5	○	○	○	○	○	×	○	○	○
	QSSL (入出力)	P76	○	○	×	○	○	×	○	○	×
		PD4	○	○	○	○	○	×	○	○	○
	QMO /QIO0 (入出力)	PC3	○	○	×	○	○	×	○	○	×
		PD6	○	○	○	○	○	×	○	○	○
	QMI /QIO1 (入出力)	PC4	○	○	×	○	○	×	○	○	×
		PD7	○	○	○	○	○	×	○	○	○
	QIO2 (入出力)	P80	○	○	×	○	○	×	○	○	×
		PD2	○	○	○	○	○	×	○	○	○
	QIO3 (入出力)	P81	○	○	×	○	○	×	○	○	×
		PD3	○	○	○	○	○	×	○	○	○
イーサネットコントローラ用 PTP コントローラ	EPLSOUT0 (出力)	P17				○	○	○	○	○	○
		PJ0				○	×	×	○	×	×
		PJ5				○	×	×	○	○	×
	EPLSOUT1 (出力)	P11				○	×	×	○	×	×
		P67				○	○	○	○	○	×
		P87				○	○	○	○	○	×
		PJ1				○	×	×	○	×	×
イーサネット PHY マネジメントインタフェース	PMGI0_MDC (出力)	P72				○	×	×	○	○	×
		PA4				○	○	○	○	○	○
	PMGI0_MDIO (入出力)	P71				○	×	×	○	○	×
		PA3				○	○	○	○	○	○
	PMGI1_MDC (出力)	P31				○	○	○	○	○	×
		PD5				○	○	×	○	○	×
	PMGI1_MDIO (入出力)	P30				○	○	○	○	○	×
		PD4				○	○	×	○	○	×
EtherCAT スレーブコントローラ	CAT0_LINKSTA (入力)	P34				○	○	○			
		P54				○	○	×			
		PA5				○	○	×			
	CAT0_RX_CLK (入力)	P76				○	○	×			
		PB2				○	○	×			
		PE5				○	○	○			
	CAT0_RX_DV (入力)	P83				○	○	×			
		PB7				○	○	×			
		PC2				○	○	○			
	CAT0_ERXD0 (入力)	P75				○	○	○			
		PB1				○	○	○			
	CAT0_ERXD1 (入力)	P74				○	○	×			
		PB0				○	○	○			
	CAT0_ERXD2 (入力)	PC1				○	○	×			
		PE4				○	○	○			
	CAT0_ERXD3 (入力)	PC0				○	○	×			
		PE3				○	○	○			
	CAT0_RX_ER (入力)	P77				○	○	×			
		PB3				○	○	○			
	CAT0_TX_CLK (入力)	PC4				○	○	○			

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
EtherCAT スレーブコントローラ	CAT0_TX_EN (出力)	P80				○	○	○			
		PA0				○	○	○			
		PB4				○	○	○			
	CAT0_ETXD0 (出力)	P81				○	○	○			
		PB5				○	○	○			
	CAT0_ETXD1 (出力)	P82				○	○	○			
		PB6				○	○	○			
	CAT0_ETXD2 (出力)	PC5				○	○	○			
	CAT0_ETXD3 (出力)	PC6				○	○	○			
	CAT0_MDC (出力)	P72				○	×	×			
		PA4				○	○	○			
	CAT0_MDIO (入出力)	P71				○	×	×			
		PA3				○	○	○			
	CAT1_LINKSTA (入力)	P84				○	×	×			
		P93				○	○	○			
	CAT1_RX_CLK (入力)	PD6				○	○	○			
		PG0				○	○	×			
	CAT1_RX_DV (入力)	P90				○	○	○			
		P92				○	○	○			
	CAT1_ERXD0 (入力)	P62				○	○	○			
		P94				○	×	×			
	CAT1_ERXD1 (入力)	P61				○	○	○			
		P95				○	×	×			
	CAT1_ERXD2 (入力)	P96				○	○	○			
	CAT1_ERXD3 (入力)	P97				○	○	○			
	CAT1_RX_ER (入力)	PD7				○	○	○			
		PG1				○	○	×			
	CAT1_TX_CLK (入力)	PG2				○	○	○			
	CAT1_TX_EN (出力)	P60				○	○	○			
	CAT1_ETXD0 (出力)	P64				○	○	○			
		PG3				○	×	×			
	CAT1_ETXD1 (出力)	P63				○	○	○			
		PG4				○	×	×			
	CAT1_ETXD2 (出力)	PG5				○	○	○			
	CAT1_ETXD3 (出力)	PG6				○	○	○			
	CATRESTOUT (出力)	PA6				○	○	○			
		PJ3				○	○	×			
	CATLEDRUN (出力)	P15				○	○	○			
		PA0				○	○	○			
	CATIRQ (出力)	P27				○	○	○			
		PA4				○	○	○			

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
EtherCAT スレーブコントローラ	CATLEDSTER (出力)	P02				○	○	×			
		P52				○	○	○			
	CATLEDERR (出力)	P01				○	○	×			
		P50				○	○	○			
	CATLINKACT0 (出力)	P70				○	×	×			
		P86				○	○	○			
	CATLINKACT1 (出力)	P26				○	○	○			
		PA2				○	○	○			
	CATSYNC0 (出力)	P17				○	○	○			
		PC4				○	○	○			
		PJ0				○	×	×			
		PJ5				○	×	×			
	CATSYNC1 (出力)	P11				○	×	×			
		P67				○	○	○			
		P87				○	○	○			
		PJ1				○	×	×			
	CATLATCH0 (入力)	P80				○	○	○			
		PF5				○	×	×			
	CATLATCH1 (入力)	P00				○	○	○			
		PC6				○	○	○			
	CATI2CCLK (出力)	P81				○	○	○			
		PF2				○	×	×			
	CATI2CDATA (入出力)	P82				○	○	○			
		PF0				○	×	×			
Δ-Σ モジュレータインタフェース	DSMCLK0 (入出力)	P33				○	○	×			
	DSMDAT0 (入力)	P34				○	○	×			
	DSMCLK1 (入出力)	P83				○	○	×			
	DSMDAT1 (入力)	P56				○	○	×			
	DSMCLK2 (入出力)	P74				○	○	×			
	DSMDAT2 (入力)	P75				○	○	×			
	DSMCLK3 (入出力)	P71				○	×	×			
	DSMDAT3 (入力)	P72				○	×	×			
	DSMCLK4 (入出力)	P92				○	×	×			
	DSMDAT4 (入力)	P93				○	×	×			
	DSMCLK5 (入出力)	P90				○	×	×			
	DSMDAT5 (入力)	P91				○	×	×			
クロック発生回路	CLKOUT (出力)	P25				○	○	○	○	○	○
	CLKOUT25M (出力)	P56				○	○	○	○	○	×
		PJ2				○	○	×	○	×	×
グラフィック LCD コントローラ	LCD_EXTCLK (入力)	P73				○	×	×	○	×	×
		PD0				○	○	×	○	○	○
	LCD_CLK (出力)	P14				○	×	×	○	×	×
		PB5				○	○	×	○	○	○
	LCD_TCON0 (出力)	P13				○	×	×	○	×	×
		PB4				○	○	×	○	○	○
	LCD_TCON1 (出力)	PB3				○	○	×	○	○	○
		P12				○	×	×	○	×	×
	LCD_TCON2 (出力)	PB2				○	○	×	○	○	○
		PJ2				○	×	×	○	×	×

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
グラフィック LCD コントローラ	LCD_TCON3 (出力)	PB1				○	○	×	○	○	○
		PJ1				○	×	×	○	×	×
	LCD_DATA0 (出力)	PB0				○	○	×	○	○	○
		PJ0				○	×	×	○	×	×
	LCD_DATA1 (出力)	P85				○	×	×	○	×	×
		PA7				○	○	×	○	○	○
	LCD_DATA2 (出力)	P84				○	×	×	○	×	×
		PA6				○	○	×	○	○	○
	LCD_DATA3 (出力)	P57				○	×	×	○	×	×
		PA5				○	○	×	○	○	○
	LCD_DATA4 (出力)	P56				○	×	×	○	×	×
		PA4				○	○	×	○	○	○
	LCD_DATA5 (出力)	P55				○	×	×	○	×	×
		PA3				○	○	×	○	○	○
	LCD_DATA6 (出力)	P54				○	×	×	○	×	×
		PA2				○	○	×	○	○	○
	LCD_DATA7 (出力)	P11				○	×	×	○	×	×
		PA1				○	○	×	○	○	○
	LCD_DATA8 (出力)	P83				○	×	×	○	×	×
		PA0				○	○	×	○	○	○
	LCD_DATA9 (出力)	PC7				○	×	×	○	×	×
		PE7				○	○	×	○	○	○
	LCD_DATA10 (出力)	PC6				○	×	×	○	×	×
		PE6				○	○	×	○	○	○
	LCD_DATA11 (出力)	PC5				○	×	×	○	×	×
		PE5				○	○	×	○	○	○
	LCD_DATA12 (出力)	P82				○	×	×	○	×	×
		PE4				○	○	×	○	○	○
	LCD_DATA13 (出力)	P81				○	×	×	○	×	×
		PE3				○	○	×	○	○	○
	LCD_DATA14 (出力)	P80				○	×	×	○	×	×
		PE2				○	○	×	○	○	○
	LCD_DATA15 (出力)	PC4				○	×	×	○	×	×
		PE1				○	○	×	○	○	○
	LCD_DATA16 (出力)	PC3				○	×	×	○	×	×
		PE0				○	○	×	○	○	○
	LCD_DATA17 (出力)	P77				○	×	×	○	×	×
		PD7				○	○	×	○	○	○
	LCD_DATA18 (出力)	P76				○	×	×	○	×	×
		PD6				○	○	×	○	○	○
	LCD_DATA19 (出力)	PC2				○	×	×	○	×	×
		PD5				○	○	×	○	○	○
	LCD_DATA20 (出力)	P75				○	×	×	○	×	×
		PD4				○	○	×	○	○	○
	LCD_DATA21 (出力)	P74				○	×	×	○	×	×
		PD3				○	○	×	○	○	○
	LCD_DATA22 (出力)	PC1				○	×	×	○	×	×
		PD2				○	○	×	○	○	○

モジュール/機能	端子機能	割り当てポート	RX71M			RX72M			RX72N		
			177/176 ピン	145/144 ピン	100 ピン	176 ピン	144 ピン	100 ピン	176 ピン	145/144 ピン	100 ピン
グラフィック LCD コントローラ	LCD_DATA23 (出力)	P72				○	×	×	○	×	×
		PD1				○	○	×	○	○	○

注 1.　この端子を使用する場合は、該当端子の設定を汎用入力にしてください
(PORTm.PDR.Bn ビットおよび PORTm.PMR.Bn ビットを“0”にする)

表 2.33　P0n 端子機能制御レジスタ(P0nPFS)の比較

レジスタ	ビット	RX71M(n = 0〜3, 5, 7)	RX72M(n = 0〜3, 5, 7)	RX72N(n = 0〜3, 5, 7)
P00PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000101b：TMRI0 001010b： TXD6/SMOSI6/SSDA6	端子機能選択ビット 000000b：Hi-Z 000101b：TMRI0 001010b： TXD6/SMOSI6/SSDA6 010111b：AUDIO_CLK 011011b：QIO2-C 100111b：CATLATCH1	端子機能選択ビット 000000b：Hi-Z 000101b：MRI0 001010b： TXD6/SMOSI6/SSDA6 010111b：AUDIO_CLK 011011b：QIO2-C
P01PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000101b：TMCI0 001010b： RXD6/SMISO6/SSCL6	端子機能選択ビット 000000b：Hi-Z 000101b：TMCI0 001010b： RXD6/SMISO6/SSCL6 010111b：SSIBCK0 011011b：QIO3-C 100111b：CATLEDERR	端子機能選択ビット 000000b：Hi-Z 000101b：TMCI0 001010b： RXD6/SMISO6/SSCL6 010111b：SSIBCK0 011011b：QIO3-C
P02PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000101b：TMCI1 001010b：SCK6	端子機能選択ビット 000000b：Hi-Z 000101b：TMCI1 001010b：SCK6 010111b：SSIBCK1 100111b：CATLEDSTER	端子機能選択ビット 000000b：Hi-Z 000101b：TMCI1 001010b：SCK6 010111b：SSIBCK1
P03PFS	PSEL[5:0]	-	端子機能選択ビット	端子機能選択ビット
P05PFS	PSEL[5:0]	-	端子機能選択ビット	端子機能選択ビット

表 2.34　P1n 端子機能制御レジスタ(P1nPFS)の比較

レジスタ	ビット	RX71M(n = 0〜7)	RX72M(n = 0〜7)	RX72N(n = 0〜7)
P10PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000101b：TMRI3 010101b： USBA_OVRCURA	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000101b：TMRI3	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000101b：TMRI3
P11PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000101b：TMCI3 001010b：SCK2 010100b：USBA_VBUS 010101b：USBA_VBUSEN	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000101b：TMCI3 001010b：SCK2 010001b：EPLSOUT1 100101b：LCD_DATA7-A 100111b：CATSYNC1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000101b：TMCI3 001010b：SCK2 010001b：EPLSOUT1 100101b：LCD_DATA7-A

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P12PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000101b：TMCI1 001010b： RXD2/SMISO2/SSCL2 001111b：SCL0[FM+]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000101b：TMCI1 001010b： RXD2/SMISO2/SSCL2 001111b：SCL0[FM+] 011110b：GTADSM0 100101b：LCD_TCON1-A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000101b：TMCI1 001010b： RXD2/SMISO2/SSCL2 001111b：SCL0[FM+] 011110b：GTADSM0 100101b：LCD_TCON1-A
P13PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000011b：TIOCA5 000101b：TMO3 000110b：PO13 001001b：ADTRG1# 001010b： TXD2/SMOSI2/SSDA2 001111b：SDA0[FM+]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000011b：TIOCA5 000101b：TMO3 000110b：PO13 001001b：ADTRG1# 001010b： TXD2/SMOSI2/SSDA2 001111b：SDA0[FM+] 011110b：GTADSM1 100101b：LCD_TCON0-A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000011b：TIOCA5 000101b：TMO3 000110b：PO13 001001b：ADTRG1# 001010b： TXD2/SMOSI2/SSDA2 001111b：SDA0[FM+] 011110b：GTADSM1 100101b：LCD_TCON0-A
P14PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTCLKA 000011b：TIOCB5 000100b：TCLKA 000101b：TMRI2 000110b：PO15 001011b： CTS1#/RTS1#/SS1# 010000b：CTX1 010010b： USB0_OVRCURA	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTCLKA 000011b：TIOCB5 000100b：TCLKA 000101b：TMRI2 000110b：PO15 001011b： CTS1#/RTS1#/SS1# 010000b：CTX1 010010b： USB0_OVRCURA 011110b：GTETRGD 100101b：LCD_CLK-A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTCLKA 000011b：TIOCB5 000100b：TCLKA 000101b：TMRI2 000110b：PO15 001011b： CTS1#/RTS1#/SS1# 010000b：CTX1 010010b： USB0_OVRCURA-DS 011110b：GTETRGD 100101b：LCD_CLK-A

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P15PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000010b：MTCLKB 000011b：TIOCB2 000100b：TCLKB 000101b：TMCI2 000110b：PO13 001010b： RXD1/SMISO1/SSCL1 001011b：SCK3 010000b：CRX1-DS 010101b：USBA_VBUSEN 010111b：SSIWS1 011100b：PIXD0 011110b：GTETRG	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000010b：MTCLKB 000011b：TIOCB2 000100b：TCLKB 000101b：TMCI2 000110b：PO13 001010b： RXD1/SMISO1/SSCL1 001011b：SCK3 010000b：CRX1-DS 010111b：SSILRCK1 011100b：PIXD0 011110b：GTETRGA 100111b：CATLEDRUN	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000010b：MTCLKB 000011b：TIOCB2 000100b：TCLKB 000101b：TMCI2 000110b：PO13 001010b： RXD1/SMISO1/SSCL1 001011b：SCK3 010000b：CRX1-DS 010111b：SSILRCK1 011100b：PIXD0 011110b：GTETRGA
P17PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTIOC3B 000011b：TIOCB0 000100b：TCLKD 000101b：TMO1 000110b：PO15 000111b：POE8# 001000b：MTIOC4B 001001b：ADTRG1# 001010b：SCK1 001011b： TXD3/SMOSI3/SSDA3 001111b：SDA2-DS 010111b：SSITXD0 011100b：PIXD3 011110b：GTIOC0B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTIOC3B 000011b：TIOCB0 000100b：TCLKD 000101b：TMO1 000110b：PO15 000111b：POE8# 001000b：MTIOC4B 001001b：ADTRG1# 001010b：SCK1 001011b： TXD3/SMOSI3/SSDA3 001111b：SDA2-DS 010001b：EPLSOUT0 010111b：SSITXD0 011010b：SDHI_D3-C 011100b：PIXD3 011110b：GTIOC0B 100111b：CATSYNC0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTIOC3B 000011b：TIOCB0 000100b：TCLKD 000101b：TMO1 000110b：PO15 000111b：POE8# 001000b：MTIOC4B 001001b：ADTRG1# 001010b：SCK1 001011b： TXD3/SMOSI3/SSDA3 001111b：SDA2-DS 010001b：EPLSOUT0 010111b：SSITXD0 011010b：SDHI_D3-C 011100b：PIXD3 011110b：GTIOC0B

表 2.35　P2n 端子機能制御レジスタ(P2nPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P20PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC1A 000011b：TIOCB3 000101b：TMRI0 000110b：PO0 001010b： TXD0/SMOSI0/SSDA0 010011b：USB0_ID 010110b：USBA_ID 010111b：SSIRXD0 011100b：PIXD4	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC1A 000011b：TIOCB3 000101b：TMRI0 000110b：PO0 001010b： TXD0/SMOSI0/SSDA0 001111b：SDA1 010011b：USB0_ID 010111b：SSIRXD0 011010b：SDHI_CMD-C 011100b：PIXD4	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC1A 000011b：TIOCB3 000101b：TMRI0 000110b：PO0 001010b： TXD0/SMOSI0/SSDA0 001111b：SDA1 010011b：USB0_ID 010111b：SSIRXD0 011010b：SDHI_CMD-C 011100b：PIXD4
P21PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC1B 000011b：TIOCA3 000101b：TMCI0 000110b：PO1 001000b：MTIOC4A 001010b： RXD0/SMISO0/SSCL0 010011b：USB0_EXICEN 010110b：USBA_EXICEN 010111b：SSIWS0 011100b：PIXD5 011110b：GTIOC2A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC1B 000011b：TIOCA3 000101b：TMCI0 000110b：PO1 001000b：MTIOC4A 001010b： RXD0/SMISO0/SSCL0 001111b：SCL1 010011b：USB0_EXICEN 010111b：SSILRCK0 011010b：SDHI_CLK-C 011100b：PIXD5 011110b：GTIOC2A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC1B 000011b：TIOCA3 000101b：TMCI0 000110b：PO1 001000b：MTIOC4A 001010b： RXD0/SMISO0/SSCL0 001111b：SCL1 010011b：USB0_EXICEN 010111b：SSILRCK0 011010b：SDHI_CLK-C 011100b：PIXD5 011110b：GTIOC2A
P22PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000010b：MTCLKC 000011b：TIOCC3 000101b：TMO0 000110b：PO2 001010b：SCK0 010011b： USB0_OVRCURB 010110b： USBA_OVRCURB 010111b：AUDIO_MCLK 011000b：EDREQ0 011100b：PIXD6 011110b：GTIOC1A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000010b：MTCLKC 000011b：TIOCC3 000101b：TMO0 000110b：PO2 001010b：SCK0 010011b： USB0_OVRCURB 010111b：AUDIO_CLK 011000b：EDREQ0 011010b：SDHI_D0-C 011100b：PIXD6 011110b：GTIOC1A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000010b：MTCLKC 000011b：TIOCC3 000101b：TMO0 000110b：PO2 001010b：SCK0 010011b： USB0_OVRCURB 010111b：AUDIO_CLK 011000b：EDREQ0 011010b：SDHI_D0-C 011100b：PIXD6 011110b：GTIOC1A

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P23PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000010b：MTCLKD 000011b：TIOCD3 000110b：PO3 001010b： TXD3/SMOSI3/SSDA3 001011b： CTS0#/RTS0#/SS0# 010111b：SSISCK0 011000b：EDACK0 011100b：PIXD7 011110b：GTIOC0A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000010b：MTCLKD 000011b：TIOCD3 000110b：PO3 001010b： TXD3/SMOSI3/SSDA3 001011b： CTS0#/RTS0#/SS0# 010000b：CTX1 010111b：SSIBCK0 011000b：EDACK0 011010b：SDHI_D1-C 011100b：PIXD7 011110b：GTIOC0A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000010b：MTCLKD 000011b：TIOCD3 000110b：PO3 001010b： TXD3/SMOSI3/SSDA3 001011b： CTS0#/RTS0#/SS0# 010000b：CTX1 010111b：SSIBCK0 011000b：EDACK0 011010b：SDHI_D1-C 011100b：PIXD7 011110b：GTIOC0A
P24PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000010b：MTCLKA 000011b：TIOCB4 000101b：TMRI1 000110b：PO4 001010b：SCK3 010011b：USB0_VBUSEN 010111b：SSISCK1 011000b：EDREQ1 011100b：PIXCLK	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000010b：MTCLKA 000011b：TIOCB4 000101b：TMRI1 000110b：PO4 001010b：SCK3 010011b：USB0_VBUSEN 010111b：SSIBCK1 011000b：EDREQ1 011010b：SDHI_WP 011100b：PIXCLK	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000010b：MTCLKA 000011b：TIOCB4 000101b：TMRI1 000110b：PO4 001010b：SCK3 010011b：USB0_VBUSEN 010111b：SSIBCK1 011000b：EDREQ1 011010b：SDHI_WP-C 011100b：PIXCLK
P25PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000010b：MTCLKB 000011b：TIOCA4 000110b：PO5 001001b：ADTRG0# 001010b： RXD3/SMISO3/SSCL3 010111b：SSIDATA1 011000b：EDACK1 011100b：HSYNC	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000010b：MTCLKB 000011b：TIOCA4 000110b：PO5 001001b：ADTRG0# 001010b： RXD3/SMISO3/SSCL3 010111b：SSIDATA1 011000b：EDACK1 011010b：SDHI_CD 011100b：HSYNC 101010b：CLKOUT	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000010b：MTCLKB 000011b：TIOCA4 000110b：PO5 001001b：ADTRG0# 001010b： RXD3/SMISO3/SSCL3 010111b：SSIDATA1 011000b：EDACK1 011010b：SDHI_CD-C 011100b：HSYNC 101010b：CLKOUT

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P26PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2A 000101b：TMO1 000110b：PO6 001010b： TXD1/SMOSI1/SSDA1 001011b： CTS3#/RTS3#/SS3# 001101b：MOSIB 010100b：ET1_EXOUT	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2A 000101b：TMO1 000110b：PO6 001010b： TXD1/SMOSI1/SSDA1 001011b： CTS3#/RTS3#/SS3# 001101b：MOSIB-A 010100b：ET1_EXOUT 100111b：CATLINKACT1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2A 000101b：TMO1 000110b：PO6 001010b： TXD1/SMOSI1/SSDA1 001011b： CTS3#/RTS3#/SS3# 001101b：MOSIB-A 010100b：ET1_EXOUT
P27PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2B 000101b：TMCI3 000110b：PO7 001010b：SCK1 001101b：RSPCKB 010100b：ET1_WOL	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2B 000101b：TMCI3 000110b：PO7 001010b：SCK1 001101b：RSPCKB-A 010100b：ET1_WOL 100111b：CATIRQ	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2B 000101b：TMCI3 000110b：PO7 001010b：SCK1 001101b：RSPCKB-A 010100b：ET1_WOL

表 2.36　P3n 端子機能制御レジスタ(P3nPFS)の比較

レジスタ	ビット	RX71M(n = 0～4)	RX72M(n = 0～4)	RX72N(n = 0～4)
P30PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000101b：TMRI3 000110b：PO8 000111b：POE8# 001010b： RXD1/SMISO1/SSCL1 001101b：MISOB 010100b：ET1_MDIO	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000101b：TMRI3 000110b：PO8 000111b：POE8# 001010b： RXD1/SMISO1/SSCL1 001101b：MISOB-A 010100b：ET1_MDIO 101000b：PMGI1_MDIO	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000101b：TMRI3 000110b：PO8 000111b：POE8# 001010b： RXD1/SMISO1/SSCL1 001101b：MISOB-A 010100b：ET1_MDIO 101000b：PMGI1_MDIO
P31PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000101b：TMCI2 000110b：PO9 001011b： CTS1#/RTS1#/SS1# 001101b：SSLB0 010100b：ET1_MDC	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000101b：TMCI2 000110b：PO9 001011b： CTS1#/RTS1#/SS1# 001101b：SSLB0-A 010100b：ET1_MDC 101000b：PMGI1_MDC	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000101b：TMCI2 000110b：PO9 001011b： CTS1#/RTS1#/SS1# 001101b：SSLB0-A 010100b：ET1_MDC 101000b：PMGI1_MDC

レジスタ	ビット	RX71M(n = 0～4)	RX72M(n = 0～4)	RX72N(n = 0～4)
P33PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0D 000011b：TIOCD0 000101b：TMRI3 000110b：PO11 001000b：POE4# 001010b： RXD6/SMISO6/SSCL6 001011b： RXD0/SMISO0/SSCL0 010000b：CRX0 011000b：EDREQ1 011100b：PCKO 100001b：POE11#	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0D 000011b：TIOCD0 000101b：TMRI3 000110b：PO11 001000b：POE4# 001010b： RXD6/SMISO6/SSCL6 001011b： RXD0/SMISO0/SSCL0 010000b：CRX0 011000b：EDREQ1 011100b：PCKO 100001b：POE11# 101001b：DSMCLK0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0D 000011b：TIOCD0 000101b：TMRI3 000110b：PO11 001000b：POE4# 001010b： RXD6/SMISO6/SSCL6 001011b： RXD0/SMISO0/SSCL0 010000b：CRX0 011000b：EDREQ1 011100b：PCKO 100001b：POE11#
P34PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0A 000101b：TMCI3 000110b：PO12 000111b：POE10# 001010b：SCK6 001011b：SCK0 010001b：ET0_LINKSTA	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0A 000101b：TMCI3 000110b：PO12 000111b：POE10# 001010b：SCK6 001011b：SCK0 010001b：ET0_LINKSTA 100110b：CAT0_LINKSTA 101001b：DSMDAT0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0A 000101b：TMCI3 000110b：PO12 000111b：POE10# 001010b：SCK6 001011b：SCK0 010001b：ET0_LINKSTA

表 2.37　P5n 端子機能制御レジスタ(P5nPFS)の比較

レジスタ	ビット	RX71M(n = 0～2, 4～6)	RX72M(n = 0～2, 4～7)	RX72N(n = 0～2, 4～7)
P50PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001010b： TXD2/SMOSI2/SSDA2 001101b：SSLB1	端子機能選択ビット 000000b：Hi-Z 001010b： TXD2/SMOSI2/SSDA2 001101b：SSLB1-A 100111b：CATLEDERR	端子機能選択ビット 000000b：Hi-Z 001010b： TXD2/SMOSI2/SSDA2 001101b：SSLB1-A
P52PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001010b： RXD2/SMISO2/SSCL2 001101b：SSLB3	端子機能選択ビット 000000b：Hi-Z 001010b： RXD2/SMISO2/SSCL2 001101b：SSLB3-A 100111b：CATLEDSTER	端子機能選択ビット 000000b：Hi-Z 001010b： RXD2/SMISO2/SSCL2 001101b：SSLB3-A

レジスタ	ビット	RX71M(n = 0～2, 4～6)	RX72M(n = 0～2, 4～7)	RX72N(n = 0～2, 4～7)
P54PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000101b：TMCI1 001011b： CTS2#/RTS2#/SS2# 010000b：CTX1 010001b：ET0_LINKSTA 011000b：EDACK0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000101b：TMCI1 001011b： CTS2#/RTS2#/SS2# 001101b：MOSIC-B 010000b：CTX1 010001b：ET0_LINKSTA 011000b：EDACK0 100101b：LCD_DATA6-A 100110b：CAT0_LINKSTA	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000101b：TMCI1 001011b： CTS2#/RTS2#/SS2# 001101b：MOSIC-B 010000b：CTX1 010001b：ET0_LINKSTA 011000b：EDACK0 100101b：LCD_DATA6-A
P55PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000101b：TMO3 010000b：CRX1 010001b：ET0_EXOUT 011000b：EDREQ0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000101b：TMO3 001010b： TXD7/SMOSI7/SSDA7 001101b：MISOC-B 010000b：CRX1 010001b：ET0_EXOUT 011000b：EDREQ0 100101b：LCD_DATA5-A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000101b：TMO3 001010b： TXD7/SMOSI7/SSDA7 001101b：MISOC-B 010000b：CRX1 010001b：ET0_EXOUT 011000b：EDREQ0 100101b：LCD_DATA5-A
P56PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000011b：TIOCA1 011000b：EDACK1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000011b：TIOCA1 001010b：SCK7 001101b：RSPCKC-B 011000b：EDACK1 100101b：LCD_DATA4-A 101001b：DSMDAT1 101010b：CLKOUT25M	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000011b：TIOCA1 001010b：SCK7 001101b：RSPCKC-B 011000b：EDACK1 100101b：LCD_DATA4-A 101010b：CLKOUT25M
P57PFS	-	-	P57 端子機能制御レジスタ	P57 端子機能制御レジスタ

表 2.38　P6n 端子機能制御レジスタ(P6nPFS)の比較

レジスタ	ビット	RX71M(n = 0, 6, 7)	RX72M(n = 0～4, 6, 7)	RX72N(n = 0～4, 6, 7)
P60PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_TX_EN 010101b：RMII1_TXD_EN	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_TX_EN 010101b：RMII1_TXD_EN 100110b：CAT1_TX_EN	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_TX_EN 010101b：RMII1_TXD_EN
P61PFS	-	-	P61 端子機能制御レジスタ	P61 端子機能制御レジスタ
P62PFS	-	-	P62 端子機能制御レジスタ	P62 端子機能制御レジスタ
P63PFS	-	-	P63 端子機能制御レジスタ	P63 端子機能制御レジスタ
P64PFS	-	-	P64 端子機能制御レジスタ	P64 端子機能制御レジスタ

レジスタ	ビット	RX71M(n = 0, 6, 7)	RX72M(n = 0～4, 6, 7)	RX72N(n = 0～4, 6, 7)
P67PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC7C 010000b：CRX2 011110b：GTIOC1B	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC7C 010000b：CRX2 010001b：EPLSOUT1 011110b：GTIOC1B 100111b：CATSYNC1	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC7C 010000b：CRX2 010001b：EPLSOUT1 011110b：GTIOC1B

表 2.39　P7n 端子機能制御レジスタ(P7nPFS)の比較

レジスタ	ビット	RX71M(n = 1～7)	RX72M(n = 0～7)	RX72N(n = 1～7)
P70PFS	-	-	P70 端子機能制御レジスタ	-
P71PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010001b：ET0_MDIO	端子機能選択ビット 000000b：Hi-Z 010001b：ET0_MDIO 100110b：CAT0_MDIO 101000b：PMGI0_MDIO 101001b：DSMCLK3	端子機能選択ビット 000000b：Hi-Z 010001b：ET0_MDIO 101000b：PMGI0_MDIO
P72PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010001b：ET0_MDC	端子機能選択ビット 000000b：Hi-Z 010001b：ET0_MDC 100101b：LCD_DATA23-A 100110b：CAT0_MDC 101000b：PMGI0_MDC 101001b：DSMDAT3	端子機能選択ビット 000000b：Hi-Z 010001b：ET0_MDC 100101b：LCD_DATA23-A 101000b：PMGI0_MDC
P73PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000110b：PO16 010001b：ET0_WOL	端子機能選択ビット 000000b：Hi-Z 000110b：PO16 010001b：ET0_WOL 100101b：LCD_EXTCLK-A	端子機能選択ビット 000000b：Hi-Z 000110b：PO16 010001b：ET0_WOL 100101b：LCD_EXTCLK-A
P74PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000110b：PO19 001011b：CTS11# 010001b：ET0_ERXD1 010010b：RMII0_RXD1	端子機能選択ビット 000000b：Hi-Z 000110b：PO19 001011b：SS11#/CTS11# 010001b：ET0_ERXD1 010010b：RMII0_RXD1 100101b：LCD_DATA21-A 100110b：CAT0_ERXD1 101001b：DSMCLK2	端子機能選択ビット 000000b：Hi-Z 000110b：PO19 001011b：SS11#/CTS11# 010001b：ET0_ERXD1 010010b：RMII0_RXD1 100101b：LCD_DATA21-A

レジスタ	ビット	RX71M(n = 1～7)	RX72M(n = 0～7)	RX72N(n = 1～7)
P75PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000110b：PO20 001010b：SCK11 001011b：RTS11# 010001b：ET0_ERXD0 010010b：RMII0_RXD0 011001b：MMC_RES# 011010b：SDHI_D2	端子機能選択ビット 000000b：Hi-Z 000110b：PO20 001010b：SCK11 001011b：RTS11# 010001b：ET0_ERXD0 010010b：RMII0_RXD0 011001b：MMC_RES#-A 011010b：SDHI_D2-A 100101b：LCD_DATA20-A 100110b：CAT0_ERXD0 101001b：DSMDAT2	端子機能選択ビット 000000b：Hi-Z 000110b：PO20 001010b：SCK11 001011b：RTS11# 010001b：ET0_ERXD0 010010b：RMII0_RXD0 011001b：MMC_RES#-A 011010b：SDHI_D2-A 100101b：LCD_DATA20-A
P76PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000110b：PO22 001010b：RXD11 010001b：ET0_RX_CLK 010010b：REF50CK0 011001b：MMC_CMD 011010b：SDHI_CMD 011011b：QSSL	端子機能選択ビット 000000b：Hi-Z 000110b：PO22 001010b： SMISO11/SSCL11/RXD11 010001b：ET0_RX_CLK 010010b：REF50CK0 011001b：MMC_CMD-A 011010b：SDHI_CMD-A 011011b：QSSL-A 100101b：LCD_DATA18-A 100110b：CAT0_RX_CLK	端子機能選択ビット 000000b：Hi-Z 000110b：PO22 001010b： SMISO11/SSCL11/RXD11 010001b：ET0_RX_CLK 010010b：REF50CK0 011001b：MMC_CMD-A 011010b：SDHI_CMD-A 011011b：QSSL-A 100101b：LCD_DATA18-A
P77PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000110b：PO23 001010b：TXD11 010001b：ET0_RX_ER 010010b：RMII0_RX_ER 011001b：MMC_CLK 011010b：SDHI_CLK 011011b：QSPCLK	端子機能選択ビット 000000b：Hi-Z 000110b：PO23 001010b： SMOSI11/SSDA11/TXD11 010001b：ET0_RX_ER 010010b：RMII0_RX_ER 011001b：MMC_CLK-A 011010b：SDHI_CLK-A 011011b：QSPCLK-A 100101b：LCD_DATA17-A 100110b：CAT0_RX_ER	端子機能選択ビット 000000b：Hi-Z 000110b：PO23 001010b： SMOSI11/SSDA11/TXD11 010001b：ET0_RX_ER 010010b：RMII0_RX_ER 011001b：MMC_CLK-A 011010b：SDHI_CLK-A 011011b：QSPCLK-A 100101b：LCD_DATA17-A

表 2.40　P8n 端子機能制御レジスタ(P8nPFS)の比較

レジスタ	ビット	RX71M(n = 0～3, 6, 7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P80PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000110b：PO26 001010b：SCK10 001011b：RTS10# 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 011000b：EDREQ0 011001b：MMC_D2 011010b：SDHI_WP 011011b：QIO2	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000110b：PO26 001010b：SCK10 001011b：RTS10# 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 011000b：EDREQ0 011001b：MMC_D2-A 011010b：SDHI_WP 011011b：QIO2-A 100101b：LCD_DATA14-A 100110b：CAT0_TX_EN 100111b：CATLATCH0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000110b：PO26 001010b：SCK10 001011b：RTS10# 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 011000b：EDREQ0 011001b：MMC_D2-A 011010b：SDHI_WP-A 011011b：QIO2-A 100101b：LCD_DATA14-A
P81PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000110b：PO27 001010b：RXD10 010001b：ET0_ETXD0 010010b：RMII0_TXD0 011000b：EDACK0 011001b：MMC_D3 011010b：SDHI_CD 011011b：QIO3 011110b：GTIOC0B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000110b：PO27 001010b： SMISO10/SSCL10/RXD10 010001b：ET0_ETXD0 010010b：RMII0_TXD0 011000b：EDACK0 011001b：MMC_D3-A 011010b：SDHI_CD 011011b：QIO3-A 011110b：GTIOC0B 100101b：LCD_DATA13-A 100110b：CAT0_ETXD0 100111b：CATI2CCLK	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000110b：PO27 001010b： SMISO10/SSCL10/RXD10 010001b：ET0_ETXD0 010010b：RMII0_TXD0 011000b：EDACK0 011001b：MMC_D3-A 011010b：SDHI_CD-A 011011b：QIO3-A 011110b：GTIOC0B 100101b：LCD_DATA13-A
P82PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000110b：PO28 001010b：TXD10 010001b：ET0_ETXD1 010010b：RMII0_TXD1 011000b：EDREQ1 011001b：MMC_D4 011110b：GTIOC2A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000110b：PO28 001010b： SMOSI10/SSDA10/TXD10 010001b：ET0_ETXD1 010010b：RMII0_TXD1 011000b：EDREQ1 011001b：MMC_D4-A 011110b：GTIOC2A 100101b：LCD_DATA12-A 100110b：CAT0_ETXD1 100111b：CATI2CDATA	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000110b：PO28 001010b： SMOSI10/SSDA10/TXD10 010001b：ET0_ETXD1 010010b：RMII0_TXD1 011000b：EDREQ1 011001b：MMC_D4-A 011110b：GTIOC2A 100101b：LCD_DATA12-A

レジスタ	ビット	RX71M(n = 0～3, 6, 7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P83PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 001010b：SCK10 001011b：CTS10# 010001b：ET0_CRS 010010b：RMII0_CRS_DV 011000b：EDACK1 011110b：GTIOC0A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 001010b：SCK10 001011b：SS10#/CTS10# 010001b：ET0_CRS 010010b：RMII0_CRS_DV 011000b：EDACK1 011110b：GTIOC0A 100101b：LCD_DATA8-A 100110b：CAT0_RX_DV 101001b：DSMCLK1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 001010b：SCK10 001011b：SS10#/CTS10# 010001b：ET0_CRS 010010b：RMII0_CRS_DV 011000b：EDACK1 011110b：GTIOC0A 100101b：LCD_DATA8-A
P84PFS	PSEL[5:0]	-	P84 端子機能制御レジスタ	P84 端子機能制御レジスタ
P85PFS	PSEL[5:0]	-	P85 端子機能制御レジスタ	P85 端子機能制御レジスタ
P86PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA0 001000b：MTIOC4D 001010b：RXD10 011100b：PIXD1 011110b：GTIOC2B	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA0 001000b：MTIOC4D 001010b： SMISO10/SSCL10/RXD10 011100b：PIXD1 011110b：GTIOC2B 100111b：CATLINKACT0	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA0 001000b：MTIOC4D 001010b： SMISO10/SSCL10/RXD10 011100b：PIXD1 011110b：GTIOC2B
P87PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA2 001000b：MTIOC4C 001010b：TXD10 011100b：PIXD2 011110b：GTIOC1B	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA2 001000b：MTIOC4C 001010b： SMOSI10/SSDA10/TXD10 010001b：EPLSOUT1 011010b：SDHI_D2-C 011100b：PIXD2 011110b：GTIOC1B 100111b：CATSYNC1	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA2 001000b：MTIOC4C 001010b： SMOSI10/SSDA10/TXD10 010001b：EPLSOUT1 011010b：SDHI_D2-C 011100b：PIXD2 011110b：GTIOC1B

表 2.41　P9n 端子機能制御レジスタ(P9nPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P90PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001010b： TXD7/SMOSI7/SSDA7 010100b：ET1_RX_DV	端子機能選択ビット 000000b：Hi-Z 001010b： TXD7/SMOSI7/SSDA7 010100b：ET1_RX_DV 100110b：CAT1_RX_DV 101001b：DSMCLK5	端子機能選択ビット 000000b：Hi-Z 001010b： TXD7/SMOSI7/SSDA7 010100b：ET1_RX_DV

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
P91PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001010b：SCK7 010100b：ET1_COL	端子機能選択ビット 000000b：Hi-Z 001010b：SCK7 010100b：ET1_COL 101001b：DSMDAT5	端子機能選択ビット 000000b：Hi-Z 001010b：SCK7 010100b：ET1_COL
P92PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001000b：POE4# 001010b： RXD7/SMISO7/SSCL7 010100b：ET1_CRS 010101b：RMII1_CRS_DV	端子機能選択ビット 000000b：Hi-Z 001000b：POE4# 001010b： RXD7/SMISO7/SSCL7 010100b：ET1_CRS 010101b：RMII1_CRS_DV 100110b：CAT1_RX_DV 101001b：DSMCLK4	端子機能選択ビット 000000b：Hi-Z 001000b：POE4# 001010b： RXD7/SMISO7/SSCL7 010100b：ET1_CRS 010101b：RMII1_CRS_DV
P93PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001000b：POE0# 001011b： CTS7#/RTS7#/SS7# 010100b：ET1_LINKSTA	端子機能選択ビット 000000b：Hi-Z 001000b：POE0# 001011b： CTS7#/RTS7#/SS7# 010100b：ET1_LINKSTA 100110b：CAT1_LINKSTA 101001b：DSMDAT4	端子機能選択ビット 000000b：Hi-Z 001000b：POE0# 001011b： CTS7#/RTS7#/SS7# 010100b：ET1_LINKSTA
P94PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD0 010101b：RMII1_RXD0	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD0 010101b：RMII1_RXD0 100110b：CAT1_ERXD0	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD0 010101b：RMII1_RXD0
P95PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD1 010101b：RMII1_RXD1	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD1 010101b：RMII1_RXD1 100110b：CAT1_ERXD1	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD1 010101b：RMII1_RXD1
P96PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD2	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD2 100110b：CAT1_ERXD2	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD2
P97PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD3	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD3 100110b：CAT1_ERXD3	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ERXD3

表 2.42　PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PA0PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000011b：TIOCA0 000110b：PO16 000111b：CACREF 001000b：MTIOC6D 001101b：SSLA1 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 011110b：GTIOC0B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000011b：TIOCA0 000110b：PO16 000111b：CACREF 001000b：MTIOC6D 001101b：SSLA1-B 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 011110b：GTIOC0B 100101b：LCD_DATA8-B 100110b：CAT0_TX_EN 100111b：CATLEDRUN	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000011b：TIOCA0 000110b：PO16 000111b：CACREF 001000b：MTIOC6D 001101b：SSLA1-B 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 011110b：GTIOC0B 100101b：LCD_DATA8-B
PA1PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000010b：MTCLKC 000011b：TIOCB0 000110b：PO17 001000b：MTIOC7B 001010b：SCK5 001101b：SSLA2 010001b：ET0_WOL 011110b：GTIOC2A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000010b：MTCLKC 000011b：TIOCB0 000110b：PO17 001000b：MTIOC7B 001010b：SCK5 001101b：SSLA2-B 010001b：ET0_WOL 011110b：GTIOC2A 100101b：LCD_DATA7-B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0B 000010b：MTCLKC 000011b：TIOCB0 000110b：PO17 001000b：MTIOC7B 001010b：SCK5 001101b：SSLA2-B 010001b：ET0_WOL 011110b：GTIOC2A 100101b：LCD_DATA7-B
PA2PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000110b：PO18 001000b：MTIOC7A 001010b： RXD5/SMISO5/SSCL5 001101b：SSLA3 011110b：GTIOC1A	端子機能選択ビット 000000b：Hi-Z 000110b：PO18 001000b：MTIOC7A 001010b： RXD5/SMISO5/SSCL5 001101b：SSLA3-B 011110b：GTIOC1A 100101b：LCD_DATA6-B 100111b：CATLINKACT1	端子機能選択ビット 000000b：Hi-Z 000110b：PO18 001000b：MTIOC7A 001010b： RXD5/SMISO5/SSCL5 001101b：SSLA3-B 011110b：GTIOC1A 100101b：LCD_DATA6-B

レジスタ	ビット	RX71M(n = 0〜7)	RX72M(n = 0〜7)	RX72N(n = 0〜7)
PA3PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0D 000010b：MTCLKD 000011b：TIOCD0 000100b：TCLKB 000110b：PO19 001010b： RXD5/SMISO5/SSCL5 010001b：ET0_MDIO	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0D 000010b：MTCLKD 000011b：TIOCD0 000100b：TCLKB 000110b：PO19 001010b： RXD5/SMISO5/SSCL5 010001b：ET0_MDIO 100101b：LCD_DATA5-B 100110b：CAT0_MDIO 101000b：PMGI0_MDIO	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0D 000010b：MTCLKD 000011b：TIOCD0 000100b：TCLKB 000110b：PO19 001010b： RXD5/SMISO5/SSCL5 010001b：ET0_MDIO 100101b：LCD_DATA5-B 101000b：PMGI0_MDIO
PA4PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000010b：MTCLKA 000011b：TIOCA1 000101b：TMRI0 000110b：PO20 001010b： TXD5/SMOSI5/SSDA5 001101b：SSLA0 010001b：ET0_MDC	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000010b：MTCLKA 000011b：TIOCA1 000101b：TMRI0 000110b：PO20 001010b： TXD5/SMOSI5/SSDA5 001101b：SSLA0-B 010001b：ET0_MDC 100101b：LCD_DATA4-B 100110b：CAT0_MDC 100111b：CATIRQ 101000b：PMGI0_MDC	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000010b：MTCLKA 000011b：TIOCA1 000101b：TMRI0 000110b：PO20 001010b： TXD5/SMOSI5/SSDA5 001101b：SSLA0-B 010001b：ET0_MDC 100101b：LCD_DATA4-B 101000b：PMGI0_MDC
PA5PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCB1 000110b：PO21 001000b：MTIOC6B 001101b：RSPCKA 010001b：ET0_LINKSTA 011110b：GTIOC0A	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCB1 000110b：PO21 001000b：MTIOC6B 001101b：RSPCKA-B 010001b：ET0_LINKSTA 011110b：GTIOC0A 100101b：LCD_DATA3-B 100110b：CAT0_LINKSTA	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCB1 000110b：PO21 001000b：MTIOC6B 001101b：RSPCKA-B 010001b：ET0_LINKSTA 011110b：GTIOC0A 100101b：LCD_DATA3-B

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PA6PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000010b：MTCLKB 000011b：TIOCA2 000101b：TMCI3 000110b：PO22 000111b：POE10# 001011b： CTS5#/RTS5#/SS5# 001101b：MOSIA 010001b：ET0_EXOUT 011110b：GTETRG	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000010b：MTCLKB 000011b：TIOCA2 000101b：TMCI3 000110b：PO22 000111b：POE10# 001011b： CTS5#/RTS5#/SS5# 001101b：MOSIA-B 010001b：ET0_EXOUT 011110b：GTETRGB 100101b：LCD_DATA2-B 100111b：CATRESTOUT	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000010b：MTCLKB 000011b：TIOCA2 000101b：TMCI3 000110b：PO22 000111b：POE10# 001011b： CTS5#/RTS5#/SS5# 001101b：MOSIA-B 010001b：ET0_EXOUT 011110b：GTETRGB 100101b：LCD_DATA2-B
PA7PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCB2 000110b：PO23 001101b：MISOA 010001b：ET0_WOL	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCB2 000110b：PO23 001101b：MISOA-B 010001b：ET0_WOL 100101b：LCD_DATA1-B	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCB2 000110b：PO23 001101b：MISOA-B 010001b：ET0_WOL 100101b：LCD_DATA1-B

表 2.43　PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PB0PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000011b：TIOCA3 000110b：PO24 001010b： RXD4/SMISO4/SSCL4 001011b： RXD6/SMISO6/SSCL6 010001b：ET0_ERXD1 010010b：RMII0_RXD1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000011b：TIOCA3 000110b：PO24 001010b： RXD4/SMISO4/SSCL4 001011b： RXD6/SMISO6/SSCL6 010001b：ET0_ERXD1 010010b：RMII0_RXD1 100101b：LCD_DATA0-B 100110b：CAT0_ERXD1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000011b：TIOCA3 000110b：PO24 001010b： RXD4/SMISO4/SSCL4 001011b： RXD6/SMISO6/SSCL6 010001b：ET0_ERXD1 010010b：RMII0_RXD1 100101b：LCD_DATA0-B

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PB1PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0C 000010b：MTIOC4C 000011b：TIOCB3 000101b：TMCI0 000110b：PO25 001010b： TXD4/SMOSI4/SSDA4 001011b： TXD6/SMOSI6/SSDA6 010001b：ET0_ERXD0 010010b：RMII0_RXD0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0C 000010b：MTIOC4C 000011b：TIOCB3 000101b：TMCI0 000110b：PO25 001010b： TXD4/SMOSI4/SSDA4 001011b： TXD6/SMOSI6/SSDA6 010001b：ET0_ERXD0 010010b：RMII0_RXD0 100101b：LCD_TCON3-B 100110b：CAT0_ERXD0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0C 000010b：MTIOC4C 000011b：TIOCB3 000101b：TMCI0 000110b：PO25 001010b： TXD4/SMOSI4/SSDA4 001011b： TXD6/SMOSI6/SSDA6 010001b：ET0_ERXD0 010010b：RMII0_RXD0 100101b：LCD_TCON3-B
PB2PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCC3 000100b：TCLKC 000110b：PO26 001010b： CTS4#/RTS4#/SS4# 001011b： CTS6#/RTS6#/SS6# 010001b：ET0_RX_CLK 010010b：REF50CK0	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCC3 000100b：TCLKC 000110b：PO26 001010b： CTS4#/RTS4#/SS4# 001011b： CTS6#/RTS6#/SS6# 010001b：ET0_RX_CLK 010010b：REF50CK0 100101b：LCD_TCON2-B 100110b：CAT0_RX_CLK	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCC3 000100b：TCLKC 000110b：PO26 001010b： CTS4#/RTS4#/SS4# 001011b： CTS6#/RTS6#/SS6# 010001b：ET0_RX_CLK 010010b：REF50CK0 100101b：LCD_TCON2-B
PB3PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0A 000010b：MTIOC4A 000011b：TIOCD3 000100b：TCLKD 000101b：TMO0 000110b：PO27 000111b：POE11# 001010b：SCK4 001011b：SCK6 010001b：ET0_RX_ER 010010b：RMII0_RX_ER	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0A 000010b：MTIOC4A 000011b：TIOCD3 000100b：TCLKD 000101b：TMO0 000110b：PO27 000111b：POE11# 001010b：SCK4 001011b：SCK6 010001b：ET0_RX_ER 010010b：RMII0_RX_ER 100101b：LCD_TCON1-B 100110b：CAT0_RX_ER	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC0A 000010b：MTIOC4A 000011b：TIOCD3 000100b：TCLKD 000101b：TMO0 000110b：PO27 000111b：POE11# 001010b：SCK4 001011b：SCK6 010001b：ET0_RX_ER 010010b：RMII0_RX_ER 100101b：LCD_TCON1-B

レジスタ	ビット	RX71M(n = 0〜7)	RX72M(n = 0〜7)	RX72N(n = 0〜7)
PB4PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA4 000110b：PO28 001011b：CTS9# 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA4 000110b：PO28 001011b：SS9#/CTS9# 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 100100b：SS11#/CTS11#/RTS11# 100101b：LCD_TCON0-B 100110b：CAT0_TX_EN	端子機能選択ビット 000000b：Hi-Z 000011b：TIOCA4 000110b：PO28 001011b：SS9#/CTS9# 010001b：ET0_TX_EN 010010b：RMII0_TXD_EN 100100b：SS11#/CTS11#/RTS11# 100101b：LCD_TCON0-B
PB5PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2A 000010b：MTIOC1B 000011b：TIOCB4 000101b：TMRI1 000110b：PO29 000111b：POE4# 001010b：SCK9 001011b：RTS9# 010001b：ET0_ETXD0 010010b：RMII0_TXD0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2A 000010b：MTIOC1B 000011b：TIOCB4 000101b：TMRI1 000110b：PO29 000111b：POE4# 001010b：SCK9 001011b：RTS9# 010001b：ET0_ETXD0 010010b：RMII0_TXD0 100100b：SCK11 100101b：LCD_CLK-B 100110b：CAT0_ETXD0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC2A 000010b：MTIOC1B 000011b：TIOCB4 000101b：TMRI1 000110b：PO29 000111b：POE4# 001010b：SCK9 001011b：RTS9# 010001b：ET0_ETXD0 010010b：RMII0_TXD0 100100b：SCK11 100101b：LCD_CLK-B
PB6PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000011b：TIOCA5 000110b：PO30 001010b：RXD9 010001b：ET0_ETXD1 010010b：RMII0_TXD1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000011b：TIOCA5 000110b：PO30 001010b：RXD9/SMISO9/SSCL9 010001b：ET0_ETXD1 010010b：RMII0_TXD1 100100b：SMISO11/SSCL11/RXD11 100110b：CAT0_ETXD1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000011b：TIOCA5 000110b：PO30 001010b：RXD9/SMISO9/SSCL9 010001b：ET0_ETXD1 010010b：RMII0_TXD1 100100b：SMISO11/SSCL11/RXD11

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PB7PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000011b：TIOCB5 000110b：PO31 001010b：TXD9 010001b：ET0_CRS 010010b：RMII0_CRS_DV	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000011b：TIOCB5 000110b：PO31 001010b： TXD9/SMOSI9/SSDA9 010001b：ET0_CRS 010010b：RMII0_CRS_DV 100100b： SMOSI11/SSDA11/TXD11 100110b：CAT0_RX_DV	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000011b：TIOCB5 000110b：PO31 001010b： TXD9/SMOSI9/SSDA9 010001b：ET0_CRS 010010b：RMII0_CRS_DV 100100b： SMOSI11/SSDA11/TXD11

表 2.44　PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PC0PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000011b：TCLKC 000110b：PO17 001011b： CTS5#/RTS5#/SS5# 001101b：SSLA1 010001b：ET0_ERXD3	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000011b：TCLKC 000110b：PO17 001011b： CTS5#/RTS5#/SS5# 001101b：SSLA1-A 010001b：ET0_ERXD3 100110b：CAT0_ERXD3	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000011b：TCLKC 000110b：PO17 001011b： CTS5#/RTS5#/SS5# 001101b：SSLA1-A 010001b：ET0_ERXD3
PC1PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000011b：TCLKD 000110b：PO18 001010b：SCK5 001101b：SSLA2 010001b：ET0_ERXD2	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000011b：TCLKD 000110b：PO18 001010b：SCK5 001101b：SSLA2-A 010001b：ET0_ERXD2 100101b：LCD_DATA22-A 100110b：CAT0_ERXD2	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000011b：TCLKD 000110b：PO18 001010b：SCK5 001101b：SSLA2-A 010001b：ET0_ERXD2 100101b：LCD_DATA22-A

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PC2PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000011b：TCLKA 000110b：PO21 001010b： RXD5/SMISO5/SSCL5 001101b：SSLA3 010001b：ET0_RX_DV 011001b：MMC_CD 011010b：SDHI_D3 011110b：GTIOC2B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000011b：TCLKA 000110b：PO21 001010b： RXD5/SMISO5/SSCL5 001101b：SSLA3-A 010001b：ET0_RX_DV 011001b：MMC_CD-A 011010b：SDHI_D3-A 011110b：GTIOC2B 100101b：LCD_DATA19-A 100110b：CAT0_RX_DV	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000011b：TCLKA 000110b：PO21 001010b： RXD5/SMISO5/SSCL5 001101b：SSLA3-A 010001b：ET0_RX_DV 011001b：MMC_CD-A 011010b：SDHI_D3-A 011110b：GTIOC2B 100101b：LCD_DATA19-A
PC3PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000011b：TCLKB 000110b：PO24 001010b： TXD5/SMOSI5/SSDA5 010001b：ET0_TX_ER 011001b：MMC_D0 011010b：SDHI_D0 011011b：QIO0/QMO 011110b：GTIOC1B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000011b：TCLKB 000110b：PO24 001010b： TXD5/SMOSI5/SSDA5 010001b：ET0_TX_ER 011001b：MMC_D0-A 011010b：SDHI_D0-A 011011b：QMO-A/QIO0-A 011110b：GTIOC1B 100101b：LCD_DATA16-A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000011b：TCLKB 000110b：PO24 001010b： TXD5/SMOSI5/SSDA5 010001b：ET0_TX_ER 011001b：MMC_D0-A 011010b：SDHI_D0-A 011011b：QMO/QIO0 011110b：GTIOC1B 100101b：LCD_DATA16-A
PC4PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000010b：MTCLKC 000101b：TMCI1 000110b：PO25 000111b：POE0# 001010b：SCK5 001011b：CTS8# 001101b：SSLA0 010001b：ET0_TX_CLK 011001b：MMC_D1 011010b：SDHI_D1 011011b：QIO1/QMI 011110b：GTETRG	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000010b：MTCLKC 000101b：TMCI1 000110b：PO25 000111b：POE0# 001010b：SCK5 001011b：SS8#/CTS8# 001101b：SSLA0-A 010001b：ET0_TX_CLK 011001b：MMC_D1-A 011010b：SDHI_D1-A 011011b：QMI-A/QIO1-A 011110b：GTETRGC 100100b： SS10#/CTS10#/RTS10# 100101b：LCD_DATA15-A 100110b：CAT0_TX_CLK 100111b：CATSYNC0	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3D 000010b：MTCLKC 000101b：TMCI1 000110b：PO25 000111b：POE0# 001010b：SCK5 001011b：SS8#/CTS8# 001101b：SSLA0-A 010001b：ET0_TX_CLK 011001b：MMC_D1-A 011010b：SDHI_D1-A 011011b：QMI/QIO1 011110b：GTETRGC 100100b： SS10#/CTS10#/RTS10# 100101b：LCD_DATA15-A

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PC5PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000010b：MTCLKD 000101b：TMRI2 000110b：PO29 001010b：SCK8 001011b：RTS8# 001101b：RSPCKA 010001b：ET0_ETXD2 011001b：MMC_D5 011110b：GTIOC1A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000010b：MTCLKD 000101b：TMRI2 000110b：PO29 001010b：SCK8 001011b：RTS8# 001101b：RSPCKA-A 010001b：ET0_ETXD2 011001b：MMC_D5-A 011110b：GTIOC1A 100100b：SCK10 100101b：LCD_DATA11-A 100110b：CAT0_ETXD2	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3B 000010b：MTCLKD 000101b：TMRI2 000110b：PO29 001010b：SCK8 001011b：RTS8# 001101b：RSPCKA-A 010001b：ET0_ETXD2 011001b：MMC_D5-A 011110b：GTIOC1A 100100b：SCK10 100101b：LCD_DATA11-A
PC6PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000010b：MTCLKA 000101b：TMCI2 000110b：PO30 001010b：RXD8 001101b：MOSIA 010001b：ET0_ETXD3 011001b：MMC_D6 011101b：TIC0 011110b：GTIOC3B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000010b：MTCLKA 000101b：TMCI2 000110b：PO30 001010b： RXD8/SMISO8/SSCL8 001101b：MOSIA-A 010001b：ET0_ETXD3 011001b：MMC_D6-A 011101b：TIC0 011110b：GTIOC3B 100100b： SMISO10/SSCL10/RXD10 100101b：LCD_DATA10-A 100110b：CAT0_ETXD3 100111b：CATLATCH1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 000010b：MTCLKA 000101b：TMCI2 000110b：PO30 001010b： RXD8/SMISO8/SSCL8 001101b：MOSIA-A 010001b：ET0_ETXD3 011001b：MMC_D6-A 011101b：TIC0 011110b：GTIOC3B 100100b： SMISO10/SSCL10/RXD10 100101b：LCD_DATA10-A
PC7PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTCLKB 000101b：TMO2 000110b：PO31 000111b：CACREF 001010b：TXD8 001101b：MISOA 010001b：ET0_COL 011001b：MMC_D7 011101b：TOC0 011110b：GTIOC3A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTCLKB 000101b：TMO2 000110b：PO31 000111b：CACREF 001010b： TXD8/SMOSI8/SSDA8 001101b：MISOA-A 010001b：ET0_COL 011001b：MMC_D7-A 011101b：TOC0 011110b：GTIOC3A 100100b： SMOSI10/SSDA10/TXD10 100101b：LCD_DATA9-A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3A 000010b：MTCLKB 000101b：TMO2 000110b：PO31 000111b：CACREF 001010b： TXD8/SMOSI8/SSDA8 001101b：MISOA-A 010001b：ET0_COL 011001b：MMC_D7-A 011101b：TOC0 011110b：GTIOC3A 100100b： SMOSI10/SSDA10/TXD10 100101b：LCD_DATA9-A

表 2.45　PDn 端子機能制御レジスタ(PDnPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PD0PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001000b：POE4# 011110b：GTIOC1B	端子機能選択ビット 000000b：Hi-Z 001000b：POE4# 011110b：GTIOC1B 100101b：LCD_EXTCLK-B	端子機能選択ビット 000000b：Hi-Z 001000b：POE4# 011110b：GTIOC1B 100101b：LCD_EXTCLK-B
PD1PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 001000b：POE0# 010000b：CTX0 011110b：GTIOC1A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 001000b：POE0# 001101b：MOSIC-A 010000b：CTX0 011110b：GTIOC1A 100101b：LCD_DATA23-B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 001000b：POE0# 001101b：MOSIC-A 010000b：CTX0 011110b：GTIOC1A 100101b：LCD_DATA23-B
PD2PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 010000b：CRX0 011001b：MMC_D2 011010b：SDHI_D2 011011b：QIO2 011101b：TIC2 011110b：GTIOC0B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 001101b：MISOC-A 010000b：CRX0 010100b：ET1_EXOUT 011001b：MMC_D2-B 011010b：SDHI_D2-B 011011b：QIO2-B 011101b：TIC2 011110b：GTIOC0B 100101b：LCD_DATA22-B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 001101b：MISOC-A 010000b：CRX0 010100b：ET1_EXOUT 011001b：MMC_D2-B 011010b：SDHI_D2-B 011011b：QIO2-B 011101b：TIC2 011110b：GTIOC0B 100101b：LCD_DATA22-B
PD3PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000111b：POE8# 001000b：MTIOC8D 011001b：MMC_D3 011010b：SDHI_D3 011011b：QIO3 011101b：TOC2 011110b：GTIOC0A	端子機能選択ビット 000000b：Hi-Z 000111b：POE8# 001000b：MTIOC8D 001101b：RSPCKC-A 010100b：ET1_WOL 011001b：MMC_D3-B 011010b：SDHI_D3-B 011011b：QIO3-B 011101b：TOC2 011110b：GTIOC0A 100101b：LCD_DATA21-B	端子機能選択ビット 000000b：Hi-Z 000111b：POE8# 001000b：MTIOC8D 001101b：RSPCKC-A 010100b：ET1_WOL 011001b：MMC_D3-B 011010b：SDHI_D3-B 011011b：QIO3-B 011101b：TOC2 011110b：GTIOC0A 100101b：LCD_DATA21-B

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PD4PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000111b：POE11# 001000b：MTIOC8B 011001b：MMC_CMD 011010b：SDHI_CMD 011011b：QSSL	端子機能選択ビット 000000b：Hi-Z 000111b：POE11# 001000b：MTIOC8B 001101b：SSLC0-A 010100b：ET1_MDIO 011001b：MMC_CMD-B 011010b：SDHI_CMD-B 011011b：QSSL-B 100101b：LCD_DATA20-B 101000b：PMGI1_MDIO	端子機能選択ビット 000000b：Hi-Z 000111b：POE11# 001000b：MTIOC8B 001101b：SSLC0-A 010100b：ET1_MDIO 011001b：MMC_CMD-B 011010b：SDHI_CMD-B 011011b：QSSL-B 100101b：LCD_DATA20-B 101000b：PMGI1_MDIO
PD5PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000111b：POE10# 001000b：MTIOC8C 011001b：MMC_CLK 011010b：SDHI_CLK 011011b：QSPCLK	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000010b：MTCLKA 000111b：POE10# 001000b：MTIOC8C 001101b：SSLC1-A 010100b：ET1_MDC 011001b：MMC_CLK-B 011010b：SDHI_CLK-B 011011b：QSPCLK-B 100101b：LCD_DATA19-B 101000b：PMGI1_MDC	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5W 000010b：MTCLKA 000111b：POE10# 001000b：MTIOC8C 001101b：SSLC1-A 010100b：ET1_MDC 011001b：MMC_CLK-B 011010b：SDHI_CLK-B 011011b：QSPCLK-B 100101b：LCD_DATA19-B 101000b：PMGI1_MDC
PD6PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000111b：POE4# 001000b：MTIOC8A 011001b：MMC_D0 011010b：SDHI_D0 011011b：QIO0/QMO	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000111b：POE4# 001000b：MTIOC8A 001101b：SSLC2-A 010100b：ET1_RX_CLK 010101b：REF50CK1 011001b：MMC_D0-B 011010b：SDHI_D0-B 011011b：QMO-B/QIO0-B 100101b：LCD_DATA18-B 100110b：CAT1_RX_CLK	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5V 000111b：POE4# 001000b：MTIOC8A 001101b：SSLC2-A 010100b：ET1_RX_CLK 010101b：REF50CK1 011001b：MMC_D0-B 011010b：SDHI_D0-B 011011b：QMO/QIO0 100101b：LCD_DATA18-B
PD7PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000111b：POE0# 011001b：MMC_D1 011010b：SDHI_D1 011011b：QIO1/QMI	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000111b：POE0# 001101b：SSLC3-A 010100b：ET1_RX_ER 010101b：RMII1_RX_ER 011001b：MMC_D1-B 011010b：SDHI_D1-B 011011b：QMI-B/QIO1-B 100101b：LCD_DATA17-B 100110b：CAT1_RX_ER	端子機能選択ビット 000000b：Hi-Z 000001b：MTIC5U 000111b：POE0# 001101b：SSLC3-A 010100b：ET1_RX_ER 010101b：RMII1_RX_ER 011001b：MMC_D1-B 011010b：SDHI_D1-B 011011b：QMI/QIO1 100101b：LCD_DATA17-B

表 2.46　PEn 端子機能制御レジスタ(PEnPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PE0PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC3D 001100b：SCK12 001101b：SSLB1 011001b：MMC_D4 011110b：GTIOC2B	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC3D 001100b：SCK12 001101b：SSLB1-B 011001b：MMC_D4-B 011110b：GTIOC2B 100101b：LCD_DATA16-B	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC3D 001100b：SCK12 001101b：SSLB1-B 011001b：MMC_D4-B 011110b：GTIOC2B 100101b：LCD_DATA16-B
PE1PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000110b：PO18 001000b：MTIOC3B 001100b： TXD12/SMOSI12/ SSDA12/TXDX12/ SIOX12 001101b：SSLB2 011001b：MMC_D5 011110b：GTIOC1B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000110b：PO18 001000b：MTIOC3B 001100b： TXD12/SMOSI12/ SSDA12/TXDX12/ SIOX12 001101b：SSLB2-B 011001b：MMC_D5-B 011110b：GTIOC1B 100101b：LCD_DATA15-B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000110b：PO18 001000b：MTIOC3B 001100b： TXD12/SMOSI12/ SSDA12/TXDX12/ SIOX12 001101b：SSLB2-B 011001b：MMC_D5-B 011110b：GTIOC1B 100101b：LCD_DATA15-B
PE2PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000110b：PO23 001100b： RXD12/SMISO12/ SSCL12/RXDX12 001101b：SSLB3 011001b：MMC_D6 011101b：TIC3 011110b：GTIOC0B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000110b：PO23 001100b： RXD12/SMISO12/ SSCL12/RXDX12 001101b：SSLB3-B 011001b：MMC_D6-B 011101b：TIC3 011110b：GTIOC0B 100101b：LCD_DATA14-B	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4A 000110b：PO23 001100b： RXD12/SMISO12/ SSCL12/RXDX12 001101b：SSLB3-B 011001b：MMC_D6-B 011101b：TIC3 011110b：GTIOC0B 100101b：LCD_DATA14-B
PE3PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000110b：PO26 000111b：POE8# 001100b： CTS12#/RTS12#/SS12# 010001b：ET0_ERXD3 011001b：MMC_D7 011101b：TOC3 011110b：GTIOC2A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000110b：PO26 000111b：POE8# 001100b： CTS12#/RTS12#/SS12# 010001b：ET0_ERXD3 011001b：MMC_D7-B 011101b：TOC3 011110b：GTIOC2A 100101b：LCD_DATA13-B 100110b：CAT0_ERXD3	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4B 000110b：PO26 000111b：POE8# 001100b： CTS12#/RTS12#/SS12# 010001b：ET0_ERXD3 011001b：MMC_D7-B 011101b：TOC3 011110b：GTIOC2A 100101b：LCD_DATA13-B

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PE4PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000010b：MTIOC1A 000110b：PO28 001101b：SSLB0 010001b：ET0_ERXD2 011110b：GTIOC1A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000010b：MTIOC1A 000110b：PO28 001101b：SSLB0-B 010001b：ET0_ERXD2 011110b：GTIOC1A 100101b：LCD_DATA12-B 100110b：CAT0_ERXD2	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4D 000010b：MTIOC1A 000110b：PO28 001101b：SSLB0-B 010001b：ET0_ERXD2 011110b：GTIOC1A 100101b：LCD_DATA12-B
PE5PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000010b：MTIOC2B 001101b：RSPCKB 010001b：ET0_RX_CLK 010010b：REF50CK0 011110b：GTIOC0A	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000010b：MTIOC2B 001101b：RSPCKB-B 010001b：ET0_RX_CLK 010010b：REF50CK0 011110b：GTIOC0A 100101b：LCD_DATA11-B 100110b：CAT0_RX_CLK	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC4C 000010b：MTIOC2B 001101b：RSPCKB-B 010001b：ET0_RX_CLK 010010b：REF50CK0 011110b：GTIOC0A 100101b：LCD_DATA11-B
PE6PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC6C 001101b：MOSIB 011001b：MMC_CD 011010b：SDHI_CD 011101b：TIC1 011110b：GTIOC3B	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC6C 001101b：MOSIB-B 011001b：MMC_CD-B 011010b：SDHI_CD 011101b：TIC1 011110b：GTIOC3B 100101b：LCD_DATA10-B	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC6C 001101b：MOSIB-B 011001b：MMC_CD-B 011010b：SDHI_CD-B 011101b：TIC1 011110b：GTIOC3B 100101b：LCD_DATA10-B
PE7PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC6A 001101b：MISOB 011001b：MMC_RES# 011010b：SDHI_WP 011101b：TOC1 011110b：GTIOC3A	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC6A 001101b：MISOB-B 011001b：MMC_RES#-B 011010b：SDHI_WP 011101b：TOC1 011110b：GTIOC3A 100101b：LCD_DATA9-B	端子機能選択ビット 000000b：Hi-Z 001000b：MTIOC6A 001101b：MISOB-B 011001b：MMC_RES#-B 011010b：SDHI_WP-B 011101b：TOC1 011110b：GTIOC3A 100101b：LCD_DATA9-B

表 2.47　PFn 端子機能制御レジスタ(PFnPFS)の比較

レジスタ	ビット	RX71M(n = 0～2, 5)	RX72M(n = 0～2, 5)	RX72N(n = 0～2, 5)
PF0PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001010b： TXD1/SMOSI1/SSDA1	端子機能選択ビット 000000b：Hi-Z 001010b： TXD1/SMOSI1/SSDA1 100111b：CATI2CDATA	端子機能選択ビット 000000b：Hi-Z 001010b： TXD1/SMOSI1/SSDA1
PF2PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001010b： RXD1/SMISO1/SSCL1	端子機能選択ビット 000000b：Hi-Z 001010b： RXD1/SMISO1/SSCL1 100111b：CATI2CCLK	端子機能選択ビット 000000b：Hi-Z 001010b： RXD1/SMISO1/SSCL1
PF5PFS	PSEL[5:0]	-	端子機能選択ビット	端子機能選択ビット

表 2.48　PGn 端子機能制御レジスタ(PGnPFS)の比較

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PG0PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_RX_CLK 010101b：REF50CK1	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_RX_CLK 010101b：REF50CK1 100110b：CAT1_RX_CLK	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_RX_CLK 010101b：REF50CK1
PG1PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_RX_ER 010101b：RMII1_RX_ER	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_RX_ER 010101b：RMII1_RX_ER 100110b：CAT1_RX_ER	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_RX_ER 010101b：RMII1_RX_ER
PG2PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_TX_CLK	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_TX_CLK 100110b：CAT1_TX_CLK	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_TX_CLK
PG3PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD0 010101b：RMII1_TXD0	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD0 010101b：RMII1_TXD0 100110b：CAT1_ETXD0	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD0 010101b：RMII1_TXD0
PG4PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD1 010101b：RMII1_TXD1	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD1 010101b：RMII1_TXD1 100110b：CAT1_ETXD1	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD1 010101b：RMII1_TXD1

レジスタ	ビット	RX71M(n = 0～7)	RX72M(n = 0～7)	RX72N(n = 0～7)
PG5PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD2	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD2 100110b：CAT1_ETXD2	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD2
PG6PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD3	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD3 100110b：CAT1_ETXD3	端子機能選択ビット 000000b：Hi-Z 010100b：ET1_ETXD3

表 2.49　PHn 端子機能制御レジスタ(PHnPFS)の比較

レジスタ	ビット	RX71M	RX72M(n = 0～7)	RX72N(n = 0～7)
PHnPFS	-	-	PHn 端子機能制御レジスタ	PHn 端子機能制御レジスタ

表 2.50　PJn 端子機能制御レジスタ(PJnPFS)の比較

レジスタ	ビット	RX72M(n = 3, 5)	RX72M(n = 0～3, 5)	RX72N(n = 0～3, 5)
PJ0PFS	-	-	PJ0 端子機能制御レジスタ	PJ0 端子機能制御レジスタ
PJ1PFS	-	-	PJ1 端子機能制御レジスタ	PJ1 端子機能制御レジスタ
PJ2PFS	-	-	PJ2 端子機能制御レジスタ	PJ2 端子機能制御レジスタ
PJ3PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 001010b： CTS6#/RTS6#/SS6# 001011b： CTS0#/RTS0#/SS0# 010001b：ET0_EXOUT 011000b：EDACK1	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 001010b： CTS6#/RTS6#/SS6# 001011b： CTS0#/RTS0#/SS0# 010001b：ET0_EXOUT 010111b：SSITXD0 011000b：EDACK1 011011b：QMO-C/QIO0-C 100111b：CATRESTOUT	端子機能選択ビット 000000b：Hi-Z 000001b：MTIOC3C 001010b： CTS6#/RTS6#/SS6# 001011b： CTS0#/RTS0#/SS0# 010001b：ET0_EXOUT 010111b：SSITXD0 011000b：EDACK1 011011b：QMO-C/QIO0-C
PJ5PFS	PSEL[5:0]	端子機能選択ビット 000000b：Hi-Z 001011b： CTS2#/RTS2#/SS2# 100001b：POE8#	端子機能選択ビット 000000b：Hi-Z 001011b： CTS2#/RTS2#/SS2# 010001b：EPLSOUT0 010111b：SSIRXD0 011011b：QMI-C/QIO1-C 100001b：POE8# 100111b：CATSYNC0	端子機能選択ビット 000000b：Hi-Z 001011b： CTS2#/RTS2#/SS2# 010001b：EPLSOUT0 010111b：SSIRXD0 011011b：QMI-C/QIO1-C 100001b：POE8#

表 2.51　PKn 端子機能制御レジスタ(PKnPFS)の比較

レジスタ	ビット	RX71M	RX72M(n = 0～7)	RX72N(n = 0～7)
PKnPFS	-	-	PKn 端子機能制御レジスタ	PKn 端子機能制御レジスタ

表 2.52　PLn 端子機能制御レジスタ(PLnPFS)の比較

レジスタ	ビット	RX71M	RX72M(n = 0～7)	RX72N(n = 0～7)
PLnPFS	-	-	PLn 端子機能制御レジスタ	PLn 端子機能制御レジスタ

表 2.53　PMn 端子機能制御レジスタ(PMnPFS)の比較

レジスタ	ビット	RX71M	RX72M(n = 0～7)	RX72N(n = 0～7)
PMnPFS	-	-	PMn 端子機能制御レジスタ	PMn 端子機能制御レジスタ

表 2.54　PNn 端子機能制御レジスタ(PNnPFS)の比較

レジスタ	ビット	RX71M	RX72M(n = 0～5)	RX72N(n = 0～5)
PNnPFS	-	-	PNn 端子機能制御レジスタ	PNn 端子機能制御レジスタ

表 2.55　PQn 端子機能制御レジスタ(PQnPFS)の比較

レジスタ	ビット	RX71M	RX72M(n = 0～7)	RX72N(n = 0～7)
PQnPFS	-	-	PQn 端子機能制御レジスタ	PQn 端子機能制御レジスタ

表 2.56　マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット	RX71M(MPC)	RX72M(MPC)	RX72N(MPC)
PFCSS0	CS3S[1:0]	CS3#出力端子選択ビット b7 b6 0 0：P63 を CS3#出力端子として設定 0 1：P73 を CS3#出力端子として設定 1 0：PC4 を CS3#出力端子として設定 1 1：設定しないでください	CS3#出力端子選択ビット b7 b6 0 0：P63 を CS3#出力端子として設定 0 1：P73 を CS3#出力端子として設定 1 x：PC4 を CS3#出力端子として設定	CS3#出力端子選択ビット b7 b6 0 0：P63 を CS3#出力端子として設定 0 1：P73 を CS3#出力端子として設定 1 x：PC4 を CS3#出力端子として設定
PFBCR0	ADRHMS ADRHMS2	A16～A23 出力許可ビット A16～A23 出力許可 2 ビット ADRHMS / ADRHMS2 0 / 0：PC0~PC7 を設定 0 / 1：PC0, PC1, P71, P72, P74, PC5~PC7 を設定 1 / 0：P90~P97 を設定 1 / 1：設定しないでください	A16～A23 出力許可ビット A16～A23 出力許可 2 ビット ADRHMS / ADRHMS2 0 / 0：PC0~PC7 を設定 0 / 1：PC0, PC1, P71, P72, P74, PC5~PC7 を設定 1 / 0：P90~P97 を設定 1 / 1：設定しないでください	A16～A23 出力許可ビット A16～A23 出力許可 2 ビット ADRHMS / ADRHMS2 0 / 0：PC0~PC7 を設定 0 / 1：PC0, PC1, P71, P72, P74, PC5~PC7 を設定 1 / 0：224 ピン、176 ピン製品：P90~P97 を設定 145 ピン、144 ピン製品：P90~P93 を設定 (A20~A23 の割り当てなし) 1 / 1：設定しないでください
PFBCR1	WAITS[1:0]	WAIT 選択ビット b1 b0 0 0：設定無効 0 1：P55 を WAIT#入力端子として設定 1 0：PC5 を WAIT#入力端子として設定 1 1：P51 を WAIT#入力端子として設定	WAIT 選択ビット • PFBCR3.WAITS2 ビット = 0 のとき b1 b0 0 0：設定しないでください 0 1：P55 を WAIT#入力端子として設定 1 0：PC5 を WAIT#入力端子として設定 1 1：P51 を WAIT#入力端子として設定 • PFBCR3.WAITS2 ビット = 1 のとき b1 b0 0 0：PF5 を WAIT#入力端子として設定 0 1：設定しないでください 1 x：設定しないでください	WAIT 選択ビット • PFBCR3.WAITS2 ビット = 0 のとき b1 b0 0 0：設定しないでください 0 1：P55 を WAIT#入力端子として設定 1 0：PC5 を WAIT#入力端子として設定 1 1：P51 を WAIT#入力端子として設定 • PFBCR3.WAITS2 ビット = 1 のとき b1 b0 0 0：PF5 を WAIT#入力端子として設定 0 1：設定しないでください 1 x：設定しないでください
PFBCR2	-	-	外部バス制御レジスタ 2	外部バス制御レジスタ 2
PFBCR3	-	-	外部バス制御レジスタ 3	外部バス制御レジスタ 3

2.16　ポートアウトプットイネーブル 3

表 2.57 にポートアウトプットイネーブル 3 の概要比較を、表 2.58 にポートアウトプットイネーブル 3 レジスタ比較を示します。

表 2.57　ポートアウトプットイネーブル 3 の概要比較

項目	RX71M(POE3a)	RX72M(POE3a)/RX72N(POE3a)
出力停止時の端子の状態	ハイインピーダンス	ハイインピーダンス
ハイインピーダンス制御対象端子	● MTU の出力端子 —MTU0 端子(MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) —MTU3 端子(MTIOC3B, MTIOC3D) —MTU4 端子(MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) —MTU6 端子(MTIOC6B, MTIOC6D) —MTU7 端子(MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D) ● GPT の出力端子 —GPT0 端子(GTIOC0A, GTIOC0B) —GPT1 端子(GTIOC1A, GTIOC1B) —GPT2 端子(GTIOC2A, GTIOC2B) —GPT3 端子(GTIOC3A, GTIOC3B)	● MTU の出力端子 —MTU0 端子(MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) —MTU3 端子(MTIOC3B, MTIOC3D) —MTU4 端子(MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) —MTU6 端子(MTIOC6B, MTIOC6D) —MTU7 端子(MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D)
ハイインピーダンス要求発生条件	● 入力端子の変化 —POE0#、POE4#、POE8#、POE10#、POE11#端子に信号が入力されたとき ● 出力端子の短絡：以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D —MTIOC6B と MTIOC6D —MTIOC7A と MTIOC7C —MTIOC7B と MTIOC7D 【GPT 出力端子】 —GTIOC0A と GTIOC0B —GTIOC1A と GTIOC1B —GTIOC2A と GTIOC2B ● SPOER レジスタを設定したとき ● メインクロック発生回路の発振停止を検出したとき	● 入力端子の変化 —POE0#、POE4#、POE8#、POE10#、POE11#端子に信号が入力されたとき ● 出力端子の短絡：以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D —MTIOC6B と MTIOC6D —MTIOC7A と MTIOC7C —MTIOC7B と MTIOC7D ● SPOER レジスタを設定したとき ● メインクロック発生回路の発振停止を検出したとき

項目	RX71M(POE3a)	RX72M(POE3a)/RX72N(POE3a)
機能	• POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です • POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリングによって、すべての制御対象端子の出力をハイインピーダンスにできます • クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力をハイインピーダンスにできます • MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力をハイインピーダンスにできます • GPT 出力端子(GPT0/1/2)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、GPT 出力端子の出力をハイインピーダンスにできます • POE のレジスタの設定により、すべての制御対象端子の出力をハイインピーダンスにできます • 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です	• POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です • POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリングによって、すべての制御対象端子の出力をハイインピーダンスにできます • クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力をハイインピーダンスにできます • MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力をハイインピーダンスにできます • POE3 のレジスタの設定により、すべての制御対象端子の出力をハイインピーダンスにできます • 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

表 2.58　ポートアウトプットイネーブル 3 レジスタ比較

レジスタ	ビット	RX71M(POE3a)	RX72M(POE3a)/RX72N(POE3a)
OCSR1	OSF1	出力短絡フラグ 1 MTU 相補 PWM 出力端子(MTU3,MTU4 端子)または GPT 出力端子(GPT0～GPT2 端子)の比較する 3 組の 2 相出力のうち、1 組以上が同時にアクティブレベルになったことを示すフラグです。ただし、当該端子のハイインピーダンス制御が許可されていない場合、OSF1 フラグは“1”になりません。 ［“1”になる条件］ ● POECR2.MTU3BDZE ビットが“1”の場合に、MTIOC3B/GTIOC0A 端子と MTIOC3D/GTIOC0B 端子が同時にアクティブレベルになったとき ● POECR2.MTU4ACZE ビットが“1”の場合に、MTIOC4A/GTIOC1A 端子と MTIOC4C/GTIOC1B 端子が同時にアクティブレベルになったとき ● POECR2.MTU4BDZE ビットが“1”の場合に、MTIOC4B/GTIOC2A 端子と MTIOC4D/GTIOC2B 端子が同時にアクティブレベルになったとき ［“0”になる条件］ ● “1”の状態を読んだ後、“0”を書いたとき “0”を書くには、MTU 相補 PWM 出力端子または GPT 出力端子から非アクティブレベルを出力する必要があります。	出力短絡フラグ 1 MTU 相補 PWM 出力端子(MTU3,MTU4 端子)の比較する 3 組の 2 相出力のうち、1 組以上が同時にアクティブレベルになったことを示すフラグです。ただし、当該端子のハイインピーダンス制御が許可されていない場合、OSF1 フラグは“1”になりません。 ［“1”になる条件］ ● POECR2.MTU3BDZE ビットが“1”の場合に、MTIOC3B 端子と MTIOC3D 端子が同時にアクティブレベルになったとき ● POECR2.MTU4ACZE ビットが“1”の場合に、MTIOC4A 端子と MTIOC4C 端子が同時にアクティブレベルになったとき ● POECR2.MTU4BDZE ビットが“1”の場合に、MTIOC4B 端子と MTIOC4D 端子が同時にアクティブレベルになったとき ［“0”になる条件］ ● “1”の状態を読んだ後、“0”を書いたとき “0”を書くには、MTU 相補 PWM 出力端子から非アクティブレベルを出力する必要があります。
ALR1	OLSG0A	MTIOC3B/GTIOC0A 端子 アクティブレベル設定ビット	MTIOC3B 端子 アクティブレベル設定ビット
	OLSG0B	MTIOC3D/GTIOC0B 端子 アクティブレベル設定ビット	MTIOC3D 端子 アクティブレベル設定ビット
	OLSG1A	MTIOC4A/GTIOC1A 端子 アクティブレベル設定ビット	MTIOC4A 端子 アクティブレベル設定ビット
	OLSG1B	MTIOC4C/GTIOC1B 端子 アクティブレベル設定ビット	MTIOC4C 端子 アクティブレベル設定ビット
	OLSG2A	MTIOC4B/GTIOC2A 端子 アクティブレベル設定ビット	MTIOC4B 端子 アクティブレベル設定ビット
	OLSG2B	MTIOC4D/GTIOC2B 端子 アクティブレベル設定ビット	MTIOC4D 端子 アクティブレベル設定ビット
SPOER	MTUCH34HIZ	MTU3, MTU4/GPT0～GPT2 端子 ハイインピーダンス許可ビット	MTU3, MTU4 端子 ハイインピーダンス許可ビット

レジスタ	ビット	RX71M(POE3a)	RX72M(POE3a)/RX72N(POE3a)
SPOER	GPT01HIZ	GPT0, GPT1 端子 ハイインピーダンス許可ビット	-
	GPT23HIZ	GPT2, GPT3 端子 ハイインピーダンス許可ビット	-
POECR2	MTU4BDZE (注 1)	MTIOC4B/MTIOC4D 端子 ハイインピーダンス許可ビット	MTIOC4B/MTIOC4D 端子 ハイインピーダンス許可ビット
	MTU4ACZE (注 1)	MTIOC4A/MTIOC4C 端子 ハイインピーダンス許可ビット	MTIOC4A/MTIOC4C 端子 ハイインピーダンス許可ビット
	MTU3BDZE (注 1)	MTIOC3B/MTIOC3D 端子 ハイインピーダンス許可ビット	MTIOC3B/MTIOC3D 端子 ハイインピーダンス許可ビット
POECR3	-	ポートアウトプットイネーブル コントロールレジスタ 3	-
POECR4	IC2ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス 条件 POE4F 追加ビット	MTU3, MTU4 ハイインピーダン ス条件 POE4F 追加ビット
	IC3ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス 条件 POE8F 追加ビット	MTU3, MTU4 ハイインピーダンス 条件 POE8F 追加ビット
	IC4ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス 条件 POE10F 追加ビット	MTU3, MTU4 ハイインピーダンス 条件 POE10F 追加ビット
	IC5ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス 条件 POE11F 追加ビット	MTU3, MTU4 ハイインピーダンス 条件 POE11F 追加ビット
POECR6	-	ポートアウトプットイネーブル コントロールレジスタ 6	-
G0SELR	-	GPT0 端子選択レジスタ	-
G1SELR	-	GPT1 端子選択レジスタ	-
G2SELR	-	GPT2 端子選択レジスタ	-
G3SELR	-	GPT3 端子選択レジスタ	-
M6SELR	-	-	MTU6 端子選択レジスタ
MGSELR	-	MTU/GPT 端子機能選択レジスタ	-

注 1.　RX71M では GPT 端子・MTU 端子を制御しますが、RX72M/RX72N では MTU 端子のみを制御します。

2.17　汎用 PWM タイマ

表 2.59 に汎用 PWM タイマの概要比較を、表 2.60 に汎用 PWM タイマのレジスタ比較を、表 2.61 に GTIOA/B ビットの設定比較を示します。

表 2.59　汎用 PWM タイマの概要比較

項目	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
機能	• 16 ビット×4 チャネル • 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波） • 動作モード —のこぎり波 PWM モード —のこぎり波ワンショットパルスモード —三角波 PWM モード 1 —三角波 PWM モード 2 —三角波 PWM モード 3 • チャネルごとに独立したクロックソースを選択可能 • チャネルごとに 2 本の入出力端子 • 端子入力経路にノイズフィルタを選択可能 (注 1) • チャネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 • 各チャネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 • アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 • チャネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能） • 任意のチャネルのカウンタを同時スタート/クリア可能 • 同期動作のモード（同時または任意のタイミングでずらす位相シフトに対応） • PWM 動作の際にデッドタイム生成が可能 • 3 つのカウンタを組み合わせ、デッドタイム付きの 3 相 PWM 波形を生成可能 • ELC 設定により、カウントスタート/カウントストップ/カウントリスタート/インプットキャプチャ動作が可能	• 32 ビット×4 チャネル • 各カウンタは、アップカウントもしくはダウンカウント(のこぎり波)、アップダウンカウント(三角波) • 動作モード —のこぎり波 PWM モード —のこぎり波ワンショットパルスモード —三角波 PWM モード 1 —三角波 PWM モード 2 —三角波 PWM モード 3 • チャネルごとに独立したクロックソースを選択可能 • チャネルごとに 2 本の入出力端子 • 端子入力経路にノイズフィルタを選択可能 (注 1) • チャネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 • 各チャネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 • アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 • チャネルごとにフレーム周期用レジスタを搭載(オーバフロー/アンダフローで割り込み可能) • 任意のチャネルのカウンタを同時スタート/ストップ/クリア可能 • 同期動作のモード（同時または任意のタイミングでずらす位相シフトに対応） • PWM 動作の際にデッドタイム生成が可能 • 3 つのカウンタを組み合わせ、デッドタイム付きの 3 相 PWM 波形を生成可能 • ELC 設定により、最大 8 つの ELC イベントによるカウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能

項目	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
機能	• 外部/内部トリガ（ハードウェア要因）によりカウントスタート/カウントストップ/カウンタクリアが可能 • 内部トリガ要因として、ソフトウェア、コンペアマッチ • A/D 変換開始トリガ生成機能 • コンペアマッチ A～D イベント信号、オーバフロー/アンダフローイベント信号を ELC へ出力可能 • バスクロック：PCLKA GPTA カウント基準クロック：PCLKA	• 2 本の入力信号の状態を検出し、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 • 最大 4 本の外部トリガにより、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 • POEG からの出力停止要求による出力ネゲート制御機能 • A/D 変換開始トリガ生成機能 • コンペアマッチ A～F イベント信号、オーバフロー/アンダフローイベント信号を ELC へ出力可能 • バスクロック：PCLKA GPTW カウント基準クロック：PCLKA

注 1.　RX71M ではインプットキャプチャ入力端子、外部トリガ入力端子にノイズフィルタ機能があり、RX72M/RX72N ではインプットキャプチャ入力端子にノイズフィルタ機能があります。

表 2.60　汎用 PWM タイマのレジスタ比較

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTSTR	-	汎用 PWM タイマソフトウェアスタートレジスタ GTSTR は、16 ビットレジスタです。	汎用 PWM タイマソフトウェアスタートレジスタ GTSTR は、32 ビットレジスタです。
	CST0 (RX71M) CSTRT0 (RX72M/RX72N)	GPT0.GTCNT カウントスタートビット	チャネル 0 カウントスタートビット
	CST1 (RX71M) CSTRT1 (RX72M/RX72N)	GPT1.GTCNT カウントスタートビット	チャネル 1 カウントスタートビット
	CST2 (RX71M) CSTRT2 (RX72M/RX72N)	GPT2.GTCNT カウントスタートビット	チャネル 2 カウントスタートビット
	CST3 (RX71M) CSTRT3 (RX72M/RX72N)	GPT3.GTCNT カウントスタートビット	チャネル 3 カウントスタートビット
NFCR	-	ノイズフィルタ制御レジスタ	-
GTHSCR	-	汎用 PWM タイマハードウェア要因スタート/ストップ制御レジスタ	-
GTHCCR	-	汎用 PWM タイマハードウェア要因クリア制御レジスタ	-
GTHSSR	-	汎用 PWM タイマハードウェアスタート要因セレクトレジスタ	-
GTHPSR	-	汎用 PWM タイマハードウェアストップ/クリア要因セレクトレジスタ	-

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTWP	-	汎用 PWM タイマ 書き込み保護レジスタ GTWP は、16 ビットレジスタです。	汎用 PWM タイマ 書き込み保護レジスタ GTWP は、32 ビットレジスタです。
	WP0～WP3 (RX71M) WP (RX72M/RX72N)	GPT0～3 レジスタ書き込み禁止ビット	レジスタ書き込み禁止ビット
	STRWP	-	GTSTR.CSTRTビット 書き込み禁止ビット
	STPWP	-	GTSTP.CSTOPビット 書き込み禁止ビット
	CLRWP	-	GTCLR.CCLRビット 書き込み禁止ビット
	CMNWP	-	共通レジスタ書き込み禁止ビット
	PRKEY[7:0]	-	GTWPキーコードビット
GTSYNC	-	汎用 PWM タイマシンクロレジスタ	-
GTETINT	-	汎用 PWM タイマ外部トリガ 入力割り込みレジスタ	-
GTBDR	-	汎用 PWM タイマ バッファ動作禁止レジスタ	-
GTSWP	-	汎用 PWM タイマ スタート書き込み保護レジスタ	-
GTIOR	-	汎用 PWM タイマ I/O 制御レジスタ GTIOR は、16 ビットレジスタです。	汎用 PWM タイマ I/O 制御レジスタ GTIOR は、32 ビットレジスタです。
	GTIOA[5:0](RX71M) GTIOA[4:0] (RX72M/RX72N)	GTIOCnA 端子機能選択ビット (b5-b0) 詳細は表 2.61 を参照してください。	GTIOCnA 端子機能選択ビット (b4-b0) 詳細は表 2.61 を参照してください。
	OAE	-	GTIOCnA 端子出力 イネーブルビット
	OADF[1:0]	-	GTIOCnA 端子 ネゲート値設定ビット
	NFAEN	-	GTIOCnA 端子入力ノイズフィルタ イネーブルビット
	NFCSA[1:0]	-	GTIOCnA 端子入力ノイズフィルタ サンプリングクロック選択ビット
	GTIOB[5:0](RX71M) GTIOB[4:0] (RX72M/RX72N)	GTIOCnB 端子機能選択ビット (b13-b8) 詳細は表 2.61 を参照してください。	GTIOCnB 端子機能選択ビット (b20-b16) 詳細は表 2.61 を参照してください。
	OBDFLT	GTIOCnB 端子カウント ストップ時の出力値ビット(b14)	GTIOCnB 端子カウント ストップ時の出力値ビット(b22)
	OBHLD	GTIOCnB 端子カウントスタート/ ストップ時の出力保持ビット(b15)	GTIOCnB 端子カウントスタート/ ストップ時の出力保持ビット(b23)
	OBE	-	GTIOCnB 端子 出力イネーブルビット
	OBDF[1:0]	-	GTIOCnB 端子 ネゲート値設定ビット
	NFBEN	-	GTIOCnB 端子入力ノイズフィルタ イネーブルビット

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTIOR	NFCSB[1:0]	-	GTIOCnB 端子入力ノイズフィルタサンプリングクロック選択ビット
GTINTAD	-	汎用 PWM タイマ 割り込み出力設定レジスタ GTINTAD は、16 ビットレジスタです。	汎用 PWM タイマ 割り込み出力設定レジスタ GTINTAD は、32 ビットレジスタです。
	EINT	デッドタイムエラー割り込み 許可ビット	-
	ADTRAUEN	GTADTRA コンペアマッチ（アップカウント）A/D 変換開始要求許可ビット(b12)	GTADTRA レジスタコンペアマッチ(アップカウント) A/D 変換開始要求許可ビット(b16)
	ADTRADEN	GTADTRA コンペアマッチ（ダウンカウント）A/D 変換開始要求許可ビット(b13)	GTADTRA レジスタコンペアマッチ(ダウンカウント) A/D 変換開始要求許可ビット(b17)
	ADTRBUEN	GTADTRB コンペアマッチ（アップカウント）A/D 変換開始要求許可ビット(b14)	GTADTRB レジスタコンペアマッチ(アップカウント) A/D 変換開始要求許可ビット(b18)
	ADTRBDEN	GTADTRB コンペアマッチ（ダウンカウント）A/D 変換開始要求許可ビット(b15)	GTADTRB レジスタコンペアマッチ(ダウンカウント) A/D 変換開始要求許可ビット(b19)
	GRP[1:0]	-	出力停止グループ選択ビット
	GRPDTE	-	デッドタイムエラー出力停止 検出許可ビット
	GRPABH	-	同時 High 出力停止検出許可ビット
	GRPABL	-	同時 Low 出力停止検出許可ビット
GTCR	-	汎用 PWM タイマ制御レジスタ GTCR は、16 ビットレジスタです。	汎用 PWM タイマ制御レジスタ GTCR は、32 ビットレジスタです。
	CST	-	カウントスタートビット
	ICDS	-	カウント停止時インプット キャプチャ動作選択ビット
	MD[2:0]	モード選択ビット(b2-b0) b2 b0 0 0 0：のこぎり波 PWM モード（シングル/ダブルバッファ可） 0 0 1：のこぎり波ワンショットパルスモード（バッファ動作固定） 0 1 0：設定しないでください 0 1 1：設定しないでください 1 0 0：三角波 PWM モード 1（谷 16 ビット転送）（シングル/ダブルバッファ可） 1 0 1：三角波 PWM モード 2（山/谷 16 ビット転送）（シングル/ダブルバッファ可） 1 1 0：三角波 PWM モード 3（谷 32 ビット転送）（バッファ動作固定） 1 1 1：設定しないでください	モード選択ビット(b18-b16) b18 b16 0 0 0：のこぎり波 PWM モード(シングル/ダブルバッファ可能) 0 0 1：のこぎり波ワンショットパルスモード(バッファ動作固定) 0 1 0：設定しないでください 0 1 1：設定しないでください 1 0 0：三角波 PWM モード 1 (谷 32 ビット転送)(シングル/ダブルバッファ可能) 1 0 1：三角波 PWM モード 2 (山/谷 32 ビット転送)(シングル/ダブルバッファ可能) 1 1 0：三角波 PWM モード 3 (谷 64 ビット転送)(バッファ動作固定) 1 1 1：設定しないでください

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTCR	TPCS[1:0](RX71M) TPCS[3:0] (RX72M/RX72N)	タイマプリスケーラ選択ビット (b9-b8) b9 b8 0 0：PCLKA 0 1：PCLKA/2 1 0：PCLKA/4 1 1：PCLKA/8	タイマプリスケーラ選択ビット (b26-b23) b26 b23 0 0 0 0：PCLKA 0 0 0 1：PCLKA/2 0 0 1 0：PCLKA/4 0 0 1 1：PCLKA/8 0 1 0 0：PCLKA/16 0 1 0 1：PCLKA/32 0 1 1 0：PCLKA/64 0 1 1 1：設定しないでください 1 0 0 0：PCLKA/256 1 0 0 1：設定しないでください 1 0 1 0：PCLKA/1024 1 0 1 1：設定しないでください 1 1 0 0：GTETRGA (POEG 経由) 1 1 0 1：GTETRGB (POEG 経由) 1 1 1 0：GTETRGC (POEG 経由) 1 1 1 1：GTETRGD (POEG 経由)
	CCLR[1:0]	カウントクリア要因選択ビット	-
GTBER	-	汎用 PWM タイマ バッファイネーブルレジスタ GTBER は、16 ビットレジスタです。	汎用 PWM タイマ バッファイネーブルレジスタ GTBER は、32 ビットレジスタです。
	BD[0]	-	GTCCRA/GTCCRB レジスタの バッファ動作禁止ビット
	BD[1]	-	GTPR レジスタの バッファ動作禁止ビット
	BD[2]	-	GTADTRA/GTADTRB レジスタの バッファ動作禁止ビット
	BD[3]	-	GTDVU/GTDVD レジスタの バッファ動作禁止ビット
	DBRTECA	-	GTCCRA レジスタのダブルバッファリピート動作許可ビット
	DBRTECB	-	GTCCRB レジスタのダブルバッファリピート動作許可ビット
	CCRA[1:0]	GTCCRA バッファ動作ビット (b1-b0)	GTCCRA レジスタのバッファ動作ビット(b17-b16)
	CCRB[1:0]	GTCCRB バッファ動作ビット (b3-b2)	GTCCRB レジスタのバッファ動作ビット(b19-b18)
	PR[1:0]	GTPR バッファ動作ビット (b5-b4)	GTPR レジスタのバッファ動作ビット(b21-b20)
	CCRSWT	GTCCRA・GTCCRB 強制バッファ動作ビット(b6)	GTCCRA/GTCCRB レジスタの強制バッファ動作ビット(b22)
	ADTTA[1:0]	GTADTRA バッファ転送タイミング選択ビット(b9-b8)	GTADTRA レジスタのバッファ転送タイミング選択ビット(b25-b24)
	ADTDA	GTADTRA ダブルバッファ動作ビット(b10)	GTADTRA レジスタのダブルバッファ動作ビット(b26)
	ADTTB[1:0]	GTADTRB バッファ転送タイミング選択ビット(b13-b12)	GTADTRB レジスタのバッファ転送タイミング選択ビット(b29-b28)

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTBER	ADTDB	GTADTRB ダブルバッファ動作ビット(b14)	GTADTRB レジスタのダブルバッファ動作ビット(b30)
GTUDC	-	汎用 PWM タイマカウント方向レジスタ	-
GTITC	-	汎用 PWM タイマ割り込み、A/D 変換開始要求間引き設定レジスタ GTITC は、16 ビットレジスタです。	汎用 PWM タイマ割り込み、A/D 変換開始要求間引き設定レジスタ GTITC は、32 ビットレジスタです。
GTST	-	汎用 PWM タイマステータスレジスタ GTST は、16 ビットレジスタです。	汎用 PWM タイマステータスレジスタ GTST は、32 ビットレジスタです。
	DTEF	デッドタイムエラーフラグ(b11)	デッドタイムエラーフラグ(b28)
	ADTRAUF	-	GTADTRA レジスタコンペアマッチ(アップカウント)A/D 変換開始要求フラグ
	ADTRADF	-	GTADTRA レジスタコンペアマッチ(ダウンカウント)A/D 変換開始要求フラグ
	ADTRBUF	--	GTADTRB レジスタコンペアマッチ(アップカウント)A/D 変換開始要求フラグ
	ADTRBDF	-	GTADTRB レジスタコンペアマッチ(ダウンカウント)A/D 変換開始要求フラグ
	ODF	-	出力停止要求フラグ
	OABHF	-	同時 High 出力フラグ
	OABLF	-	同時 Low 出力フラグ
GTCNT	-	汎用 PWM タイマカウンタ GTCNT は、16 ビットレジスタです。8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	汎用 PWM タイマカウンタ GTCNT は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。 GTCNT カウンタは、 0 ≦ GTCNT カウンタ≦ GTPR レジスタの範囲内に設定してください。
GTCCRm	-	汎用 PWM タイマコンペアキャプチャレジスタ m (m = A~F) GTCCRm は、16 ビットレジスタです。	汎用 PWM タイマコンペアキャプチャレジスタ m (m = A~F) GTCCRm は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTPR	-	汎用 PWM タイマ 周期設定レジスタ GTPR は、16 ビットレジスタです。	汎用 PWM タイマ 周期設定レジスタ GTPR は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTPBR	-	汎用 PWM タイマ 周期設定バッファレジスタ GTPBR は、16 ビットレジスタです。	汎用 PWM タイマ 周期設定バッファレジスタ GTPBR は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTPDBR	-	汎用 PWM タイマ 周期設定ダブルバッファレジスタ GTPBR は、16 ビットレジスタです。	汎用 PWM タイマ 周期設定ダブルバッファレジスタ GTPBR は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTADTRm	-	A/D 変換開始要求タイミング レジスタ m (m = A, B) GTADTRm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	A/D 変換開始要求タイミング レジスタ m (m = A, B) GTADTRm は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTADTBRm	-	A/D 変換開始要求タイミング バッファレジスタ m (m = A, B) GTADTBRm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	A/D 変換開始要求タイミング バッファレジスタ m (m = A, B) GTADTBRm は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTADTDBRm	-	A/D 変換開始要求タイミング ダブルバッファレジスタ m (m = A, B) GTADTDBRm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	A/D 変換開始要求タイミング ダブルバッファレジスタ m (m = A, B) GTADTDBRm は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTONCR	-	汎用 PWM タイマ出力ネゲート 制御レジスタ	-

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTDTCR	-	汎用 PWM タイマデッドタイム制御レジスタ GTDTCR は、16 ビットレジスタです。	汎用 PWM タイマデッドタイム制御レジスタ GTDTCR は、32 ビットレジスタです。
GTDVm	-	汎用 PWM タイマ デッドタイム値レジスタ m (m = U, D) GTDVm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	汎用 PWM タイマ デッドタイム値レジスタ m (m = U, D) GTDVm は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTDBm	-	汎用 PWM タイマ デッドタイムバッファレジスタ m (m = U, D) GTDBm は、16 ビットレジスタです。	汎用 PWM タイマ デッドタイムバッファレジスタ m (m = U, D) GTDBm は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTSOS	-	汎用 PWM タイマ出力保護機能ステータスレジスタ GTSOS は、16 ビットレジスタです。	汎用 PWM タイマ出力保護機能ステータスレジスタ GTSOS は、32 ビットレジスタです。
GTSOTR	-	汎用 PWM タイマ出力保護機能一時解除レジスタ GTSOTR は、16 ビットレジスタです。	汎用 PWM タイマ出力保護機能一時解除レジスタ GTSOTR は、32 ビットレジスタです。
GTSTP	-	-	汎用 PWM タイマ ソフトウェアストップレジスタ
GTCLR	-	-	汎用 PWM タイマ ソフトウェアクリアレジスタ
GTSSR	-	-	汎用 PWM タイマ スタート要因セレクトレジスタ
GTPSR	-	-	汎用 PWM タイマ ストップ要因セレクトレジスタ
GTCSR	-	-	汎用 PWM タイマ クリア要因セレクトレジスタ
GTUPSR	-	-	汎用 PWM タイマカウントアップ要因セレクトレジスタ
GTDNSR	-	-	汎用 PWM タイマカウントダウン要因セレクトレジスタ
GTICASR	-	-	汎用 PWM タイマインプットキャプチャ要因セレクトレジスタ A
GTICBSR	-	-	汎用 PWM タイマインプットキャプチャ要因セレクトレジスタ B
GTUDDTYC	-	-	汎用 PWM タイマカウント方向、デューティ設定レジスタ

レジスタ	ビット	RX71M(GPTA)	RX72M(GPTW)/RX72N(GPTW)
GTADSMR	-	-	汎用 PWM タイマ A/D 変換開始 要求信号モニタレジスタ
GTEITC	-	-	汎用 PWM タイマ拡張割り込み 間引きカウンタ制御レジスタ
GTEITLI1	-	-	汎用 PWM タイマ拡張割り込み 間引き設定レジスタ 1
GTEITLI2	-		汎用 PWM タイマ拡張割り込み 間引き設定レジスタ 2
GTEITLB	-	-	汎用 PWM タイマ拡張バッファ 転送間引き設定レジスタ
GTSECSR	-	-	汎用 PWM タイマ動作許可ビット 同時制御チャネル選択レジスタ
GTSECR	-	-	汎用 PWM タイマ動作許可ビット 同時制御レジスタ

表 2.61　GTIOA/B ビットの設定比較

ビット	RX71M(GPTA) GTIOA/B[5:0]ビット	RX72M(GPTW)/RX72N(GPTW) GTIOA/B[4:0]ビット
b5	0：コンペアマッチ 1：インプットキャプチャ	-
b4	● b5=0 の場合 0：初期出力 Low 1：初期出力 High ● b5=1 の場合 x：Don't care	0：初期出力 Low 1：初期出力 High
b3-b2	● b5=0 の場合 0 0：周期の終わりで出力保持 0 1：周期の終わりで Low 出力 1 0：周期の終わりで High 出力 1 1：周期の終わりでトグル出力 ● b5=1 の場合 x：Don't care	0 0：周期の終わりで出力保持 0 1：周期の終わりで Low 出力 1 0：周期の終わりで High 出力 1 1：周期の終わりでトグル出力
b1-b0	● b5=0 の場合 0 0：GPTn.GTCCRA/GTCCRB レジスタの コンペアマッチで出力保持 0 1：GPTn.GTCCRA/GTCCRB レジスタの コンペアマッチで Low 出力 1 0：GPTn.GTCCRA/GTCCRB レジスタの コンペアマッチで High 出力 1 1：GPTn.GTCCRA/GTCCRB レジスタの コンペアマッチでトグル出力 ● b5=1 の場合 0 0：立ち上がりエッジでインプットキャプチャ 0 1：立ち下がりエッジでインプットキャプチャ 1 0：両エッジでインプットキャプチャ 1 1：両エッジでインプットキャプチャ	0 0：GTCCRA/GTCCRB レジスタの コンペアマッチで出力保持 0 1：GTCCRA/GTCCRB レジスタの コンペアマッチで Low 出力 1 0：GTCCRA/GTCCRB レジスタの コンペアマッチで High 出力 1 1：GTCCRA/GTCCRB レジスタの コンペアマッチでトグル出力

2.18　イーサネットコントローラ用 PTP コントローラ

表 2.62 にイーサネットコントローラ用 PTP コントローラの概要比較を、表 2.63 にイーサネットコントローラ用 PTP コントローラのレジスタ比較を示します。

表 2.62　イーサネットコントローラ用 PTP コントローラの概要比較

項目	RX71M(EPTPCa)	RX72M(EPTPCb)/RX72N(EPTPCb)
プロトコル	IEEE 1588 で規定された Precision Time Protocol (PTP) に準拠	IEEE 1588 で規定された Precision Time Protocol (PTP) に準拠
同期フレーム処理部 (SYNFP0, SYNFP1)	• PTP メッセージをマスタまたはスレーブとして送受信可能 • 以下の 4 種類のクロックデバイスに対応 — Ordinary Clock (OC) — Boundary Clock (BC) — End-to-End Transparent Clock (E2E TC) — Peer-to-Peer Transparent Clock (P2P TC) • IEEE 1588 で規定された meanPathDelay 値および offsetFromMaster 値を算出 • マスタクロックとして動作可能 • マルチキャストパケット受信時、MAC アドレスによって、ハードウェアフィルタリングが可能 • PTP メッセージの種類によって、ハードウェアフィルタリングが可能 • PTP メッセージのフレームは、Layer4 (IPv4, UDP) および Layer2 (イーサネットフレーム) に対応 • 時刻同期機能を使用しない場合、通常の Ether ポートとして使用可能	• PTP メッセージをマスタまたはスレーブとして送受信可能 • 以下の 4 種類のクロックデバイスに対応 — Ordinary Clock (OC) — Boundary Clock (BC) — End-to-End Transparent Clock (E2E TC) — Peer-to-Peer Transparent Clock (P2P TC) • IEEE 1588 で規定された meanPathDelay 値および offsetFromMaster 値を算出 • マスタクロックとして動作可能 • マルチキャストパケット受信時、MAC アドレスによって、ハードウェアフィルタリングが可能 • PTP メッセージの種類によって、ハードウェアフィルタリングが可能 • PTP メッセージのフレームは、Layer4 (IPv4, UDP) および Layer2 (イーサネットフレーム) に対応 • 時刻同期機能を使用しない場合、通常の Ether ポートとして使用可能
パケット中継部(PRC-TC)	• Ether ポート 0 および 1 の間で、受信データの中継が可能 • Ether ポート 0 および 1 に同じ MAC アドレスを設定した場合、双方のポートから、あるいは片方のポートのみからデータを送信することが可能 • パケットの中継方法は、ストア&フォワード方式とカットスルー方式から選択	• Ether ポート 0 および 1 の間で、受信データの中継が可能 • Ether ポート 0 および 1 に同じ MAC アドレスを設定した場合、双方のポートから、あるいは片方のポートのみからデータを送信することが可能 • パケットの中継方法は、ストア&フォワード方式とカットスルー方式から選択
統計的クロック補正部 (STCA)	• 統計的クロック補正部への供給クロックは、20、25、50、100 MHz から選択 • スレーブ動作時、取得した offsetFromMaster 値と、事前に指定したしきい値により、同期状態を把握することが可能。また、プラスおよびマイナス方向の傾き値を収集し、その統計からしきい値を指定することが可能(ワースト 10 値取得機能) • マスタクロックより取得および補正した時刻情報を、自身の時刻情報としてローカルクロックカウンタに保持 • STCA クロックをクロックソースとするパルス出力タイマ m からパルスを生成可能 (m=0~5)	• 統計的クロック補正部への供給クロックは、20、25、50、100 MHz から選択 • スレーブ動作時、取得した offsetFromMaster 値と、事前に指定したしきい値により、同期状態を把握することが可能。また、プラスおよびマイナス方向の傾き値を収集し、その統計からしきい値を指定することが可能(ワースト 10 値取得機能) • マスタクロックより取得および補正した時刻情報を、自身の時刻情報としてローカルクロックカウンタに保持 • STCA クロックをクロックソースとするパルス出力タイマ m からパルスを生成可能 (m=0~5)

項目	RX71M(EPTPCa)	RX72M(EPTPCb)/RX72N(EPTPCb)
統計的クロック補正部 (STCA)	• パルス出力タイマによる割り込み要求や ELC へのイベント出力により、マスタクロックに同期したパルスのエッジで、MTU3 などの周辺モジュールの開始あるいは停止などの制御が可能	• パルス出力タイマによる割り込み要求や ELC へのイベント出力により、マスタクロックに同期したパルスのエッジで、MTU3 などの周辺モジュールの開始あるいは停止などの制御が可能 • パルス出力タイマ 0、パルス出力タイマ 1 で生成したパルスを、それぞれ EPLSOUT0、EPLSOUT1 端子から出力可能
割り込み要因	MINT 割り込み • 各モジュールのステータス変化が変化したときに要求 • それぞれのパルス出力タイマが生成するパルスの立ち上がりエッジで要求 IPLS 割り込み • 事前に選択したパルス出力タイマグループが生成するパルスの立ち上がりあるいは立ち下がりエッジで要求 • エッジごと、あるいは 1 回のみ要求することが可能	MINT 割り込み • 各モジュールのステータス変化が変化したときに要求 • それぞれのパルス出力タイマが生成するパルスの立ち上がりエッジで要求 IPLS 割り込み • 事前に選択したパルス出力タイマグループが生成するパルスの立ち上がりあるいは立ち下がりエッジで要求 • エッジごと、あるいは 1 回のみ要求することが可能
イベントリンク機能(出力)	• それぞれのパルス出力タイマが生成するパルスの立ち上がりあるいは立ち下がりエッジで、ELC へイベントを出力 • エッジごとにあるいは 1 回のみイベントを出力することが可能	• それぞれのパルス出力タイマが生成するパルスの立ち上がりあるいは立ち下がりエッジで、ELC へイベントを出力 • エッジごとにあるいは 1 回のみイベントを出力することが可能

表 2.63　イーサネットコントローラ用 PTP コントローラのレジスタ比較

レジスタ	ビット	RX71M(EPTPCa)	RX72M(EPTPCb)/RX72N(EPTPCb)
SYBYPSR	-	-	SYNFP バイパスレジスタ

2.19　シリアルコミュニケーションインタフェース

表 2.64 にシリアルコミュニケーションインタフェースの概要比較を、表 2.65 にシリアルコミュニケーションインタフェースのチャネル比較を、表 2.66 シリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.64　シリアルコミュニケーションインタフェースの概要比較

項目		RX71M(SCIg, SCIh)	RX72M(SCIj, SCIi, SCIh)/ RX72N(SCIj, SCIi, SCIh)
チャネル数		• SCIg：8 チャネル • SCIh：1 チャネル	• SCIj：7 チャネル • SCIi：5 チャネル • SCIh：1 チャネル
シリアル通信方式		• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス	• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		• 送信部：ダブルバッファ構成による連続送信が可能 • 受信部：ダブルバッファ構成による連続受信が可能	• 送信部：ダブルバッファ構成による連続送信が可能 • 受信部：ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能 (注 1)	LSB ファースト/MSB ファースト選択可能 (注 1)
割り込み要因		• 送信終了、送信データエンプティ、受信データフル、受信エラー • 開始条件/再開始条件/停止条件生成終了(簡易 I²C モード用)	• 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ(SCI7~11)、データー致(SCI0~11) • 開始条件/再開始条件/停止条件生成終了(簡易 I²C モード用)
消費電力低減機能		チャネルごとにモジュールストップ状態への遷移が可能	チャネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	-	送信 16 段、受信 16 段の FIFO を利用可能(SCI7~11)
	データー致検出	-	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI0~11)
	スタートビット検出	Low または立ち下がりエッジを選択可能	Low または立ち下がりエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出すことでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出す(SCI0～SCI11)ことでブレークを検出可能

項目		RX71M(SCIg, SCIh)	RX72M(SCIj, SCIi, SCIh)/ RX72N(SCIj, SCIi, SCIh)
調歩同期式モード	クロックソース	• 内部クロック/外部クロックの選択が可能 • TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12)	• 内部クロック/外部クロックの選択が可能 • TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12)
	倍速モード	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	-	送信 16 段、受信 16 段の FIFO を利用可能(SCI7~11)
スマートカードインタフェースモード	エラー処理	• 受信時パリティエラーを検出するとエラーシグナルを自動送出 • 送信時エラーシグナルを受信するとデータを自動再送信	• 受信時パリティエラーを検出するとエラーシグナルを自動送出 • 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I^2C モード	通信フォーマット	I^2C バスフォーマット	I^2C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応(転送速度はビットレートレジスタ(BRR)を参照して設定してください))	ファストモード対応(転送速度はビットレートレジスタ(BRR)を参照して設定してください)
	ノイズ除去	• SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 • ノイズ除去幅調整可能	• SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 • ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
イベントリンク機能(SCI5 のみ対応)		• エラー(受信エラー・エラーシグナル検出)イベント出力 • 受信データフルイベント出力 • 送信データエンプティイベント出力 • 送信終了イベント出力	• エラー(受信エラー・エラーシグナル検出)イベント出力 • 受信データフルイベント出力 • 送信データエンプティイベント出力 • 送信終了イベント出力
拡張シリアルモード(SCI12 のみ対応)	Start Frame 送信	• Break Field Low width の出力が可能/出力完了割り込み機能あり • バス衝突検出機能あり/検出割り込み機能あり	• Break Field Low width の出力が可能/出力完了割り込み機能あり • バス衝突検出機能あり/検出割り込み機能あり

項目		RX71M(SCIg, SCIh)	RX72M(SCIj, SCIi, SCIh)/ RX72N(SCIj, SCIi, SCIh)
拡張シリアルモード (SCI12 のみ対応)	Start Frame 受信	• Break Field Low width の検出が可能/検出完了割り込み機能あり • Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり • Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 • Control Field 1 にプライオリティインタラプトビットを設定可能 • Break Field がない Start Frame にも対応可能 • Control Field 0 がない Start Frame にも対応可能 • ビットレート測定機能あり	• Break Field Low width の検出が可能/検出完了割り込み機能あり • Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり • Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 • Control Field 1 にプライオリティインタラプトビットを設定可能 • Break Field がない Start Frame にも対応可能 • Control Field 0 がない Start Frame にも対応可能 • ビットレート測定機能あり
	入出力制御機能	• TXDX12/RXDX12 信号の極性選択が可能 • RXDX12 信号にデジタルフィルタ機能を設定可能 • RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 • RXDX12 端子受信データサンプリングタイミング選択可能	• TXDX12/RXDX12 信号の極性選択が可能 • RXDX12 信号にデジタルフィルタ機能を設定可能 • RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 • RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレート モジュレーション機能		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能

注 1.　簡易 I^2C モードでは、MSB ファーストでのみ使用可能です。

表 2.65　シリアルコミュニケーションインタフェースのチャネル比較

項目	RX71M(SCIg, SCIh)	RX72M(SCIj, SCIi, SCIh)/ RX72N(SCIj, SCIi, SCIh)
調歩同期式モード	SCI0～SCI7、SCI12	SCI0～SCI12
クロック同期式モード	SCI0～SCI7、SCI12	SCI0～SCI12
スマートカードインタフェースモード	SCI0～SCI7、SCI12	SCI0～SCI12
簡易 I^2C モード	SCI0～SCI7、SCI12	SCI0～SCI12
簡易 SPI モード	SCI0～SCI7、SCI12	SCI0～SCI12
FIFO モード	-	SCI7～SCI11
データー致検出	-	SCI0～SCI11
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5、SCI6、SCI12	SCI5、SCI6、SCI12
イベントリンク機能	SCI5	SCI5
周辺モジュールクロック	PCLKB : SCI0～SCI7、SCI12	PCLKB : SCI0～SCI6, SCI12 PCLKA : SCI7～SCI11

表 2.66　シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX71M(SCIg, SCIh)	RX72M(SCIj, SCIi, SCIh)/ RX72N(SCIj, SCIi, SCIh)
FRDR	-	-	受信 FIFO データレジスタ
FTDR	-	-	送信 FIFO データレジスタ
SSRFIFO	-	-	シリアルステータスレジスタ
SEMR	ABCSE	-	調歩同期基本クロックセレクト拡張ビット(注1)
FCR	-	-	FIFO コントロールレジスタ
FDR	-	-	FIFO データカウントレジスタ
LSR	-	-	ラインステータスレジスタ
CDR	-	-	比較データレジスタ
DCCR	-	-	データ比較制御レジスタ
SPTR	-	-	シリアルポートレジスタ

注 1.　SCI12 では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。

2.20　I²C バスインタフェース

表 2.67 に I²C バスインタフェースの概要比較を示します。

表 2.67　I²C バスインタフェースの概要比較

項目	RX71M(RIICa)	RX72M(RIICa)/RX72N(RIICa)
チャネル数	2 チャネル	3 チャネル
通信フォーマット	• I²C バスフォーマット/SMBus フォーマット • マスタ/スレーブ選択可能 • 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保	• I²C バスフォーマット/SMBus フォーマット • マスタ/スレーブ選択可能 • 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	ファストモードプラス対応(～1 Mbps)	ファストモードプラス対応(～1 Mbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%～96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%～96%の範囲で設定可能
コンディション発行・コンディション検出	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	• 異なるスレーブアドレスを 3 種類まで設定可能 • 7 ビット/10 ビットアドレスフォーマット対応(混在可能) • ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能	• 異なるスレーブアドレスを 3 種類まで設定可能 • 7 ビット/10 ビットアドレスフォーマット対応(混在可能) • ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクノリッジ応答	• 送信時、アクノリッジビットの自動ロード —ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 • 受信時、アクノリッジビットの自動送出 —8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能	• 送信時、アクノリッジビットの自動ロード —ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 • 受信時、アクノリッジビットの自動送出 —8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能
ウェイト機能	• 受信時、SCL クロックの Low ホールドによるウェイトが可能 —8 クロック目と 9 クロック目の間をウェイト —9 クロック目と 1 クロック目の間をウェイト	• 受信時、SCL クロックの Low ホールドによるウェイトが可能 —8 クロック目と 9 クロック目の間をウェイト —9 クロック目と 1 クロック目の間をウェイト
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能

項目	RX71M(RIICa)	RX72M(RIICa)/RX72N(RIICa)
アービトレーション	• マルチマスタ対応 —他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 —スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 —マスタ時、送信データ不一致でアービトレーションロスト検出可能 • バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) • ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 • スレーブ送信時、データ不一致でアービトレーションロスト検出可能	• マルチマスタ対応 —他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 —スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 —マスタ時、送信データ不一致でアービトレーションロスト検出可能 • バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) • ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 • スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	4 種類 • 通信エラー/通信イベント発生 —アービトレーション検出 —NACK 検出 —タイムアウト検出 —スタートコンディション検出(リスタートコンディション含む) —ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了	4 種類 • 通信エラー/通信イベント発生 —アービトレーション検出 —NACK 検出 —タイムアウト検出 —スタートコンディション検出(リスタートコンディション含む) —ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
RIIC の動作モード	• 4 種類 —マスタ送信モード —マスタ受信モード —スレーブ送信モード —スレーブ受信モード	• 4 種類 —マスタ送信モード —マスタ受信モード —スレーブ送信モード —スレーブ受信モード
イベントリンク機能(出力)	4 種類(RIIC0) • 通信エラー/通信イベント発生 —アービトレーション検出 —NACK 検出 —タイムアウト検出 —スタートコンディション検出(リスタートコンディション含む) —ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了	4 種類(RIIC0) • 通信エラー/通信イベント発生 —アービトレーション検出 —NACK 検出 —タイムアウト検出 —スタートコンディション検出(リスタートコンディション含む) —ストップコンディション検出 • 受信データフル(スレーブアドレス一致時含む) • 送信データエンプティ(スレーブアドレス一致時含む) • 送信終了

2.21　シリアルペリフェラルインタフェース

表 2.68 にシリアルペリフェラルインタフェースの概要比較を、表 2.69 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.68　シリアルペリフェラルインタフェースの概要比較

項目	RX71M(RSPIa)	RX72M(RSPIc)/RX72N(RSPIc)
チャネル数	2 チャネル	3 チャネル
RSPI 転送機能	• MOSI(Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード： 全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード： 全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット) • 送信データ、受信データをバイト単位でスワップ可能
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2～4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLK の 8 分周) —High 幅：PCLK の 4 サイクル、Low 幅：PCLK の 4 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2～4096 分周) • スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLK の 4 分周) —High 幅：PCLK の 2 サイクル、Low 幅：PCLK の 2 サイクル
バッファ構成	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出

項目	RX71M(RSPIa)	RX72M(RSPIc)/RX72N(RSPIc)
SSL 制御機能	• 1 チャネルあたり 4 本の SSL 端子 (SSLn0～SSLn3) • シングルマスタ設定時には、SSLn0～SSLn3 端子を出力 • マルチマスタ設定時：SSLn0 端子は入力、SSLn1～SSLn3 端子は出力または未使用 • スレーブ設定時：SSLn0 端子は入力、SSLn1～SSLn3 端子は未使用 • SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 —設定範囲：1～8 RSPCK —設定単位：1 RSPCK • RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 —設定範囲：1～8 RSPCK —設定単位：1 RSPCK • 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 —設定範囲：1～8 RSPCK —設定単位：1 RSPCK • SSL 極性変更機能	• 1 チャネルあたり 4 本の SSL 端子 (SSLn0～SSLn3) • シングルマスタ設定時には、SSLn0～SSLn3 端子を出力 • マルチマスタ設定時：SSLn0 端子は入力、SSLn1～SSLn3 端子は出力または未使用 • スレーブ設定時：SSLn0 端子は入力、SSLn1～SSLn3 端子は未使用 • SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 —設定範囲：1～8 RSPCK —設定単位：1 RSPCK • RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 —設定範囲：1～8 RSPCK —設定単位：1 RSPCK • 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 —設定範囲：1～8 RSPCK —設定単位：1 RSPCK • SSL 極性変更機能
マスタ転送時の制御方式	• 最大 8 コマンドで構成された転送を連続してループ実行可能 • 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 • 送信バッファへのライトで転送を起動可能 • SSL ネゲート時の MOSI 信号値を設定可能 • RSPCK 自動停止機能	• 最大 8 コマンドで構成された転送を連続してループ実行可能 • 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 • 送信バッファへのライトで転送を起動可能 • SSL ネゲート時の MOSI 信号値を設定可能 • RSPCK 自動停止機能
割り込み要因	• 割り込み要因 —受信バッファフル割り込み —送信バッファエンプティ割り込み —RSPI エラー割り込み (モードフォルト、オーバラン、パリティエラー) —RSPI アイドル割り込み(RSPI アイドル)	• 割り込み要因 —受信バッファフル割り込み —送信バッファエンプティ割り込み —RSPI エラー割り込み (モードフォルト、オーバラン、アンダラン、パリティエラー) —RSPI アイドル割り込み(RSPI アイドル)
イベントリンク機能(出力)	• 以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) —受信バッファフルイベント信号 —送信バッファエンプティイベント信号 —モードフォルト/オーバラン/パリティエラーのイベント信号 —RSPI アイドルイベント信号 —送信完了イベント信号	• 以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) —受信バッファフルイベント信号 —送信バッファエンプティイベント信号 —モードフォルト/オーバラン/アンダラン/パリティエラーのイベント信号 —RSPI アイドルイベント信号 —送信完了イベント信号
その他の機能	• CMOS/オープンドレイン出力切り替え機能 • RSPI 初期化機能 • ループバックモード機能	• CMOS/オープンドレイン出力切り替え機能 • RSPI 初期化機能 • ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.69　シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX71M(RSPIa)	RX72M(RSPIc)/RX72N(RSPIc)
SPSR	MODF	モードフォルトエラーフラグ 0：モードフォルトエラーなし 1：モードフォルトエラー発生	モードフォルトエラーフラグ 0：モードフォルトエラーなし、 アンダランエラーなし 1：モードフォルトエラーまた はアンダランエラー発生
	UDRF	-	アンダランエラーフラグ
SPDR	-	RSPI データレジスタ 可能アクセスサイズ ● ロングワード (SPDCR.SPLW=1) ● ワードアクセス (SPDCR.SPLW=0)	RSPI データレジスタ 可能アクセスサイズ ● ロングワード (SPDCR.SPLW=1, SPDCR.SPBYT=0) ● ワードアクセス (SPDCR.SPLW=0, SPDCR.SPBYT=0) ● バイトアクセス (SPDCR.SPBYT=1)
SPDCR	SPBYT	-	RSPI バイトアクセス設定ビット
SPDCR2	-	-	RSPI データコントロール レジスタ 2

2.22　CRC 演算器

表 2.70 に CRC 演算器の概要比較を、表 2.71 に CRC 演算器のレジスタ比較を示します。

表 2.70　CRC 演算器の概要比較

項目	RX71M(CRC)	RX72M(CRCA)/RX72N(CRCA)	
データサイズ	8 ビット	8 ビット	32 ビット
CRC 演算対象データ	8n ビットのデータに対して CRC コードを生成 (n = 自然数)	8n ビットのデータに対して CRC コード生成 (n = 自然数)	32n ビットのデータに対して CRC コード生成 (n = 自然数)
CRC 演算処理方式	8 ビット並列実行	8 ビット並列実行	32 ビット並列実行
CRC 生成多項式	● 3 つの多項式から選択可能 —8 ビット CRC $X^8 + X^2 + X + 1$ —16 ビット CRC $X^{16} + X^{15} + X^2 + 1$, $X^{16} + X^{12} + X^5 + 1$	● 3 つの多項式から選択可能 —8 ビット CRC $X^8 + X^2 + X + 1$ —16 ビット CRC $X^{16} + X^{15} + X^2 + 1$, $X^{16} + X^{12} + X^5 + 1$	● 2 つの多項式から選択可能 —32 ビット CRC $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$, $X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$
CRC 演算切り替え	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能	
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能	

表 2.71　CRC 演算器のレジスタ比較

レジスタ	ビット	RX71M(CRC)	RX72M(CRCA)/RX72N(CRCA)
CRCCR	GPS[1:0](RX71M) GPS[2:0](RX72M/RX72N)	CRC 生成多項式切り替えビット (b1-b0) b1 b0 0 0：演算しません 0 1：8 ビット CRC （$X^8 + X^2 + X + 1$） 1 0：16 ビット CRC （$X^{16} + X^{15} + X^2 + 1$） 1 1：16 ビット CRC （$X^{16} + X^{12} + X^5 + 1$）	CRC 生成多項式切り替えビット (b2-b0) b2 b0 0 0 0 ：計算しません 0 0 1 ：8 ビット CRC ($X^8 + X^2 + X + 1$) 0 1 0 ：16 ビット CRC ($X^{16} + X^{15} + X^2 + 1$) 0 1 1 ：16 ビット CRC ($X^{16} + X^{12} + X^5 + 1$) 1 0 0 ：32 ビット CRC ($X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$) 1 0 1 ：32 ビット CRC ($X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$) 1 1 0 ：計算しません 1 1 1 ：計算しません
	LMS	CRC 演算切り替えビット(b2)	CRC 演算切り替えビット(b6)
CRCDIR	-	CRC データ入力レジスタ 可能アクセスサイズ ● バイトアクセス	CRC データ入力レジスタ 可能アクセスサイズ ● ロングワードアクセス (32 ビット CRC 生成時) ● バイトアクセス (16 ビット CRC、 8 ビット CRC 生成時)
CRCDOR	-	CRC データ出力レジスタ 可能アクセスサイズ ● ワードアクセス 8 ビット CRC 生成時は、 下位バイト(b7~b0)を使用	CRC データ出力レジスタ 可能アクセスサイズ ● ロングワードアクセス (32 ビット CRC 生成時) ● ワードアクセス (16 ビット CRC 生成時) ● バイトアクセス (8 ビット CRC 生成時)

2.23　シリアルサウンドインタフェース/拡張シリアルサウンドインタフェース

表 2.72 にシリアルサウンドインタフェース/拡張シリアルサウンドインタフェースの概要比較を、表 2.73 にシリアルサウンドインタフェース/拡張シリアルサウンドインタフェースのレジスタ比較を示します。

表 2.72　シリアルサウンドインタフェース/拡張シリアルサウンドインタフェースの概要比較

項目		RX71M(SSI)	RX72M(SSIE)/RX72N(SSIE)
チャネル数		2 チャネル(SSI0、SSI1)	2 チャネル(SSIE0、SSIE1)
動作モード		非圧縮モード	非圧縮モード
通信モード		● マスタ/スレーブ ● 送信/受信/送受信 (送受信は SSI0 のみ)	● マスタ/スレーブ ● 送信/受信/送受信 (送受信は SSIE0 のみ)
データフォーマット		● I^2S フォーマットに対応可能 ● MSB ファーストに対応可能 右詰め/左詰めを選択可能	● I^2S フォーマット ● 左詰めフォーマット ● 右詰めフォーマット ● モノラルフォーマット ● TDM フォーマット
シリアルデータ		● MSB ファースト固定 ● システムワード長：8、16、24、32 ビット ● データワード長：8、16、18、20、22、24 ビット ● パディングビットの極性を選択可能 ● ミュート機能	● MSB ファースト固定 ● システムワード長：8、16、24、32、48、64、128、256 ビットから選択可能 ● データワード長：8、16、18、20、22、24、32 ビットから選択可能 ● パディングビットの極性を選択可能 ● ミュート機能
ビットクロック (SSISCK:RX71M) (BCK:RX72M/RX72N)	マスタモード時	● クロックソース：AUDIO_MCLK ● 周波数：AUDIO_MCLK の 1/1、1/2、1/4、1/6、1/8、1/12、1/16、1/24、1/32、1/48、1/64、1/96、または 1/128 から選択可能	● クロックソース：AUDIO_CLK ● 周波数：AUDIO_CLK の 1/1、1/2、1/4、1/6、1/8、1/12、1/16、1/24、1/32、1/48、1/64、1/96、または 1/128 から選択可能 ● 通信が停止しているとき、供給/停止の選択が可能
	マスタ/ スレーブモード時	● 極性(立ち上がりエッジまたは立ち下がりエッジ)の選択が可能	● 極性(立ち上がりエッジまたは立ち下がりエッジ)の選択が可能
ワードセレクト(SSIWS:RX71M) LR クロック(LRCK:RX72M/RX72N)		● 極性(Low/High)の選択が可能 ● 通信が停止しているとき、供給/停止の選択が可能	● 極性(Low/High)の選択が可能 ● 通信が停止しているとき、供給/停止の選択が可能
FIFO	容量	● 送信 FIFO：4 バイト×8 段 ● 受信 FIFO：4 バイト×8 段	● 送信 FIFO：4 バイト×32 段 ● 受信 FIFO：4 バイト×32 段
	データアライメント	FIFO 内のデータ配置を左詰めまたは右詰めから選択可能	FIFO 内のデータ配置を左詰めまたは右詰めから選択可能
割り込み		● 通信エラー/アイドル ● 受信データフル ● 送信データエンプティ	● 通信エラー/アイドル ● 受信データフル ● 送信データエンプティ

項目	RX71M(SSI)	RX72M(SSIE)/RX72N(SSIE)
モジュールストップ機能	● モジュールストップ状態への設定が可能	● モジュールストップ機能 ● マスタクロック(MCK)供給停止機能

表 2.73　シリアルサウンドインタフェース/拡張シリアルサウンドインタフェースのレジスタ比較

レジスタ	ビット	RX71M(SSI)	RX72M(SSIE)/RX72N(SSIE)
SSICR	PDTA	パラレルデータアロケーションビット （データワード長が 8, 16 ビットのとき） 0：パラレルデータ（SSIFTDR, SSIFRDR）の下位側を先行して送受信 1：パラレルデータ（SSIFTDR, SSIFRDR）の上位側を先行して送受信 （データワード長が 18, 20, 22, 24 ビットのとき） 0：パラレルデータ（SSIFTDR, SSIFRDR）を左詰め 1：パラレルデータ（SSIFTDR, SSIFRDR）を右詰め	データアライメント選択ビット SSIFTDR、SSIFRDR レジスタのデータ配置を選択します 0：データを左詰めに配置 1：データを右詰めに配置
	SWSP (RX71M) LRCKP (RX72M/ RX72N)	ワードセレクト極性ビット	LR クロック極性選択ビット
	SCKP (RX71M) BCKP (RX72M/ RX72N)	シリアルビットクロック極性ビット	ビットクロック極性選択ビット
	SWSD	ワードセレクト方向ビット	-
	SCKD	シリアルビットクロック方向ビット	-
	MST	-	マスタモードビット
	SWL[2:0]	システムワード長ビット システムワード長は、シリアルビットクロック周波数/2fs を設定してください b18 b16 0 0 0 ：8 ビット（シリアルビットクロック周波数 = 16fs） 0 0 1 ：16 ビット（シリアルビットクロック周波数 = 32fs） 0 1 0 ：24 ビット（シリアルビットクロック周波数 = 48fs） 0 1 1 ：32 ビット（シリアルビットクロック周波数 = 64fs） 上記以外は設定しないでください	システムワード長選択ビット b18 b16 0 0 0：8 ビット 0 0 1：16 ビット 0 1 0：24 ビット 0 1 1：32 ビット 1 0 0：48 ビット 1 0 1：64 ビット 1 1 0：128 ビット 1 1 1：256 ビット

レジスタ	ビット	RX71M(SSI)	RX72M(SSIE)/RX72N(SSIE)
SSICR	DWL[2:0]	データワード長ビット b21 b19 0 0 0 ：8 ビット 0 0 1 ：16 ビット 0 1 0 ：18 ビット 0 1 1 ：20 ビット 1 0 0 ：22 ビット 1 0 1 ：24 ビット 上記以外は設定しないでください	データワード長選択ビット b21 b19 0 0 0：8 ビット 0 0 1：16 ビット 0 1 0：18 ビット 0 1 1：20 ビット 1 0 0：22 ビット 1 0 1：24 ビット 1 1 0：32 ビット 1 1 1：設定しないでください
	CHNL[1:0]	チャネルビット	-
	FRM[1:0]	-	フレームワード数選択ビット
	CKS	オーディオクロック選択ビット	-
SSISR	IDST	アイドルステータスフラグ	-
	RSWNO	受信システムワード番号フラグ	-
	RCHNO[1:0]	受信チャネル番号フラグ	-
	TSWNO	送信システムワード番号フラグ	-
	TCHNO[1:0]	送信チャネル番号フラグ	-
SSIFCR	RTRG[1:0]	受信 FIFO しきい値設定ビット	-
	TTRG[1:0]	送信 FIFO しきい値設定ビット	-
	BSW	-	バイトスワップビット
SSIFSR	RDC[3:0] (RX71M) RDC[5:0] (RX72M/ RX72N)	受信データ表示フラグ(b11-b8)	受信 FIFO データ数ビット(b13-b8)
	TDC[3:0] (RX71M) TDC[5:0] (RX72M/ RX72N)	送信データ表示フラグ(b27-b24)	送信 FIFO データ数ビット(b29-b24)
SSIFTDR	-	送信 FIFO データレジスタ データワード長設定とは関係なく、64 ビット（FIFO2 段）単位で送信データを書き込みます。	送信 FIFO データレジスタ データワード長によってアクセスサイズが異なります。 詳細はユーザーズマニュアルを参照してください。
		リセット後の初期値が異なります	
SSIFRDR	-	受信 FIFO データレジスタ	受信 FIFO データレジスタ データワード長によってアクセスサイズが異なります。 詳細はユーザーズマニュアルを参照してください。
		リセット後の初期値が異なります	
SSITDMR	-	TDM モードレジスタ	-
SSIOFR	-	-	オーディオフォーマットレジスタ
SSISCR	-	-	ステータスコントロールレジスタ

2.24　SD ホストインタフェース

表 2.74 に SD ホストインタフェースの概要比較を、表 2.75 に SD ホストインタフェースのレジスタ比較を示します。

表 2.74　SD ホストインタフェースの概要比較

項目	RX71M(SDHI)	RX72M(SDHI)/RX72N(SDHI)
SD Bus インタフェース	● SD メモリカード、SDIO カードに対応 (注 1) ● 転送バス幅をワイドバスモード(4 ビット)、デフォルトバスモード(1 ビット)から選択可能 ● SD、SDHC、SDXC の SD メモリカードアクセスに対応	● SD メモリカード、SDIO カードに対応 (注 1) ● 転送バス幅をワイドバスモード(4 ビット)、デフォルトバスモード(1 ビット)から選択可能 ● SD、SDHC、SDXC の SD メモリカードアクセスに対応
転送モード	ハイスピードモード、デフォルトスピードモードに対応	ハイスピードモード、デフォルトスピードモードに対応
SDHI クロック	周辺モジュールクロック(PCLKB)を n 分周して SDHI クロックを生成 (n = 2, 4, 8, 16, 32, 64, 128, 256, 512)	周辺モジュールクロック(PCLKB)を n 分周して SDHI クロックを生成 (n = 1, 2, 4, 8, 16, 32, 64, 128, 256, 512)
エラーチェック機能	● CRC7 (コマンド、レスポンス) ● CRC16 (転送データ)	● CRC7 (コマンド、レスポンス) ● CRC16 (転送データ)
割り込み要因	4 要因 ● カードアクセス割り込み(CACI) ● SDIO アクセス割り込み(SDACI) ● カード検出割り込み(CDETI) ● SD バッファアクセス割り込み(SBFAI)	4 要因 ● カードアクセス割り込み(CACI) ● SDIO アクセス割り込み(SDACI) ● カード検出割り込み(CDETI) ● SD バッファアクセス割り込み(SBFAI)
DMA 転送要求	● SD バッファアクセス割り込み(SBFAI)により DMAC/DTC を起動可能 ● DMAC/DTC による SD バッファのリード/ライトが可能	● SD バッファアクセス割り込み(SBFAI)により DMAC/DTC を起動可能 ● DMAC/DTC による SD バッファのリード/ライトが可能
その他の機能	● カード検出機能 ● ライトプロテクト機能	● カード検出機能 ● ライトプロテクト機能

注 1.　SPI Bus インタフェース、Embedded SDIO の Shared Bus、8 ビット SD Bus、SDIO の Suspend/Resume 機能には対応していません。

表 2.75　SD ホストインタフェースのレジスタ比較

レジスタ	ビット	RX71M(SDHI)	RX72M(SDHI)/RX72N(SDHI)
SDCLKCR	CLKSEL[7:0]	SDHI クロック選択ビット b7　　b0 0 0 0 0 0 0 0 0 : PCLKB の 2 分周 0 0 0 0 0 0 0 1 : PCLKB の 4 分周 0 0 0 0 0 0 1 0 : PCLKB の 8 分周 0 0 0 0 0 1 0 0 : PCLKB の 16 分周 0 0 0 0 1 0 0 0 : PCLKB の 32 分周 0 0 0 1 0 0 0 0 : PCLKB の 64 分周 0 0 1 0 0 0 0 0 : PCLKB の 128 分周 0 1 0 0 0 0 0 0 : PCLKB の 256 分周 1 0 0 0 0 0 0 0 : PCLKB の 512 分周 上記以外は設定しないでください	SDHI クロック選択ビット b7　　b0 0 0 0 0 0 0 0 0 : PCLKB の 2 分周 0 0 0 0 0 0 0 1 : PCLKB の 4 分周 0 0 0 0 0 0 1 0 : PCLKB の 8 分周 0 0 0 0 0 1 0 0 : PCLKB の 16 分周 0 0 0 0 1 0 0 0 : PCLKB の 32 分周 0 0 0 1 0 0 0 0 : PCLKB の 64 分周 0 0 1 0 0 0 0 0 : PCLKB の 128 分周 0 1 0 0 0 0 0 0 : PCLKB の 256 分周 1 0 0 0 0 0 0 0 : PCLKB の 512 分周 1 1 1 1 1 1 1 1 : PCLKB 上記以外は設定しないでください
SDVER	CLKRAT	動作クロック条件ビット リセット後の初期値が異なります	動作クロック条件ビット

2.25　バウンダリスキャン

表 2.76 にバウンダリスキャンの概要比較を、表 2.77 にバウンダリスキャンのレジスタ比較を示します。

表 2.76　バウンダリスキャンの概要比較

項目	RX71M	RX72M	RX72N
バウンダリスキャン有効/無効	RES#端子を High, EMLE 端子を Low、かつ BSCANP 端子を High としたときにバウンダリスキャン機能が有効	RES#端子を High, EMLE 端子を Low、かつ BSCANP 端子を High としたときにバウンダリスキャン機能が有効	RES#端子を High, EMLE 端子を Low、かつ BSCANP 端子を High としたときにバウンダリスキャン機能が有効
バウンダリスキャン専用端子	バウンダリスキャン機能有効時、 以下は JTAG 専用端子 (TDO/TCK/TDI/TMS/TRST#) 177 ピン TFLGA/176 ピン LFBGA： PF0/PF1/PF2/PF3/PF4 145 ピン TFLGA： P26/P27/P30/P31/P34	バウンダリスキャン機能有効時、 以下は JTAG 専用端子 (TDO/TCK/TDI/TMS/TRST#) 224 ピン LFBGA/176 ピン LFBGA： PF0/PF1/PF2/PF3/PF4	バウンダリスキャン機能有効時、 以下は JTAG 専用端子 (TDO/TCK/TDI/TMS/TRST#) 224 ピン LFBGA/176 ピン LFBGA： PF0/PF1/PF2/PF3/PF4 145 ピン TFLGA： P26/P27/P30/P31/P34
6 種類のテストモード	• BYPASS モード • EXTEST モード • SAMPLE/PRELOAD モード • CLAMP モード • HIGHZ モード • IDCODE モード	• BYPASS モード • EXTEST モード • SAMPLE/PRELOAD モード • CLAMP モード • HIGHZ モード • IDCODE モード	• BYPASS モード • EXTEST モード • SAMPLE/PRELOAD モード • CLAMP モード • HIGHZ モード • IDCODE モード

表 2.77　バウンダリスキャンのレジスタ比較

レジスタ	ビット	RX71M	RX72M/RX72N
JTIDR	-	ID コードレジスタ	ID コードレジスタ
		リセット後の初期値が異なります	

2.26　12 ビット A/D コンバータ

表 2.78 に 12 ビット A/D コンバータの概要比較を、表 2.79 に 12 ビット A/D コンバータのレジスタ比較を、表 2.80 に ADSTRGR レジスタに設定する A/D 起動要因比較を示します。

表 2.78　12 ビット A/D コンバータの概要比較

項目	RX71M(S12ADC)	RX72M(S12ADFa)/RX72N(S12ADFa)
ユニット数	2 ユニット (S12AD, S12AD1)	2 ユニット (S12AD, S12AD1)
入力チャネル	ユニット 0：8 チャネル ユニット 1：21 チャネル ＋ 拡張 1 本	S12AD：8 チャネル、 S12AD1：21 チャネル ＋ 拡張 1 本
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャネル当たり(0.48μs) (12 ビット変換モード) 1 チャネル当たり(0.45μs) (10 ビット変換モード) 1 チャネル当たり(0.42μs) (8 ビット変換モード) (A/D 変換クロック ADCLK = 60MHz 動作時)	1 チャネル当たり(0.48μs) (12 ビット変換モード) 1 チャネル当たり(0.45μs) (10 ビット変換モード) 1 チャネル当たり(0.42μs) (8 ビット変換モード) (A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック	● 周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の分周比で設定可能 —PCLKB：ADCLK 分周比 ＝ 1：1、1：2、1：4、1：8 ● ADCLK の設定はクロック発生回路(CPG)で行います。	● 周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 —PCLK：ADCLK 周波数比 ＝ 1：1、2：1、4：1、8：1 ● ADCLK の設定はクロック発生回路で行います。
データレジスタ	● アナログ入力用 29 本(ユニット 0：8 本、ユニット 1：21 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット ● 温度センサ用 1 本(ユニット 1 のみ) ● 内部基準電圧用 1 本(ユニット 1 のみ) ● A/D 変換結果を 12 ビット A/D データレジスタに保持 ● A/D 変換結果の 8、10、12 ビット精度出力対応 ● 加算モード時は A/D 変換結果の加算値を変換精度ビット数 ＋2 ビットで A/D データレジスタに保持 ● ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) —選択した 1 つのチャネルのアナログ入力の A/D 変換データを 1 回目は対象チャネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 ● ダブルトリガモード拡張動作(特定トリガ種別で有効) —選択した 1 つのチャネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持	● アナログ入力用 29 本(S12AD：8 本、S12AD1：21 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット ● 温度センサ用 1 本(S12AD1) ● 内部基準電圧用 1 本(S12AD1) ● 自己診断用 1 本/ユニット ● A/D 変換結果を 12 ビット A/D データレジスタに保持 ● A/D 変換結果の 8、10、12 ビット精度出力対応 ● 加算モード時は A/D 変換結果の加算値を変換精度ビット数 ＋2 ビット/4 ビットで A/D データレジスタに保持 ● ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) —選択した 1 つのチャネルのアナログ入力の A/D 変換データを 1 回目は対象チャネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 ● ダブルトリガモード拡張動作(特定トリガ種別で有効) —選択した 1 つのチャネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

項目	RX71M(S12ADC)	RX72M(S12ADFa)/RX72N(S12ADFa)
動作モード	● シングルスキャンモード： —任意に選択した最大 8 チャネル(ユニット 0)/21 チャネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を 1 回のみ A/D 変換 —拡張アナログ入力を 1 回のみ A/D 変換(ユニット 1 のみ) ● 連続スキャンモード： —任意に選択した最大 8 チャネル(ユニット 0)/21 チャネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を繰り返し A/D 変換 —拡張アナログ入力を繰り返し A/D 変換(ユニット 1 のみ) ● グループスキャンモード： —任意に選択した最大 8 チャネル(ユニット 0)/21 チャネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 —グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード(グループ A 優先制御選択時) —グループ B の A/D 変換動作中にグループ A のトリガ(非同期/同期トリガ)入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 —グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行(再スキャン)の設定が可能	動作モードは 2 ユニット個別で設定可能です。 ● シングルスキャンモード： —任意に選択したチャネルのアナログ入力を 1 回のみ A/D 変換 —温度センサ出力(S12AD1)を 1 回のみ A/D 変換 —内部基準電圧を 1 回のみ A/D 変換(S12AD1) —拡張アナログ入力(S12AD1)を 1 回のみ A/D 変換 ● 連続スキャンモード： —任意に選択したチャネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)を繰り返し A/D 変換 —拡張アナログ入力(S12AD1)を繰り返し A/D 変換 ● グループスキャンモード： —使用するグループの数は 2 つ(グループ A、B)と 3 つ(グループ A、B、C)が選択可能(グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能) —任意に選択したチャネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)をグループ A とグループ B またはグループ A,B,C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 —グループ A とグループ B とグループ C は、各々の変換開始条件（同期トリガ）を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード(グループ優先制御選択時) —低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A (高) >グループ B >グループ C (低)。優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャネルの最初からか、A/D 変換未終了のチャネルからかを設定可能

項目	RX71M(S12ADC)	RX72M(S12ADFa)/RX72N(S12ADFa)
A/D 変換開始条件	• ソフトウェアトリガ • 同期トリガ —マルチファンクションタイマパルスユニット(MTU)、汎用 PWM タイマ(GPT)、イベントリンクコントローラ(ELC)、8 ビットタイマ(TMR)、16 ビットタイマパルスユニット(TPU)からのトリガ • 非同期トリガ —外部トリガ ADTRG0#端子(ユニット 0)/ADTRG1#端子(ユニット 1)による A/D 変換動作の開始が可能	• ソフトウェアトリガ • 同期トリガ —マルチファンクションタイマパルスユニット(MTU)、8 ビットタイマ(TMR)、16 ビットタイマパルスユニット(TPU)、イベントリンクコントローラ(ELC)からのトリガ • 非同期トリガ —外部トリガ ADTRG0#(S12AD)、ADTRG1#(S12AD1)端子による A/D 変換動作の開始が可能(2 ユニット個別)
機能	• サンプル&ホールド機能 • チャネル専用サンプル&ホールド機能(3ch：ユニット 0 のみ、常時サンプリング設定可能) • サンプリングステート数可変機能 • 12 ビット A/D コンバータの自己診断機能 • A/D 変換値加算モードと平均モードが選択可能 • アナログ入力断線検出アシスト機能(ディスチャージ機能/プリチャージ機能) • ダブルトリガモード(A/D 変換データ二重化機能) • 12/10/8 ビット変換切り替え機能 • AD データレジスタオートクリア機能 • 拡張アナログ入力機能 • デジタルコンペア機能(ウィンドウ機能選択可能)	• チャネル専用サンプル&ホールド機能(3ch：S12AD のみ) • サンプリングステート数可変機能（チャネルごとに設定可能） • 12 ビット A/D コンバータの自己診断機能 • A/D 変換値加算モードと平均モードが選択可能 • アナログ入力断線検出アシスト機能(ディスチャージ機能/プリチャージ機能) • ダブルトリガモード(A/D 変換データ二重化機能) • 12/10/8 ビット変換切り替え機能 • AD データレジスタオートクリア機能 • 拡張アナログ入力機能 • コンペア機能(ウィンドウ A、ウィンドウ B)
割り込み要因	• ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 • ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 • グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI)を発生。 • グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI)を発生。	• ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生(2 ユニット個別) • ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生(2 ユニット個別) • グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI,S12ADI1)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI, S12GBADI1)を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求(S12GCADI, S12GCADI1)を発生 • グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求(S12GBADI/S12GCADI, S12GBADI1/S12GCADI1)を発生

項目	RX71M(S12ADC)	RX72M(S12ADFa)/RX72N(S12ADFa)
割り込み要因	• デジタルコンペア機能の比較条件成立で、コンペア割り込み(S12CMPI)を発生 • S12ADI, S12GBADI 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能	• デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPAI1, S12CMPBI, S12CMPBI1)を発生 • S12ADI/S12ADI1, S12GBADI/S12GBADI1, S12GCADI/S12GCADI1 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能
イベントリンク機能	• グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 • ELC からのトリガによりスキャン開始可能	• すべてのスキャン終了時に ELC イベント発生 • ELC からのトリガによりスキャン開始可能
消費電力低減機能	• モジュールストップ状態への設定が可能	• モジュールストップ状態への設定が可能

表 2.79　12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX71M(S12ADC)	RX72M(S12ADFa)/ RX72N(S12ADFa)
ADRD	AD[11:0] (RX71M) - (RX72M/RX72N)	12 ビット A/D 変換値	12 ビット A/D 変換値
	DIAGST[1:0] (RX71M) - (RX72M/RX72N)	自己診断ステータスビット	自己診断ステータスビット
ADANSA0	[S12AD.ADANSA0] ANSA0[15:0] (RX71M) ANSA0n (n = 00~07) (RX72M/RX72N) [S12AD1.ADANSA0] ANSA0[15:0] (RX71M) ANSA0n (n = 00~15) (RX72M/RX72N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
ADANSA1	ANSA1[4:0] (RX71M) ANSA1n (n = 00~04) (RX72M/RX72N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
ADANSB0	[S12AD.ADANSB0] ANSB0[15:0] (RX71M) ANSB0n (n = 00~07) (RX72M/RX72N) [S12AD1.ADANSB0] ANSB0[15:0] (RX71M) ANSB0n (n = 00~15) (RX72M/RX72N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
ADANSB1	ANSB1[4:0] (RX71M) ANSB1n (n = 00~04) (RX72M/RX72N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
ADANSC0	-	-	A/D チャネル選択レジスタ C0
ADANSC1	-	-	A/D チャネル選択レジスタ C1

レジスタ	ビット	RX71M(S12ADC)	RX72M(S12ADFa)/ RX72N(S12ADFa)
ADADS0	[S12AD.ADADS0] ADS0[15:0] (RX71M) ADS0n (n = 00~07) (RX72M/RX72N) [S12AD1.ADADS0] ADS0[15:0] (RX71M) ADS0n (n = 00~15) (RX72M/RX72N)	A/D 変換値加算/平均チャネル 選択ビット	A/D 変換値加算/平均チャネル 選択ビット
ADADS1	ADS1[4:0](RX71M) ADS1n (n = 00~04) (RX72M/RX72N)	A/D 変換値加算/平均チャネル 選択ビット	A/D 変換値加算/平均チャネル 選択ビット
ADADC	ADC[1:0] (RX71M) ADC[2:0] (RX72M/RX72N)	加算回数選択ビット (b1-b0) b1 b0 0 0：1 回変換 (加算なし。通常変換と同じ) 0 1：2 回変換(1 回加算を行う) 1 0：3 回変換(2 回加算を行う) (注 1) 1 1：4 回変換(3 回加算を行う)	加算回数選択ビット (b2-b0) b2 b0 0 0 0：1 回変換 (加算なし。通常変換と同じ) 0 0 1：2 回変換(1 回加算を行う) 0 1 0：3 回変換(2 回加算を行う) (注 1) 0 1 1：4 回変換(3 回加算を行う) 1 0 1：16 回変換 (15 回加算を行う)(注 1) 上記以外は設定しないでください
ADSTRGR	TRSB[5:0]	グループ B 専用 A/D 変換開始 トリガ選択ビット 詳細は表 2.80 を参照してください。	グループ B 専用 A/D 変換開始 トリガ選択ビット 詳細は表 2.80 を参照してください。
	TRSA[5:0]	A/D 変換開始トリガ選択ビット 詳細は表 2.80 を参照してください。	A/D 変換開始トリガ選択ビット 詳細は表 2.80 を参照してください。
ADGCEXCR	-	-	A/Dグループ C拡張入力 コントロールレジスタ
ADGCTRGR	-	-	A/Dグループ Cトリガ選択 レジスタ
ADSSTRn	-	A/D サンプリングステート レジスタ n (n=0~7, L, T, O)	A/D サンプリングステート レジスタ n (n=0~15, L, T, O)
ADGSPCR	LGRRS	-	再開チャネル選択ビット
ADCMPCR	CMPAB[1:0]	-	ウィンドウA/Bの 複合条件設定ビット
	CMPBE	-	コンペアウィンドウ B 動作許可ビット
	CMPAE	-	コンペアウィンドウ A 動作許可ビット
	CMPBIE	-	コンペア B 割り込み許可ビット
	WCMPE	ウィンドウ機能設定ビット(b6)	ウィンドウ機能設定ビット(b14)
	CMPIE (RX71M) CMPAIE (RX72M/RX72N)	コンペア割り込み イネーブルビット(b7)	コンペア A 割り込み 許可ビット(b15)

レジスタ	ビット	RX71M(S12ADC)	RX72M(S12ADFa)/ RX72N(S12ADFa)
ADCMPANSR0	[S12AD.ADCMPANSR0] CMPS0[15:0] (RX71M) CMPCHA0n (n = 00~07) (RX72M/RX72N) [S12AD1.ADCMPANSR0] CMPS0[15:0] (RX71M) CMPCHA0n (n = 00~15) (RX72M/RX72N)	コンペアチャネル選択ビット	コンペアウィンドウ A チャネル選択ビット
ADCMPANSR1	CMPS1[4:0] (RX71M) CMPCHA1n (n = 00~04) (RX72M/RX72N)	コンペアチャネル選択ビット	コンペアウィンドウ A チャネル選択ビット
ADCMPLR0	[S12AD.ADCMPLR0] CMPL0[15:0] (RX71M) CMPLCHA0n (n = 00~07) (RX72M/RX72N) [S12AD1.ADCMPLR0] CMPL0[15:0] (RX71M) CMPLCHA0n (n = 00~15) (RX72M/RX72N)	コンペアレベル選択ビット	コンペアウィンドウ A コンペア条件選択ビット
ADCMPLR1	CMPL1[4:0] (RX71M) CMPLCHA1n (n = 00~04) (RX72M/RX72N)	コンペアレベル選択ビット	コンペアウィンドウ A コンペア条件選択ビット
ADCMPDRy	-	A/D コンペアデータレジスタ y (y = 0, 1) 下記の条件でフォーマットが異なります。詳細はユーザーズマニュアルを参照してください。 • A/D データレジスタフォーマット選択ビットの設定値（右詰めまたは左詰め） • A/D 変換精度指定ビットの設定値（12 ビット、10 ビット、または 8 ビット） • A/D 変換値加算 / 平均機能チャネル選択レジスタの設定値（A/D 変換値平均モード選択、または非選択）	A/D コンペア機能ウィンドウ A 下位側(y = 0)/上位側(y = 1)レベル設定レジスタ 下記の条件でフォーマットが異なります。詳細はユーザーズマニュアルを参照してください。 • A/D データレジスタフォーマット選択ビットの設定値（右詰めまたは左詰め） • A/D 変換精度指定ビットの設定値（12 ビット、10 ビット、または 8 ビット） • A/D 変換値加算 / 平均機能チャネル選択レジスタの設定値（A/D 変換値平均モード選択、または非選択） • A/D 変換値加算 / 平均回数選択レジスタの設定値（加算 / 平均モード選択、加算回数選択）

レジスタ	ビット	RX71M(S12ADC)	RX72M(S12ADFa)/ RX72N(S12ADFa)
ADCMPSR0	[S12AD.ADCMPSR0] CMPF0[15:0](RX71M) CMPSTCHA0n (n = 00~07) (RX72M/RX72N) [S12AD1.ADCMPSR0] CMPF0[15:0](RX71M) CMPSTCHA0n (n = 00~15) (RX72M/RX72N)	コンペアフラグ	コンペアウィンドウ A フラグ
ADCMPSR1	CMPF1[4:0](RX71M) CMPSTCHA1n (n = 00~04) (RX72M/RX72N)	コンペアフラグ	コンペアウィンドウ A フラグ
ADWINMON	-	-	A/Dコンペア機能ウィンドウA/B ステータスモニタレジスタ
ADCMPBNSR	-	-	A/D コンペア機能ウィンドウ B チャネル選択レジスタ
ADWINLLB	-	-	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	-	-	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPBSR	-	-	A/D コンペア機能ウィンドウ B チャネルステータスレジスタ
ADSAM	-	-	A/D 逐次変換時間設定レジスタ
ADSAMPR	-	-	A/D 逐次変換時間設定プロテクト 解除レジスタ

注 1.　平均モードを選択した場合(ADADC.AVEE = 1)、3 回変換および 16 回変換(RX72M グループ、RX72N グループのみ)に設定しないでください。

表 2.80　ADSTRGR レジスタに設定する A/D 起動要因比較

ビット	RX71M(S12ADC)	RX72M(S12ADFa)/RX72N(S12ADFa)
TRSB[5:0]	グループ B 専用 A/D 変換開始トリガ選択ビット b5　　b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 0 1 : GTADTRA0N 0 1 0 0 1 0 : GTADTRB0N 0 1 0 0 1 1 : GTADTRA1N 0 1 0 1 0 0 : GTADTRB1N 0 1 0 1 0 1 : GTADTRA2N 0 1 0 1 1 0 : GTADTRB2N 0 1 0 1 1 1 : GTADTRA3N 0 1 1 0 0 0 : GTADTRB3N 0 1 1 0 0 1 : GTADTRA0N または GTADTRB0N 0 1 1 0 1 0 : GTADTRA1N または GTADTRB1N 0 1 1 0 1 1 : GTADTRA2N または GTADTRB2N 0 1 1 1 0 0 : GTADTRA3N または GTADTRB3N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TPTRGAN 1 0 0 0 0 0 : TPTRG0AN 1 1 0 0 0 0 : ELCTRG0N/ELCTRG1N	グループ B 専用 A/D 変換開始トリガ選択ビット b5　　b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 0 1 : ELCTRG00N/ELCTRG10N 0 1 0 0 1 0 : ELCTRG01N/ELCTRG11N 0 1 1 0 0 1 : ELCTRG00N または ELCTRG01N/ELCTRG10N または ELCTRG11N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TPTRGAN 1 0 0 0 0 0 : TPTRG0AN

ビット	RX71M(S12ADC)	RX72M(S12ADFa)/RX72N(S12ADFa)
TRSA[5:0]	A/D 変換開始トリガ選択ビット b13　　b8 1 1 1 1 1 1：トリガ要因非選択状態 0 0 0 0 0 0：ADTRG0# 0 0 0 0 0 1：TRGA0N 0 0 0 0 1 0：TRGA1N 0 0 0 0 1 1：TRGA2N 0 0 0 1 0 0：TRGA3N 0 0 0 1 0 1：TRGA4N 0 0 0 1 1 0：TRGA6N 0 0 0 1 1 1：TRGA7N 0 0 1 0 0 0：TRG0N 0 0 1 0 0 1：TRG4AN 0 0 1 0 1 0：TRG4BN 0 0 1 0 1 1：TRG4AN または TRG4BN 0 0 1 1 0 0：TRG4ABN 0 0 1 1 0 1：TRG7AN 0 0 1 1 1 0：TRG7BN 0 0 1 1 1 1：TRG7AN または TRG7BN 0 1 0 0 0 0：TRG7ABN 0 1 0 0 0 1：GTADTRA0N 0 1 0 0 1 0：GTADTRB0N 0 1 0 0 1 1：GTADTRA1N 0 1 0 1 0 0：GTADTRB1N 0 1 0 1 0 1：GTADTRA2N 0 1 0 1 1 0：GTADTRB2N 0 1 0 1 1 1：GTADTRA3N 0 1 1 0 0 0：GTADTRB3N 0 1 1 0 0 1：GTADTRA0N または GTADTRB0N 0 1 1 0 1 0：GTADTRA1N または GTADTRB1N 0 1 1 0 1 1：GTADTRA2N または GTADTRB2N 0 1 1 1 0 0：GTADTRA3N または GTADTRB3N 0 1 1 1 0 1：TMTRG0AN_0 0 1 1 1 1 0：TMTRG0AN_1 0 1 1 1 1 1：TPTRGAN 1 0 0 0 0 0：TPTRG0AN 1 1 0 0 0 0：ELCTRG0N/ELCTRG1N	A/D 変換開始トリガ選択ビット b13　　b8 1 1 1 1 1 1：トリガ要因非選択状態 0 0 0 0 0 1：TRGA0N 0 0 0 0 1 0：TRGA1N 0 0 0 0 1 1：TRGA2N 0 0 0 1 0 0：TRGA3N 0 0 0 1 0 1：TRGA4N 0 0 0 1 1 0：TRGA6N 0 0 0 1 1 1：TRGA7N 0 0 1 0 0 0：TRG0N 0 0 1 0 0 1：TRG4AN 0 0 1 0 1 0：TRG4BN 0 0 1 0 1 1：TRG4AN または TRG4BN 0 0 1 1 0 0：TRG4ABN 0 0 1 1 0 1：TRG7AN 0 0 1 1 1 0：TRG7BN 0 0 1 1 1 1：TRG7AN または TRG7BN 0 1 0 0 0 0：TRG7ABN 0 1 0 0 0 1：ELCTRG00N/ELCTRG10N 0 1 0 0 1 0：ELCTRG01N/ELCTRG11N 0 1 1 0 0 1：ELCTRG00N または ELCTRG01N/ELCTRG10N または ELCTRG11N 0 1 1 1 0 1：TMTRG0AN_0 0 1 1 1 1 0：TMTRG0AN_1 0 1 1 1 1 1：TPTRGAN 1 0 0 0 0 0：TPTRG0AN

2.27　12 ビット D/A コンバータ

表 2.81 に 12 ビット D/A コンバータのレジスタ比較を示します。

表 2.81　12 ビット D/A コンバータのレジスタ比較

レジスタ	ビット	RX71M(R12DA)	RX72M(R12DAa)/RX72N(R12DAa)
DAASWCR	-	-	D/A 出力アンプ安定待ち制御レジスタ

2.28　RAM

表 2.82 に RAM の概要比較を、表 2.83 に RAM のレジスタ比較を示します。

表 2.82　RAM の概要比較

項目		RX71M	RX72M/RX72N
RAM	容量	512K バイト	512K バイト
	アドレス	0000 0000h～0007 FFFFh	0000 0000h～0007 FFFFh
	メモリバス	メモリバス 1	メモリバス 1
	アクセス	● リード/ライトともに 1 サイクルで動作 ただし、アドレス 0004 0000h～0007 FFFFh へのアクセスで、MEMWAIT = 1 の場合(ICLK が 120MHz より速い場合は設定必須)、リード/ライトともに 2 サイクルで動作 ● RAM 有効/無効選択可能	● 読み出し/書き込みともに 1 サイクルで動作 ● RAM 有効/無効選択可能
	データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機能なし	ディープソフトウェアスタンバイモード時のデータ保持機能なし
	消費電力低減機能	RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能	RAM、拡張 RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能
	エラーチェック機能	● 1 ビット誤り検出 ● エラー発生時、ノンマスカブル割り込み、または割り込みを発生	● パリティチェック：1 ビット誤り検出 ● エラー発生時、ノンマスカブル割り込み、または割り込みを発生
拡張 RAM	容量	-	512K バイト
	アドレス	-	0080 0000h～0087 FFFFh
	メモリバス	-	メモリバス 3
	アクセス	-	【MEMWAIT = 0 の場合】 ● 読み出し/書き込みともに 1 サイクルで動作 【MEMWAIT = 1 の場合】 ● 読み出し/書き込みともに 2 サイクルで動作 ● 拡張 RAM 有効/無効選択可能
	データ保持機能	-	ディープソフトウェアスタンバイモード時のデータ保持機能なし
	消費電力低減機能	-	RAM、拡張 RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能
	エラーチェック機能	-	● パリティチェック：1 ビット誤り検出 ● エラー発生時、ノンマスカブル割り込み、または割り込みを発生
ECCRAM	容量	32K バイト	32K バイト
	アドレス	00FF 8000h～00FF FFFFh	00FF 8000h～00FF FFFFh
	メモリバス	メモリバス 3 (ECCRAM)	メモリバス 3
	アクセス	● ECCRAM 有効/無効選択可能 【MEMWAIT = 0 を設定したとき】 ● ECC 機能無効の場合 リード/ライトともに 2 サイクルで動作	● ECCRAM 有効/無効選択可能 【MEMWAIT = 0 の場合】 ● ECC 機能無効の場合 読み出し/書き込みともに 2 サイクルで動作

項目		RX71M	RX72M/RX72N
ECCRAM	アクセス	• ECC 機能有効の場合(エラーなしのとき) リード/ライトともに 2 サイクルで動作 • ECC 機能有効の場合(エラーありのとき) リード/ライトともに 3 サイクルで動作 【MEMWAIT = 1 を設定したとき】 • ECC 機能無効の場合： リード/ライトともに 3 サイクルで動作 • ECC 機能有効の場合(エラーなしのとき)： リードは 3 サイクル、ライトは 4 サイクルで動作 • ECC 機能有効の場合(エラー発生時)： リード/ライトともに 5 サイクルで動作	• ECC 機能有効の場合(エラーなしのとき) 読み出し/書き込みともに 2 サイクルで動作 • ECC 機能有効の場合(エラー発生時) 読み出し/書き込みともに 3 サイクルで動作 【MEMWAIT =1 の場合】 • ECC 機能無効の場合 読み出し/書き込みともに 3 サイクルで動作 • ECC 機能有効の場合(エラーなしのとき) 読み出しは 3 サイクル、書き込みは 4 サイクルで動作 • ECC 機能有効の場合(エラー発生時) 読み出し/書き込みともに 5 サイクルで動作
	データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機能なし	ディープソフトウェアスタンバイモード時のデータ保持機能なし
	消費電力低減機能	RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能	RAM、拡張 RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能
	エラーチェック機能	• ECC 誤り訂正機能 1 ビット誤り訂正、2 ビット誤り検出 • エラー発生時、ノンマスカブル割り込み、または割り込みを発生	• ECC 誤り訂正機能 1 ビット誤り検出、2 ビット誤り検出 • エラー発生時、ノンマスカブル割り込み、または割り込みを発生

表 2.83　RAM のレジスタ比較

レジスタ	ビット	RX71M (RAM,ECCRAM)	RX72M/RX72N (RAM,拡張 RAM,ECCRAM)
EXRAMMODE	-	-	拡張 RAM 動作モード制御レジスタ
EXRAMSTS	-	-	拡張 RAM エラーステータスレジスタ
EXRAMECAD	-	-	拡張 RAM エラーアドレス キャプチャレジスタ
EXRAMPRCR	-	-	拡張 RAM プロテクトレジスタ

2.29　スタンバイ RAM

表 2.84 にスタンバイ RAM の概要比較を示します。

表 2.84　スタンバイ RAM の概要比較

項目	RX71M	RX72M/RX72N
RAM 容量	8K バイト	8K バイト
RAM アドレス	000A 4000h ～ 000A 5FFFh	000A 4000h ～ 000A 5FFFh
アクセス	• 読み出し、書き込みともに、ICLK ≧ PCLKB の場合は PCLKB2～3 サイクル、ICLK < PCLKB の場合は ICLK2 サイクルで動作 • RAM アクセス有効/無効選択可能 • エンディアンはチップのエンディアン設定に従います。 • 非アラインアクセスは禁止です。非アラインアクセスの場合の動作は保証しません。	• 読み出し、書き込みともに、ICLK ≧ PCLKB の場合は PCLKB3, 4 サイクル、ICLK < PCLKB の場合は ICLK2, 3 サイクルで動作 • RAM アクセス有効/無効選択可能 • エンディアンはチップのエンディアン設定に従います。 • 非アラインアクセスは禁止です。非アラインアクセスの場合の動作は保証しません。
データ保持機能	ディープソフトウェアスタンバイモード時、データを保持可能	ディープソフトウェアスタンバイモード時、データを保持可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.30　フラッシュメモリ

表 2.85 にフラッシュメモリの概要比較を、表 2.86 にフラッシュメモリのレジスタ比較を、表 2.87 にコマンドごとのアドレス境界の比較を示します。

表 2.85　フラッシュメモリの概要比較

項目		RX71M	RX72M(FLASH)/RX72N(FLASH)
コードフラッシュメモリ/データフラッシュメモリ共通	プログラム/イレーズ方式	• FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能 • 専用フラッシュメモリプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング) • ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング)	• FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズ、オプション設定メモリのプログラムが可能(セルフプログラミング) • シリアルプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング)
	セキュリティ機能	フラッシュメモリの不正改ざん/不正リードを防止	フラッシュメモリの不正改ざん/不正リードを防止
	プロテクション機能	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、エラープロテクション、ブートプログラムプロテクション)	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、エラープロテクション、スタートアッププログラム保護機能、エリアプロテクションによるプロテクト、デュアルバンク機能)
	オンボードプログラミング(シリアルプログラミング/セルフプログラミング)	• ブートモード(SCI インタフェース)によるプログラム/イレーズ —調歩同期式シリアルインターフェース(SCI1)を使用 —通信速度は自動調整 —ユーザブート領域もプログラム/イレーズ可能 • ブートモード(USB インタフェース)によるプログラム/イレーズ —USBb を使用 —特別なハードウェアが不要で、PC と直結可能 • ユーザブートモードによるプログラム/イレーズ —ユーザ独自のブートプログラムを作成可能 • ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレーズ —システムをリセットすることなくコードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能	• ブートモード(SCI インタフェース)によるプログラム/イレーズ —調歩同期式シリアルインターフェース(SCI1)を使用 —通信速度は自動調整 • ブートモード(USB インタフェース)によるプログラム/イレーズ —USB を使用 —特別なハードウェアが不要で、PC と直結可能 • ブートモード(FINE インタフェース)によるプログラム/イレーズ —FINE を使用 • セルフプログラミングによるプログラム/イレーズ —システムをリセットすることなくフラッシュメモリのプログラム/イレーズが可能

項目		RX71M	RX72M(FLASH)/RX72N(FLASH)
コードフラッシュメモリ/データフラッシュメモリ共通	BGO (バックグラウンドオペレーション)機能	• コードフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 • データフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能	• コードフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能 • コードフラッシュメモリプログラム/イレーズ中のデータフラッシュメモリリードが可能 • データフラッシュメモリプログラム/イレーズ中のコードフラッシュメモリリードが可能
	その他の機能	• セルフプログラミング中の割り込み受け付け可能 • 本 MCU の初期設定をオプション設定メモリに設定可能	• セルフプログラミング中の割り込み受け付け可能 • 本 MCU の初期設定をオプション設定メモリに設定可能
	ユニーク ID	本 MCU 個体ごとの 12 バイト長の ID コード	本 MCU 個体ごとの 16 バイト長の ID コード
コードフラシュメモリ	メモリ容量	• ユーザ領域：最大 4M バイト • ユーザブート領域：32K バイト	• ユーザ領域：最大 4M バイト
	アドレス	• 容量が 4.0M バイトの場合 —FFC0 0000h～FFFF FFFFh • 容量が 3.0M バイトの場合 —FFD0 0000h～FFFF FFFFh • 容量が 2.5M バイトの場合 —FFD8 0000h～FFFF FFFFh • 容量が 2.0M バイトの場合 —FFE0 0000h～FFFF FFFFh	• 容量が 4M バイトの場合 —FFC0 0000h～FFFF FFFFh • 容量が 2M バイトの場合 —FFE0 0000h～FFFF FFFFh
	ROM キャッシュ	-	• 容量：8 バイト • マッピング方式：ダイレクトマップ • ラインサイズ：16 バイト
	AFU (Advanced Fetch Unit)	命令/オペランド分離	-
	リードサイクル	■命令 • 分岐した場合 —AFU ヒット時：0 サイクル —AFU ミス時： ICLK≦120MHz 1 サイクル ICLK > 120MHz 2 サイクル • 分岐しない場合 ICLK≦120MHz 1 サイクル ICLK > 120MHz 2 サイクル ■オペランド • AFU ヒット時：1 サイクル • AFU ミス時： —ICLK≦120MHz 2 サイクル —ICLK > 120MHz 3 サイクル	• ROM キャッシュ動作許可時： —キャッシュヒット時：1 サイクル —キャッシュミス時： ICLK≦120MHz 1~2 サイクル ICLK > 120MHz 2~3 サイクル • ROM キャッシュ動作禁止時： ICLK≦120MHz 1 サイクル ICLK > 120MHz 2 サイクル
	イレーズ後の値	FFh	FFh

項目		RX71M	RX72M(FLASH)/RX72N(FLASH)
コードフラッシュメモリ	デュアルバンク機能	-	デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能 ● リニアモード：コードフラッシュメモリを 1 領域として使用するモード ● デュアルモード：コードフラッシュメモリを 2 領域に分割して使用するモード
	Trusted Memory (TM)機能	コードフラッシュメモリのブロック 8, 9 に対する不正リードを防止	コードフラッシュメモリに対する不正リード防止 ● リニアモード：ブロック 8, 9 ● デュアルモード：ブロック 8, 9, 78, 79
	プログラム/イレーズ単位	● ユーザ領域およびユーザブート領域へのプログラム：256 バイト ● ユーザ領域のイレーズ：ブロック単位	● ユーザ領域へのプログラム：128 バイト ● ユーザ領域のイレーズ：ブロック単位
	オフボードプログラミング	フラッシュライタを使用して、ユーザ領域/ユーザブート領域のプログラム/イレーズが可能	パラレルプログラマを使用して、コードフラッシュメモリ、オプション設定メモリのプログラム/イレーズが可能
データフラシュメモリ	メモリ容量	データ領域：64K バイト	データ領域：32K バイト
	アドレス	0010 0000h ～ 0010 FFFFh	0010 0000h～0010 7FFFh
	リードサイクル	ワード、バイトアクセス時には FCLK 8 サイクルでのリード	FCLK の周波数毎のサイクルでリード
	イレーズ後の値	不定値	不定値
	プログラム/イレーズ単位	● データ領域へのプログラム：4 バイト ● データ領域のイレーズ：64 バイト	● データ領域へのプログラム：4 バイト ● データ領域のイレーズ：64/128/256 バイト
	オフボードプログラミング	フラッシュライタを使用したデータ領域のプログラム/イレーズはできません	パラレルプログラマを使用したデータフラッシュメモリのプログラム/イレーズはできません

表 2.86　フラッシュメモリのレジスタ比較

レジスタ	ビット	RX71M	RX72M(FALSH)/RX72N(FALSH)
ROMCE	-	-	ROM キャッシュ許可レジスタ
ROMCIV	-	-	ROM キャッシュ無効化レジスタ
NCRGn	-	-	ノンキャッシャブル領域 n アドレスレジスタ (n = 0, 1)
NCRCn	-	-	ノンキャッシャブル領域 n 設定レジスタ (n = 0, 1)
FWEPROR	FLWE[1:0]	フラッシュライトイレーズ許可ビット b1 b0 0 0：プログラム/イレーズ、ロックビットのプログラム/イレーズ、ブランクチェックの禁止 0 1：プログラム/イレーズ、ロックビットのプログラム/イレーズ、ブランクチェックの許可 1 0：プログラム/イレーズ、ロックビットのプログラム/イレーズ、ブランクチェックの禁止 1 1：プログラム/イレーズ、ロックビットのプログラム/イレーズ、ブランクチェックの禁止	フラッシュライトイレーズ許可ビット b1 b0 0 0：プログラム/イレーズ、ブランクチェックの禁止 0 1：プログラム/イレーズ、ブランクチェックの許可 1 0：プログラム/イレーズ、ブランクチェックの禁止 1 1：プログラム/イレーズ、ブランクチェックの禁止
FASTAT	ECRCT	エラーフラグ	-
FAEINT	-	フラッシュアクセスエラー割り込み許可レジスタ	フラッシュアクセスエラー割り込み許可レジスタ
		リセット後の初期値が異なります	
	ECRCTIE	エラー割り込み許可ビット	-
FSADDR	FSADDR[31:0]	FACI コマンド処理開始アドレスビット コードフラッシュメモリに対する FACI コマンド処理では b31～b24 は無視されます。 データフラッシュメモリに対する FACI コマンド処理では、b31～b19 は無視されます。 コマンドごとのアドレス境界に満たないビットも無視されます。詳細は表 2.87 を参照してください。	FACI コマンド処理開始アドレスビット コードフラッシュメモリに対する FACI コマンド処理では b31～b24 は無視されます。 データフラッシュメモリに対する FACI コマンド処理では、b31～b17 は無視されます。 オプション設定メモリに対する FACI コマンド処理では、b31～b10 は無視されます。 コマンドごとのアドレス境界に満たないビットも無視されます。詳細は表 2.87 を参照してください。
FEADDR	FEADDR[31:0]	FACI コマンド処理終了アドレスビット コマンド処理では、b31~b19 および b1、b0 は無視されます。	FACI コマンド処理終了アドレスビット コマンド処理では、b31~b17 およびコマンドごとのアドレス境界に満たないビットは無視されます。詳細は表 2.87 を参照してください。
FCURAME	-	FCURAM イネーブルレジスタ	-
FSTATR	FRCRCT	1 ビットエラー訂正モニタフラグ	-
	FRDTCT	2 ビットエラー検出モニタフラグ	-
	FCUERR	FCU エラーフラグ	-

レジスタ	ビット	RX71M	RX72M(FALSH)/RX72N(FALSH)
FSTATR	FRDY	フラッシュレディフラグ 0：プログラム、ブロックイレーズ、P/E サスペンド、P/E レジューム、強制終了、ブランクチェック、コンフィギュレーション設定、ロックビットプログラム、ロックビットリードのコマンド処理中 1：上記の処理を実行していない	フラッシュレディフラグ 0：プログラム、ブロックイレーズ、マルチブロックイレーズ、P/E サスペンド、P/E レジューム、強制終了、ブランクチェック、コンフィギュレーション設定のコマンド処理中 1：上記の処理を実行していない
	OTERR	-	アザーエラーフラグ
	SECERR	-	セキュリティエラーフラグ
	FESETERR	-	FENTRY 設定エラーフラグ
	ILGCOMERR	-	イリーガルコマンドエラーフラグ
FENTRYR	-	フラッシュ P/E モードエントリレジスタ レジスタに 0001h 以外かつ 0080h 以外の値を設定すると、FSTATR.ILGLERR フラグが“1”になり、フラッシュシーケンサはコマンドロック状態になります。	フラッシュ P/E モードエントリレジスタ レジスタに AA81h を書くと、FSTATR.ILGLERR フラグ、および FSTATR.FESETERR フラグが“1”になり、フラッシュシーケンサはコマンドロック状態になります。
FPROTR	-	フラッシュプロテクトレジスタ	-
FSUINITR	SUINIT	設定初期化ビット 0：FEADDR、FPROTR、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタ値は保持 1：FEADDR、FPROTR、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタを初期化	設定初期化ビット 0：FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタ値は保持 1：FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタを初期化
FLKSTAT	-	ロックビットステータスレジスタ	-
FPESTAT	-	フラッシュ P/E ステータスレジスタ	-
FPSADDR	PSADR[18:0] (RX71M) PSADR[16:0] (RX72M/ RX72N)	書き込み領域開始アドレスビット (b18-b0)	書き込み領域開始アドレスビット (b16-b0)
FAWMON	-	-	フラッシュアクセスウィンドウモニタレジスタ
FSUACR	-	-	スタートアップ領域コントロールレジスタ
EEPFCLK	-	-	データフラッシュメモリアクセス周波数設定レジスタ
UIDRn	-	ユニーク ID レジスタ n (n = 0~2)	ユニーク ID レジスタ n (n = 0~3)

表 2.87　コマンドごとのアドレス境界の比較

コマンド	RX71M	RX72M(FALSH)/ RX72N(FALSH)
プログラム(コードフラッシュメモリ)	256 バイト	128 バイト
プログラム(データフラッシュメモリ)	4 バイト	4 バイト
ブロックイレーズ(コードフラッシュメモリ)	8K または 32K バイト	8K または 32K バイト
ブロックイレーズ(データフラッシュメモリ)	64 バイト	64 バイト
マルチブロックイレーズ(データフラッシュメモリ)	-	64/128/256 バイト
ブランクチェック(データフラッシュメモリ)	4 バイト	4 バイト
コンフィギュレーション設定	16 バイト	16 バイト
ロックビットプログラム	8K または 32K バイト	-
ロックビットリード	8K または 32K バイト	-

2.31　パッケージ

表 2.88 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。詳細は、「RX ファミリ間の移行設計ガイド パッケージ外形の相違点（R01AN4591JJ）」を参照してください。

表 2.88　パッケージ

パッケージタイプ	RENESAS Code		
	RX71M	RX72M	RX72N
224 ピン LFBGA	×	○	○
177 ピン TFLGA	○	×	×
176 ピン LFQFP	PLQP0176KB-A	PLQP0176KB-C	PLQP0176KB-C
145 ピン TFLGA	○	×	○
144 ピン LFQFP	PLQP0144KA-A	PLQP0144KA-B	PLQP0144KA-B
100 ピン TFLGA	○	×	×
100 ピン LFQFP	PLQP0100KB-A	PLQP0100KB-B	PLQP0100KB-B

○：パッケージあり(RENESAS Code は省略)、×：パッケージなし

3.　端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は**青字**に、両方のグループに存在するが相違点がある項目は**赤字**にしています。仕様に相違点がない項目は**黒字**にしています。

3.1　　176 ピン LFBGA パッケージ

表 3.1 に 176 ピン LFBGA パッケージ端子機能の比較を示します。

表 3.1　176 ピン LFBGA パッケージ端子機能の比較

176 ピン LFBGA	RX71M	RX72M	RX72N
A1	AVSS0	AVSS0	AVSS0
A2	AVCC0	AVCC0	AVCC0
A3	VREFL0	VREFL0	VREFL0
A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
A5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
A6	VCC	VCC	VCC
A7	VSS	VSS	VSS
A8	P94/A20/D20/ET1_ERXD0/ RMII1_RXD0	P94/D20/A20/ET1_ERXD0/ RMII1_RXD0/CAT1_ERXD0	P94/D20/A20/ET1_ERXD0/ RMII1_RXD0
A9	VCC	VCC	VCC
A10	P97/A23/D23/ET1_ERXD3	TRSYNC1/P97/D23/A23/ ET1_ERXD3/CAT1_ERXD3	TRSYNC1/P97/D23/A23/ ET1_ERXD3
A11	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/ QIO0-B/QMO-B/IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/SSLC2-A/ ET1_RX_CLK/REF50CK1/ CAT1_RX_CLK/QMO-B/ QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B/ IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/SSLC2-A/ ET1_RX_CLK/REF50CK1/ QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B/ IRQ6/AN106
A12	P60/CS0#/ET1_TX_EN/ RMII1_TXD_EN	P60/CS0#/ET1_TX_EN/ RMII1_TXD_EN/ CAT1_TX_EN	P60/CS0#/ET1_TX_EN/ RMII1_TXD_EN
A13	P63/CS3#/CAS#	P63/CAS#/D2[A2/D2]/CS3#/ ET1_ETXD1/RMII1_TXD1/ CAT1_ETXD1	P63/CAS#/D2[A2/D2]/CS3#/ ET1_ETXD1/RMII1_TXD1
A14	PE1/D9[A9/D9]/MTIOC4C/ MTIOC3B/GTIOC1B-A/ PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/ MTIOC4C/MTIOC3B/PO18/ GTIOC1B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/ MTIOC4C/MTIOC3B/PO18/ GTIOC1B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B/ANEX1
A15	PE2/D10[A10/D10]/ MTIOC4A/GTIOC0B-A/ PO23/TIC3/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/PO23/ TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ LCD_DATA14-B/IRQ7-DS/ AN100	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/PO23/ TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ LCD_DATA14-B/IRQ7-DS/ AN100
B1	P05/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1
B2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
B3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000

176 ピン LFBGA	RX71M	RX72M	RX72N
B4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
B5	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
B6	P91/A17/D17/ET1_COL/ SCK7/AN115	P91/D17/A17/SCK7/ ET1_COL/AN115/DSMDAT5	P91/D17/A17/SCK7/ ET1_COL/AN115
B7	P92/A18/D18/POE4#/ ET1_CRS/RMII1_CRS_DV/ RXD7/SMISO7/SSCL7/ AN116	P92/D18/A18/POE4#/RXD7/ SMISO7/SSCL7/ET1_CRS/ RMII1_CRS_DV/ CAT1_RX_DV/AN116/ DSMCLK4	P92/D18/A18/POE4#/RXD7/ SMISO7/SSCL7/ET1_CRS/ RMII1_CRS_DV/AN116
B8	PD1/D1[A1/D1]/MTIOC4B/ GTIOC1A-E/POE0#/CTX0/ IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/ POE0#/GTIOC1A/MOSIC-A/ CTX0/LCD_DATA23-B/IRQ1/ AN109	PD1/D1[A1/D1]/MTIOC4B/ POE0#/GTIOC1A/MOSIC-A/ CTX0/LCD_DATA23-B/IRQ1/ AN109
B9	P96/A22/D22/ET1_ERXD2	TRDATA5/P96/D22/A22/ ET1_ERXD2/CAT1_ERXD2	TRDATA5/P96/D22/A22/ ET1_ERXD2
B10	PD4/D4[A4/D4]/MTIOC8B/ POE11#/MMC_CMD-B/ SDHI_CMD-B/QSSL-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/ POE11#/SSLC0-A/ ET1_MDIO/PMGI1_MDIO/ QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B/IRQ4/AN112	PD4/D4[A4/D4]/MTIOC8B/ POE11#/SSLC0-A/ ET1_MDIO/PMGI1_MDIO/ QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B/IRQ4/ AN112
B11	PG1/D25/ET1_RX_ER/ RMII1_RX_ER	TRDATA7/PG1/D25/ ET1_RX_ER/RMII1_RX_ER/ CAT1_RX_ER	TRDATA7/PG1/D25/ ET1_RX_ER/ RMII1_RX_ER
B12	VSS	VSS	VSS
B13	P64/CS4#/WE#	P64/WE#/D3[A3/D3]/CS4#/ ET1_ETXD0/RMII1_TXD0/ CAT1_ETXD0	P64/WE#/D3[A3/D3]/CS4#/ ET1_ETXD0/RMII1_TXD0
B14	PE0/D8[A8/D8]/MTIOC3D/ GTIOC2B-A/SCK12/ SSLB1-B/MMC_D4-B/ ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/ MTIOC3D/GTIOC2B/SCK12/ SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/ MTIOC3D/GTIOC2B/SCK12/ SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0
B15	PE3/D11[A11/D11]/ MTIOC4B/GTIOC2A-A/ PO26/POE8#/TOC3/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ AN101	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/PO26/ TOC3/POE8#/GTIOC2A/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/CAT0_ERXD3/ MMC_D7-B/LCD_DATA13-B/ AN101	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/PO26/ TOC3/POE8#/GTIOC2A/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B/AN101
C1	AVSS1	AVSS1	AVSS1
C2	AVCC1	AVCC1	AVCC1
C3	VREFH0	VREFH0	VREFH0
C4	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
C5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
C6	P90/A16/D16/ET1_RX_DV/ TXD7/SMOSI7/SSDA7/ AN114	P90/D16/A16/TXD7/SMOSI7/ SSDA7/ET1_RX_DV/ CAT1_RX_DV/AN114/ DSMCLK5	P90/D16/A16/TXD7/SMOSI7/ SSDA7/ET1_RX_DV/AN114
C7	PD0/D0[A0/D0]/GTIOC1B-E/ POE4#/IRQ0/AN108	PD0/D0[A0/D0]/POE4#/ GTIOC1B/LCD_EXTCLK-B/ IRQ0/AN108	PD0/D0[A0/D0]/POE4#/ GTIOC1B/LCD_EXTCLK-B/ IRQ0/AN108

176 ピン LFBGA	RX71M	RX72M	RX72N
C8	PD2/D2[A2/D2]/MTIOC4D/ GTIOC0B-E/TIC2/CRX0/ MMC_D2-B/SDHI_D2-B/ QIO2_B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/ TIC2/GTIOC0B/MISOC-A/ CRX0/ET1_EXOUT/QIO2-B/ SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/ TIC2/GTIOC0B/MISOC-A/ CRX0/ET1_EXOUT/QIO2-B/ SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B/IRQ2/AN110
C9	PD3/D3[A3/D3]/MTIOC8D/ GTIOC0A-E/POE8#/TOC2/ MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/ TOC2/POE8#/GTIOC0A/ RSPCKC-A/ET1_WOL/ QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B/ IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/ TOC2/POE8#/GTIOC0A/ RSPCKC-A/ET1_WOL/ QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B/ IRQ3/AN111
C10	PG0/D24/ET1_RX_CLK/ REF50CK1	TRDATA6/PG0/D24/ ET1_RX_CLK/REF50CK1/ CAT1_RX_CLK	TRDATA6/PG0/D24/ ET1_RX_CLK/REF50CK1
C11	VCC	VCC	VCC
C12	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#/ ET1_ERXD0/RMII1_RXD0/ CAT1_ERXD0	P62/RAS#/D1[A1/D1]/CS2#/ ET1_ERXD0/RMII1_RXD0
C13	PE4/D12[A12/D12]/ MTIOC4D/MTIOC1A/ GTIOC1A-A/PO28/ ET0_ERXD2/SSLB0-B/ AN102	PE4/D12[A12/D12]/D4[A4/D4]/ MTIOC4D/MTIOC1A/PO28/ GTIOC1A/SSLB0-B/ ET0_ERXD2/CAT0_ERXD2/ LCD_DATA12-B/AN102	PE4/D12[A12/D12]/D4[A4/D4]/ MTIOC4D/MTIOC1A/PO28/ GTIOC1A/SSLB0-B/ ET0_ERXD2/ LCD_DATA12-B/AN102
C14	VSS	VSS	VSS
C15	P70/SDCLK	P70/SDCLK/CATLINKACT0	P70/SDCLK
D1	P01/TMCI0/RXD6/SMISO6/ SSCL6/IRQ9/AN119	P01/TMCI0/RXD6/SMISO6/ SSCL6/SSIBCK0/ CATLEDERR/IRQ9/AN119	P01/TMCI0/RXD6/SMISO6/ SSCL6/SSIBCK0/IRQ9/ AN119
D2	P02/TMCI1/SCK6/IRQ10/ AN120	P02/TMCI1/SCK6/SSIBCK1/ CATLEDSTER/IRQ10/AN120	P02/TMCI1/SCK6/SSIBCK1/ IRQ10/AN120
D3	P03/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0
D4	P00/TMRI0/TXD6/SMOSI6/ SSDA6/IRQ8/AN118	P00/TMRI0/TXD6/SMOSI6/ SSDA6/AUDIO_CLK/ CATLATCH1/IRQ8/AN118	P00/TMRI0/TXD6/SMOSI6/ SSDA6/AUDIO_CLK/IRQ8/ AN118
D5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
D6	P93/A19/D19/POE0#/ ET1_LINKSTA/CTS7#/ RTS7#/SS7#/AN117	P93/D19/A19/POE0#/CTS7#/ RTS7#/SS7#/ET1_LINKSTA/ CAT1_LINKSTA/AN117/ DSMDAT4	P93/D19/A19/POE0#/CTS7#/ RTS7#/SS7#/ET1_LINKSTA/ AN117
D7	P95/A21/D21/ET1_ERXD1/ RMII1_RXD1	TRDATA4/P95/D21/A21/ ET1_ERXD1/RMII1_RXD1/ CAT1_ERXD1	TRDATA4/P95/D21/A21/ ET1_ERXD1/RMII1_RXD1
D8	VSS	VSS	VSS
D9	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/ QSPCLK-B/IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/MTCLKA/ POE10#/SSLC1-A/ ET1_MDC/PMGI1_MDC/ QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/ LCD_DATA19-B/IRQ5/ AN113	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/MTCLKA/ POE10#/SSLC1-A/ ET1_MDC/ PMGI1_MDC/QSPCLK-B/ SDHI_CLK-B/MMC_CLK-B/ LCD_DATA19-B/IRQ5/ AN113

176 ピン LFBGA	RX71M	RX72M	RX72N
D10	PD7/D7[A7/D7]/MTIC5U/ POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/ IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/ POE0#/SSLC3-A/ ET1_RX_ER/RMII1_RX_ER/ CAT1_RX_ER/QMI-B/ QIO1-B/SDHI_D1-B/ MMC_D1-B/LCD_DATA17-B/ IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/ POE0#/SSLC3-A/ ET1_RX_ER/RMII1_RX_ER/ QMI-B/QIO1-B/ SDHI_D1-B/MMC_D1-B/ LCD_DATA17-B/IRQ7/ AN107
D11	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/ CS1#/ET1_ERXD1/ RMII1_RXD1/CAT1_ERXD1	P61/SDCS#/D0[A0/D0]/ CS1#/ET1_ERXD1/ RMII1_RXD1
D12	PE5/D13[A13/D13]/ MTIOC4C/MTIOC2B/ GTIOC0A-A/ET0_RX_CLK/ REF50CK0/RSPCKB-B/ IRQ5/AN103	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/ RSPCKB-B/ET0_RX_CLK/ REF50CK0/CAT0_RX_CLK/ LCD_DATA11-B/IRQ5/ AN103	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/ RSPCKB-B/ET0_RX_CLK/ REF50CK0/LCD_DATA11-B/ IRQ5/AN103
D13	VCC	VCC	VCC
D14	PE7/D15[A15/D15]/ MTIOC6A/GTIOC3A-E/ TOC1/MISOB-B/ MMC_RES#-B/SDHI_WP-B/ IRQ7/AN105	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/ GTIOC3A/MISOB-B/ SDHI_WP/MMC_RES#-B/ LCD_DATA9-B/IRQ7/AN105	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/ GTIOC3A/MISOB-B/ SDHI_WP/MMC_RES#-B/ LCD_DATA9-B/IRQ7/AN105
D15	P65/CS5#/CKE	P65/CKE/CS5#	P65/CKE/CS5#
E1	PJ5/POE8#/CTS2#/RTS2#/ SS2#	PJ5/POE8#/CTS2#/RTS2#/ SS2#/SSIRXD0/EPLSOUT0/ CATSYNC0	PJ5/POE8#/CTS2#/RTS2#/ SS2#/SSIRXD0/EPLSOUT0
E2	EMLE	EMLE	EMLE
E3	PF5/IRQ4	PF5/WAIT#/SSILRCK0/ CATLATCH0/IRQ4	PF5/WAIT#/SSILRCK0/IRQ4
E4	VSS	VSS	VSS
E12	PE6/D14[A14/D14]/ MTIOC6C/GTIOC3B-E/TIC1/ MOSIB-B/MMC_CD-B/ SDHI_CD-B/IRQ6/AN104	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/ GTIOC3B/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B/IRQ6/ AN104	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/ GTIOC3B/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B/IRQ6/ AN104
E13	TRDATA0/PG2/D26/ ET1_TX_CLK	TRDATA0/PG2/D26/ ET1_TX_CLK/ CAT1_TX_CLK	TRDATA0/PG2/D26/ ET1_TX_CLK
E14	TRDATA1/PG3/D27/ ET1_ETXD0/RMII1_TXD0	TRDATA1/PG3/D27/ ET1_ETXD0/RMII1_TXD0/ CAT1_ETXD0	TRDATA1/PG3/D27/ ET1_ETXD0/RMII1_TXD0
E15	P67/CS7#/DQM1/MTIOC7C/ GTIOC1B-C/CRX2/IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B/CRX2/EPLSOUT1/ CATSYNC1/IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B/CRX2/EPLSOUT1/ IRQ15
F1	VBATT	VBATT	VBATT
F2	VCL	VCL	VCL
F3	PJ3/EDACK1/MTIOC3C/ ET0_EXOUT/CTS6#/RTS6#/ CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/ CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/SSITXD0/ ET0_EXOUT/CATRESTOUT	PJ3/EDACK1/MTIOC3C/ CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/SSITXD0/ ET0_EXOUT
F4	BSCANP	BSCANP	BSCANP
F12	P66/CS6#/DQM0/MTIOC7D/ GTIOC2B-C/CTX2	P66/DQM0/CS6#/MTIOC7D/ GTIOC2B/CTX2	P66/DQM0/CS6#/MTIOC7D/ GTIOC2B/CTX2

176 ピン LFBGA	RX71M	RX72M	RX72N
F13	TRSYNC/PG4/D28/ ET1_ETXD1/RMII1_TXD1	TRSYNC/PG4/D28/ ET1_ETXD1/RMII1_TXD1/ CAT1_ETXD1	TRSYNC/PG4/D28/ ET1_ETXD1/RMII1_TXD1
F14	PA0/A0/BC0#/DQM2/ MTIOC4A/MTIOC6D/ GTIOC0B-C/TIOCA0/ CACREF/PO16/SSLA1-B/ ET0_TX_EN/RMII0_TXD_EN	PA0/DQM2/BC0#/A0/ MTIOC4A/MTIOC6D/ TIOCA0/PO16/CACREF/ GTIOC0B/SSLA1-B/ ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLEDRUN/ LCD_DATA8-B	PA0/DQM2/BC0#/A0/ MTIOC4A/MTIOC6D/ TIOCA0/PO16/CACREF/ GTIOC0B/SSLA1-B/ ET0_TX_EN/ RMII0_TXD_EN/ LCD_DATA8-B
F15	VSS	VSS	VSS
G1	XCIN	XCIN	XCIN
G2	XCOUT	XCOUT	XCOUT
G3	MD/FINED	MD/FINED	MD/FINED
G4	TRST#/PF4	TRST#/PF4	TRST#/PF4
G12	TRCLK/PG5/D29/ ET1_ETXD2	TRCLK/PG5/D29/ ET1_ETXD2/CAT1_ETXD2	TRCLK/PG5/D29/ ET1_ETXD2
G13	TRDATA2/PG6/D30/ ET1_ETXD3	TRDATA2/PG6/D30/ ET1_ETXD3/CAT1_ETXD3	TRDATA2/PG6/D30/ ET1_ETXD3
G14	PA1/A1/DQM3/MTIOC0B/ MTCLKC/MTIOC7B/ GTIOC2A-C/TIOCB0/PO17/ SCK5/SSLA2-B/ET0_WOL/ IRQ11	PA1/DQM3/A1/MTIOC0B/ MTCLKC/MTIOC7B/TIOCB0/ PO17/GTIOC2A/SCK5/ SSLA2-B/ET0_WOL/ LCD_DATA7-B/IRQ11	PA1/DQM3/A1/MTIOC0B/ MTCLKC/MTIOC7B/TIOCB0/ PO17/GTIOC2A/SCK5/ SSLA2-B/ET0_WOL/ LCD_DATA7-B/IRQ11
G15	VCC	VCC	VCC
H1	XTAL/P37	XTAL/P37	XTAL/P37
H2	VSS	VSS	VSS
H3	RES#	RES#	RES#
H4	UPSEL/P35/NMI	UPSEL/P35/NMI	UPSEL/P35/NMI
H12	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/CAT0_MDC/ CATIRQ/PMGI0_MDC/ LCD_DATA4-B/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/PMGI0_MDC/ LCD_DATA4-B/IRQ5-DS
H13	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/CAT0_MDIO/ PMGI0_MDIO/ LCD_DATA5-B/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/PMGI0_MDIO/ LCD_DATA5-B/IRQ6-DS
H14	PA2/A2/MTIOC7A/ GTIOC1A-C/PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/SSLA3-B/ CATLINKACT1/ LCD_DATA6-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/SSLA3-B/ LCD_DATA6-B
H15	TRDATA3/PG7/D31/ ET1_TX_ER	TRDATA3/PG7/D31/ ET1_TX_ER	TRDATA3/PG7/D31/ ET1_TX_ER
J1	EXTAL/P36	EXTAL/P36	EXTAL/P36
J2	VCC	VCC	VCC
J3	P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ ET0_LINKSTA/IRQ4	P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ ET0_LINKSTA/ CAT0_LINKSTA/IRQ4/ DSMDAT0	P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ ET0_LINKSTA/IRQ4

176 ピン LFBGA	RX71M	RX72M	RX72N
J4	TMS/PF3	TMS/PF3	TMS/PF3
J12	PA5/A5/MTIOC6B/ GTIOC0A-C/TIOCB1/PO21/ RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/ PO21/GTIOC0A/RSPCKA-B/ ET0_LINKSTA/ CAT0_LINKSTA/ LCD_DATA3-B	PA5/A5/MTIOC6B/TIOCB1/ PO21/GTIOC0A/RSPCKA-B/ ET0_LINKSTA/ LCD_DATA3-B
J13	VSS	VSS	VSS
J14	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL/ LCD_DATA1-B	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL/ LCD_DATA1-B
J15	PA6/A6/MTIC5V/MTCLKB/ GTETRG-C/TIOCA2/TMCI3/ PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT/ CATRESTOUT/ LCD_DATA2-B	PA6/A6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT/LCD_DATA2-B
K1	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ RXD0/SMISO6/SMISO0/ SSCL6/SSCL0/CRX0/ PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0/ PCKO/IRQ3-DS/DSMCLK0	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0/ PCKO/IRQ3-DS
K2	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCOUT/ RTCIC2/POE0#/POE10#/ TXD6/TXD0/SMOSI6/ SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS
K3	TDI/PF2/RXD1/SMISO1/ SSCL1	TDI/PF2/RXD1/SMISO1/ SSCL1/CATI2CCLK	TDI/PF2/RXD1/SMISO1/ SSCL1
K4	TCK/PF1/SCK1	TCK/PF1/SCK1	TCK/PF1/SCK1
K12	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/CTS6#/ RTS6#/SS4#/SS6#/ ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ CAT0_RX_CLK/ LCD_TCON2-B	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ LCD_TCON2-B
K13	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO/ CAT0_MDIO/PMGI0_MDIO/ DSMCLK3	P71/A18/CS1#/ET0_MDIO/ PMGI0_MDIO
K14	VCC	VCC	VCC
K15	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/RXD6/SMISO4/ SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/ IRQ12	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/CAT0_ERXD1/ LCD_DATA0-B/IRQ12	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/ LCD_DATA0-B/IRQ12
L1	P31/MTIOC4D/TMCI2/PO9/ RTCIC1/CTS1#/RTS1#/ SS1#/ET1_MDC/SSLB0-A/ IRQ1-DS	P31/MTIOC4D/TMCI2/PO9/ RTCIC1/CTS1#/RTS1#/S S1#/SSLB0-A/ET1_MDC/ PMGI1_MDC/IRQ1-DS	P31/MTIOC4D/TMCI2/PO9/ RTCIC1/CTS1#/RTS1#/ SS1#/SSLB0-A/ET1_MDC/ PMGI1_MDC/IRQ1-DS

176 ピン LFBGA	RX71M	RX72M	RX72N
L2	P30/MTIOC4B/TMRI3/PO8/ RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/ET1_MDIO/ MISOB-A/IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/ RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/ IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/ RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/ IRQ0-DS
L3	TDO/PF0/TXD1/SMOSI1/ SSDA1	TDO/PF0/TXD1/SMOSI1/ SSDA1/CATI2CDATA	TDO/PF0/TXD1/SMOSI1/ SSDA1
L4	P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/HSYNC/ ADTRG0#	CLKOUT/P25/CS5#/ EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/ RXD3/SMISO3/SSCL3/ SSIDATA1/SDHI_CD/ HSYNC/ADTRG0#	CLKOUT/P25/CS5#/ EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/ RXD3/SMISO3/SSCL3/ SSIDATA1/SDHI_CD/ HSYNC/ADTRG0#
L12	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/ET0_ETXD1/ RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1/CAT0_ETXD1	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1
L13	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER/ CAT0_RX_ER/ LCD_TCON1-B	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER/ LCD_TCON1-B
L14	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/TXD6/SMOSI4/ SMOSI6/SSDA4/SSDA6/ ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/SMOSI4/ SSDA4/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/CAT0_ERXD0/ LCD_TCON3-B/IRQ4-DS	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/SMOSI4/ SSDA4/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/ LCD_TCON3-B/IRQ4-DS
L15	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC/ CAT0_MDC/PMGI0_MDC/ LCD_DATA23-A/DSMDAT3	P72/A19/CS2#/ET0_MDC/ PMGI0_MDC/ LCD_DATA23-A
M1	P27/CS7#/MTIOC2B/TMCI3/ PO7/SCK1/ET1_WOL/ RSPCKB-A	P27/CS7#/MTIOC2B/TMCI3/ PO7/SCK1/RSPCKB-A/ ET1_WOL/CATIRQ	P27/CS7#/MTIOC2B/TMCI3/ PO7/SCK1/RSPCKB-A/ ET1_WOL
M2	P26/CS6#/MTIOC2A/TMO1/ PO6/TXD1/CTS3#/RTS3#/ SMOSI1/SS3#/SSDA1/ ET1_EXOUT/MOSIB-A	P26/CS6#/MTIOC2A/TMO1/ PO6/TXD1/SMOSI1/SSDA1/ CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT/ CATLINKACT1	P26/CS6#/MTIOC2A/TMO1/ PO6/TXD1/SMOSI1/SSDA1/ CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT
M3	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSISCK1/ PIXCLK	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1/ SDHI_WP/PIXCLK	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1/ SDHI_WP/PIXCLK
M4	P86/MTIOC4D/GTIOC2B-B/ TIOCA0/RXD10/PIXD1	P86/MTIOC4D/TIOCA0/ GTIOC2B/SMISO10/ SSCL10/RXD10/ CATLINKACT0/PIXD1	P86/MTIOC4D/TIOCA0/ GTIOC2B/SMISO10/ SSCL10/RXD10/PIXD1
M5	VCC_USB	CLKOUT25M/PJ2/TXD8/ SMOSI8/SSDA8/SSLC3-B/ LCD_TCON2-A	CLKOUT25M/PJ2/TXD8/ SMOSI8/SSDA8/SSLC3-B/ LCD_TCON2-A

176 ピン LFBGA	RX71M	RX72M	RX72N
M6	AVCC_USBA	PJ1/MTIOC6A/RXD8/ SMISO8/SSCL8/SSLC2-B/ EPLSOUT1/CATSYNC1/ LCD_TCON3-A	PJ1/MTIOC6A/RXD8/ SMISO8/SSCL8/SSLC2-B/ EPLSOUT1/LCD_TCON3-A
M7	USBA_RREF	P85/MTIOC6C/TIOCC0/ LCD_DATA1-A	P85/MTIOC6C/TIOCC0/ LCD_DATA1-A
M8	VCC_USBA	P55/D0[A0/D0]/EDREQ0/ WAIT#/MTIOC4D/TMO3/ TXD7/SMOSI7/SSDA7/ MISOC-B/CRX1/ ET0_EXOUT/ LCD_DATA5-A/IRQ10	P55/D0[A0/D0]/EDREQ0/ WAIT#/MTIOC4D/TMO3/ TXD7/SMOSI7/SSDA7/ MISOC-B/CRX1/ ET0_EXOUT/ LCD_DATA5-A/IRQ10
M9	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A/ CATLEDERR	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A
M10	PC5/A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/ GTIOC1A-D/TMRI2/PO29/ SCK8/RSPCKA-A/RTS8#/ ET0_ETXD2/MMC_D5-A	PC5/D3[A3/D3]/A21/CS2#/ WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ RSPCKA-A/ET0_ETXD2/ CAT0_ETXD2/MMC_D5-A/ LCD_DATA11-A	PC5/D3[A3/D3]/A21/CS2#/ WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ RSPCKA-A/ET0_ETXD2/ MMC_D5-A/LCD_DATA11-A
M11	P81/EDACK0/MTIOC3D/ GTIOC0B-D/PO27/RXD10/ ET0_ETXD0/RMII0_TXD0/ MMC_D3-A/SDHI_CD-A/ QIO3-A	P81/EDACK0/MTIOC3D/ PO27/GTIOC0B/SMISO10/ SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/ CAT0_ETXD0/CATI2CCLK/ QIO3-A/SDHI_CD/ MMC_D3-A/LCD_DATA13-A	P81/EDACK0/MTIOC3D/ PO27/GTIOC0B/SMISO10/ SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/ QIO3-A/SDHI_CD/ MMC_D3-A/LCD_DATA13-A
M12	P77/CS7#/PO23/TXD11/ ET0_RX_ER/RMII0_RX_ER/ MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	P77/CS7#/PO23/SMOSI11/ SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/ CAT0_RX_ER/QSPCLK-A/ SDHI_CLK-A/MMC_CLK-A/ LCD_DATA17-A	P77/CS7#/PO23/SMOSI11/ SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/ QSPCLK-A/SDHI_CLK-A/ MMC_CLK-A/ LCD_DATA17-A
M13	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/ET0_CRS/ RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV/ CAT0_RX_DV	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV
M14	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/CAT0_ETXD0/ LCD_CLK-B	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/LCD_CLK-B
M15	PB4/A12/TIOCA4/PO28/ CTS9#/ET0_TX_EN/ RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/ CTS9#/SS9#/SS11#/ CTS11#/RTS11#/ ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/ LCD_TCON0-B	PB4/A12/TIOCA4/PO28/ CTS9#/SS9#/SS11#/ CTS11#/RTS11#/ ET0_TX_EN/ RMII0_TXD_EN/ LCD_TCON0-B
N1	VCC	VCC	VCC

176 ピン LFBGA	RX71M	RX72M	RX72N
N2	P23/EDACK0/MTIOC3D/ MTCLKD/GTIOC0A-B/ TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/ SSDA3/SSISCK0/PIXD7	P23/EDACK0/MTIOC3D/ MTCLKD/TIOCD3/PO3/ GTIOC0A/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ CTX1/SSIBCK0/SDHI_D1-C/ PIXD7	P23/EDACK0/MTIOC3D/ MTCLKD/TIOCD3/PO3/ GTIOC0A/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ CTX1/SSIBCK0/SDHI_D1-C/ PIXD7
N3	P22/EDREQ0/MTIOC3B/ MTCLKC/GTIOC1A-B/ TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/ USBA_OVRCURB/ AUDIO_MCLK/PIXD6	P22/EDREQ0/MTIOC3B/ MTCLKC/TIOCC3/TMO0/ PO2/GTIOC1A/SCK0/ USB0_OVRCURB/ AUDIO_CLK/SDHI_D0-C/ PIXD6	P22/EDREQ0/MTIOC3B/ MTCLKC/TIOCC3/TMO0/ PO2/GTIOC1A/SCK0/ USB0_OVRCURB/ AUDIO_CLK/SDHI_D0-C/ PIXD6
N4	P15/MTIOC0B/MTCLKB/ GTETRG-B/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/ USBA_VBUSEN/SSIWS1/ PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/ PO13/GTETRGA/RXD1/ SMISO1/SSCL1/SCK3/ CRX1-DS/SSILRCK1/ CATLEDRUN/PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/ PO13/GTETRGA/RXD1/ SMISO1/SSCL1/SCK3/ CRX1-DS/SSILRCK1/PIXD0/ IRQ5
N5	P12/WR3#/BC3#/MTIC5U/ TMCI1/RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2	P12/WR3#/BC3#/MTIC5U/ TMCI1/GTADSM0/RXD2/ SMISO2/SSCL2/SCL0[FM+]/ LCD_TCON1-A/IRQ2	P12/WR3#/BC3#/MTIC5U/ TMCI1/GTADSM0/RXD2/ SMISO2/SSCL2/SCL0[FM+]/ LCD_TCON1-A/IRQ2
N6	VSS_USB	PJ0/MTIOC6B/SCK8/ SSLC1-B/EPLSOUT0/ CATSYNC0/LCD_DATA0-A	PJ0/MTIOC6B/SCK8/ SSLC1-B/EPLSOUT0/ LCD_DATA0-A
N7	VSS2_USBA	P84/MTIOC6D/ ET1_LINKSTA/ CAT1_LINKSTA/ LCD_DATA2-A	P84/MTIOC6D/ ET1_LINKSTA/ LCD_DATA2-A
N8	VSS1_USBA	P54/D1[A1/D1]/EDACK0/ ALE/MTIOC4B/TMCI1/ CTS2#/RTS2#/SS2#/ MOSIC-B/CTX1/ ET0_LINKSTA/ CAT0_LINKSTA/ LCD_DATA6-A	P54/D1[A1/D1]/EDACK0/ ALE/MTIOC4B/TMCI1/ CTS2#/RTS2#/SS2#/ MOSIC-B/CTX1/ ET0_LINKSTA/ LCD_DATA6-A
N9	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A
N10	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/ GTIOC3A-D/TMO2/TOC0/ PO31/CACREF/TXD8/ MISOA-A/ET0_COL/ MMC_D7-A/IRQ14	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/TMO2/ PO31/TOC0/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ET0_COL/ MMC_D7-A/LCD_DATA9-A/ IRQ14	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/TMO2/ PO31/TOC0/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ ET0_COL/MMC_D7-A/ LCD_DATA9-A/IRQ14
N11	P82/EDREQ1/MTIOC4A/ GTIOC2A-D/PO28/TXD10/ ET0_ETXD1/RMII0_TXD1/ MMC_D4-A	P82/EDREQ1/MTIOC4A/ PO28/GTIOC2A/SMOSI10/ SSDA10/TXD10/ ET0_ETXD1/RMII0_TXD1/ CAT0_ETXD1/CATI2CDATA/ MMC_D4-A/LCD_DATA12-A	P82/EDREQ1/MTIOC4A/ PO28/GTIOC2A/SMOSI10/ SSDA10/TXD10/ ET0_ETXD1/ RMII0_TXD1/MMC_D4-A/ LCD_DATA12-A
N12	PC3/A19/MTIOC4D/ GTIOC1B-D/TCLKB/PO24/ TXD5/SMOSI5/SSDA5/ ET0_TX_ER/MMC_D0-A/ SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/ PO24/GTIOC1B/TXD5/ SMOSI5/SSDA5/ ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/ MMC_D0-A/LCD_DATA16-A	PC3/A19/MTIOC4D/TCLKB/ PO24/GTIOC1B/TXD5/ SMOSI5/SSDA5/ ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/ MMC_D0-A/LCD_DATA16-A

176 ピン LFBGA	RX71M	RX72M	RX72N
N13	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ CAT0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ IRQ14
N14	P73/CS3#/PO16/ET0_WOL	P73/CS3#/PO16/ET0_WOL/ LCD_EXTCLK-A	P73/CS3#/PO16/ET0_WOL/ LCD_EXTCLK-A
N15	VSS	VSS	VSS
P1	VSS	VSS	VSS
P2	P17/MTIOC3A/MTIOC3B/ MTIOC4B/GTIOC0B-B/ TIOCB0/TCLKD/TMO1/ PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/PIXD3/IRQ7/ ADTRG1#	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/EPLSOUT0/ CATSYNC0/SDHI_D3-C/ PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/EPLSOUT0/ SDHI_D3-C/PIXD3/IRQ7/ ADTRG1#
P3	P87/MTIOC4C/GTIOC1B-B/ TIOCA2/TXD10/PIXD2	P87/MTIOC4C/TIOCA2/ GTIOC1B/SMOSI10/ SSDA10/TXD10/EPLSOUT1/ CATSYNC1/SDHI_D2-C/ PIXD2	P87/MTIOC4C/TIOCA2/ GTIOC1B/SMOSI10/ SSDA10/TXD10/EPLSOUT1/ SDHI_D2-C/PIXD2
P4	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/CTS1#/RTS1#/SS1#/ CTX1/USB0_OVRCURA/ IRQ4	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/GTETRGD/CTS1#/ RTS1#/SS1#/CTX1/ USB0_OVRCURA/ LCD_CLK-A/IRQ4	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/GTETRGD/CTS1#/ RTS1#/SS1#/CTX1/ USB0_OVRCURA/ LCD_CLK-A/IRQ4
P5	USB0_DP	VCC_USB	VCC_USB
P6	AVSS_USBA	VSS_USB	VSS_USB
P7	USBA_DM	P57/RXD7/SMISO7/SSCL7/ SSLC0-B/LCD_DATA3-A	P57/RXD7/SMISO7/SSCL7/ SSLC0-B/LCD_DATA3-A
P8	P10/ALE/MTIC5W/TMRI3/ USBA_OVRCURA/IRQ0	P10/ALE/MTIC5W/TMRI3/ IRQ0	P10/ALE/MTIC5W/TMRI3/ IRQ0
P9	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A/ CATLEDSTER	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A
P10	P83/EDACK1/MTIOC4C/ GTIOC0A-D/CTS10#/ ET0_CRS/RMII0_CRS_DV/ SCK10	P83/EDACK1/MTIOC4C/ GTIOC0A/SCK10/SS10#/ CTS10#/ET0_CRS/ RMII0_CRS_DV/ CAT0_RX_DV/ LCD_DATA8-A/DSMCLK1	P83/EDACK1/MTIOC4C/ GTIOC0A/SCK10/SS10#/ CTS10#/ET0_CRS/ RMII0_CRS_DV/ LCD_DATA8-A
P11	PC6/A22/CS1#/MTIOC3C/ MTCLKA/GTIOC3B-D/ TMCI2/TIC0/PO30/RXD8/ MOSIA-A/ET0_ETXD3/ MMC_D6-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/ MTIOC3C/MTCLKA/TMCI2/ PO30/TIC0/GTIOC3B/RXD8/ SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/MOSIA-A/ ET0_ETXD3/CAT0_ETXD3/ CATLATCH1/MMC_D6-A/ LCD_DATA10-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/ MTIOC3C/MTCLKA/TMCI2/ PO30/TIC0/GTIOC3B/RXD8/ SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/MOSIA-A/ ET0_ETXD3/MMC_D6-A/ LCD_DATA10-A/IRQ13

176 ピン LFBGA	RX71M	RX72M	RX72N
P12	PC4/A20/CS3#/MTIOC3D/ MTCLKC/GTETRG-D/ TMCI1/PO25/POE0#/SCK5/ CTS8#/SSLA0-A/ ET0_TX_CLK/MMC_D1-A/ SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3#/MTIOC3D/ MTCLKC/TMCI1/PO25/ POE0#/GTETRGC/SCK5/ CTS8#/SS8#/SS10#/ CTS10#/RTS10#/SSLA0-A/ ET0_TX_CLK/ CAT0_TX_CLK/CATSYNC0/ QMI-A/QIO1-A/SDHI_D1-A/ MMC_D1-A/LCD_DATA15-A	PC4/A20/CS3#/MTIOC3D/ MTCLKC/TMCI1/PO25/ POE0#/GTETRGC/SCK5/ CTS8#/SS8#/SS10#/ CTS10#/RTS10#/ SSLA0-A/ET0_TX_CLK/ QMI-A/QIO1-A/SDHI_D1-A/ MMC_D1-A/LCD_DATA15-A
P13	PC2/A18/MTIOC4B/ GTIOC2B-D/TCLKA/PO21/ RXD5/SMISO5/SSCL5/ SSLA3-A/ET0_RX_DV/ MMC_CD-A/SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/CAT0_RX_DV/ SDHI_D3-A/MMC_CD-A/ LCD_DATA19-A	PC2/A18/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/ SDHI_D3-A/MMC_CD-A/ LCD_DATA19-A
P14	P75/CS5#/PO20/SCK11/ RTS11#/ET0_ERXD0/ RMII0_RXD0/MMC_RES#-A/ SDHI_D2-A	P75/CS5#/PO20/SCK11/ RTS11#/ET0_ERXD0/ RMII0_RXD0/CAT0_ERXD0/ SDHI_D2-A/MMC_RES#-A/ LCD_DATA20-A/DSMDAT2	P75/CS5#/PO20/SCK11/ RTS11#/ET0_ERXD0/ RMII0_RXD0/SDHI_D2-A/ MMC_RES#-A/ LCD_DATA20-A
P15	VCC	VCC	VCC
R1	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B/TIOCA3/TMCI0/ PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/ USBA_EXICEN/SSIWS0/ PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/SCL1/ USB0_EXICEN/SSILRCK0/ SDHI_CLK-C/PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/SCL1/ USB0_EXICEN/SSILRCK0/ SDHI_CLK-C/PIXD5/IRQ9
R2	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/USB0_ID/USBA_ID/ SSIRXD0/PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/SDA1/USB0_ID/ SSIRXD0/SDHI_CMD-C/ PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/SDA1/USB0_ID/ SSIRXD0/SDHI_CMD-C/ PIXD4/IRQ8
R3	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/RXD3/ SMOSI1/SMISO3/SSDA1/ SSCL3/SCL2-DS/ USB0_VBUS/ USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ ADTRG0#	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/ SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/ SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/ SCL2-DS/USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#
R4	P13/WR2#/BC2#/MTIOC0B/ TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/ IRQ3/ADTRG1#	P13/WR2#/BC2#/MTIOC0B/ TIOCA5/TMO3/PO13/ GTADSM1/TXD2/SMOSI2/ SSDA2/SDA0[FM+]/ LCD_TCON0-A/IRQ3/ ADTRG1#	P13/WR2#/BC2#/MTIOC0B/ TIOCA5/TMO3/PO13/ GTADSM1/TXD2/SMOSI2/ SSDA2/SDA0[FM+]/ LCD_TCON0-A/IRQ3/ ADTRG1#
R5	USB0_DM	USB0_DM	USB0_DM
R6	PVSS_USBA	USB0_DP	USB0_DP
R7	USBA_DP	CLKOUT25M/P56/EDACK1/ MTIOC3C/TIOCA1/SCK7/ RSPCKC-B/LCD_DATA4-A/ DSMDAT1	CLKOUT25M/P56/EDACK1/ MTIOC3C/TIOCA1/SCK7/ RSPCKC-B/LCD_DATA4-A
R8	P11/MTIC5V/TMCI3/SCK2/ USBA_VBUS/ USBA_VBUSEN/IRQ1	P11/MTIC5V/TMCI3/SCK2/ EPLSOUT1/CATSYNC1/ LCD_DATA7-A/IRQ1	P11/MTIC5V/TMCI3/SCK2/ EPLSOUT1/LCD_DATA7-A/ IRQ1
R9	P53(注 1)/BCLK	P53(注 1)/BCLK	P53(注 1)/BCLK

176 ピン LFBGA	RX71M	RX72M	RX72N
R10	VSS	VSS	VSS
R11	VCC	VCC	VCC
R12	P80/EDREQ0/MTIOC3B/ PO26/SCK10/RTS10#/ ET0_TX_EN/ RMII0_TXD_EN/MMC_D2-A/ SDHI_WP-A/QIO2-A	P80/EDREQ0/MTIOC3B/ PO26/SCK10/RTS10#/ ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLATCH0/ QIO2-A/SDHI_WP/ MMC_D2-A/LCD_DATA14-A	P80/EDREQ0/MTIOC3B/ PO26/SCK10/RTS10#/ ET0_TX_EN/ RMII0_TXD_EN/QIO2-A/ SDHI_WP/MMC_D2-A/ LCD_DATA14-A
R13	P76/CS6#/PO22/RXD11/ ET0_RX_CLK/REF50CK0/ MMC_CMD-A/SDHI_CMD-A/ QSSL-A	P76/CS6#/PO22/SMISO11/ SSCL11/RXD11/ ET0_RX_CLK/REF50CK0/ CAT0_RX_CLK/ QSSL-A/SDHI_CMD-A/ MMC_CMD-A/ LCD_DATA18-A	P76/CS6#/PO22/SMISO11/ SSCL11/RXD11/ ET0_RX_CLK/ REF50CK0/QSSL-A/ SDHI_CMD-A/MMC_CMD-A/ LCD_DATA18-A
R14	P74/A20/CS4#/PO19/ CTS11#/ET0_ERXD1/ RMII0_RXD1	P74/A20/CS4#/PO19/SS11#/ CTS11#/ET0_ERXD1/ RMII0_RXD1/CAT0_ERXD1/ LCD_DATA21-A/DSMCLK2	P74/A20/CS4#/PO19/SS11#/ CTS11#/ET0_ERXD1/ RMII0_RXD1/ LCD_DATA21-A
R15	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/CAT0_ERXD2/ LCD_DATA22-A/IRQ12	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/ LCD_DATA22-A/IRQ12

注 1.　外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.2　176 ピン LFQFP パッケージ

表 3.2 に 176 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.2　176 ピン LFQFP パッケージ端子機能の比較

176 ピン LFQFP	RX71M	RX72M	RX72N
1	AVSS0	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1
3	AVCC1	AVCC1	AVCC1
4	P03/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0
5	AVSS1	AVSS1	AVSS1
6	P02/TMCI1/SCK6/IRQ10/ AN120	P02/TMCI1/SCK6/SSIBCK1/ CATLEDSTER/IRQ10/AN120	P02/TMCI1/SCK6/SSIBCK1/ IRQ10/AN120
7	P01/TMCI0/RXD6/SMISO6/ SSCL6/IRQ9/AN119	P01/TMCI0/RXD6/SMISO6/ SSCL6/SSIBCK0/ CATLEDERR/IRQ9/AN119	P01/TMCI0/RXD6/SMISO6/ SSCL6/SSIBCK0/IRQ9/ AN119
8	P00/TMRI0/TXD6/SMOSI6/ SSDA6/IRQ8/AN118	P00/TMRI0/TXD6/SMOSI6/ SSDA6/AUDIO_CLK/ CATLATCH1/IRQ8/AN118	P00/TMRI0/TXD6/SMOSI6/ SSDA6/AUDIO_CLK/IRQ8/ AN118
9	PF5/IRQ4	PF5/WAIT#/SSILRCK0/ CATLATCH0/IRQ4	PF5/WAIT#/SSILRCK0/IRQ4
10	EMLE	EMLE	EMLE
11	PJ5/POE8#/CTS2#/RTS2#/ SS2#	PJ5/POE8#/CTS2#/RTS2#/ SS2#/SSIRXD0/EPLSOUT0/ CATSYNC0	PJ5/POE8#/CTS2#/RTS2#/ SS2#/SSIRXD0/EPLSOUT0
12	VSS	VSS	VSS
13	PJ3/EDACK1/MTIOC3C/ ET0_EXOUT/CTS6#/RTS6#/ CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/ CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/SSITXD0/ ET0_EXOUT/CATRESTOUT	PJ3/EDACK1/MTIOC3C/ CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/SSITXD0/ ET0_EXOUT
14	VCL	VCL	VCL
15	VBATT	VBATT	VBATT
16	NC	NC	NC
17	TRST#/PF4	TRST#/PF4	TRST#/PF4
18	MD/FINED	MD/FINED	MD/FINED
19	XCIN	XCIN	XCIN
20	XCOUT	XCOUT	XCOUT
21	RES#	RES#	RES#
22	XTAL/P37	XTAL/P37	XTAL/P37
23	VSS	VSS	VSS
24	EXTAL/P36	EXTAL/P36	EXTAL/P36
25	VCC	VCC	VCC
26	UPSEL/P35/NMI	UPSEL/P35/NMI	UPSEL/P35/NMI
27	P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ ET0_LINKSTA/IRQ4	P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ ET0_LINKSTA/ CAT0_LINKSTA/IRQ4/ DSMDAT0	P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ ET0_LINKSTA/IRQ4
28	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ RXD0/SMISO6/SMISO0/ SSCL6/SSCL0/CRX0/PCKO/ IRQ3-DS	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0/ PCKO/IRQ3-DS/DSMCLK0	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0/ PCKO/IRQ3-DS

176 ピン LFQFP	RX71M	RX72M	RX72N
29	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCOUT/ RTCIC2/POE0#/POE10#/ TXD6/TXD0/SMOSI6/ SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS
30	TMS/PF3	TMS/PF3	TMS/PF3
31	TDI/PF2/RXD1/SMISO1/ SSCL1	TDI/PF2/RXD1/SMISO1/ SSCL1/CATI2CCLK	TDI/PF2/RXD1/SMISO1/ SSCL1
32	P31/MTIOC4D/TMCI2/PO9/ RTCIC1/CTS1#/RTS1#/ SS1#/ET1_MDC/SSLB0-A/ IRQ1-DS	P31/MTIOC4D/TMCI2/PO9/ RTCIC1/CTS1#/RTS1#/SS1#/ SSLB0-A/ET1_MDC/ PMGI1_MDC/IRQ1-DS	P31/MTIOC4D/TMCI2/PO9/ RTCIC1/CTS1#/RTS1#/SS1#/ SSLB0-A/ET1_MDC/ PMGI1_MDC/IRQ1-DS
33	P30/MTIOC4B/TMRI3/PO8/ RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/ET1_MDIO/ MISOB-A/IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/ RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/ IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/ RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/ IRQ0-DS
34	TCK/PF1/SCK1	TCK/PF1/SCK1	TCK/PF1/SCK1
35	TDO/PF0/TXD1/SMOSI1/ SSDA1	TDO/PF0/TXD1/SMOSI1/ SSDA1/CATI2CDATA	TDO/PF0/TXD1/SMOSI1/ SSDA1
36	P27/CS7#/MTIOC2B/TMCI3 /PO7/SCK1/ET1_WOL/ RSPCKB-A	P27/CS7#/MTIOC2B/TMCI3/ PO7/SCK1/RSPCKB-A/ ET1_WOL/CATIRQ	P27/CS7#/MTIOC2B/TMCI3/ PO7/SCK1/RSPCKB-A/ ET1_WOL
37	P26/CS6#/MTIOC2A/TMO1/ PO6/TXD1/CTS3#/RTS3#/ SMOSI1/SS3#/SSDA1/ ET1_EXOUT/MOSIB-A	P26/CS6#/MTIOC2A/TMO1/ PO6/TXD1/SMOSI1/SSDA1/ CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT/ CATLINKACT1	P26/CS6#/MTIOC2A/TMO1/ PO6/TXD1/SMOSI1/SSDA1/ CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT
38	P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/HSYNC/ ADTRG0#	CLKOUT/P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/SDHI_CD/HSYNC/ ADTRG0#	CLKOUT/P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/SDHI_CD/HSYNC/ ADTRG0#
39	VCC	VCC	VCC
40	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSISCK1/ PIXCLK	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1/ SDHI_WP/PIXCLK	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1/ SDHI_WP/PIXCLK
41	VSS	VSS	VSS
42	P23/EDACK0/MTIOC3D/ MTCLKD/GTIOC0A-B/ TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/ SSDA3/SSISCK0/PIXD7	P23/EDACK0/MTIOC3D/ MTCLKD/TIOCD3/PO3/ GTIOC0A/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ CTX1/SSIBCK0/SDHI_D1-C/ PIXD7	P23/EDACK0/MTIOC3D/ MTCLKD/TIOCD3/PO3/ GTIOC0A/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ CTX1/SSIBCK0/SDHI_D1-C/ PIXD7
43	P22/EDREQ0/MTIOC3B/ MTCLKC/GTIOC1A-B/ TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/ USBA_OVRCURB/ AUDIO_MCLK/PIXD6	P22/EDREQ0/MTIOC3B/ MTCLKC/TIOCC3/TMO0/ PO2/GTIOC1A/SCK0/ USB0_OVRCURB/ AUDIO_CLK/SDHI_D0-C/ PIXD6	P22/EDREQ0/MTIOC3B/ MTCLKC/TIOCC3/TMO0/ PO2/GTIOC1A/SCK0/ USB0_OVRCURB/ AUDIO_CLK/SDHI_D0-C/ PIXD6

176 ピン LFQFP	RX71M	RX72M	RX72N
44	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B/TIOCA3/TMCI0/ PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/ USBA_EXICEN/SSIWS0/ PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/SCL1/ USB0_EXICEN/SSILRCK0/ SDHI_CLK-C/PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/SCL1/ USB0_EXICEN/ SSILRCK0/SDHI_CLK-C/ PIXD5/IRQ9
45	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/USB0_ID/USBA_ID/ SSIRXD0/PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/SDA1/USB0_ID/ SSIRXD0/SDHI_CMD-C/ PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/SDA1/USB0_ID/ SSIRXD0/SDHI_CMD-C/ PIXD4/IRQ8
46	P17/MTIOC3A/MTIOC3B/ MTIOC4B/GTIOC0B-B/ TIOCB0/TCLKD/TMO1/ PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/PIXD3/IRQ7/ ADTRG1#	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/EPLSOUT0/ CATSYNC0/SDHI_D3-C/ PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/EPLSOUT0/ SDHI_D3-C/PIXD3/IRQ7/ ADTRG1#
47	P87/MTIOC4C/GTIOC1B-B/ TIOCA2/TXD10/PIXD2	P87/MTIOC4C/TIOCA2/ GTIOC1B/SMOSI10/ SSDA10/TXD10/EPLSOUT1/ CATSYNC1/SDHI_D2-C/ PIXD2	P87/MTIOC4C/TIOCA2/ GTIOC1B/SMOSI10/ SSDA10/TXD10/EPLSOUT1/ SDHI_D2-C/PIXD2
48	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/RXD3/ SMOSI1/SMISO3/SSDA1/ SSCL3/SCL2-DS/ USB0_VBUS/ USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ ADTRG0#	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/ SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/ SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#
49	P86/MTIOC4D/GTIOC2B-B/ TIOCA0/RXD10/PIXD1	P86/MTIOC4D/TIOCA0/ GTIOC2B/SMISO10/ SSCL10/RXD10/ CATLINKACT0/PIXD1	P86/MTIOC4D/TIOCA0/ GTIOC2B/SMISO10/ SSCL10/RXD10/PIXD1
50	P15/MTIOC0B/MTCLKB/ GTETRG-B/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/ USBA_VBUSEN/SSIWS1/ PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/ PO13/GTETRGA/RXD1/ SMISO1/SSCL1/SCK3/ CRX1-DS/SSILRCK1/ CATLEDRUN/PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/ PO13/GTETRGA/RXD1/ SMISO1/SSCL1/SCK3/ CRX1-DS/ SSILRCK1/PIXD0/IRQ5
51	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/CTS1#/RTS1#/SS1#/ CTX1/USB0_OVRCURA/ IRQ4	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/GTETRGD/CTS1#/ RTS1#/SS1#/CTX1/ USB0_OVRCURA/ LCD_CLK-A/IRQ4	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/GTETRGD/CTS1#/ RTS1#/SS1#/CTX1/ USB0_OVRCURA/ LCD_CLK-A/IRQ4
52	P13/WR2#/BC2#/MTIOC0B/ TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/ IRQ3/ADTRG1#	P13/WR2#/BC2#/MTIOC0B/ TIOCA5/TMO3/PO13/ GTADSM1/TXD2/SMOSI2/ SSDA2/SDA0[FM+]/ LCD_TCON0-A/IRQ3/ ADTRG1#	P13/WR2#/BC2#/MTIOC0B/ TIOCA5/TMO3/PO13/ GTADSM1/TXD2/SMOSI2/ SSDA2/SDA0[FM+]/ LCD_TCON0-A/IRQ3/ ADTRG1#

176 ピン LFQFP	RX71M	RX72M	RX72N
53	P12/WR3#/BC3#/MTIC5U/ TMCI1/RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2	P12/WR3#/BC3#/MTIC5U/ TMCI1/GTADSM0/RXD2/ SMISO2/SSCL2/SCL0[FM+]/ LCD_TCON1-A/IRQ2	P12/WR3#/BC3#/MTIC5U/ TMCI1/GTADSM0/RXD2/ SMISO2/SSCL2/SCL0[FM+]/ LCD_TCON1-A/IRQ2
54	VCC_USB	VCC_USB	VCC_USB
55	USB0_DM	USB0_DM	USB0_DM
56	USB0_DP	USB0_DP	USB0_DP
57	VSS_USB	VSS_USB	VSS_USB
58	AVCC_USBA	CLKOUT25M/PJ2/TXD8/ SMOSI8/SSDA8/SSLC3-B/ LCD_TCON2-A	CLKOUT25M/PJ2/TXD8/ SMOSI8/SSDA8/SSLC3-B/ LCD_TCON2-A
59	USBA_RREF	PJ1/MTIOC6A/RXD8/ SMISO8/SSCL8/SSLC2-B/ EPLSOUT1/CATSYNC1/ LCD_TCON3-A	PJ1/MTIOC6A/RXD8/ SMISO8/SSCL8/SSLC2-B/ EPLSOUT1/LCD_TCON3-A
60	AVSS_USBA	PJ0/MTIOC6B/SCK8/ SSLC1-B/EPLSOUT0/ CATSYNC0/LCD_DATA0-A	PJ0/MTIOC6B/SCK8/ SSLC1-B/EPLSOUT0/ LCD_DATA0-A
61	PVSS_USBA	P85/MTIOC6C/TIOCC0/ LCD_DATA1-A	P85/MTIOC6C/TIOCC0/ LCD_DATA1-A
62	VSS2_USBA	P84/MTIOC6D/ ET1_LINKSTA/ CAT1_LINKSTA/ LCD_DATA2-A	P84/MTIOC6D/ ET1_LINKSTA/ LCD_DATA2-A
63	USBA_DM	P57/RXD7/SMISO7/SSCL7/ SSLC0-B/LCD_DATA3-A	P57/RXD7/SMISO7/SSCL7/ SSLC0-B/LCD_DATA3-A
64	USBA_DP	CLKOUT25M/P56/EDACK1/ MTIOC3C/TIOCA1/SCK7/ RSPCKC-B/LCD_DATA4-A/ DSMDAT1	CLKOUT25M/P56/EDACK1/ MTIOC3C/TIOCA1/SCK7/ RSPCKC-B/LCD_DATA4-A
65	VSS1_USBA	P55/D0[A0/D0]/EDREQ0/ WAIT#/MTIOC4D/TMO3/ TXD7/SMOSI7/SSDA7/ MISOC-B/CRX1/ ET0_EXOUT/ LCD_DATA5-A/IRQ10	P55/D0[A0/D0]/EDREQ0/ WAIT#/MTIOC4D/TMO3/ TXD7/SMOSI7/SSDA7/ MISOC-B/CRX1/ ET0_EXOUT/ LCD_DATA5-A/IRQ10
66	VCC_USBA	P54/D1[A1/D1]/EDACK0/ ALE/MTIOC4B/TMCI1/ CTS2#/RTS2#/SS2#/ MOSIC-B/CTX1/ ET0_LINKSTA/ CAT0_LINKSTA/ LCD_DATA6-A	P54/D1[A1/D1]/EDACK0/ ALE/MTIOC4B/TMCI1/ CTS2#/RTS2#/SS2#/ MOSIC-B/CTX1/ ET0_LINKSTA/ LCD_DATA6-A
67	P11/MTIC5V/TMCI3/SCK2/ USBA_VBUS/ USBA_VBUSEN/IRQ1	P11/MTIC5V/TMCI3/SCK2/ EPLSOUT1/CATSYNC1/ LCD_DATA7-A/IRQ1	P11/MTIC5V/TMCI3/SCK2/ EPLSOUT1/LCD_DATA7-A/ IRQ1
68	P10/ALE/MTIC5W/TMRI3/ USBA_OVRCURA/IRQ0	P10/ALE/MTIC5W/TMRI3/I RQ0	P10/ALE/MTIC5W/TMRI3/ IRQ0
69	P53(注 1)/BCLK	P53(注 1)/BCLK	P53(注 1)/BCLK
70	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A/ CATLEDSTER	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A
71	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A

176 ピン LFQFP	RX71M	RX72M	RX72N
72	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A/ CATLEDERR	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A
73	VSS	VSS	VSS
74	P83/EDACK1/MTIOC4C/ GTIOC0A-D/CTS10#/ ET0_CRS/RMII0_CRS_DV/ SCK10	P83/EDACK1/MTIOC4C/ GTIOC0A/SCK10/SS10#/ CTS10#/ET0_CRS/ RMII0_CRS_DV/ CAT0_RX_DV/ LCD_DATA8-A/DSMCLK1	P83/EDACK1/MTIOC4C/ GTIOC0A/SCK10/SS10#/ CTS10#/ET0_CRS/ RMII0_CRS_DV/ LCD_DATA8-A
75	VCC	VCC	VCC
76	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/ GTIOC3A-D/TMO2/TOC0/ PO31/CACREF/TXD8/ MISOA-A/ET0_COL/ MMC_D7-A/IRQ14	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/TMO2/ PO31/TOC0/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ET0_COL/ MMC_D7-A/LCD_DATA9-A/ IRQ14	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/TMO2/ PO31/TOC0/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ET0_COL/ MMC_D7-A/LCD_DATA9-A/ IRQ14
77	PC6/A22/CS1#/MTIOC3C/ MTCLKA/GTIOC3B-D/ TMCI2/TIC0/PO30/RXD8/ MOSIA-A/ET0_ETXD3/ MMC_D6-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/ MTIOC3C/MTCLKA/TMCI2/ PO30/TIC0/GTIOC3B/RXD8/ SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/MOSIA-A/ ET0_ETXD3/CAT0_ETXD3/ CATLATCH1/MMC_D6-A/ LCD_DATA10-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/ MTIOC3C/MTCLKA/TMCI2/ PO30/TIC0/GTIOC3B/RXD8/ SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/MOSIA-A/ ET0_ETXD3/MMC_D6-A/ LCD_DATA10-A/IRQ13
78	PC5/A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/ GTIOC1A-D/TMRI2/PO29/ SCK8/RSPCKA-A/RTS8#/ ET0_ETXD2/MMC_D5-A	PC5/D3[A3/D3]/A21/CS2#/ WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ RSPCKA-A/ET0_ETXD2/ CAT0_ETXD2/MMC_D5-A/ LCD_DATA11-A	PC5/D3[A3/D3]/A21/CS2#/ WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ RSPCKA-A/ET0_ETXD2/ MMC_D5-A/LCD_DATA11-A
79	P82/EDREQ1/MTIOC4A/ GTIOC2A-D/PO28/TXD10/ ET0_ETXD1/RMII0_TXD1/ MMC_D4-A	P82/EDREQ1/MTIOC4A/ PO28/GTIOC2A/SMOSI10/ SSDA10/TXD10/ ET0_ETXD1/RMII0_TXD1/ CAT0_ETXD1/CATI2CDATA/ MMC_D4-A/LCD_DATA12-A	P82/EDREQ1/MTIOC4A/ PO28/GTIOC2A/SMOSI10/ SSDA10/TXD10/ ET0_ETXD1/RMII0_TXD1/ MMC_D4-A/LCD_DATA12-A
80	P81/EDACK0/MTIOC3D/ GTIOC0B-D/PO27/RXD10/ ET0_ETXD0/RMII0_TXD0/ MMC_D3-A/SDHI_CD-A/ QIO3-A	P81/EDACK0/MTIOC3D/ PO27/GTIOC0B/SMISO10/ SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/ CAT0_ETXD0/CATI2CCLK/ QIO3-A/SDHI_CD/ MMC_D3-A/LCD_DATA13-A	P81/EDACK0/MTIOC3D/ PO27/GTIOC0B/SMISO10/ SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/ QIO3-A/SDHI_CD/ MMC_D3-A/LCD_DATA13-A
81	P80/EDREQ0/MTIOC3B/ PO26/SCK10/RTS10#/ ET0_TX_EN/ RMII0_TXD_EN/MMC_D2-A/ SDHI_WP-A/QIO2-A	P80/EDREQ0/MTIOC3B/ PO26/SCK10/RTS10#/ ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLATCH0/ QIO2-A/SDHI_WP/ MMC_D2-A/LCD_DATA14-A	P80/EDREQ0/MTIOC3B/ PO26/SCK10/RTS10#/ ET0_TX_EN/ RMII0_TXD_EN/QIO2-A/ SDHI_WP/MMC_D2-A/ LCD_DATA14-A

176 ピン LFQFP	RX71M	RX72M	RX72N
82	PC4/A20/CS3#/MTIOC3D/ MTCLKC/GTETRG-D/ TMCI1/PO25/POE0#/SCK5/ CTS8#/SSLA0-A/ ET0_TX_CLK/MMC_D1-A/ SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3#/MTIOC3D/ MTCLKC/TMCI1/PO25/ POE0#/GTETRGC/SCK5/ CTS8#/SS8#/SS10#/ CTS10#/RTS10#/SSLA0-A/ ET0_TX_CLK/ CAT0_TX_CLK/CATSYNC0/ QMI-A/QIO1-A/SDHI_D1-A/ MMC_D1-A/LCD_DATA15-A	PC4/A20/CS3#/MTIOC3D/ MTCLKC/TMCI1/PO25/ POE0#/GTETRGC/SCK5/ CTS8#/SS8#/SS10#/ CTS10#/RTS10#/SSLA0-A/ ET0_TX_CLK/QMI-A/ QIO1-A/SDHI_D1-A/ MMC_D1-A/LCD_DATA15-A
83	PC3/A19/MTIOC4D/ GTIOC1B-D/TCLKB/PO24/ TXD5/SMOSI5/SSDA5/ ET0_TX_ER/MMC_D0-A/ SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/ PO24/GTIOC1B/TXD5/ SMOSI5/SSDA5/ ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/ MMC_D0-A/LCD_DATA16-A	PC3/A19/MTIOC4D/TCLKB/ PO24/GTIOC1B/TXD5/ SMOSI5/SSDA5/ ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/ MMC_D0-A/LCD_DATA16-A
84	P77/CS7#/PO23/TXD11/ ET0_RX_ER/RMII0_RX_ER/ MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	P77/CS7#/PO23/SMOSI11/ SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/ CAT0_RX_ER/QSPCLK-A/ SDHI_CLK-A/MMC_CLK-A/ LCD_DATA17-A	P77/CS7#/PO23/SMOSI11/ SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/ QSPCLK-A/SDHI_CLK-A/ MMC_CLK-A/ LCD_DATA17-A
85	P76/CS6#/PO22/RXD11/ ET0_RX_CLK/REF50CK0/ MMC_CMD-A/SDHI_CMD-A/ QSSL-A	P76/CS6#/PO22/SMISO11/ SSCL11/RXD11/ ET0_RX_CLK/REF50CK0/ CAT0_RX_CLK/QSSL-A/ SDHI_CMD-A/MMC_CMD-A/ LCD_DATA18-A	P76/CS6#/PO22/SMISO11/ SSCL11/RXD11/ ET0_RX_CLK/REF50CK0/ QSSL-A/SDHI_CMD-A/ MMC_CMD-A/ LCD_DATA18-A
86	PC2/A18/MTIOC4B/ GTIOC2B-D/TCLKA/PO21/ RXD5/SMISO5/SSCL5/ SSLA3-A/ET0_RX_DV/ MMC_CD-A/SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/CAT0_RX_DV/ SDHI_D3-A/MMC_CD-A/ LCD_DATA19-A	PC2/A18/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/SDHI_D3-A/ MMC_CD-A/LCD_DATA19-A
87	P75/CS5#/PO20/SCK11/ RTS11#/ET0_ERXD0/ RMII0_RXD0/MMC_RES#-A/ SDHI_D2-A	P75/CS5#/PO20/SCK11/ RTS11#/ET0_ERXD0/ RMII0_RXD0/CAT0_ERXD0/ SDHI_D2-A/MMC_RES#-A/ LCD_DATA20-A/DSMDAT2	P75/CS5#/PO20/SCK11/ RTS11#/ET0_ERXD0/ RMII0_RXD0/SDHI_D2-A/ MMC_RES#-A/ LCD_DATA20-A
88	P74/A20/CS4#/PO19/ CTS11#/ET0_ERXD1/ RMII0_RXD1	P74/A20/CS4#/PO19/SS11#/ CTS11#/ET0_ERXD1/ RMII0_RXD1/CAT0_ERXD1/ LCD_DATA21-A/DSMCLK2	P74/A20/CS4#/PO19/SS11#/ CTS11#/ET0_ERXD1/ RMII0_RXD1/ LCD_DATA21-A
89	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/CAT0_ERXD2/ LCD_DATA22-A/IRQ12	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/ LCD_DATA22-A/IRQ12
90	VCC	VCC	VCC
91	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ IRQ14	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ CAT0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ IRQ14
92	VSS	VSS	VSS
93	P73/CS3#/PO16/ET0_WOL	P73/CS3#/PO16/ET0_WOL/ LCD_EXTCLK-A	P73/CS3#/PO16/ET0_WOL/ LCD_EXTCLK-A

176 ピン LFQFP	RX71M	RX72M	RX72N
94	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/ET0_CRS/ RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV/ CAT0_RX_DV	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV
95	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/ET0_ETXD1/ RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1/CAT0_ETXD1	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1
96	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/CAT0_ETXD0/ LCD_CLK-B	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/LCD_CLK-B
97	PB4/A12/TIOCA4/PO28/ CTS9#/ET0_TX_EN/ RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/ CTS9#/SS9#/SS11#/ CTS11#/RTS11#/ ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/ LCD_TCON0-B	PB4/A12/TIOCA4/PO28/ CTS9#/SS9#/SS11#/ CTS11#/RTS11#/ ET0_TX_EN/ RMII0_TXD_EN/ LCD_TCON0-B
98	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER/ CAT0_RX_ER/ LCD_TCON1-B	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER/ LCD_TCON1-B
99	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/CTS6#/ RTS6#/SS4#/SS6#/ ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ CAT0_RX_CLK/ LCD_TCON2-B	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ LCD_TCON2-B
100	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/TXD6/SMOSI4/ SMOSI6/SSDA4/SSDA6/ ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/SMOSI4/ SSDA4/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/CAT0_ERXD0/ LCD_TCON3-B/IRQ4-DS	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/SMOSI4/ SSDA4/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/ LCD_TCON3-B/IRQ4-DS
101	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC/ CAT0_MDC/PMGI0_MDC/ LCD_DATA23-A/DSMDAT3	P72/A19/CS2#/ET0_MDC/ PMGI0_MDC/ LCD_DATA23-A
102	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO/ CAT0_MDIO/PMGI0_MDIO/ DSMCLK3	P71/A18/CS1#/ET0_MDIO/ PMGI0_MDIO
103	VCC	VCC	VCC
104	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/RXD6/SMISO4/ SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/ IRQ12	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/CAT0_ERXD1/ LCD_DATA0-B/IRQ12	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/ LCD_DATA0-B/IRQ12

176 ピン LFQFP	RX71M	RX72M	RX72N
105	VSS	VSS	VSS
106	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL/ LCD_DATA1-B	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL/ LCD_DATA1-B
107	PA6/A6/MTIC5V/MTCLKB/ GTETRG-C/TIOCA2/TMCI3/ PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT/ CATRESTOUT/ LCD_DATA2-B	PA6/A6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT/LCD_DATA2-B
108	PA5/A5/MTIOC6B/ GTIOC0A-C/TIOCB1/PO21/ RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/ PO21/GTIOC0A/RSPCKA-B/ ET0_LINKSTA/ CAT0_LINKSTA/ LCD_DATA3-B	PA5/A5/MTIOC6B/TIOCB1/ PO21/GTIOC0A/RSPCKA-B/ ET0_LINKSTA/ LCD_DATA3-B
109	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/CAT0_MDC/ CATIRQ/PMGI0_MDC/ LCD_DATA4-B/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/PMGI0_MDC/ LCD_DATA4-B/IRQ5-DS
110	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/CAT0_MDIO/ PMGI0_MDIO/ LCD_DATA5-B/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/PMGI0_MDIO/ LCD_DATA5-B/IRQ6-DS
111	TRDATA3/PG7/D31/ ET1_TX_ER	TRDATA3/PG7/D31/ ET1_TX_ER	TRDATA3/PG7/D31/ ET1_TX_ER
112	PA2/A2/MTIOC7A/ GTIOC1A-C/PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/SSLA3-B/ CATLINKACT1/ LCD_DATA6-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/SSLA3-B/ LCD_DATA6-B
113	TRDATA2/PG6/D30/ ET1_ETXD3	TRDATA2/PG6/D30/ ET1_ETXD3/CAT1_ETXD3	TRDATA2/PG6/D30/ ET1_ETXD3
114	PA1/A1/DQM3/MTIOC0B/ MTCLKC/MTIOC7B/ GTIOC2A-C/TIOCB0/PO17/ SCK5/SSLA2-B/ET0_WOL/ IRQ11	PA1/DQM3/A1/MTIOC0B/ MTCLKC/MTIOC7B/TIOCB0/ PO17/GTIOC2A/SCK5/ SSLA2-B/ET0_WOL/ LCD_DATA7-B/IRQ11	PA1/DQM3/A1/MTIOC0B/ MTCLKC/MTIOC7B/TIOCB0/ PO17/GTIOC2A/SCK5/ SSLA2-B/ET0_WOL/ LCD_DATA7-B/IRQ11
115	VCC	VCC	VCC
116	TRCLK/PG5/D29/ ET1_ETXD2	TRCLK/PG5/D29/ ET1_ETXD2/CAT1_ETXD2	TRCLK/PG5/D29/ ET1_ETXD2
117	VSS	VSS	VSS
118	PA0/A0/BC0#/DQM2/ MTIOC4A/MTIOC6D/ GTIOC0B-C/TIOCA0/ CACREF/PO16/SSLA1-B/ ET0_TX_EN/RMII0_TXD_EN	PA0/DQM2/BC0#/A0/ MTIOC4A/MTIOC6D/ TIOCA0/PO16/CACREF/ GTIOC0B/SSLA1-B/ ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLEDRUN/ LCD_DATA8-B	PA0/DQM2/BC0#/A0/ MTIOC4A/MTIOC6D/ TIOCA0/PO16/CACREF/ GTIOC0B/SSLA1-B/ ET0_TX_EN/ RMII0_TXD_EN/ LCD_DATA8-B
119	TRSYNC/PG4/D28/ ET1_ETXD1/RMII1_TXD1	TRSYNC/PG4/D28/ ET1_ETXD1/RMII1_TXD1/ CAT1_ETXD1	TRSYNC/PG4/D28/ ET1_ETXD1/RMII1_TXD1

176 ピン LFQFP	RX71M	RX72M	RX72N
120	P67/CS7#/DQM1/MTIOC7C/ GTIOC1B-C/CRX2/IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B/CRX2/EPLSOUT1/ CATSYNC1/IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B/CRX2/EPLSOUT1/ IRQ15
121	TRDATA1/PG3/D27/ ET1_ETXD0/RMII1_TXD0	TRDATA1/PG3/D27/ ET1_ETXD0/RMII1_TXD0/ CAT1_ETXD0	TRDATA1/PG3/D27/ ET1_ETXD0/RMII1_TXD0
122	P66/CS6#/DQM0/MTIOC7D/ GTIOC2B-C/CTX2	P66/DQM0/CS6#/MTIOC7D/ GTIOC2B/CTX2	P66/DQM0/CS6#/MTIOC7D/ GTIOC2B/CTX2
123	TRDATA0/PG2/D26/ ET1_TX_CLK	TRDATA0/PG2/D26/ ET1_TX_CLK/ CAT1_TX_CLK	TRDATA0/PG2/D26/ ET1_TX_CLK
124	P65/CS5#/CKE	P65/CKE/CS5#	P65/CKE/CS5#
125	PE7/D15[A15/D15]/ MTIOC6A/GTIOC3A-E/ TOC1/MISOB-B/ MMC_RES#-B/SDHI_WP-B/ IRQ7/AN105	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/ GTIOC3A/MISOB-B/ SDHI_WP/MMC_RES#-B/ LCD_DATA9-B/IRQ7/AN105	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/ GTIOC3A/MISOB-B/ SDHI_WP/MMC_RES#-B/ LCD_DATA9-B/IRQ7/AN105
126	PE6/D14[A14/D14]/ MTIOC6C/GTIOC3B-E/TIC1/ MOSIB-B/MMC_CD-B/ SDHI_CD-B/IRQ6/AN104	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/ GTIOC3B/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B/IRQ6/ AN104	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/ GTIOC3B/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B/IRQ6/ AN104
127	VCC	VCC	VCC
128	P70/SDCLK	P70/SDCLK/CATLINKACT0	P70/SDCLK
129	VSS	VSS	VSS
130	PE5/D13[A13/D13]/ MTIOC4C/MTIOC2B/ GTIOC0A-A/ET0_RX_CLK/ REF50CK0/RSPCKB-B/ IRQ5/AN103	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/ RSPCKB-B/ET0_RX_CLK/ REF50CK0/CAT0_RX_CLK/ LCD_DATA11-B/IRQ5/ AN103	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/ RSPCKB-B/ET0_RX_CLK/ REF50CK0/LCD_DATA11-B/ IRQ5/AN103
131	PE4/D12[A12/D12]/ MTIOC4D/MTIOC1A/ GTIOC1A-A/PO28/ ET0_ERXD2/SSLB0-B/ AN102	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/ SSLB0-B/ET0_ERXD2/ CAT0_ERXD2/ LCD_DATA12-B/AN102	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/ SSLB0-B/ET0_ERXD2/ LCD_DATA12-B/AN102
132	PE3/D11[A11/D11]/ MTIOC4B/GTIOC2A-A/ PO26/POE8#/TOC3/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ AN101	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/PO26/ TOC3/POE8#/GTIOC2A/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/CAT0_ERXD3/ MMC_D7-B/LCD_DATA13-B/ AN101	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/PO26/ TOC3/POE8#/GTIOC2A/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B/AN101
133	PE2/D10[A10/D10]/ MTIOC4A/GTIOC0B-A/ PO23/TIC3/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/PO23/ TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/PO23/ TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ LCD_DATA14-B/IRQ7-DS/ AN100

176 ピン LFQFP	RX71M	RX72M	RX72N
134	PE1/D9[A9/D9]/MTIOC4C/ MTIOC3B/GTIOC1B-A/ PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/ MTIOC4C/MTIOC3B/PO18/ GTIOC1B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/ MTIOC4C/MTIOC3B/PO18/ GTIOC1B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B/ANEX1
135	PE0/D8[A8/D8]/MTIOC3D/ GTIOC2B-A/SCK12/ SSLB1-B/MMC_D4-B/ ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/ MTIOC3D/GTIOC2B/SCK12/ SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/ MTIOC3D/GTIOC2B/SCK12/ SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0
136	P64/CS4#/WE#	P64/WE#/D3[A3/D3]/CS4#/ ET1_ETXD0/RMII1_TXD0/ CAT1_ETXD0	P64/WE#/D3[A3/D3]/CS4#/ ET1_ETXD0/RMII1_TXD0
137	P63/CS3#/CAS#	P63/CAS#/D2[A2/D2]/CS3#/ ET1_ETXD1/RMII1_TXD1/ CAT1_ETXD1	P63/CAS#/D2[A2/D2]/CS3#/ ET1_ETXD1/RMII1_TXD1
138	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#/ ET1_ERXD0/RMII1_RXD0/ CAT1_ERXD0	P62/RAS#/D1[A1/D1]/CS2#/ ET1_ERXD0/RMII1_RXD0
139	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/ CS1#/ET1_ERXD1/ RMII1_RXD1/CAT1_ERXD1	P61/SDCS#/D0[A0/D0]/ CS1#/ET1_ERXD1/ RMII1_RXD1
140	VSS	VSS	VSS
141	P60/CS0#/ET1_TX_EN/ RMII1_TXD_EN	P60/CS0#/ET1_TX_EN/ RMII1_TXD_EN/ CAT1_TX_EN	P60/CS0#/ET1_TX_EN/ RMII1_TXD_EN
142	VCC	VCC	VCC
143	PD7/D7[A7/D7]/MTIC5U/ POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/ IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/ POE0#/SSLC3-A/ ET1_RX_ER/RMII1_RX_ER/ CAT1_RX_ER/QMI-B/ QIO1-B/SDHI_D1-B/ MMC_D1-B/LCD_DATA17-B/ IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/ POE0#/SSLC3-A/ ET1_RX_ER/RMII1_RX_ER/ QMI-B/QIO1-B/SDHI_D1-B/ MMC_D1-B/LCD_DATA17-B/ IRQ7/AN107
144	PG1/D25/ET1_RX_ER/ RMII1_RX_ER	TRDATA7/PG1/D25/ ET1_RX_ER/RMII1_RX_ER/ CAT1_RX_ER	TRDATA7/PG1/D25/ ET1_RX_ER/RMII1_RX_ER
145	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/ QIO0-B/QMO-B/IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/SSLC2-A/ ET1_RX_CLK/REF50CK1/ CAT1_RX_CLK/QMO-B/ QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B/ IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/SSLC2-A/ ET1_RX_CLK/REF50CK1/ QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B/ IRQ6/AN106
146	PG0/D24/ET1_RX_CLK/ REF50CK1	TRDATA6/PG0/D24/ ET1_RX_CLK/REF50CK1/ CAT1_RX_CLK	TRDATA6/PG0/D24/ ET1_RX_CLK/REF50CK1
147	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/ QSPCLK-B/IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/MTCLKA/ POE10#/SSLC1-A/ ET1_MDC/PMGI1_MDC/ QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/ LCD_DATA19-B/IRQ5/ AN113	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/MTCLKA/ POE10#/SSLC1-A/ ET1_MDC/PMGI1_MDC/ QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/ LCD_DATA19-B/IRQ5/ AN113

176 ピン LFQFP	RX71M	RX72M	RX72N
148	PD4/D4[A4/D4]/MTIOC8B/ POE11#/MMC_CMD-B/ SDHI_CMD-B/QSSL-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/ POE11#/SSLC0-A/ ET1_MDIO/PMGI1_MDIO/ QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/ POE11#/SSLC0-A/ ET1_MDIO/PMGI1_MDIO/ QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B/IRQ4/ AN112
149	P97/A23/D23/ET1_ERXD3	TRSYNC1/P97/D23/A23/ ET1_ERXD3/CAT1_ERXD3	TRSYNC1/P97/D23/A23/ ET1_ERXD3
150	PD3/D3[A3/D3]/MTIOC8D/ GTIOC0A-E/POE8#/TOC2/ MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/ TOC2/POE8#/GTIOC0A/ RSPCKC-A/ET1_WOL/ QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B/ IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/ TOC2/POE8#/GTIOC0A/ RSPCKC-A/ET1_WOL/ QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B/ IRQ3/AN111
151	VSS	VSS	VSS
152	P96/A22/D22/ET1_ERXD2	TRDATA5/P96/D22/A22/ ET1_ERXD2/CAT1_ERXD2	TRDATA5/P96/D22/A22/ ET1_ERXD2
153	VCC	VCC	VCC
154	PD2/D2[A2/D2]/MTIOC4D/ GTIOC0B-E/TIC2/CRX0/ MMC_D2-B/SDHI_D2-B/ QIO2_B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/ TIC2/GTIOC0B/MISOC-A/ CRX0/ET1_EXOUT/QIO2-B/ SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B/IRQ2/ AN110	PD2/D2[A2/D2]/MTIOC4D/ TIC2/GTIOC0B/MISOC-A/ CRX0/ET1_EXOUT/QIO2-B/ SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B/IRQ2/ AN110
155	P95/A21/D21/ET1_ERXD1/ RMII1_RXD1	TRDATA4/P95/D21/A21/ ET1_ERXD1/RMII1_RXD1/ CAT1_ERXD1	TRDATA4/P95/D21/A21/ ET1_ERXD1/RMII1_RXD1
156	PD1/D1[A1/D1]/MTIOC4B/ GTIOC1A-E/POE0#/CTX0/ IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/ POE0#/GTIOC1A/MOSIC-A/ CTX0/LCD_DATA23-B/IRQ1/ AN109	PD1/D1[A1/D1]/MTIOC4B/ POE0#/GTIOC1A/MOSIC-A/ CTX0/LCD_DATA23-B/IRQ1/ AN109
157	P94/A20/D20/ET1_ERXD0/ RMII1_RXD0	P94/D20/A20/ET1_ERXD0/ RMII1_RXD0/CAT1_ERXD0	P94/D20/A20/ET1_ERXD0/ RMII1_RXD0
158	PD0/D0[A0/D0]/GTIOC1B-E/ POE4#/IRQ0/AN108	PD0/D0[A0/D0]/POE4#/ GTIOC1B/LCD_EXTCLK-B/ IRQ0/AN108	PD0/D0[A0/D0]/POE4#/ GTIOC1B/LCD_EXTCLK-B/ IRQ0/AN108
159	P93/A19/D19/POE0#/ ET1_LINKSTA/CTS7#/ RTS7#/SS7#/AN117	P93/D19/A19/POE0#/CTS7#/ RTS7#/SS7#/ET1_LINKSTA/ CAT1_LINKSTA/AN117/ DSMDAT4	P93/D19/A19/POE0#/CTS7#/ RTS7#/SS7#/ET1_LINKSTA/ AN117
160	P92/A18/D18/POE4#/ ET1_CRS/RMII1_CRS_DV/ RXD7/SMISO7/SSCL7/ AN116	P92/D18/A18/POE4#/RXD7/ SMISO7/SSCL7/ET1_CRS/ RMII1_CRS_DV/ CAT1_RX_DV/AN116/ DSMCLK4	P92/D18/A18/POE4#/RXD7/ SMISO7/SSCL7/ET1_CRS/ RMII1_CRS_DV/AN116
161	P91/A17/D17/ET1_COL/ SCK7/AN115	P91/D17/A17/SCK7/ ET1_COL/AN115/DSMDAT5	P91/D17/A17/SCK7/ ET1_COL/AN115
162	VSS	VSS	VSS
163	P90/A16/D16/ET1_RX_DV/ TXD7/SMOSI7/SSDA7/ AN114	P90/D16/A16/TXD7/SMOSI7/ SSDA7/ET1_RX_DV/ CAT1_RX_DV/AN114/ DSMCLK5	P90/D16/A16/TXD7/SMOSI7/ SSDA7/ET1_RX_DV/AN114
164	VCC	VCC	VCC
165	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
166	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006

176 ピン LFQFP	RX71M	RX72M	RX72N
167	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
168	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
169	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
170	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
171	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
172	VREFL0	VREFL0	VREFL0
173	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
174	VREFH0	VREFH0	VREFH0
175	AVCC0	AVCC0	AVCC0
176	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#

注 1.　外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.3　145 ピン TFLGA パッケージ

表 3.3 に 145 ピン TFLGA パッケージ端子機能の比較を示します。なお、RX72M グループに 145 ピンパッケージはありません。

表 3.3　145 ピン TFLGA パッケージ端子機能の比較

145 ピン TFLGA	RX71M	RX72N
A1	AVSS0	AVSS0
A2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
A3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
A5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
A6	P90/A16/TXD7/SMOSI7/SSDA7/AN114	P90/A16/TXD7/SMOSI7/SSDA7/AN114
A7	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ AN116	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ RMII1_CRS_DV/AN116
A8	PD2/D2[A2/D2]/MTIOC4D/GTIOC0B-E/TIC2/ CRX0/MMC_D2-B/SDHI_D2-B/QIO2-B/ IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/GTIOC0B/ MISOC-A/CRX0/ET1_EXOUT/QIO2-B/ SDHI_D2-B/MMC_D2-B/LCD_DATA22-B/ IRQ2/AN110
A9	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/ IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/REF50CK1/QMO-B/QIO0-B/ SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/ IRQ6/AN106
A10	VSS	VSS
A11	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#/RMII1_RXD0
A12	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/ GTIOC1B-A/PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/SSLB2-B/ MMC_D5-B/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/ MTIOC3B/PO18/GTIOC1B/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/LCD_DATA15-B/ ANEX1
A13	PE3/D11[A11/D11]/MTIOC4B/GTIOC2A-A/ PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/ET0_ERXD3/MMC_D7-B/AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ PO26/TOC3/POE8#/GTIOC2A/CTS12#/ RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B/AN101
B1	AVCC1	AVCC1
B2	AVCC0	AVCC0
B3	P05/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1
B4	VREFL0	VREFL0
B5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
B6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
B7	P91/A17/SCK7/AN115	P91/A17/SCK7/AN115
B8	PD0/D0[A0/D0]/GTIOC1B-E/POE4#/IRQ0/ AN108	PD0/D0[A0/D0]/POE4#/GTIOC1B/ LCD_EXTCLK-B/IRQ0/AN108
B9	PD4/D4[A4/D4]/MTIOC8B/POE11#/ MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/ET1_MDIO/PMGI1_MDIO/ QSSL-B/SDHI_CMD-B/MMC_CMD-B/ LCD_DATA20-B/IRQ4/AN112
B10	VCC	VCC
B11	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/CS1#/RMII1_RXD1

145 ピン TFLGA	RX71M	RX72N
B12	PE2/D10[A10/D10]/MTIOC4A/GTIOC0B-A/ PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/SSLB3-B/MMC_D6-B/IRQ7-DS/ AN100	PE2/D10[A10/D10]/D2[A2/D2]/ MTIOC4A/PO23/TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/SSLB3-B/ MMC_D6-B/LCD_DATA14-B/IRQ7-DS/ AN100
B13	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ GTIOC1A-A/PO28/ET0_ERXD2/SSLB0-B/ AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/SSLB0-B/ ET0_ERXD2/LCD_DATA12-B/AN102
C1	AVSS1	AVSS1
C2	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/SSIBCK1/IRQ10/AN120
C3	VREFH0	VREFH0
C4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
C5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
C6	VSS	VSS
C7	PD1/D1[A1/D1]/MTIOC4B/GTIOC1A-E/ POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/GTIOC1A/ MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/ AN109
C8	PD3/D3[A3/D3]/MTIOC8D/GTIOC0A-E/ POE8#/TOC2/MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ GTIOC0A/RSPCKC-A/ET1_WOL/QIO3-B/ SDHI_D3-B/MMC_D3-B/LCD_DATA21-B/ IRQ3/AN111
C9	PD7/D7[A7/D7]/MTIC5U/POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/ RMII1_RX_ER/QMI-B/QIO1-B/SDHI_D1-B/ MMC_D1-B/LCD_DATA17-B/IRQ7/AN107
C10	P63/CS3#/CAS#	P63/CAS#/D2[A2/D2]/CS3#/RMII1_TXD1
C11	PE0/D8[A8/D8]/MTIOC3D/GTIOC2B-A/ SCK12/SSLB1-B/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/ GTIOC2B/SCK12/SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0
C12	P70/SDCLK	P70/SDCLK
C13	VSS	VSS
D1	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/ AUDIO_CLK/IRQ8/AN118
D2	PF5/IRQ4	PF5/WAIT#/SSILRCK0/IRQ4
D3	P03/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0
D4	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/ AN119	P01/TMCI0/RXD6/SMISO6/SSCL6/ SSIBCK0/IRQ9/AN119
D5	VCC	VCC
D6	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN11 7	P93/A19/POE0#/CTS7#/RTS7#/SS7#/ ET1_LINKSTA/AN117
D7	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ POE10#/MMC_CLK-B/SDHI_CLK-B/ QSPCLK-B/IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ MTCLKA/POE10#/SSLC1-A/ET1_MDC/ PMGI1_MDC/QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/LCD_DATA19-B/IRQ5/AN113
D8	P60/CS0#	P60/CS0#/RMII1_TXD_EN
D9	P64/CS4#/WE#	P64/WE#/D3[A3/D3]/CS4#/RMII1_TXD0
D10	PE7/D15[A15/D15]/MTIOC6A/GTIOC3A-E/ TOC1/MISOB-B/MMC_RES#-B/SDHI_WP-B/ IRQ7/AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/ TOC1/GTIOC3A/MISOB-B/SDHI_WP/ MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105
D11	VCC	VCC

145 ピン TFLGA	RX71M	RX72N
D12	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ GTIOC0A-A/ET0_RX_CLK/REF50CK0/ RSPCKB-B/IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/RSPCKB-B/ ET0_RX_CLK/REF50CK0/LCD_DATA11-B/ IRQ5/AN103
D13	PE6/D14[A14/D14]/MTIOC6C/GTIOC3B-E/ TIC1/MOSIB-B/MMC_CD-B/SDHI_CD-B/ IRQ6/AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/ TIC1/GTIOC3B/MOSIB-B/SDHI_CD/ MMC_CD-B/LCD_DATA10-B/IRQ6/AN104
E1	VSS	VSS
E2	VCL	VCL
E3	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#/SSIRXD0/ EPLSOUT0
E4	EMLE	EMLE
E5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
E10	PA0/A0/BC0#/MTIOC4A/MTIOC6D/ GTIOC0B-C/TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/RMII0_TXD_EN	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/GTIOC0B/SSLA1-B/ ET0_TX_EN/RMII0_TXD_EN/LCD_DATA8-B
E11	P66/CS6#/DQM0/MTIOC7D/GTIOC2B-C/ CTX2	P66/DQM0/CS6#/MTIOC7D/GTIOC2B/CTX2
E12	P65/CS5#/CKE	P65/CKE/CS5#
E13	P67/CS7#/DQM1/MTIOC7C/GTIOC1B-C/ CRX2/IRQ15	P67/DQM1/CS7#/MTIOC7C/GTIOC1B/ CRX2/EPLSOUT1/IRQ15
F1	XCIN	XCIN
F2	XCOUT	XCOUT
F3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/CTS6#/RTS6#/ SS6#/CTS0#/RTS0#/SS0#/SSITXD0/ ET0_EXOUT
F4	VBATT	VBATT
F10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/PMGI0_MDIO/LCD_DATA5-B/ IRQ6-DS
F11	VSS	VSS
F12	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ GTIOC2A-C/TIOCB0/PO17/SCK5/SSLA2-B/ ET0_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/GTIOC2A/SCK5/SSLA2-B/ ET0_WOL/LCD_DATA7-B/IRQ11
F13	PA2/A2/MTIOC7A/GTIOC1A-C/PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/GTIOC1A/RXD5/ SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B
G1	XTAL/P37	XTAL/P37
G2	RES	RES#
G3	MD/FINED	MD/FINED
G4	BSCANP	BSCANP
G10	PA5/A5/MTIOC6B/TIOCB1/GTIOC0A-C/ PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/GTIOC0A/ RSPCKA-B/ET0_LINKSTA/LCD_DATA3-B
G11	PA6/A6/MTIC5V/MTCLKB/GTETRG-C/ TIOCA2/TMCI3/PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/GTETRGB/CTS5#/RTS5#/ SS5#/MOSIA-B/ET0_EXOUT/LCD_DATA2-B
G12	VCC	VCC
G13	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/PMGI0_MDC/LCD_DATA4-B/ IRQ5-DS
H1	EXTAL/P36	EXTAL/P36

145 ピン TFLGA	RX71M	RX72N
H2	VCC	VCC
H3	VSS	VSS
H4	UPSEL/P35/NMI	UPSEL/P35/NMI
H10	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC/PMGI0_MDC
H11	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO/PMGI0_MDIO
H12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ SMISO4/SSCL4/RXD6/SMISO6/SSCL6/ ET0_ERXD1/RMII0_RXD1/LCD_DATA0-B/ IRQ12
H13	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/ LCD_DATA1-B
J1	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4
J2	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/ IRQ3-DS
J3	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOUT/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS
J4	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/MISOB-A/ IRQ0-DS	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/IRQ0-DS
J10	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER/LCD_TCON1-B
J11	PB4/A12/TIOCA4/PO28/CTS9#/ ET0_TX_EN/RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/SS9#/ SS11#/CTS11#/RTS11#/ET0_TX_EN/ RMII0_TXD_EN/LCD_TCON0-B
J12	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/CTS6#/RTS6#/SS4#/SS6#/ ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/SS4#/CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/LCD_TCON2-B
J13	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD4/TXD6/SMOSI4/SMOSI6/ SSDA4/SSDA6/ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD4/SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/ET0_ERXD0/RMII0_RXD0/ LCD_TCON3-B/IRQ4-DS
K1	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/ SCK1/RSPCKB-A	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/ SCK1/RSPCKB-A/ET1_WOL
K2	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ MOSIB-A	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT
K3	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/ ET1_MDC/PMGI1_MDC/IRQ1-DS
K4	P15/MTIOC0B/MTCLKB/GTETRG-B/ TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/SSIWS1/PIXD0/ IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/GTETRGA/RXD1/SMISO1/ SSCL1/SCK3/CRX1-DS/SSILRCK1/PIXD0/ IRQ5
K5	TRDATA2/P54/ALE/EDACK0/MTIOC4B/ TMCI1/CTS2#/RTS2#/SS2#/CTX1/ ET0_LINKSTA	TRDATA2/P54/ALE/D1[A1/D1]/EDACK0/ MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/ CTX1/ET0_LINKSTA
K6	P53(注 1)/BCLK	P53(注 1)/BCLK
K7	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A
K8	VCC	VCC

145 ピン TFLGA	RX71M	RX72N
K9	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ SCK10/RTS10#/ET0_TX_EN/ RMII0_TXD_EN/MMC_D2-A/SDHI_WP-A/ QIO2-A	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ SCK10/RTS10#/ET0_TX_EN/ RMII0_TXD_EN/QIO2-A/SDHI_WP/ MMC_D2-A
K10	P76/CS6#/PO22/RXD11/ET0_RX_CLK/ REF50CK0/MMC_CMD-A/SDHI_CMD-A/ QSSL-A	TRDATA6/P76/CS6#/PO22/SMISO11/ SSCL11/RXD11/ET0_RX_CLK/REF50CK0/ QSSL-A/SDHI_CMD-A/MMC_CMD-A
K11	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/ ET0_CRS/RMII0_CRS_DV
K12	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11/ ET0_ETXD1/RMII0_TXD1
K13	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9/RTS9#/ ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9/RTS9#/SCK11/ ET0_ETXD0/RMII0_TXD0/LCD_CLK-B
L1	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/HSYNC/ADTRG0#	CLKOUT/P25/CS5#/EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/RXD3/SMISO3/ SSCL3/SSIDATA1/SDHI_CD/HSYNC/ ADTRG0#
L2	P23/EDACK0/MTIOC3D/MTCLKD/ GTIOC0A-B/TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/SSDA3/SSISCK0/ PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/GTIOC0A/TXD3/SMOSI3/SSDA3/ CTS0#/RTS0#/SS0#/CTX1/SSIBCK0/ SDHI_D1-C/PIXD7
L3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/RXD3/ SMOSI1/SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#
L4	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSISCK1/PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSIBCK1/SDHI_WP/PIXCLK
L5	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/ GTADSM1/TXD2/SMOSI2/SSDA2/ SDA0[FM+]/IRQ3/ADTRG1#
L6	P56/EDACK1/MTIOC3C/TIOCA1	CLKOUT25M/P56/EDACK1/MTIOC3C/ TIOCA1/SCK7
L7	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A
L8	TRCLK/P83/EDACK1/MTIOC4C/ GTIOC0A-D/CTS10#/ET0_CRS/ RMII0_CRS_DV/SCK10	TRCLK/P83/EDACK1/MTIOC4C/GTIOC0A/ SCK10/SS10#/CTS10#/ET0_CRS/ RMII0_CRS_DV
L9	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ GTIOC1A-D/TMRI2/PO29/SCK8/RSPCKA-A/ RTS8#/ET0_ETXD2/MMC_D5-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/GTIOC1A/SCK8/ RTS8#/SCK10/RSPCKA-A/ET0_ETXD2/ MMC_D5-A
L10	PC4/A20/CS3#/MTIOC3D/MTCLKC/ GTETRG-D/TMCI1/PO25/POE0#/SCK5/ CTS8#/SSLA0-A/ET0_TX_CLK/MMC_D1-A/ SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/ TMCI1/PO25/POE0#/GTETRGC/SCK5/ CTS8#/SS8#/SS10#/CTS10#/RTS10#/ SSLA0-A/ET0_TX_CLK/QMI-A/QIO1-A/ SDHI_D1-A/MMC_D1-A
L11	PC2/A18/MTIOC4B/GTIOC2B-D/TCLKA/ PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/MMC_CD-A/SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/PO21/GTIOC2B/ RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/SDHI_D3-A/MMC_CD-A
L12	P73/CS3#/PO16/ET0_WOL	TRDATA4/P73/CS3#/PO16/ET0_WOL
L13	VSS	VSS

145 ピン TFLGA	RX71M	RX72N
M1	P22/EDREQ0/MTIOC3B/MTCLKC/ GTIOC1A-B/TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/AUDIO_MCLK/PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/GTIOC1A/SCK0/ USB0_OVRCURB/AUDIO_CLK/SDHI_D0-C/ PIXD6
M2	P17/MTIOC3A/MTIOC3B/MTIOC4B/ GTIOC0B-B/TIOCB0/TCLKD/TMO1/PO15/ POE8#/SCK1/TXD3/SMOSI3/SSDA3/ SDA2-DS/SSITXD0/PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/ TIOCB0/TCLKD/TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/SMOSI3/SSDA3/ SDA2-DS/SSITXD0/EPLSOUT0/SDHI_D3-C/ PIXD3/IRQ7/ADTRG1#
M3	P86/MTIOC4D/GTIOC2B-B/TIOCA0/RXD10/ PIXD1	P86/MTIOC4D/TIOCA0/GTIOC2B/SMISO10/ SSCL10/RXD10/PIXD1
M4	P12/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/TMCI1/GTADSM0/RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2
M5	VCC_USB	VCC_USB
M6	VSS_USB	VSS_USB
M7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A
M8	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D/TMCI2/TIC0/PO30/RXD8/ MOSIA-A/ET0_ETXD3/MMC_D6-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/PO30/TIC0/GTIOC3B/ RXD8/SMISO8/SSCL8/SMISO10/SSCL10/ RXD10/MOSIA-A/ET0_ETXD3/MMC_D6-A/ IRQ13
M9	TRDATA1/P81/EDACK0/MTIOC3D/ GTIOC0B-D/PO27/RXD10/ET0_ETXD0/ RMII0_TXD0/MMC_D3-A/SDHI_CD-A/ QIO3-A	TRDATA1/P81/EDACK0/MTIOC3D/PO27/ GTIOC0B/SMISO10/SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/QIO3-A/ SDHI_CD/MMC_D3-A
M10	P77/CS7#/PO23/TXD11/ET0_RX_ER/ RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	TRDATA7/P77/CS7#/PO23/SMOSI11/ SSDA11/TXD11/ET0_RX_ER/ RMII0_RX_ER/QSPCLK-A/SDHI_CLK-A/ MMC_CLK-A
M11	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
M12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12
M13	VCC	VCC
N1	P21/MTIOC1B/MTIOC4A/GTIOC2A-B/ TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/SSIWS0/PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/GTIOC2A/RXD0/SMISO0/SSCL0/ SCL1/USB0_EXICEN/SSILRCK0/ SDHI_CLK-C/PIXD5/IRQ9
N2	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/USB0_ID/SSIRXD0/PIXD4/ IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/SDA1/USB0_ID/SSIRXD0/ SDHI_CMD-C/PIXD4/IRQ8
N3	P87/MTIOC4C/GTIOC1B-B/TIOCA2/TXD10/ PIXD2	P87/MTIOC4C/TIOCA2/GTIOC1B/SMOSI10/ SSDA10/TXD10/EPLSOUT1/SDHI_D2-C/ PIXD2
N4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/GTETRGD/CTS1#/RTS1#/ SS1#/CTX1/USB0_OVRCURA/IRQ4
N5	USB0_DM	USB0_DM
N6	USB0_DP	USB0_DP
N7	TRDATA3/P55/WAIT#/EDREQ0/MTIOC4D/ TMO3/CRX1/ET0_EXOUT/IRQ10	TRDATA3/P55/D0[A0/D0]/WAIT#/EDREQ0/ MTIOC4D/TMO3/TXD7/SMOSI7/SSDA7/ CRX1/ET0_EXOUT/IRQ10
N8	VSS	VSS

145 ピン TFLGA	RX71M	RX72N
N9	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D/TMO2/TOC0/PO31/CACREF/ TXD8/MISOA-A/ET0_COL/MMC_D7-A/ IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/GTIOC3A/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ET0_COL/MMC_D7-A/ IRQ14
N10	TRSYNC/P82/EDREQ1/MTIOC4A/ GTIOC2A-D/PO28/TXD10/ET0_ETXD1/ RMII0_TXD1/MMC_D4-A	TRSYNC/P82/EDREQ1/MTIOC4A/PO28/ GTIOC2A/SMOSI10/SSDA10/TXD10/ ET0_ETXD1/RMII0_TXD1/MMC_D4-A
N11	PC3/A19/MTIOC4D/GTIOC1B-D/TCLKB/ PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/ MMC_D0-A/SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/PO24/GTIOC1B/ TXD5/SMOSI5/SSDA5/ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/MMC_D0-A
N12	P75/CS5#/PO20/SCK11/RTS11#/ ET0_ERXD0/RMII0_RXD0/MMC_RES#-A/ SDHI_D2-A	TRSYNC1/P75/CS5#/PO20/SCK11/RTS11#/ ET0_ERXD0/RMII0_RXD0/SDHI_D2-A/ MMC_RES#-A
N13	P74/A20/CS4#/PO19/CTS11#/ET0_ERXD1/ RMII0_RXD1	TRDATA5/P74/A20/CS4#/PO19/SS11#/ CTS11#/ET0_ERXD1/RMII0_RXD1

注 1.　外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.4　144 ピン LFQFP パッケージ

表 3.4 に 144 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.4　144 ピン LFQFP パッケージ端子機能の比較

144 ピン LFQFP	RX71M	RX72M	RX72N
1	AVSS0	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1
3	AVCC1	AVCC1	AVCC1
4	P03/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0
5	AVSS1	AVSS1	AVSS1
6	P02/TMCI1/SCK6/IRQ10/ AN120	P02/TMCI1/SCK6/SSIBCK1/ CATLEDSTER/IRQ10/ AN120	P02/TMCI1/SCK6/SSIBCK1/ IRQ10/AN120
7	P01/TMCI0/RXD6/SMISO6/ SCL6/IRQ9/AN119	P01/TMCI0/RXD6/SMISO6/ SSCL6/SSIBCK0/ CATLEDERR/IRQ9/AN119	P01/TMCI0/RXD6/SMISO6/ SSCL6/SSIBCK0/IRQ9/ AN119
8	P00/TMRI0/TXD6/SMOSI6/ SSDA6/IRQ8/AN118	P00/TMRI0/TXD6/SMOSI6/ SSDA6/AUDIO_CLK/ CATLATCH1/IRQ8/AN118	P00/TMRI0/TXD6/SMOSI6/ SSDA6/AUDIO_CLK/IRQ8/ AN118
9	PF5/IRQ4	EMLE	PF5/WAIT#/SSILRCK0/IRQ4
10	EMLE	VSS	EMLE
11	PJ5/POE8#/CTS2#/RTS2#/ SS2#	PJ3/EDACK1/MTIOC3C/ CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/SSITXD0/ ET0_EXOUT/CATRESTOUT	PJ5/POE8#/CTS2#/RTS2#/ SS2#/SSIRXD0/EPLSOUT0
12	VSS	VCL	VSS
13	PJ3/EDACK1/MTIOC3C/ ET0_EXOUT/CTS6#/RTS6#/ CTS0#/RTS0#/SS6#/SS0#	VBATT	PJ3/EDACK1/MTIOC3C/ CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/SSITXD0/ ET0_EXOUT
14	VCL	MD/FINED	VCL
15	VBATT	XCIN	VBATT
16	MD/FINED	XCOUT	MD/FINED
17	XCIN	RES#	XCIN
18	XCOUT	XTAL/P37	XCOUT
19	RES#	VSS	RES#
20	XTAL/P37	EXTAL/P36	XTAL/P37
21	VSS	VCC	VSS
22	EXTAL/P36	UPSEL/P35/NMI	EXTAL/P36
23	VCC	TRST#/P34/MTIOC0A/TMCI3/ PO12/POE10#/SCK6/SCK0/ ET0_LINKSTA/ CAT0_LINKSTA/IRQ4/ DSMDAT0	VCC
24	UPSEL/P35/NMI	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0/ PCKO/IRQ3_DS/DSMCLK0	UPSEL/P35/NMI

144 ピン LFQFP	RX71M	RX72M	RX72N
25	TRST#/P34/MTIOC0A/ TMCI3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2_DS	TRST#/P34/MTIOC0A/ TMCI3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4
26	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ RXD0/SMISO6/SMISO0/ SSCL6/SSCL0/CRX0/PCKO/ IRQ3-DS	TMS/P31/MTIOC4D/TMCI2/ PO9/RTCIC1/CTS1#/RTS1#/ SS1#/SSLB0-A/ ET1_MDC/PMGI1_MDC/ IRQ1_DS	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0/ PCKO/IRQ3-DS
27	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCOUT/ RTCIC2/POE0#/POE10#/ TXD6/TXD0/SMOSI6/ SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS	TDI/P30/MTIOC4B/TMRI3/ PO8/RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/ IRQ0_DS	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ VSYNC/IRQ2-DS
28	TMS/P31/MTIOC4D/TMCI2/ PO9/RTCIC1/CTS1#/RTS1#/ SS1#/SSLB0-A/IRQ1-DS	TCK/P27/CS7#/MTIOC2B/ TMCI3/PO7/SCK1/ RSPCKBA/ET1_WOL/ CATIRQ	TMS/P31/MTIOC4D/TMCI2/ PO9/RTCIC1/CTS1#/RTS1#/ SS1#/SSLB0-A/ET1_MDC/ PMGI1_MDC/IRQ1-DS
29	TDI/P30/MTIOC4B/TMRI3/ PO8/RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ IRQ0-DS	TDO/P26/CS6#/MTIOC2A/ TMO1/PO6/TXD1/SMOSI1/ SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT/ CATLINKACT1	TDI/P30/MTIOC4B/TMRI3/ PO8/RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/ IRQ0-DS
30	TCK/P27/CS7#/MTIOC2B/ TMCI3/PO7/SCK1/ RSPCKB-A	CLKOUT/P25/CS5#/ EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/ RXD3/SMISO3/SSCL3/ SSIDATA1/SDHI_CD/ HSYNC/ADTRG0#	TCK/P27/CS7#/MTIOC2B/ TMCI3/PO7/SCK1/ RSPCKB-A/ET1_WOL
31	TDO/P26/CS6#/MTIOC2A/ TMO1/PO6/TXD1/CTS3#/ RTS3#/SMOSI1/SS3#/ SSDA1/MOSIB-A	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1/ SDHI_WP/PIXCLK	TDO/P26/CS6#/MTIOC2A/ TMO1/PO6/TXD1/SMOSI1/ SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT
32	P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/HSYNC/ ADTRG0#	P23/EDACK0/MTIOC3D/ MTCLKD/TIOCD3/PO3/ GTIOC0A/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ CTX1/SSIBCK0/SDHI_D1C/ PIXD7	CLKOUT/P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/SDHI_CD/HSYNC/ ADTRG0#
33	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSISCK1/ PIXCLK	P22/EDREQ0/MTIOC3B/ MTCLKC/TIOCC3/TMO0/ PO2/GTIOC1A/SCK0/ USB0_OVRCURB/ AUDIO_CLK/SDHI_D0C/ PIXD6	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1/ SDHI_WP/PIXCLK
34	P23/EDACK0/MTIOC3D/ MTCLKD/GTIOC0A-B/ TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/ SSDA3/SSISCK0/PIXD7	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/SCL1/USB0_EXICEN/ SSILRCK0/SDHI_CLK-C/ PIXD5/IRQ9	P23/EDACK0/MTIOC3D/ MTCLKD/TIOCD3/PO3/ GTIOC0A/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ CTX1/SSIBCK0/SDHI_D1-C/ PIXD7

144 ピン LFQFP	RX71M	RX72M	RX72N
35	P22/EDREQ0/MTIOC3B/ MTCLKC/GTIOC1A-B/ TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/ AUDIO_MCLK/PIXD6	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/SDA1/USB0_ID/ SSIRXD0/SDHI_CMD-C/ PIXD4/IRQ8	P22/EDREQ0/MTIOC3B/ MTCLKC/TIOCC3/TMO0/ PO2/GTIOC1A/SCK0/ USB0_OVRCURB/ AUDIO_CLK/SDHI_D0-C/ PIXD6
36	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B/TIOCA3/TMCI0/ PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/SSIWS0/ PIXD5/IRQ9	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2_DS/ SSITXD0/EPLSOUT0/ CATSYNC0/SDHI_D3C/ PIXD3/IRQ7/ADTRG1#	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/SCL1/USB0_EXICEN/ SSILRCK0/SDHI_CLK-C/ PIXD5/IRQ9
37	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/USB0_ID/SSIRXD0/ PIXD4/IRQ8	P87/MTIOC4C/TIOCA2/ GTIOC1B/SMOSI10/SSDA10/ TXD10/EPLSOUT1/ CATSYNC1/SDHI_D2C/ PIXD2	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/SDA1/USB0_ID/ SSIRXD0/SDHI_CMD-C/ PIXD4/IRQ8
38	P17/MTIOC3A/MTIOC3B/ MTIOC4B/GTIOC0B-B/ TIOCB0/TCLKD/TMO1/ PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/PIXD3/IRQ7/ ADTRG1#	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/PO14/ RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/ SSCL3/SCL2_DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/EPLSOUT0/ SDHI_D3-C/PIXD3/IRQ7/ ADTRG1#
39	P87/MTIOC4C/GTIOC1B-B/ TIOCA2/TXD10/PIXD2	P86/MTIOC4D/TIOCA0/ GTIOC2B/SMISO10/SSCL10/ RXD10/CATLINKACT0/PIXD1	P87/MTIOC4C/TIOCA2/ GTIOC1B/SMOSI10/SSDA10/ TXD10/EPLSOUT1/ SDHI_D2-C/PIXD2
40	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/RXD3/ SMOSI1/SMISO3/SSDA1/ SSCL3/SCL2-DS/ USB0_VBUS/ USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ ADTRG0#	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/PO13/ GTETRGA/RXD1/SMISO1/ SSCL1/SCK3/CRX1_DS/ SSILRCK1/CATLEDRUN/ PIXD0/IRQ5	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/PO14/ RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/ SSCL3/SCL2-DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#
41	P86/MTIOC4D/GTIOC2B-B/ TIOCA0/RXD10/PIXD1	P13/MTIOC0B/TIOCA5/ TMO3/PO13/GTADSM1/ TXD2/SMOSI2/SSDA2/ SDA0[FM+]/IRQ3/ADTRG1#	P86/MTIOC4D/TIOCA0/ GTIOC2B/SMISO10/SSCL10/ RXD10/PIXD1
42	P15/MTIOC0B/MTCLKB/ GTETRG-B/TIOCB2/ TCLKB/TMCI2/PO13/RXD1/ SCK3/SMISO1/SSCL1/ CRX1-DS/SSIWS1/ PIXD0/IRQ5	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/PO15/ GTETRGD/CTS1#/RTS1#/ SS1#/CTX1/ USB0_OVRCURA/IRQ4	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/PO13/ GTETRGA/RXD1/SMISO1/ SSCL1/SCK3/CRX1-DS/ SSILRCK1/PIXD0/IRQ5
43	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/CTS1#/RTS1#/SS1#/ CTX1/USB0_OVRCURA/ IRQ4	P12/TMCI1/GTADSM0/RXD2/ SMISO2/SSCL2/SCL0[FM+]/ IRQ2	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/PO15/ GTETRGD/CTS1#/RTS1#/ SS1#/CTX1/ USB0_OVRCURA/IRQ4

144 ピン LFQFP	RX71M	RX72M	RX72N
44	P13/MTIOC0B/TIOCA5/ TMO3/PO13/TXD2/SMOSI2/ SSDA2/SDA0[FM+]/ IRQ3/ADTRG1#	VCC_USB	P13/MTIOC0B/TIOCA5/ TMO3/PO13/GTADSM1/ TXD2/SMOSI2/SSDA2/ SDA0[FM+]/IRQ3/ADTRG1#
45	P12/TMCI1/RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2	USB0_DM	P12/TMCI1/GTADSM0/ RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2
46	VCC_USB	USB0_DP	VCC_USB
47	USB0_DM	VSS_USB	USB0_DM
48	USB0_DP	CLKOUT25M/PJ2/TXD8/ SMOSI8/SSDA8	USB0_DP
49	VSS_USB	CLKOUT25M/P56/EDACK1/ MTIOC3C/TIOCA1/SCK7/ DSMDAT1	VSS_USB
50	P56/EDACK1/MTIOC3C/ TIOCA1	TRDATA3/P55/D0[A0/D0]/ WAIT#/EDREQ0/MTIOC4D/ TMO3/TXD7/SMOSI7/ SSDA7/CRX1/ET0_EXOUT/ IRQ10	CLKOUT25M/P56/EDACK1/ MTIOC3C/TIOCA1/SCK7
51	TRDATA3/P55/WAIT#/ EDREQ0/MTIOC4D/TMO3/ CRX1/ET0_EXOUT/IRQ10	TRDATA2/P54/ALE/ D1[A1/D1]/EDACK0/ MTIOC4B/TMCI1/CTS2#/ RTS2#/SS2#/CTX1/ ET0_LINKSTA/ CAT0_LINKSTA	TRDATA3/P55/D0[A0/D0]/ WAIT#/EDREQ0/MTIOC4D/ TMO3/TXD7/SMOSI7/ SSDA7/CRX1/ET0_EXOUT/ IRQ10
52	TRDATA2/P54/ALE/ DACK0/MTIOC4B/TMCI1/ CTS2#/RTS2#/SS2#/CTX1/ ET0_LINKSTA	P53(注 1)/BCLK	TRDATA2/P54/ALE/ D1[A1/D1]/EDACK0/ MTIOC4B/TMCI1/CTS2#/ RTS2#/SS2#/CTX1/ ET0_LINKSTA
53	P53(注 1)/BCLK	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A/ CATLEDSTER	P53(注 1)/BCLK
54	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A
55	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A/ CATLEDERR	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A
56	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A	VSS	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A
57	VSS	TRCLK/P83/EDACK1/ MTIOC4C/GTIOC0A/SCK10/ SS10#/CTS10#/ET0_CRS/ RMII0_CRS_DV/ CAT0_RX_DV/DSMCLK1	VSS
58	TRCLK/P83/EDACK1/ MTIOC4C/GTIOC0A-D/ CTS10#/ET0_CRS/ RMII0_CRS_DV/SCK10	VCC	TRCLK/P83/EDACK1/ MTIOC4C/GTIOC0A/SCK10/ SS10#/CTS10#/ET0_CRS/ RMII0_CRS_DV
59	VCC	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/TMO2/ PO31/TOC0/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ ET0_COL/MMC_D7-A/ IRQ14	VCC

144 ピン LFQFP	RX71M	RX72M	RX72N
60	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/ GTIOC3A-D/TMO2/ TOC0/PO31/CACREF/TXD8/ MISOA-A/ET0_COL/ MMC_D7-A/IRQ14	PC6/D2[A2/D2]/A22/CS1#/ MTIOC3C/MTCLKA/TMCI2/ PO30/TIC0/GTIOC3B/RXD8/ SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/MOSIA-A/ ET0_ETXD3/CAT0_ETXD3/ CATLATCH1/MMC_D6-A/ IRQ13	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/TMO2/ PO31/TOC0/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ ET0_COL/MMC_D7-A/ IRQ14
61	PC6/A22/CS1#/MTIOC3C/ MTCLKA/GTIOC3B-D/ TMCI2/TIC0/PO30/RXD8/ MOSIA-A/ET0_ETXD3/ MMC_D6-A/IRQ13	PC5/D3[A3/D3]/A21/CS2#/ WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ RSPCKAA/ET0_ETXD2/ CAT0_ETXD2/MMC_D5-A	PC6/D2[A2/D2]/A22/CS1#/ MTIOC3C/MTCLKA/TMCI2/ PO30/TIC0/GTIOC3B/RXD8/ SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/MOSIA-A/ ET0_ETXD3/MMC_D6-A/ IRQ13
62	PC5/A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/ GTIOC1A-D/TMRI2/PO29/ SCK8/RSPCKA-A/ TS8#/ET0_ETXD2/ MMC_D5-A	TRSYNC/P82/EDREQ1/ MTIOC4A/PO28/GTIOC2A/ SMOSI10/SSDA10/TXD10/ ET0_ETXD1/RMII0_TXD1/ CAT0_ETXD1/ CATI2CDATA/MMC_D4-A	PC5/D3[A3/D3]/A21/CS2#/ WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ RSPCKA-A/ET0_ETXD2/ MMC_D5-A
63	TRSYNC/P82/EDREQ1/ MTIOC4A/GTIOC2A-D/ PO28/TXD10/ET0_ETXD1/ RMII0_TXD1/MMC_D4-A	TRDATA1/P81/EDACK0/ MTIOC3D/PO27/GTIOC0B/ SMISO10/SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/ CAT0_ETXD0/CATI2CCLK/ QIO3-A/SDHI_CD/MMC_D3-A	TRSYNC/P82/EDREQ1/ MTIOC4A/PO28/GTIOC2A/ SMOSI10/SSDA10/TXD10/ ET0_ETXD1/RMII0_TXD1/ MMC_D4-A
64	TRDATA1/P81/EDACK0/ MTIOC3D/GTIOC0B-D/ PO27/RXD10/ET0_ETXD0/ RMII0_TXD0/MMC_D3-A/ SDHI_CD-A/QIO3-A	TRDATA0/P80/EDREQ0/ MTIOC3B/PO26/SCK10/ RTS10#/ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLATCH0/ QIO2-A/SDHI_WP/ MMC_D2-A	TRDATA1/P81/EDACK0/ MTIOC3D/PO27/GTIOC0B/ SMISO10/SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/ QIO3-A/SDHI_CD/ MMC_D3-A
65	TRDATA0/P80/EDREQ0/ MTIOC3B/PO26/SCK10/ RTS10#/ET0_TX_EN/ RMII0_TXD_EN/ MMC_D2-A/SDHI_WP-A/ QIO2-A	PC4/A20/CS3#/MTIOC3D/ MTCLKC/TMCI1/PO25/ POE0#/GTETRGC/SCK5/ SS8#/CTS8#/SS10#/ CTS10#/RTS10#/SSLA0-A/ ET0_TX_CLK/ CAT0_TX_CLK/CATSYNC0/ QMI-A/QIO1-A/SDHI_D1A/ MMC_D1-A	TRDATA0/P80/EDREQ0/ MTIOC3B/PO26/SCK10/ RTS10#/ET0_TX_EN/ RMII0_TXD_EN/QIO2-A/ SDHI_WP/MMC_D2-A
66	PC4/A20/CS3#/MTIOC3D/ MTCLKC/GTETRG-D/ TMCI1/PO25/POE0#/SCK5/ CTS8#/SSLA0-A/ ET0_TX_CLK/MMC_D1-A/ SDHI_D1-A/QIO1-A/QMI-A	PC3/A19/MTIOC4D/TCLKB/ PO24/GTIOC1B/TXD5/ SMOSI5/SSDA5/ ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0A/ MMC_D0-A	PC4/A20/CS3#/MTIOC3D/ MTCLKC/TMCI1/PO25/ POE0#/GTETRGC/SCK5/ CTS8#/SS8#/SS10#/ CTS10#/RTS10#/SSLA0-A/ ET0_TX_CLK/QMI-A/ QIO1-A/SDHI_D1-A/ MMC_D1-A
67	PC3/A19/MTIOC4D/ GTIOC1B-D/TCLKB/PO24/ TXD5/SMOSI5/SSDA5/ ET0_TX_ER/MMC_D0-A/ SDHI_D0-A/QIO0-A/QMO-A	TRDATA7/P77/CS7#/PO23/ SMOSI11/SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/ CAT0_RX_ER/QSPCLK-A/ SDHI_CLK-A/MMC_CLK-A	PC3/A19/MTIOC4D/TCLKB/ PO24/GTIOC1B/TXD5/ SMOSI5/SSDA5/ ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/ MMC_D0-A

144 ピン LFQFP	RX71M	RX72M	RX72N
68	P77/CS7#/PO23/TXD11/ ET0_RX_ER/RMII0_RX_ER/ MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	TRDATA6/P76/CS6#/PO22/ SMISO11/SSCL11/RXD11/ ET0_RX_CLK/REF50CK0/ CAT0_RX_CLK/QSSL-A/ SDHI_CMD-A/MMC_CMD-A	TRDATA7/P77/CS7#/PO23/ SMOSI11/SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/ QSPCLK-A/SDHI_CLK-A/ MMC_CLK-A
69	P76/CS6#/PO22/RXD11/ ET0_RX_CLK/REF50CK0/ MMC_CMD-A/SDHI_CMD-A/ QSSL-A	PC2/A18/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/CAT0_RX_DV/ SDHI_D3-A/MMC_CD-A	TRDATA6/P76/CS6#/PO22/ SMISO11/SSCL11/RXD11/ ET0_RX_CLK/REF50CK0/ QSSL-A/SDHI_CMD-A/ MMC_CMD-A
70	PC2/A18/MTIOC4B/ GTIOC2B-D/TCLKA/PO21/ RXD5/SMISO5/SSCL5/ SSLA3-A/ET0_RX_DV/ MMC_CD-A/SDHI_D3-A	TRSYNC1/P75/CS5#/PO20/ SCK11/RTS11#/ ET0_ERXD0/RMII0_RXD0/ CAT0_ERXD0/SDHI_D2-A/ MMC_RES#-A/DSMDAT2	PC2/A18/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/SDHI_D3-A/ MMC_CD-A
71	P75/CS5#/PO20/SCK11/ RTS11#/ET0_ERXD0/ RMII0_RXD0/MMC_RES#-A/ SDHI_D2-A	TRDATA5/P74/A20/CS4#/ PO19/SS11#/CTS11#/ ET0_ERXD1/RMII0_RXD1/ CAT0_ERXD1/DSMCLK2	TRSYNC1/P75/CS5#/PO20/ SCK11/RTS11#/ ET0_ERXD0/RMII0_RXD0/ SDHI_D2-A/MMC_RES#-A
72	P74/A20/CS4#/PO19/ CTS11#/ET0_ERXD1/ RMII0_RXD1	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/CAT0_ERXD2/ IRQ12	TRDATA5/P74/A20/CS4#/ PO19/SS11#/CTS11#/ ET0_ERXD1/RMII0_RXD1
73	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/IRQ12	VCC	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/IRQ12
74	VCC	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ CAT0_ERXD3/IRQ14	VCC
75	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ IRQ14	VSS	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ IRQ14
76	VSS	TRDATA4/P73/CS3#/PO16/ ET0_WOL	VSS
77	P73/CS3#/PO16/ET0_WOL	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV/ CAT0_RX_DV	TRDATA4/P73/CS3#/PO16/ ET0_WOL
78	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/ET0_CRS/ RMII0_CRS_DV	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1/CAT0_ETXD1	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV
79	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/ET0_ETXD1/ RMII0_TXD1	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/CAT0_ETXD0/ LCD_CLK-B	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1

144 ピン LFQFP	RX71M	RX72M	RX72N
80	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ ET0_ETXD0/RMII0_TXD0	PB4/A12/TIOCA4/PO28/ SS9#/CTS9#/SS11#/ CTS11#/RTS11#/ ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TXEN/LCD_TCON0-B	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/LCD_CLK-B
81	PB4/A12/TIOCA4/PO28/ CTS9#/ET0_TX_EN/ RMII0_TXD_EN	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER/ CAT0_RX_ER/ LCD_TCON1-B	PB4/A12/TIOCA4/PO28/ CTS9#/SS9#/SS11#/ CTS11#/RTS11#/ ET0_TX_EN/ RMII0_TXD_EN/ CD_TCON0-B
82	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ CAT0_RX_CLK/ LCD_TCON2-B	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/ RMII0_RX_ER/ LCD_TCON1-B
83	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/CTS6#/ RTS6#/SS4#/SS6#/ ET0_RX_CLK/REF50CK0	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/SMOSI4/ SSDA4/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/CAT0_ERXD0/ LCD_TCON3-B/IRQ4_DS	PB2/A10/TIOCC3/TCLKC/ PO26/CTS4#/RTS4#/SS4#/ CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ LCD_TCON2-B
84	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/TXD6/SMOSI4/ SMOSI6/SSDA4/SSDA6/ ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/CAT0_ERXD1/ LCD_DATA0-B/IRQ12	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD4/SMOSI4/ SSDA4/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/ LCD_TCON3-B/IRQ4-DS
85	P72/A19/CS2#/ET0_MDC	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL/ LCD_DATA1-B	P72/A19/CS2#/ET0_MDC/ PMGI0_MDC
86	P71/A18/CS1#/ET0_MDIO	PA6/A6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT/ CATRESTOUT/ LCD_DATA2-B	P71/A18/CS1#/ET0_MDIO/ PMGI0_MDIO
87	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/RXD6/SMISO4/ SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/ IRQ12	PA5/A5/MTIOC6B/TIOCB1/ PO21/GTIOC0A/RSPCKAB/ ET0_LINKSTA/ CAT0_LINKSTA/ LCD_DATA3-B	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/ LCD_DATA0-B/RQ12
88	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL	VCC	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL/ LCD_DATA1-B
89	PA6/A6/MTIC5V/MTCLKB/ GTETRG-C/TIOCA2/TMCI3/ PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/CAT0_MDC/ CATIRQ/PMGI0_MDC/ LCD_DATA4-B/IRQ5_DS	PA6/A6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT/LCD_DATA2-B

144 ピン LFQFP	RX71M	RX72M	RX72N
90	PA5/A5/MTIOC6B/TIOCB1/ GTIOC0A-C/PO21/ RSPCKA-B/ET0_LINKSTA	VSS	PA5/A5/MTIOC6B/TIOCB1/ PO21/GTIOC0A/RSPCKA-B/ ET0_LINKSTA/ LCD_DATA3-B
91	VCC	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/CAT0_MDIO/ PMGI0_MDIO/ LCD_DATA5-B/IRQ6_DS	VCC
92	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PG7/ET1_TX_ER	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/PMGI0_MDC/ LCD_DATA4-B/IRQ5-DS
93	VSS	PA2/A2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/SSLA3-B/ CATLINKACT1/ LCD_DATA6-B	VSS
94	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PG6/ET1_ETXD3/ CAT1_ETXD3	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/PMGI0_MDIO/ LCD_DATA5-B/IRQ6-DS
95	PA2/A2/MTIOC7A/ GTIOC1A-C/PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/TIOCB0/PO17/ GTIOC2A/SCK5/SSLA2-B/ ET0_WOL/LCD_DATA7-B/ IRQ11	PA2/A2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/SSLA3-B/ LCD_DATA6-B
96	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/GTIOC2A-C/ TIOCB0/PO17/SCK5/ SSLA2-B/ET0_WOL/IRQ11	PG5/ET1_ETXD2/ CAT1_ETXD2	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/TIOCB0/PO17/ GTIOC2A/SCK5/SSLA2-B/ ET0_WOL/LCD_DATA7-B/ IRQ11
97	PA0/A0/BC0#/MTIOC4A/ MTIOC6D/GTIOC0B-C/ TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/ RMII0_TXD_EN	PA0/BC0#/A0/MTIOC4A/ MTIOC6D/TIOCA0/PO16/ CACREF/GTIOC0B/ SSLA1-B/ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLEDRUN/ LCD_DATA8-B	PA0/BC0#/A0/MTIOC4A/ MTIOC6D/TIOCA0/PO16/ CACREF/GTIOC0B/ SSLA1-B/ET0_TX_EN/ RMII0_TXD_EN/ LCD_DATA8-B
98	P67/CS7#/DQM1/MTIOC7C/ GTIOC1B-C/CRX2/IRQ15	P67/CS7#/MTIOC7C/ GTIOC1B/CRX2/ EPLSOUT1/CATSYNC1/ IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B/CRX2/ EPLSOUT1/IRQ15
99	P66/CS6#/DQM0/MTIOC7D/ GTIOC2B-C/CTX2	P66/CS6#/MTIOC7D/ GTIOC2B/CTX2	P66/DQM0/CS6#/MTIOC7D/ GTIOC2B/CTX2
100	P65/CS5#/CKE	PG2/ET1_TX_CLK/ CAT1_TX_CLK	P65/CKE/CS5#
101	PE7/D15[A15/D15]/ MTIOC6A/GTIOC3A-E/ TOC1/MISOB-B/ MMC_RES#-B/SDHI_WP-B/ IRQ7/AN105	P65/CS5#	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/ GTIOC3A/MISOB-B/ SDHI_WP/MMC_RES#-B/ CD_DATA9-B/IRQ7/AN105

144 ピン LFQFP	RX71M	RX72M	RX72N
102	PE6/D14[A14/D14]/ MTIOC6C/GTIOC3B-E/ TIC1/MOSIB-B/MMC_CD-B/ SDHI_CD-B/IRQ6/AN104	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/ GTIOC3A/MISOB-B/ SDHI_WP/MMC_RES#-B/ LCD_DATA9-B/IRQ7/AN105	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/ GTIOC3B/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B/IRQ6/ AN104
103	VCC	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/ GTIOC3B/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B/IRQ6/ AN104	VCC
104	P70/SDCLK	VCC	P70/SDCLK
105	VSS	VSS	VSS
106	PE5/D13[A13/D13]/ MTIOC4C/MTIOC2B/ GTIOC0A-A/ET0_RX_CLK/ REF50CK0/RSPCKB-B/ IRQ5/AN103	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/ RSPCKBB/ET0_RX_CLK/ REF50CK0/CAT0_RX_CLK/ LCD_DATA11-B/IRQ5/ AN103	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/ RSPCKB-B/ ET0_RX_CLK/REF50CK0/ LCD_DATA11-B/IRQ5/ AN103
107	PE4/D12[A12/D12]/ MTIOC4D/MTIOC1A/ GTIOC1A-A/PO28/ ET0_ERXD2/SSLB0-B/ AN102	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/ SSLB0-B/ET0_ERXD2/ CAT0_ERXD2/ LCD_DATA12-B/AN102	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/ SSLB0-B/ET0_ERXD2/ LCD_DATA12-B/AN102
108	PE3/D11[A11/D11]/ MTIOC4B/GTIOC2A-A/ PO26/POE8#/TOC3/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ AN101	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/PO26/ TOC3/POE8#/GTIOC2A/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/CAT0_ERXD3/ MMC_D7-B/ LCD_DATA13-B/AN101	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/PO26/ TOC3/POE8#/GTIOC2A/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B/AN101
109	PE2/D10[A10/D10]/ MTIOC4A/GTIOC0B-A/ PO23/TIC3/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/PO23/ TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ LCD_DATA14-B/IRQ7_DS/ AN100	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/PO23/ TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ LCD_DATA14-B/IRQ7-DS/ AN100
110	PE1/D9[A9/D9]/MTIOC4C/ MTIOC3B/GTIOC1B-A/ PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/ MTIOC4C/MTIOC3B/PO18/ GTIOC1B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/ MTIOC4C/MTIOC3B/PO18/ GTIOC1B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B/ANEX1
111	PE0/D8[A8/D8]/MTIOC3D/ GTIOC2B-A/SCK12/ SSLB1-B/MMC_D4-B/ ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/ MTIOC3D/GTIOC2B/SCK12/ SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/ MTIOC3D/GTIOC2B/SCK12/ SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0
112	P64/CS4#/WE#	P64/D3[A3/D3]/CS4#/ ET1_ETXD0/RMII1_TXD0/ CAT1_ETXD0	P64/WE#/D3[A3/D3]/CS4#/ RMII1_TXD0
113	P63/CS3#/CAS#	P63/D2[A2/D2]/CS3# /ET1_ETXD1/RMII1_TXD1/ CAT1_ETXD1	P63/CAS#/D2[A2/D2]/CS3#/ RMII1_TXD1

144 ピン LFQFP	RX71M	RX72M	RX72N
114	P62/CS2#/RAS#	P62/D1[A1/D1]/CS2#/ ET1_ERXD0/RMII1_RXD0/ CAT1_ERXD0	P62/RAS#/D1[A1/D1]/CS2#/ RMII1_RXD0
115	P61/CS1#/SDCS#	P61/D0[A0/D0]/CS1#/ ET1_ERXD1/RMII1_RXD1/ CAT1_ERXD1	P61/SDCS#/D0[A0/D0]/ CS1#/RMII1_RXD1
116	VSS	VSS	VSS
117	P60/CS0#	P60/CS0#/ET1_TX_EN/ RMII1_TXD_EN/ CAT1_TX_EN	P60/CS0#/RMII1_TXD_EN
118	VCC	VCC	VCC
119	PD7/D7[A7/D7]/MTIC5U/ POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/ IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/ POE0#/SSLC3-A/ ET1_RX_ER/RMII1_RX_ER/ CAT1_RX_ER/QMI-B/ QIO1-B/SDHI_D1-B/ MMC_D1-B/ LCD_DATA17-B/IRQ7/ AN107	PD7/D7[A7/D7]/MTIC5U/ POE0#/SSLC3-A/ RMII1_RX_ER/QMI-B/ QIO1-B/SDHI_D1-B/ MMC_D1-B/ LCD_DATA17-B/IRQ7/ AN107
120	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/ QIO0-B/QMO-B/IRQ6/AN106	PG1/ET1_RX_ER/ RMII1_RX_ER/ CAT1_RX_ER	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/SSLC2-A/ REF50CK1/QMO-B/QIO0-B/ SDHI_D0-B/MMC_D0-B/ LCD_DATA18-B/IRQ6/ AN106
121	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/ QSPCLK-B/IRQ5/AN113	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/SSLC2-A/ ET1_RX_CLK/REF50CK1/ CAT1_RX_CLK/QMO-B/ QIO0-B/SDHI_D0B/ MMC_D0-B/ LCD_DATA18-B/IRQ6/ AN106	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/MTCLKA/ POE10#/SSLC1-A/ ET1_MDC/PMGI1_MDC/ QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/ LCD_DATA19-B/IRQ5/ AN113
122	PD4/D4[A4/D4]/MTIOC8B/ POE11#/MMC_CMD-B/ SDHI_CMD-B/QSSL-B/ IRQ4/AN112	PG0/ET1_RX_CLK/ REF50CK1/CAT1_RX_CLK	PD4/D4[A4/D4]/MTIOC8B/ POE11#/SSLC0-A/ ET1_MDIO/PMGI1_MDIO/ QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B/IRQ4/ AN112
123	PD3/D3[A3/D3]/MTIOC8D/ GTIOC0A-E/POE8#/TOC2/ MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD5/D5[A5/D5]/MTIC5W/ MTCLKA/MTIOC8C/ POE10#/SSLC1-A/ ET1_MDC/PMGI1_MDC/ QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/ LCD_DATA19-B/IRQ5/ AN113	PD3/D3[A3/D3]/MTIOC8D/ TOC2/POE8#/GTIOC0A/ RSPCKC-A/ET1_WOL/ QIO3-B/SDHI_D3-B/ MMC_D3-B/ LCD_DATA21-B/IRQ3/ AN111
124	PD2/D2[A2/D2]/MTIOC4D/ GTIOC0B-E/TIC2/CRX0/ MMC_D2-B/SDHI_D2-B/ QIO2-B/IRQ2/AN110	PD4/D4[A4/D4]/MTIOC8B/ POE11#/SSLC0-A/ ET1_MDIO/PMGI1_MDIO/ QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B/IRQ4/ AN112	PD2/D2[A2/D2]/MTIOC4D/ TIC2/GTIOC0B/MISOC-A/ CRX0/ET1_EXOUT/QIO2-B/ SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B/IRQ2/ AN110

144 ピン LFQFP	RX71M	RX72M	RX72N
125	PD1/D1[A1/D1]/MTIOC4B/ GTIOC1A-E/POE0#/CTX0/ IRQ1/AN109	P97/A23/ET1_ERXD3/ CAT1_ERXD3	PD1/D1[A1/D1]/MTIOC4B/ POE0#/GTIOC1A/MOSIC-A/ CTX0/LCD_DATA23-B/ IRQ1/AN109
126	PD0/D0[A0/D0]/GTIOC1B-E/ POE4#/IRQ0/AN108	PD3/D3[A3/D3]/MTIOC8D/ TOC2/POE8#/GTIOC0A/ RSPCKCA/ET1_WOL/ QIO3-B/SDHI_D3B/MMC_D3-B/ LCD_DATA21-B/IRQ3/ AN111	PD0/D0[A0/D0]/POE4#/ GTIOC1B/LCD_EXTCLK-B/ IRQ0/AN108
127	P93/A19/POE0#/CTS7#/ RTS7#/SS7#/AN117	P96/A22/ET1_ERXD2/ CAT1_ERXD2	P93/A19/POE0#/CTS7#/ RTS7#/SS7#/ET1_LINKSTA/ AN117
128	P92/A18/POE4#/RXD7/ SMISO7/SSCL7/AN116	PD2/D2[A2/D2]/MTIOC4D/ TIC2/GTIOC0B/MISOC-A/ CRX0/ET1_EXOUT/ QIO2-B/SDHI_D2B/ MMC_D2-B/ LCD_DATA22-B/IRQ2/ AN110	P92/A18/POE4#/RXD7/ SMISO7/SSCL7/ RMII1_CRS_DV/AN116
129	P91/A17/SCK7/AN115	PD1/D1[A1/D1]/MTIOC4B/ POE0#/GTIOC1A/ MOSIC-A/CTX0/ LCD_DATA23-B/IRQ1/ AN109	P91/A17/SCK7/AN115
130	VSS	PD0/D0[A0/D0]/POE4#/ GTIOC1B/LCD_EXTCLK-B/ IRQ0/AN108	VSS
131	P90/A16/TXD7/SMOSI7/ SSDA7/AN114	P93/A19/POE0#/CTS7#/ RTS7#/SS7#/ET1_LINKSTA/ CAT1_LINKSTA/AN117	P90/A16/TXD7/SMOSI7/ SSDA7/AN114
132	VCC	P92/A18/POE4#/RXD7/ SMISO7/SSCL7/ET1_CRS/ RMII1_CRS_DV/ CAT1_RX_DV/AN116	VCC
133	P47/IRQ15-DS/AN007	P91/A17/SCK7/ET1_COL/ AN115	P47/IRQ15-DS/AN007
134	P46/IRQ14-DS/AN006	VSS	P46/IRQ14-DS/AN006
135	P45/IRQ13-DS/AN005	P90/A16/TXD7/SMOSI7/ SSDA7/ET1_RX_DV/ CAT1_RX_DV/AN114	P45/IRQ13-DS/AN005
136	P44/IRQ12-DS/AN004	VCC	P44/IRQ12-DS/AN004
137	P43/IRQ11-DS/AN003	P44/IRQ12_DS/AN004	P43/IRQ11-DS/AN003
138	P42/IRQ10-DS/AN002	P43/IRQ11_DS/AN003	P42/IRQ10-DS/AN002
139	P41/IRQ9-DS/AN001	P42/IRQ10_DS/AN002	P41/IRQ9-DS/AN001
140	VREFL0	P41/IRQ9_DS/AN001	VREFL0
141	P40/IRQ8-DS/AN000	VREFL0	P40/IRQ8-DS/AN000
142	VREFH0	P40/IRQ8_DS/AN000	VREFH0
143	AVCC0	VREFH0	AVCC0
144	P07/IRQ15/ADTRG0#	AVCC0	P07/IRQ15/ADTRG0#

注 1.　外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.5　100 ピン LFQFP パッケージ

表 3.5 に 100 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.5　100 ピン LFQFP パッケージ端子機能の比較

100 ピン LFQFP	RX71M	RX72M	RX72N
1	AVCC1	AVSS0	AVCC1
2	EMLE	AVCC1	EMLE
3	AVSS1	AVSS1	AVSS1
4	PJ3/EDACK1/MTIOC3C/ ET0_EXOUT/CTS6#/RTS6#/ CTS0#/RTS0#/SS6#/SS0#	P00/TMRI0/TXD6/SMOSI6/ SSDA6/AUDIO_CLK/ CATLATCH1/IRQ8/AN118	PJ3/EDACK1/MTIOC3C/ CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/SSITXD0/ ET0_EXOUT
5	VCL	EMLE	VCL
6	VBATT	VCL	VBATT
7	MD/FINED	VBATT	MD/FINED
8	XCIN	MD/FINED	XCIN
9	XCOUT	XCIN	XCOUT
10	RES#	XCOUT	RES#
11	XTAL/P37	RES#	XTAL/P37
12	VSS	XTAL/P37	VSS
13	EXTAL/P36	VSS	EXTAL/P36
14	VCC	EXTAL/P36	VCC
15	UPSEL/P35/NMI	VCC	UPSEL/P35/NMI
16	TRST#/P34/MTIOC0A/ TMCI3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4	UPSEL/P35/NMI	TRST#/P34/MTIOC0A/ TMCI3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4
17	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ RXD0/SMISO6/SMISO0/ SSCL6/SSCL0/CRX0/ IRQ3-DS	TRST#/P34/MTIOC0A/ TMCI3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/ CAT0_LINKSTA/IRQ4	P33/EDREQ1/MTIOC0D/ TIOCD0/TMRI3/PO11/ POE4#/POE11#/RXD6/ SMISO6/SSCL6/RXD0/ SMISO0/SSCL0/CRX0/ IRQ3-DS
18	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCOUT/ RTCIC2/POE0#/POE10#/ TXD6/TXD0/SMOSI6/ SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/ IRQ2-DS	P33/MTIOC0D/TIOCD0/ TMRI3/PO11/POE4#/ POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/ SSCL0/CRX0/IRQ3_DS	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ IRQ2-DS
19	TMS/P31/MTIOC4D/TMCI2/ PO9/RTCIC1/CTS1#/RTS1#/ SS1#/SSLB0-A/IRQ1-DS	P32/MTIOC0C/TIOCC0/ TMO3/PO10/RTCIC2/ RTCOUT/POE0#/POE10#/ TXD6/SMOSI6/SSDA6/ TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/ IRQ2_DS	TMS/P31/MTIOC4D/TMCI2/ PO9/RTCIC1/CTS1#/RTS1#/ SS1#/SSLB0-A/IRQ1-DS
20	TDI/P30/MTIOC4B/TMRI3/ PO8/RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ IRQ0-DS	TMS/P31/MTIOC4D/TMCI2/ PO9/RTCIC1/CTS1#/RTS1#/ SS1#/SSLB0-A/ET1_MDC/ PMGI1_MDC/IRQ1_DS	TDI/P30/MTIOC4B/TMRI3/ PO8/RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ IRQ0-DS
21	TCK/P27/CS7#/MTIOC2B/ TMCI3/PO7/SCK1/ RSPCKB-A	TDI/P30/MTIOC4B/TMRI3/ PO8/RTCIC0/POE8#/RXD1/ SMISO1/SSCL1/MISOB-A/ ET1_MDIO/PMGI1_MDIO/ IRQ0_DS	TCK/P27/CS7#/MTIOC2B/ TMCI3/PO7/SCK1/ RSPCKB-A

100 ピン LFQFP	RX71M	RX72M	RX72N
22	TDO/P26/CS6#/MTIOC2A/ TMO1/PO6/TXD1/CTS3#/ RTS3#/SMOSI1/SS3#/ SSDA1/MOSIB-A	TCK/P27/MTIOC2B/TMCI3/ PO7/SCK1/RSPCKB-A/ ET1_WOL/CATIRQ	TDO/P26/CS6#/MTIOC2A/ TMO1/PO6/TXD1/SMOSI1/ SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A
23	P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/ADTRG0#	TDO/P26/MTIOC2A/TMO1/ PO6/TXD1/SMOSI1/SSDA1/ CTS3#/RTS3#/SS3#/ MOSIB-A/ET1_EXOUT/ CATLINKACT1	CLKOUT/P25/CS5#/EDACK1/ MTIOC4C/MTCLKB/TIOCA4/ PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/ADTRG0#
24	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSISCK1	CLKOUT/P25/MTIOC4C/ MTCLKB/TIOCA4/PO5/ RXD3/SMISO3/SSCL3/ SSIDATA1/ADTRG0#	P24/CS4#/EDREQ1/ MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1
25	P23/EDACK0/MTIOC3D/ MTCLKD/GTIOC0A-B/ TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/ SSDA3/SSISCK0	P24/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/ USB0_VBUSEN/SSIBCK1	P23/EDACK0/MTIOC3D/ MTCLKD/TIOCD3/PO3/ GTIOC0A/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ CTX1/SSIBCK0
26	P22/EDREQ0/MTIOC3B/ MTCLKC/GTIOC1A-B/ TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/ AUDIO_MCLK	P23/MTIOC3D/MTCLKD/ TIOCD3/PO3/GTIOC0A/ TXD3/SMOSI3/SSDA3/ CTS0#/RTS0#/SS0#/CTX1/ SSIBCK0	P22/EDREQ0/MTIOC3B/ MTCLKC/TIOCC3/TMO0/ PO2/GTIOC1A/SCK0/ USB0_OVRCURB/ AUDIO_CLK
27	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B/TIOCA3/TMCI0/ PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/SSIWS0/ IRQ9	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/SCL1/ USB0_EXICEN/SSILRCK0/ IRQ9	P21/MTIOC1B/MTIOC4A/ TIOCA3/TMCI0/PO1/ GTIOC2A/RXD0/SMISO0/ SSCL0/USB0_EXICEN/ SSILRCK0/SCL1/IRQ9
28	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/USB0_ID/SSIRXD0/ IRQ8	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/SDA1/USB0_ID/ SSIRXD0/IRQ8	P20/MTIOC1A/TIOCB3/ TMRI0/PO0/TXD0/SMOSI0/ SSDA0/USB0_ID/SSIRXD0/ SDA1/IRQ8
29	P17/MTIOC3A/MTIOC3B/ MTIOC4B/GTIOC0B-B/ TIOCB0/TCLKD/TMO1/ PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2_DS/ SSITXD0/EPLSOUT0/ CATSYNC0/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/ MTIOC4B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/ GTIOC0B/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/ SSITXD0/EPLSOUT0/IRQ7/ ADTRG1#
30	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/RXD3/ SMOSI1/SMISO3/SSDA1/ SSCL3/SCL2-DS/ USB0_VBUS/ USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ ADTRG0#	P87/MTIOC4C/TIOCA2/ GTIOC1B/SMOSI10/ SSDA10/TXD10/EPLSOUT1/ CATSYNC1	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/ SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#
31	P15/MTIOC0B/MTCLKB/ GTETRG-B/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/ SSIWS1/IRQ5	P16/MTIOC3C/MTIOC3D/ TIOCB1/TCLKC/TMO2/ PO14/RTCOUT/TXD1/ SMOSI1/SSDA1/RXD3/ SMISO3/SSCL3/SCL2_DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/IRQ6/ ADTRG0#	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/ PO13/GTETRGA/ RXD1/SMISO1/SSCL1/ SCK3/CRX1-DS/ SSILRCK1/IRQ5

100 ピン LFQFP	RX71M	RX72M	RX72N
32	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/ PO15/CTS1#/RTS1#/SS1#/ CTX1/USB0_OVRCURA/ IRQ4	P86/MTIOC4D/TIOCA0/ GTIOC2B/SMISO10/SSCL10/ RXD10/CATLINKACT0	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/PO15/ GTETRGD/CTS1#/RTS1#/ SS1#/CTX1/ USB0_OVRCURA/IRQ4
33	P13/MTIOC0B/TIOCA5/ TMO3/PO13/TXD2/SMOSI2/ SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P15/MTIOC0B/MTCLKB/ TIOCB2/TCLKB/TMCI2/PO13/ GTETRGA/RXD1/SMISO1/ SSCL1/SCK3/CRX1_DS/ SSILRCK1/CATLEDRUN/ IRQ5	P13/MTIOC0B/TIOCA5/ TMO3/PO13/GTADSM1/ TXD2/SMOSI2/SSDA2/ SDA0[FM+]/IRQ3/ADTRG1#
34	P12/TMCI1/RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2	P14/MTIOC3A/MTCLKA/ TIOCB5/TCLKA/TMRI2/PO15/ GTETRGD/CTS1#/RTS1#/ SS1#/CTX1/ USB0_OVRCURA/IRQ4	P12/TMCI1/GTADSM0/RXD2/ SMISO2/SSCL2/SCL0[FM+]/ IRQ2
35	VCC_USB	VCC_USB	VCC_USB
36	USB0_DM	USB0_DM	USB0_DM
37	USB0_DP	USB0_DP	USB0_DP
38	VSS_USB	VSS_USB	VSS_USB
39	P55/WAIT#/EDREQ0/ MTIOC4D/TMO3/CRX1/ ET0_EXOUT/IRQ10	CLKOUT25M/P56/MTIOC3C/ TIOCA1/SCK7	P55/D0[A0/D0]/WAIT#/ EDREQ0/MTIOC4D/TMO3/ CRX1/ET0_EXOUT/IRQ10
40	P54/ALE/EDACK0/ MTIOC4B/TMCI1/CTS2#/ RTS2#/SS2#/CTX1/ ET0_LINKSTA	P51/SCK2/SSLB2-A	P54/ALE/D1[A1/D1]/EDACK0/ MTIOC4B/TMCI1/CTS2#/ RTS2#/SS2#/CTX1/ ET0_LINKSTA
41	P53(注 1)/BCLK	P52/RXD2/SMISO2/SSCL2/ SSLB3-A/CATLEDSTER	P53(注 1)/BCLK
42	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A	P50/TXD2/SMOSI2/SSDA2/ SSLB1-A/CATLEDERR	P52/RD#/RXD2/SMISO2/ SSCL2/SSLB3-A
43	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A	VSS	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2-A
44	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A	VCC	P50/WR0#/WR#/TXD2/ SMOSI2/SSDA2/SSLB1-A
45	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/ GTIOC3A-D/TMO2/TOC0/ PO31/CACREF/TXD8/ MISOA-A/ET0_COL/IRQ14	UB/PC7/MTIOC3A/MTCLKB/ TMO2/PO31/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/ET0_COL/IRQ14	UB/PC7/A23/CS0#/ MTIOC3A/MTCLKB/TMO2/ PO31/TOC0/CACREF/ GTIOC3A/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ ET0_COL/IRQ14
46	PC6/A22/CS1#/MTIOC3C/ MTCLKA/GTIOC3B-D/ TMCI2/TIC0/PO30/RXD8/ MOSIA-A/ET0_ETXD3/ IRQ13	PC6/MTIOC3C/MTCLKA/ TMCI2/PO30/GTIOC3B/ RXD8/SMISO8/SSCL8/ SMISO10/SSCL10/RXD10/ ET0_ETXD3/CAT0_ETXD3/ CATLATCH1/IRQ13	PC6/D2[A2/D2]/A22/CS1#/ MTIOC3C/MTCLKA/TMCI2/ PO30/TIC0/GTIOC3B/RXD8/ SMISO8/SSCL8/SMISO10/ SSCL10/RXD10/MOSIA-A/ ET0_ETXD3/IRQ13
47	PC5/A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/ GTIOC1A-D/TMRI2/PO29/ SCK8/RSPCKA-A/RTS8#/ ET0_ETXD2	PC5/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ ET0_ETXD2/CAT0_ETXD2	PC5/D3[A3/D3]/A21/CS2#/ WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/GTIOC1A/ SCK8/RTS8#/SCK10/ RSPCKA-A/ET0_ETXD2

100 ピン LFQFP	RX71M	RX72M	RX72N
48	PC4/A20/CS3#/MTIOC3D/ MTCLKC/GTETRG-D/ TMCI1/PO25/POE0#/SCK5/ CTS8#/SSLA0-A/ ET0_TX_CLK	P82/MTIOC4A/PO28/ GTIOC2A/SMOSI10/ SSDA10/TXD10/ ET0_ETXD1/RMII0_TXD1/ CAT0_ETXD1/CATI2CDATA	PC4/A20/CS3#/MTIOC3D/ MTCLKC/TMCI1/PO25/ POE0#/GTETRGC/SCK5/ CTS8#/SS8#/SS10#/ CTS10#/RTS10#/SSLA0-A/ ET0_TX_CLK
49	PC3/A19/MTIOC4D/ GTIOC1B-D/TCLKB/ PO24/TXD5/SMOSI5/ SSDA5/ET0_TX_ER	P81/MTIOC3D/PO27/ GTIOC0B/SMISO10/ SSCL10/RXD10/ ET0_ETXD0/RMII0_TXD0/ CAT0_ETXD0/CATI2CCLK	PC3/A19/MTIOC4D/TCLKB/ PO24/GTIOC1B/TXD5/ SMOSI5/SSDA5/ ET0_TX_ER
50	PC2/A18/MTIOC4B/ GTIOC2B-D/TCLKA/PO21/ RXD5/SMISO5/SSCL5/ SSLA3-A/ET0_RX_DV	P80/MTIOC3B/PO26/SCK10/ RTS10#/ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLATCH0	PC2/A18/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV
51	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/IRQ12	PC4/MTIOC3D/MTCLKC/ TMCI1/PO25/POE0#/ GTETRGC/SCK5/SS8#/ CTS8#/SS10#/CTS10#/ RTS10#/ET0_TX_CLK/ CAT0_TX_CLK/CATSYNC0	PC1/A17/MTIOC3A/TCLKD/ PO18/SCK5/SSLA2-A/ ET0_ERXD2/IRQ12
52	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ IRQ14	PC2/MTIOC4B/TCLKA/ PO21/GTIOC2B/RXD5/ SMISO5/SSCL5/ ET0_RX_DV/CAT0_RX_DV	PC0/A16/MTIOC3C/TCLKC/ PO17/CTS5#/RTS5#/SS5#/ SSLA1-A/ET0_ERXD3/ IRQ14
53	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/ET0_CRS/ RMII0_CRS_DV	PB7/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV/ CAT0_RX_DV	PB7/A15/MTIOC3B/TIOCB5/ PO31/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/ TXD11/ET0_CRS/ RMII0_CRS_DV
54	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/ET0_ETXD1/ RMII0_TXD1	PB6/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1/CAT0_ETXD1	PB6/A14/MTIOC3D/TIOCA5/ PO30/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/ RXD11/ET0_ETXD1/ RMII0_TXD1
55	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ ET0_ETXD0/RMII0_TXD0	PB5/MTIOC2A/MTIOC1B/ TIOCB4/TMRI1/PO29/ POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/CAT0_ETXD0	PB5/A13/MTIOC2A/ MTIOC1B/TIOCB4/TMRI1/ PO29/POE4#/SCK9/RTS9#/ SCK11/ET0_ETXD0/ RMII0_TXD0/LCD_CLK-B
56	PB4/A12/TIOCA4/PO28/ CTS9#/ET0_TX_EN/ RMII0_TXD_EN	PB4/TIOCA4/PO28/SS9#/ CTS9#/SS11#/CTS11#/ RTS11#/ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN	PB4/A12/TIOCA4/PO28/ CTS9#/SS9#/SS11#/ CTS11#/RTS11#/ ET0_TX_EN/ RMII0_TXD_EN/ LCD_TCON0-B
57	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK6/ ET0_RX_ER/RMII0_RX_ER	PB3/MTIOC0A/MTIOC4A/ TIOCD3/TCLKD/TMO0/ PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER/ CAT0_RX_ER	PB3/A11/MTIOC0A/ MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE11#/SCK6/ ET0_RX_ER/RMII0_RX_ER/ LCD_TCON1-B
58	PB2/A10/TIOCC3/TCLKC/ PO26/CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0	PB1/MTIOC0C/MTIOC4C/ TIOCB3/TMCI0/PO25/TXD4/ SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/ ET0_ERXD0/RMII0_RXD0/ CAT0_ERXD0/IRQ4_DS	PB2/A10/TIOCC3/TCLKC/ PO26/CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ LCD_TCON2-B

100 ピン LFQFP	RX71M	RX72M	RX72N
59	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/IRQ4-DS	PB0/MTIC5W/TIOCA3/ PO24/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/CAT0_ERXD1/ IRQ12	PB1/A9/MTIOC0C/ MTIOC4C/TIOCB3/TMCI0/ PO25/TXD6/SMOSI6/ SSDA6/ET0_ERXD0/ RMII0_RXD0/ LCD_TCON3-B/IRQ4-DS
60	VCC	PA6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/ET0_EXOUT/ CATRESTOUT	VCC
61	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/IRQ12	VCC	PB0/A8/MTIC5W/TIOCA3/ PO24/RXD6/SMISO6/ SSCL6/ET0_ERXD1/ RMII0_RXD1/ LCD_DATA0-B/IRQ12
62	VSS	PA4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/ET0_MDC/ CAT0_MDC/CATIRQ/ PMGI0_MDC/IRQ5_DS	VSS
63	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL	VSS	PA7/A7/TIOCB2/PO23/ MISOA-B/ET0_WOL/ LCD_DATA1-B
64	PA6/A6/MTIC5V/MTCLKB/ GTETRG-C/TIOCA2/TMCI3/ PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT	PA3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/CAT0_MDIO/ PMGI0_MDIO/IRQ6_DS	PA6/A6/MTIC5V/MTCLKB/ TIOCA2/TMCI3/PO22/ POE10#/GTETRGB/CTS5#/ RTS5#/SS5#/MOSIA-B/ ET0_EXOUT/LCD_DATA2-B
65	PA5/A5/MTIOC6B/TIOCB1/ GTIOC0A-C/PO21/ RSPCKA-B/ET0_LINKSTA	PA2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/CATLINKACT1	PA5/A5/MTIOC6B/TIOCB1/ PO21/GTIOC0A/RSPCKA-B/ ET0_LINKSTA/ LCD_DATA3-B
66	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PG6/ET1_ETXD3/ CAT1_ETXD3	PA4/A4/MTIC5U/MTCLKA/ TIOCA1/TMRI0/PO20/TXD5/ SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/PMGI0_MDC/ LCD_DATA4-B/IRQ5-DS
67	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA1/MTIOC0B/MTCLKC/ MTIOC7B/TIOCB0/PO17/ GTIOC2A/SCK5/ET0_WOL/ IRQ11	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0/TCLKB/PO19/ RXD5/SMISO5/SSCL5/ ET0_MDIO/PMGI0_MDIO/ LCD_DATA5-B/IRQ6-DS
68	PA2/A2/MTIOC7A/ GTIOC1A-C/PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PG5/ET1_ETXD2/ CAT1_ETXD2	PA2/A2/MTIOC7A/PO18/ GTIOC1A/RXD5/SMISO5/ SSCL5/SSLA3-B/ LCD_DATA6-B
69	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/GTIOC2A-C/ TIOCB0/PO17/SCK5/ SSLA2-B/ET0_WOL/IRQ11	PA0/MTIOC4A/MTIOC6D/ TIOCA0/PO16/CACREF/ GTIOC0B/ET0_TX_EN/ RMII0_TXD_EN/ CAT0_TX_EN/CATLEDRUN	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/TIOCB0/PO17/ GTIOC2A/SCK5/SSLA2-B/ ET0_WOL/LCD_DATA7-B/ IRQ11

100 ピン LFQFP	RX71M	RX72M	RX72N
70	PA0/A0/BC0#/MTIOC4A/ MTIOC6D/GTIOC0B-C/ TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/ RMII0_TXD_EN	P67/MTIOC7C/GTIOC1B/ CRX2/EPLSOUT1/ CATSYNC1/IRQ15	PA0/BC0#/A0/MTIOC4A/ MTIOC6D/TIOCA0/PO16/ CACREF/GTIOC0B/ SSLA1-B/ET0_TX_EN/ RMII0_TXD_EN/LCD_DATA 8-B
71	PE7/D15[A15/D15]/ MTIOC6A/GTIOC3A-E/ TOC1/MISOB-B/ MMC_RES#-B/SDHI_WP-B/ IRQ7/AN105	P66/MTIOC7D/GTIOC2B/ CTX2	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/ GTIOC3A/MISOB-B/ SDHI_WP/MMC_RES#-B/ LCD_DATA9-B/IRQ7/AN105
72	PE6/D14[A14/D14]/ MTIOC6C/GTIOC3B-E/ TIC1/MOSIB-B/MMC_CD-B/ SDHI_CD-B/IRQ6/AN104	PG2/ET1_TX_CLK/ CAT1_TX_CLK	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/ GTIOC3B/MOSIB-B/ SDHI_CD/MMC_CD-B/ LCD_DATA10-B/IRQ6/ AN104
73	PE5/D13[A13/D13]/ MTIOC4C/MTIOC2B/ GTIOC0A-A/ET0_RX_CLK/ REF50CK0/RSPCKB-B/ IRQ5/AN103	PE5/MTIOC4C/MTIOC2B/ GTIOC0A/ET0_RX_CLK/ REF50CK0/CAT0_RX_CLK/ IRQ5/AN103	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/ RSPCKB-B/ET0_RX_CLK/ REF50CK0/ LCD_DATA11-B/IRQ5/ AN103
74	PE4/D12[A12/D12]/ MTIOC4D/MTIOC1A/ GTIOC1A-A/PO28/ ET0_ERXD2/SSLB0-B/ AN102	PE4/MTIOC4D/MTIOC1A/ PO28/GTIOC1A/ ET0_ERXD2/CAT0_ERXD2/ AN102	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/ SSLB0-B/ET0_ERXD2/ LCD_DATA12-B/AN102
75	PE3/D11[A11/D11]/ MTIOC4B/GTIOC2A-A/ PO26/POE8#/TOC3/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ AN101	PE3/MTIOC4B/PO26/ POE8#/GTIOC2A/ ET0_ERXD3/CAT0_ERXD3/ AN101	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/PO26/ TOC3/POE8#/GTIOC2A/ CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B/AN101
76	PE2/D10[A10/D10]/ MTIOC4A/GTIOC0B-A/ PO23/TIC3/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ IRQ7-DS/AN100	P64/ET1_ETXD0/ RMII1_TXD0/CAT1_ETXD0	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/PO23/ TIC3/GTIOC0B/RXD12/ SMISO12/SSCL12/RXDX12/ SSLB3-B/MMC_D6-B/ LCD_DATA14-B/IRQ7-DS/ AN100
77	PE1/D9[A9/D9]/MTIOC4C/ MTIOC3B/GTIOC1B-A/ PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ ANEX1	P63/ET1_ETXD1/ RMII1_TXD1/CAT1_ETXD1	PE1/D9[A9/D9]/D1[A1/D1]/ MTIOC4C/MTIOC3B/PO18/ GTIOC1B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/ LCD_DATA15-B/ANEX1
78	PE0/D8[A8/D8]/MTIOC3D/ GTIOC2B-A/SCK12/ SSLB1-B/MMC_D4-B/ ANEX0	P62/ET1_ERXD0/ RMII1_RXD0/CAT1_ERXD0	PE0/D8[A8/D8]/D0[A0/D0]/ MTIOC3D/GTIOC2B/SCK12/ SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0
79	PD7/D7[A7/D7]/MTIC5U/ POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/ IRQ7/AN107	P61/ET1_ERXD1/ RMII1_RXD1/CAT1_ERXD1	PD7/D7[A7/D7]/MTIC5U/ POE0#/SSLC3-A/QMI-B/ QIO1-B/SDHI_D1-B/ MMC_D1-B/ LCD_DATA17-B/IRQ7/ AN107

100 ピン LFQFP	RX71M	RX72M	RX72N
80	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/ QIO0-B/QMO-B/IRQ6/AN106	VSS	PD6/D6[A6/D6]/MTIC5V/ MTIOC8A/POE4#/SSLC2-A/ QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/ LCD_DATA18-B/IRQ6/ AN106
81	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/ QSPCLK-B/IRQ5/AN113	P60/ET1_TX_EN/ RMII1_TXD_EN/CAT1_TX_E N	PD5/D5[A5/D5]/MTIC5W/ MTIOC8C/MTCLKA/ POE10#/SSLC1-A/ QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/ LCD_DATA19-B/IRQ5/ AN113
82	PD4/D4[A4/D4]/MTIOC8B/ POE11#/MMC_CMD-B/ SDHI_CMD-B/QSSL-B/ IRQ4/AN112	VCC	PD4/D4[A4/D4]/MTIOC8B/ POE11#/SSLC0-A/QSSL-B/ SDHI_CMD-B/MMC_CMD-B/ LCD_DATA20-B/IRQ4/ AN112
83	PD3/D3[A3/D3]/MTIOC8D/ GTIOC0A-E/POE8#/TOC2/ MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD7/MTIC5U/POE0#/ ET1_RX_ER/RMII1_RX_ER/ CAT1_RX_ER/IRQ7/AN107	PD3/D3[A3/D3]/MTIOC8D/ TOC2/POE8#/GTIOC0A/ RSPCKC-A/QIO3-B/ SDHI_D3-B/MMC_D3-B/ LCD_DATA21-B/IRQ3/ AN111
84	PD2/D2[A2/D2]/MTIOC4D/ GTIOC0B-E/TIC2/CRX0/ MMC_D2-B/SDHI_D2-B/ QIO2-B/IRQ2/ AN110	PD6/MTIC5V/MTIOC8A/ POE4#/ET1_RX_CLK/ REF50CK1/CAT1_RX_CLK/ IRQ6/AN106	PD2/D2[A2/D2]/MTIOC4D/ TIC2/GTIOC0B/MISOC-A/ CRX0/QIO2-B/SDHI_D2-B/ MMC_D2-B/ LCD_DATA22-B/IRQ2/ AN110
85	PD1/D1[A1/D1]/MTIOC4B/ GTIOC1A-E/POE0#/CTX0/ IRQ1/AN109	P97/ET1_ERXD3/ CAT1_ERXD3	PD1/D1[A1/D1]/MTIOC4B/ POE0#/GTIOC1A/MOSIC-A/ CTX0/LCD_DATA23-B/IRQ1/ AN109
86	PD0/D0[A0/D0]/GTIOC1B-E/ POE4#/IRQ0/AN108	P96/ET1_ERXD2/ CAT1_ERXD2	PD0/D0[A0/D0]/POE4#/ GTIOC1B/LCD_EXTCLK-B/ IRQ0/AN108
87	P47/IRQ15-DS/AN007	PD2/MTIOC4D/GTIOC0B/ CRX0/ET1_EXOUT/IRQ2/ AN110	P47/IRQ15-DS/AN007
88	P46/IRQ14-DS/AN006	PD1/MTIOC4B/POE0#/ GTIOC1A/CTX0/IRQ1/ AN109	P46/IRQ14-DS/AN006
89	P45/IRQ13-DS/AN005	P93/POE0#/CTS7#/RTS7#/ SS7#/ET1_LINKSTA/ CAT1_LINKSTA/AN117	P45/IRQ13-DS/AN005
90	P44/IRQ12-DS/AN004	P92/POE4#/RXD7/SMISO7/ SSCL7/ET1_CRS/ RMII1_CRS_DV/ CAT1_RX_DV/AN116	P44/IRQ12-DS/AN004
91	P43/IRQ11-DS/AN003	P91/SCK7/ET1_COL/AN115	P43/IRQ11-DS/AN003
92	P42/IRQ10-DS/AN002	VSS	P42/IRQ10-DS/AN002
93	P41/IRQ9-DS/AN001	P90/TXD7/SMOSI7/SSDA7/ ET1_RX_DV/CAT1_RX_DV/ AN114	P41/IRQ9-DS/AN001
94	VREFL0	VCC	VREFL0
95	P40/IRQ8-DS/AN000	P42/IRQ10_DS/AN002	P40/IRQ8-DS/AN000

100 ピン LFQFP	RX71M	RX72M	RX72N
96	VREFH0	P41/IRQ9_DS/AN001	VREFH0
97	AVCC0	VREFL0	AVCC0
98	P07/IRQ15/ADTRG0#	P40/IRQ8_DS/AN000	P07/IRQ15/ADTRG0#
99	AVSS0	VREFH0	AVSS0
100	P05/IRQ13/DA1	AVCC0	P05/SSILRCK1/IRQ13/DA1

注 1.　外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

4.　移行の際の留意点

RX71M グループと RX72M/RX72N グループの相違について、いくつかの留意点があります。

ハードウェアに関する留意点を「4.1 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「4.2 機能設計の留意点」で説明します。

4.1　　端子設計の留意点

4.1.1　　ブートモード（FINE インタフェース）への遷移

RX72M/RX72N グループでは、MD 端子を Low でリセット解除後、20～100msec 以内に High へ切り替えることでブートモード（FINE インタフェース）に遷移します。

詳細は「5.参考ドキュメント」の RX72M グループ、RX72N グループ　ユーザーズマニュアルハードウェア編で、動作モードを参照してください。

4.1.2　　AVCC 端子と AVSS 端子間のデカップリング容量挿入方法

RX72M/RX72N グループでは、過大なサージなど異常電圧によるアナログ入力端子(AN000～AN007,AN100～AN120)の破壊を防ぐために、AVCCn と AVSSn 間にコンデンサを、またアナログ入力端子(AN000～AN007, AN100～AN120)を基準に保護回路を接続してください。

詳細は「5.参考ドキュメント」の RX72M グループ、RX72N グループ　ユーザーズマニュアルハードウェア編で、12 ビット A/D コンバータのノイズ対策上の注意を参照してください。

4.2　機能設計の留意点

以下は RX71M グループ、RX72M/RX72N グループで異なる機能の設定に関し、ソフトウェアでの留意点について掲載しております。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.2.1　レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX72M/RX72N グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

(1)　診断対象のバンクに SAVE 命令でデータを書く

(2)　(1)のバンクとは異なるバンクに、SAVE 命令でデータを書く

(3)　(1)のバンクから RSTR 命令でデータを読む

4.2.2　ユーザブートモード

RX71M グループには UB コード A と UB コード B およびユーザブートモードが存在しますが、RX72M/RX72N グループには存在しません。

RX72M/RX72N グループでは、スタートアッププログラム保護機能を使用するとユーザブートモードの代わりに任意のインタフェースでフラッシュメモリのユーザ領域のプログラム/イレーズが可能です。

詳細は「5.参考ドキュメント」の RX72M グループ、RX72N グループ　ユーザーズマニュアルハードウェア編で、フラッシュメモリのスタートアッププログラム保護機能を参照してください。

4.2.3　フラッシュアクセスウィンドウ設定レジスタ(FAW)

RX72M/RX72N グループでは、フラッシュアクセスウィンドウ設定レジスタ(FAW)のアクセスウィンドウプロテクトビット(FSPR)を、いったん“0”に設定すると“1”に戻すことができません。

詳細は「5.参考ドキュメント」の RX72M グループ、RX72N グループ　ユーザーズマニュアルハードウェア編で、オプション設定メモリのフラッシュアクセスウィンドウ設定レジスタを参照してください。

4.2.4　　クロック周波数設定

RX71M グループと RX72M/RX72N グループでは、クロック周波数設定制限が異なります。詳細は表 4.1 を参照してください。

表 4.1　クロック周波数設定制限の比較

項目	RX71M	RX72M/RX72N
クロック周波数設定制限	• ICLK≧BCLK • PCLKA≧PCLKB • PCLKB≧PCLKC • PCLKB≧PCLKD	• ICLK≧BCLK • PCLKA≧PCLKB • PCLKB≧PCLKC • PCLKB≧PCLKD
クロック周波数比制限	• ICLK：FCLK = N：1 or 1：N • ICLK：PCLKA = N：1 or 1：N • ICLK：PCLKB = N：1 or 1：N • ICLK：PCLKC = N：1 or 1：N • ICLK：PCLKD = N：1 or 1：N	• ICLK：FCLK = N：1 or 1：N • ICLK：PCLKA = N：1 or 1：N • ICLK：PCLKB = N：1 or 1：N • ICLK：PCLKC = N：1 or 1：N • ICLK：PCLKD = N：1 or 1：N • ICLK：BCLK = N：1

4.2.5　　低 CL 水晶振動子の使用に関する注意事項

FINED 端子にオンチップデバッギングエミュレータを接続する場合、RX71M グループでは低 CL 水晶振動子のままで、RCR3.RTCDV[2:0]ビットに“110b”（標準 CL 用ドライブ能力）を設定してください。

RX72M/RX72N グループでは RCR3.RTCDV[2:0]ビットに“001b”（低 CL 用ドライブ能力）を設定し、常温で実施してください。

4.2.6　　ICLK 周波数の変更に関する注意事項

RX72M/RX72N グループでは、ICLK 周波数を 70MHz 未満から 70MHz 以上に変更、かつ、変更前後の周波数比が 4 倍を超える場合、一度、変更後の周波数の 1/4 に設定し、3μs 待った後、目的の周波数に設定してください。

また、ICLK 周波数を 70MHz 以上から 70MHz 未満に変更、かつ、変更前後の周波数比が 1/4 未満の場合、一度、変更前の周波数の 1/4 に設定し、3μs 待った後、目的の周波数に設定してください。

4.2.7　　イーサネットコントローラ

RX71M グループでは、フレーム受信エラーが発生した場合や端数ビットフレームを受信した場合、EPTPC を使用しているかどうかにかかわらず、EPTPCn.SYSR.INFABT フラグが“1”になる場合があります。

RX72M/RX72N グループでは、フレーム受信エラーが発生した場合や端数ビットフレームを受信した場合でも、SYNFP0 モジュール、SYNFP1 モジュールをバイパスした場合、EPTPCn.SYSR.INFABT フラグは変化しません。SYNFP0 モジュール、SYNFP1 モジュールの使用/バイパスの切り替えは、SYNFP バイパスレジスタ(SYBYPSR)で設定します。ただし、SYNFP0 モジュール、SYNFP1 モジュールを使用した場合は、RX71M グループと同様に EPTPCn.SYSR.INFABT フラグが“1”になる場合があります。

4.2.8　　イーサネットコントローラのリセット手順

RX72M/RX72N グループでは、EPTPC を使用している場合と使用してない場合で、イーサネットコントローラのリセット手順が異なります。詳細は「5.参考ドキュメント」の RX72M グループ、RX72N グループ ユーザーズマニュアルハードウェア編を参照してください。

詳細は「5.参考ドキュメント」の RX72M グループ、RX72N グループ　ユーザーズマニュアルハードウェア編で、イーサネットコントローラのイーサネットコントローラのリセット手順を参照してください。

4.2.9　　イーサネットコントローラ用 PTP コントローラのモジュールストップ状態の解除

RX72M/RX72N グループでは、EPTPC を使用する場合、モジュールストップ状態の解除は以下の手順で実施してください。また、この手順を実行している間、他の処理を行わないでください。

(1) MSTPCRB レジスタの MSTPB13 ビット、MSTPB14 ビット、MSTPB15 ビットを“0”にする

(2) SYBYPSR レジスタの BYPASS0 ビット、BYPASS1 ビットを“0”にする

(3) 3μs 待つ

注. 上記はすべての機能を有効にする場合です。各ビットの設定は、必要に応じて実施してください。

4.2.10　　ETHERC、EPTPC、EDMAC のモジュールストップ状態への遷移

RX72M/RX72N グループでは、ETHERC、EPTPC、EDMAC をモジュールストップ状態に遷移させるには、以下の手順で実施してください。また、この手順を実行している間、他の処理を行わないでください。

(1) ETHERC、EPTPC、EDMAC をリセットする

(2) SYBYPSR レジスタの BYPASS0 ビット、BYPASS1 ビットを“1”にする

(3) MSTPCRB レジスタの MSTPB13 ビット、MSTPB14 ビット、MSTPB15 ビットを“1”にする

(4) 3μs 待つ

4.2.11　　ETHERC と EDMAC のソフトウェアリセットに関する注意事項

RX72M/RX72N グループでは、EDMAC の動作中に EDMR.SWR ビットを“1”にすると、0000 0000h～0000 001Fh 番地のデータが破壊されることがあります。イーサネットコントローラを使用するときは、0000 0000h～0000 001Fh 番地を使用しないでください。

4.2.12　　I^2C バスインタフェースのノイズ除去

RX71M グループでは、SCL、SDA ラインにアナログノイズフィルタを内蔵していますが、RX72M/RX72N グループではアナログノイズフィルタを内蔵していません。

4.2.13　　A/D 変換スタートビット

RX72M/RX72N グループでは、グループ優先動作モード有効時（ADCSR.ADCS[1:0]ビット=01b かつ ADGSPCR.PGS ビット=1）にシングルスキャン連続機能を使用（ADGSPCR.GBRP ビット=1）した場合、ADST ビットは“1”を保持します。

4.2.14　　コンペア機能制約

RX72M/RX72N グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

(1) ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。

(2) ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。

(3) ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。

(4) High 側基準値 ≧ Low 側基準値となるように設定してください。

4.2.15　出力バッファアンプ使用時の初期設定手順

RX72M/RX72N グループの 12 ビット D/A コンバータで出力バッファアンプを使用する場合は、以下に示す手順でアンプ出力を行ってください。

(1) DACR.DAE ビット、DACR.DAOEn ビットがともに“0”であることを確認してください。

(2) DADRn レジスタに“0000h”を書き込みます。

(3) DAASWCR.DAASWn ビットを“1”にしてください。

(4) DAAMPCR.DAAMPn ビットを“1”にしてください。

(5) DACR.DAE ビットまたは DACR.DAOEn ビットを“1”にしてください。出力バッファアンプが起動します。

(6) 3μs 以上待ってから、DAASWCR.DAASWn ビットを“0”にしてください。

(7) DADRn レジスタに変換したい値を書き込んでください。

なお、出力バッファアンプが動作している状態で、DACR.DAE ビットと DACR.DAOEn ビットを“0”にした場合、出力バッファアンプは停止状態になります。再び出力バッファアンプを使用する場合には、手順(1)～(7)の再実行が必要となります。

4.2.16　ROM キャッシュ

RX72M/RX72N グループは 8K バイトの ROM キャッシュがありますが、リセット解除後の ROM キャッシュ動作は禁止です。

ROM キャッシュを使用する場合は、ROMCE.ROMCEN ビットを 1 にしてください。

4.2.17　FCU ファームウェア転送

RX71M グループでは、フラッシュシーケンサを使用するためには、FCURAM に FCU ファームウェアを格納する必要がありましたが、RX72M/RX72N グループでは本処理は必要ありません。

4.2.18　ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

5.　参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX71M グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0493JJ0110)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX64M グループ 、RX71M グループ フラッシュメモリ
ユーザーズマニュアル ハードウェア インタフェース編 Rev.1.20 (R01UH0435JJ0120)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX72M グループ ユーザーズマニュアル ハードウェア編 Rev.1.11 (R01UH0804JJ0111)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX72N グループ ユーザーズマニュアル ハードウェア編 Rev.1.11 (R01UH0824JJ0111)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

アプリケーションノート

RX ファミリ間の移行設計ガイド パッケージ外形の相違点 (R01AN4591JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A0147B/J
- TN-RX*-A187A/J
- TN-RX*-A192A/J
- TN-RX*-A193A/J
- TN-RX*-A195A/J
- TN-RX*-A203A/J
- TN-RX*-A207A/J
- TN-RX*-A208A/J
- TN-RX*-A209A/J
- TN-RX*-A210A/J
- TN-RX*-A212A/J
- TN-RX*-A0215A/J
- TN-RX*-A0227A/J
- TN-RX*-A0232A/J
- TN-RX*-A0233A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Jun.17.19	—	初版発行
1.10	Aug.20.19	—	2.19 USB2.0FS ホスト / ファンクションモジュール 削除
		全ページ	RX72N グループを追加
		4	1 表 1.1 RX71M/RX72M/RX72N 搭載機能比較 改訂
		16	2.5 表 2.10　クロック発生回路のレジスタ比較 改訂
		20	2.7 表 2.14 各モードにおける遷移および解除方法と動作状態の比較 改訂
		23	2.7 表 2.15　消費電力低減機能のレジスタ比較 改訂
		29	2.10 表 2.19　割り込みコントローラのレジスタ比較 改訂
		41	2.14 表 2.29　I/O ポート 145 ピン、144 ピンの概要比較 追加
		42	2.14 表 2.30　I/O ポート 100 ピンの概要比較 追加
		43	2.15 表 2.32　マルチファンクションピンコントローラのレジスタ比較 改訂
		49	2.17 表 2.35　汎用 PWM タイマの概要比較 改訂
		50	2.17 表 2.36　汎用 PWM タイマのレジスタ比較 改訂
		60	2.19 表 2.39　シリアルコミュニケーションインタフェースの概要比較 注記改訂
		71	2.23 表 2.47　シリアルサウンドインタフェース/拡張シリアルサウンドインタフェースの概要比較 改訂
		72	2.23 表 2.48　シリアルサウンドインタフェース/拡張シリアルサウンドインタフェースのレジスタ比較 改訂
		76	2.24 表 2.50　SD ホストインタフェースのレジスタ比較 改訂
		77	2.25 表 2.52　バウンダリスキャンのレジスタ比較 改訂
		81	2.26 表 2.54　12 ビット A/D コンバータのレジスタ比較 改訂
		89	2.30 表 2.59　フラッシュメモリの概要比較 改訂
		92	2.30 表 2.60　フラッシュメモリのレジスタ比較 改訂
		94	2.31 表 2.61　パッケージ　改訂
		119	3.1 表 3.3　145 ピン TFLGA パッケージ端子機能の比較 追加
		126	3.1 表 3.4　144 ピン LFQFP パッケージ端子機能の比較 追加
		132	3.1 表 3.5　100 ピン LFQFP パッケージ端子機能の比較 追加
		137	4.1.1 ブートモード（FINE インタフェース）への遷移 追加 4.2.2 ユーザブートモード 追加
		138	4.2.3 フラッシュアクセスウィンドウ設定レジスタ(FAW) 追加
		139	4.2.10 コンペア機能制約 追加 4.2.11 出力バッファアンプ使用時の初期設定手順 追加
		140	4.2.13 FCU ファームウェア転送 追加
1.20	Sep.04.20	4	1 表 1.1 RX71M/RX72M/RX72N 搭載機能比較 改訂
		9～11	2.3 表 2.5～表 2.7 削除、図 2.1～2.3 追加
		12	2.4 図 2.4 オプション設定メモリ領域比較 追加
		27	2.9 表 2.15 ベクタ比較、表 2.16 例外処理ルーチンからの復帰命令比較 追加

Rev.	発行日	改訂内容	
		ページ	ポイント
1.20	Sep.04.20	36	2.13 表 2.24 イベントリンクコントローラのレジスタ比較 改訂
		43	2.14 表 2.30 I/O ポートの機能比較 追加
		46	2.15 マルチファンクションピンコントローラ 説明文 追加
			2.15 表 2.32 マルチプル端子の割り当て比較（177 ピン/176 ピン） 追加
		68	2.15 表 2.33 マルチプル端子の割り当て比較（145 ピン/144 ピン、100 ピン） 追加
		86～113	2.15 表 5.1～表 2.56 追加
		114	2.15 表 2.57 マルチファンクションピンコントローラのレジスタ比較 改訂
		120	2.17 表 2.61 汎用 PWM タイマのレジスタ比較 改訂
		127	2.17 表 2.62 GTIOA/B ビットの設定比較 追加
		130	2.19 表 2.65 シリアルコミュニケーションインタフェースの概要比較 改訂
		132	2.19 表 2.66 シリアルコミュニケーションインタフェースのチャネル比較 改訂
		151	2.26 表 2.80 12 ビット A/D コンバータのレジスタ比較 改訂
		155	2.26 表 2.81 ADSTRGR レジスタに設定する A/D 起動要因比較 追加
		161	2.30 表 2.86 フラッシュメモリの概要比較 改訂
		164	2.30 表 2.87 フラッシュメモリのレジスタ比較 改訂
		166	2.30 表 2.88 コマンドごとのアドレス境界の比較 追加
		212	4.2.6 ICLK 周波数の変更に関する注意事項 追加
		213	4.2.11～4.2.13 追加
		215	5.参考ドキュメント 改訂
		216	テクニカルアップデートの対応について 改訂
1.30	Jan.26.21	43	2.14 表 2.28 I/O ポート 145 ピン、144 ピンの概要比較、表 2.29 I/O ポート 100 ピンの概要比較 改訂
		47	2.15 表 2.32 マルチプル端子の割り当て比較 改訂
		88	2.15 表 2.44 PCn 端子機能制御レジスタ(PCnPFS)の比較 改訂
		91	2.15 表 2.45 PDn 端子機能制御レジスタ(PDnPFS)の比較 改訂
		151	2.31 表 2.88 パッケージ 改訂
		183	3.4 表 3.4 144 ピン LFQFP パッケージ端子機能の比較 改訂
		194	3.5 表 3.5 100 ピン LFQFP パッケージ端子機能の比較 改訂
		207	5.参考ドキュメント 改訂

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、V_{IL}（Max.）から V_{IH}（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、V_{IL}（Max.）から V_{IH}（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1　2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

© 2021 Renesas Electronics Corporation. All rights reserved.