

RX660 グループ RX630 グループ

RX660 グループと RX630 グループの相違点

要旨

本アプリケーションノートは、主に RX660 グループ、RX630 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX660 グループの 144 ピンパッケージと RX630 グループの 177 ピンパッケージについて記載しています。電气的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX660 グループ、RX630 グループ

目次

1. RX660 グループと RX630 グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 動作モード	7
2.3 アドレス空間	8
2.4 オプション設定メモリ	11
2.5 電圧検出回路	13
2.6 クロック発生回路	16
2.7 消費電力低減機能	22
2.8 レジスタライトプロテクション機能	28
2.9 例外処理	29
2.10 割り込みコントローラ	30
2.11 バス	34
2.12 メモリプロテクションユニット	36
2.13 DMA コントローラ	37
2.14 データトランスファコントローラ	39
2.15 I/O ポート	42
2.16 マルチファンクションピンコントローラ	47
2.17 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3	91
2.18 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3	98
2.19 8 ビットタイマ	102
2.20 コンペアマッチタイマ(CMT)	103
2.21 リアルタイムクロック	104
2.22 ウォッチドッグタイマ	106
2.23 独立ウォッチドッグタイマ	107
2.24 シリアルコミュニケーションインタフェース	109
2.25 I ² C バスインタフェース	115
2.26 CAN モジュール/CANFD モジュール	118
2.27 シリアルペリフェラルインタフェース	124
2.28 CRC 演算器	127
2.29 12 ビット A/D コンバータ	129
2.30 D/A コンバータ/12 ビット D/A コンバータ	135
2.31 温度センサ	136
2.32 RAM	137
2.33 フラッシュメモリ	138
2.34 パッケージ	143
3. 端子機能の比較	144
3.1 144 ピンパッケージ	144
3.2 100 ピンパッケージ	150
3.3 80 ピンパッケージ	155
4. 移行の際の留意点	159
4.1 機能設計の留意点	159
4.1.1 VCL 端子(外付け容量)	159

4.1.2	メインクロック発振器	159
4.1.3	選択型割り込み	159
4.1.4	クロック周波数設定	159
4.1.5	電圧レベル設定	159
4.1.6	RIIC 動作電圧設定	159
4.1.7	オプション設定メモリ	159
4.1.8	PLL 回路	160
4.1.9	例外ベクタテーブル	160
4.1.10	レジスタ退避バンク内 RAM の自己診断に関する注意事項	160
4.1.11	コンペア機能制約	160
4.1.12	I2C バスインタフェースのノイズ除去	160
4.1.13	ポート方向レジスタ(PDR)の初期化	160
4.1.14	カウンタ停止時の MTIOC 端子出力レベル	160
4.1.15	相補 PWM モード時の A/D 変換開始要求	160
4.1.16	MTU 端子非選択時のハイインピーダンス制御	161
4.1.17	A/D スキャン変換終了割り込みの発生	161
4.1.18	DIRQnE ビット(n=0~15)による入力バッファ制御	161
4.1.19	12 ビット A/D コンバータのスキャン変換時間	161
4.1.20	D/A コンバータの設定について	161
4.1.21	モジュールストップ時のコンパレータ C の動作	161
4.1.22	ソフトウェアスタンバイモード時のコンパレータ C の動作	162
4.1.23	ソフトウェアスタンバイモード中の割り込み要求	162
4.1.24	ELC イベント入力の時タイマモードレジスタ設定の注意事項	162
5.	参考ドキュメント	163
	改訂記録	165

1. RX660 グループと RX630 グループの搭載機能比較

RX660 グループと RX630 グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX630/RX660 搭載機能比較を示します。

表 1.1 RX630/RX660 搭載機能比較

機能名	RX630	RX660
CPU	●/▲	
動作モード	●/■	
アドレス空間	▲	
リセット	○	
オプション設定メモリ(OFSM)	●/▲	
電圧検出回路(LVDA)	▲	
クロック発生回路	●/▲/■	
周波数測定機能(MCK)	○	×
クロック周波数精度測定回路(CAC)	×	○
消費電力低減機能	▲	
バッテリーバックアップ機能	○	×
レジスタライトプロテクション機能	▲	
例外処理	●/▲	
割り込みコントローラ(ICUb):RX630 (ICUF):RX660	●/▲	
バス	●	
メモリプロテクションユニット(MPU)	○	
DMA コントローラ(DMACA)RX630,(DMACAa)RX660	●/▲	
データトランスファコントローラ(DTCa) RX630,(DTCb)RX660	●	
イベントリンクコントローラ(ELC)	×	○
I/O ポート	▲	
マルチファンクションピンコントローラ(MPC)	●/▲/■	
マルチファンクションタイマパルスユニット 2(MTU2a):RX630 マルチファンクションタイマパルスユニット 3(MTU3a):RX660	●/▲	
ポートアウトプットイネーブル 2(POE2a):RX630 ポートアウトプットイネーブル 3(POE3a):RX660	▲	
16 ビットタイマパルスユニット(TPUa)	○	×
プログラマブルパルスジェネレータ(PPG)	○	×
8 ビットタイマ(TMR):RX630,(TMRb):RX660	●	
コンペアマッチタイマ(CMT)	●	
コンペアマッチタイマ W(CMTW)	×	○
リアルタイムクロック(RTCa):RX630,(RTCC):RX660	●	
ウォッチドッグタイマ(WDTa)	▲	
独立ウォッチドッグタイマ(IWDTa)	▲	
USB2.0 ファンクションモジュール(USBa)	○	×

機能名	RX630	RX660
シリアルコミュニケーションインタフェース (SCIc, SCId):RX630, (SCIk, SCIm, SCIh):RX660	●/▲	
シリアルコミュニケーションインタフェース(RSCI)	×	○
I²C バスインタフェース(RIIC):RX630, (RIICa):RX660	▲	
CAN モジュール(CAN):RX630, CAN FD モジュール(CANFD-Lite) :RX660	●/▲	
シリアルペリフェラルインタフェース (RSPI):RX630, (RSPId):RX660	●	
CRC 演算器(CRC):RX630, (CRCA):RX660	●	
IEBus™ コントローラ (IEB)	○	×
リモコン信号受信機能(REMCA)	×	○
三角関数演算器(TFU)	×	○
12 ビット A/D コンバータ (S12ADa):RX630, (S12ADH):RX660	●/▲	
10 ビット A/D コンバータ(ADb)	○	×
D/A コンバータ(DAa):RX630 12 ビット D/A コンバータ(R12DAb):RX660	●	
温度センサ	▲	
コンパレータ C(CMPC)	×	○
データ演算回路(DOCA)	×	○
RAM	●/▲	
フラッシュメモリ(FLASH)	●/▲	
パッケージ	●/▲	

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は黒字でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX630	RX660
中央演算処理装置	- 最大動作周波数：100MHz 32 ビット RX CPU - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×9 本 - アキュムレータ：64 ビット×1 本 - 基本命令：73 種類 - 浮動小数点演算命令：8 種類 - DSP 機能命令：9 種類 - アドレッシングモード：10 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを 選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット - メモリプロテクションユニット (MPU)	- 最大動作周波数：120MHz 32 ビット RX CPU(RXv3) - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×10 本 - アキュムレータ：72 ビット×2 本 113 命令 - 標準搭載命令：111 命令 - 基本命令：77 種類 - 単精度浮動小数点演算命令：11 命令 - DSP 機能命令：23 命令 - レジスタ一括退避機能命令：2 命令 - アドレッシングモード：11 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを 選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット
FPU	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外
レジスタ一括退避機能	—	- CPU レジスタの退避・復帰を一括して高速に行う 16 個のレジスタ退避バンクを搭載

2.2 動作モード

表 2.2 に動作モードの概要比較を、表 2.3 に動作モードのレジスタ比較を示します。

表 2.2 動作モードの概要比較

項目	RX630	RX660
モード設定端子による 動作モード	シングルチップモード	シングルチップモード
	ブートモード	ブートモード(SCIインタフェース)
	ユーザブートモード	ユーザブートモード
	—	ブートモード(FINEインタフェース)
	USBブートモード	—
レジスタによる 動作モード	シングルチップモード	シングルチップモード
	ユーザブートモード	ユーザブートモード
	内蔵ROM無効拡張モード	内蔵ROM無効拡張モード
	内蔵ROM有効拡張モード	内蔵ROM有効拡張モード

表 2.3 動作モードのレジスタ比較

レジスタ	ビット	RX630	RX660
VOLSR	—	—	電圧レベル設定レジスタ

2.3 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を、図 2.2 に内蔵 ROM 有効拡張モードのメモリマップ比較を、図 2.3 に内蔵 ROM 無効拡張モードのメモリマップ比較を示します。

シングルチップモード (RX630)		シングルチップモード (RX660)	
0000 0000h	RAM	0000 0000h	RAM
0002 0000h	予約領域	0002 0000h	予約領域
0008 0000h	周辺I/Oレジスタ	0008 0000h	周辺I/Oレジスタ
		000A 4000h	予約領域
		000A 6000h	周辺I/Oレジスタ
0010 0000h	内蔵ROM (E2データフラッシュ)	0010 0000h	ROM (データフラッシュメモリ)
0010 8000h	予約領域	0010 8000h	予約領域
		0012 0040h	ROM(オプション設定メモリ)
		0012 0080h	予約領域
		007E 0000h	周辺I/Oレジスタ
007F 8000h	FCU-RAM領域		
007F A000h	予約領域		
007F C000h	周辺I/Oレジスタ		
007F C500h	予約領域		
007F FC00h	周辺I/Oレジスタ		予約領域
0080 0000h	予約領域		
00E0 0000h	内蔵ROM(書き換え専用) (プログラムROM)		
0100 0000h	予約領域		
		0080 0000h	予約領域
			ROM(ユーザブート)
FEFF E000h	内蔵ROM(FCUファーム) (読み出し専用)		
FF00 0000h	予約領域		
FF7F C000h	内蔵ROM(ユーザブート) (読み出し専用)	FF7F 8000h	
FF80 0000h	予約領域	FF80 0000h	
FFE0 0000h	内蔵ROM(プログラムROM) (読み出し専用)		予約領域
		FFF0 0000h	ROM (コードフラッシュメモリ)
FFFF FFFFh		FFFF FFFFh	

図 2.1 シングルチップモードのメモリマップ比較

内蔵ROM有効拡張モード (RX630)		内蔵ROM有効拡張モード (RX660)	
0000 0000h	RAM	0000 0000h	RAM
0002 0000h	予約領域	0002 0000h	予約領域
0008 0000h	周辺I/Oレジスタ	0008 0000h	周辺I/Oレジスタ
		000A 4000h	予約領域
		000A 6000h	周辺I/Oレジスタ
0010 0000h	内蔵ROM (E2データフラッシュ)	0010 0000h	ROM (データフラッシュメモリ)
0010 8000h	予約領域	0010 8000h	予約領域
		0012 0040h	ROM(オプション設定メモリ)
		0012 0080h	予約領域
007F 8000h	FCU-RAM領域	007E 0000h	周辺I/Oレジスタ
007F A000h	予約領域		
007F C000h	周辺I/Oレジスタ		
007F C500h	予約領域		
007F FC00h	周辺I/Oレジスタ		
0080 0000h	予約領域	0080 0000h	予約領域
00E0 0000h	内蔵ROM(プログラムROM) (書き換え専用)		
0100 0000h	外部アドレス空間	0500 0000h	外部アドレス空間 (CS領域)
			予約領域
0800 0000h	予約領域	0800 0000h	
FEFF E000h	内蔵ROM(FCUファーム) (読み出し専用)		
FF00 0000h	予約領域	FF7F 8000h	ROM(ユーザブート)
FF7F C000h	内蔵ROM(ユーザブート) (読み出し専用)		
FF80 0000h	予約領域	FF80 0000h	予約領域
FFE0 0000h	内蔵ROM(プログラムROM) (読み出し専用)		
		FFF0 0000h	ROM (コードフラッシュメモリ)
FFFF FFFFh		FFFF FFFFh	

図 2.2 内蔵 ROM 有効拡張モードのメモリマップ比較

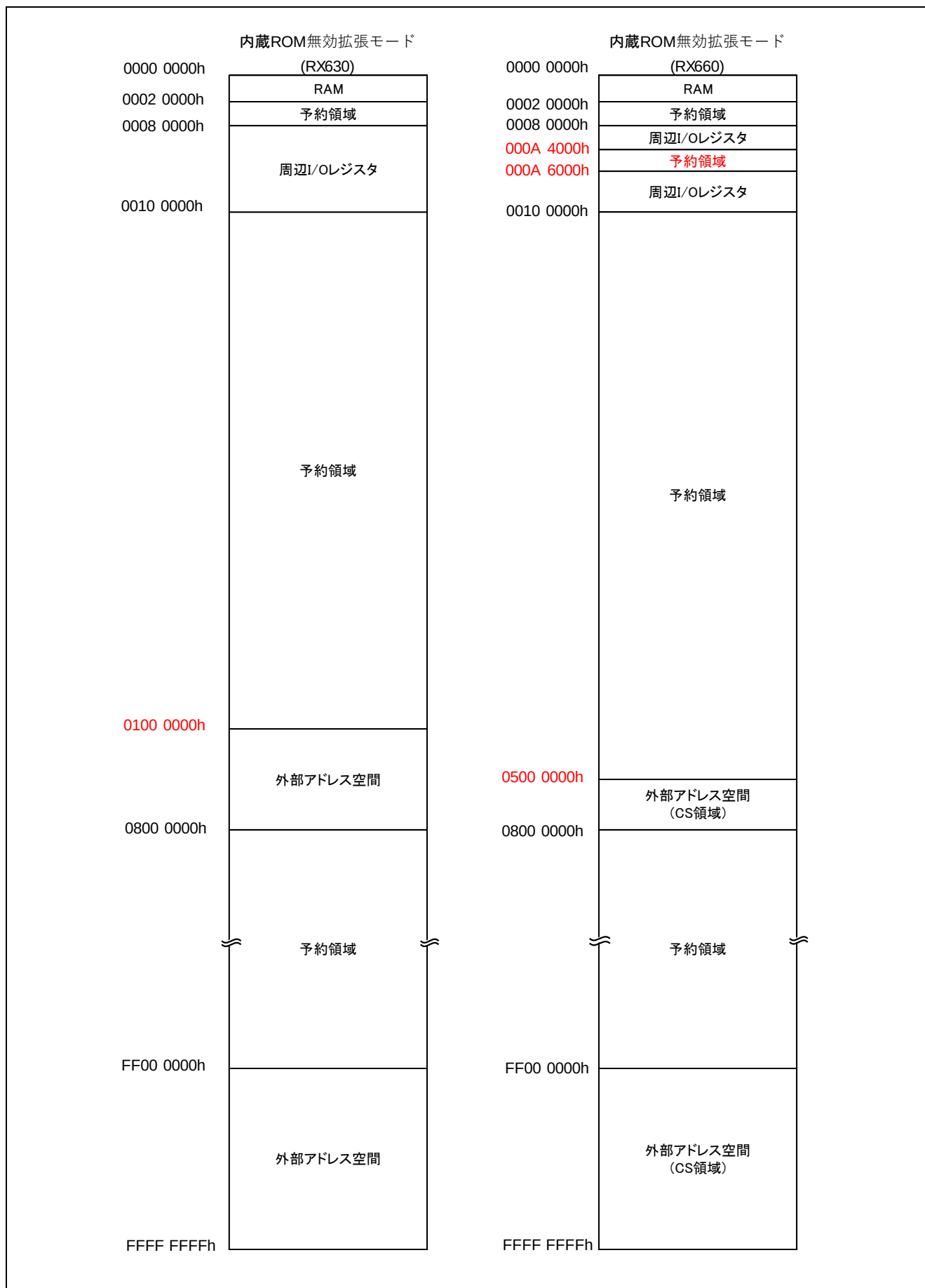


図 2.3 内蔵 ROM 無効拡張モードのメモリマップ比較

2.4 オプション設定メモリ

図 2.4 にオプション設定メモリ領域比較を、表 2.4 にオプション設定メモリのレジスタ比較を示します。

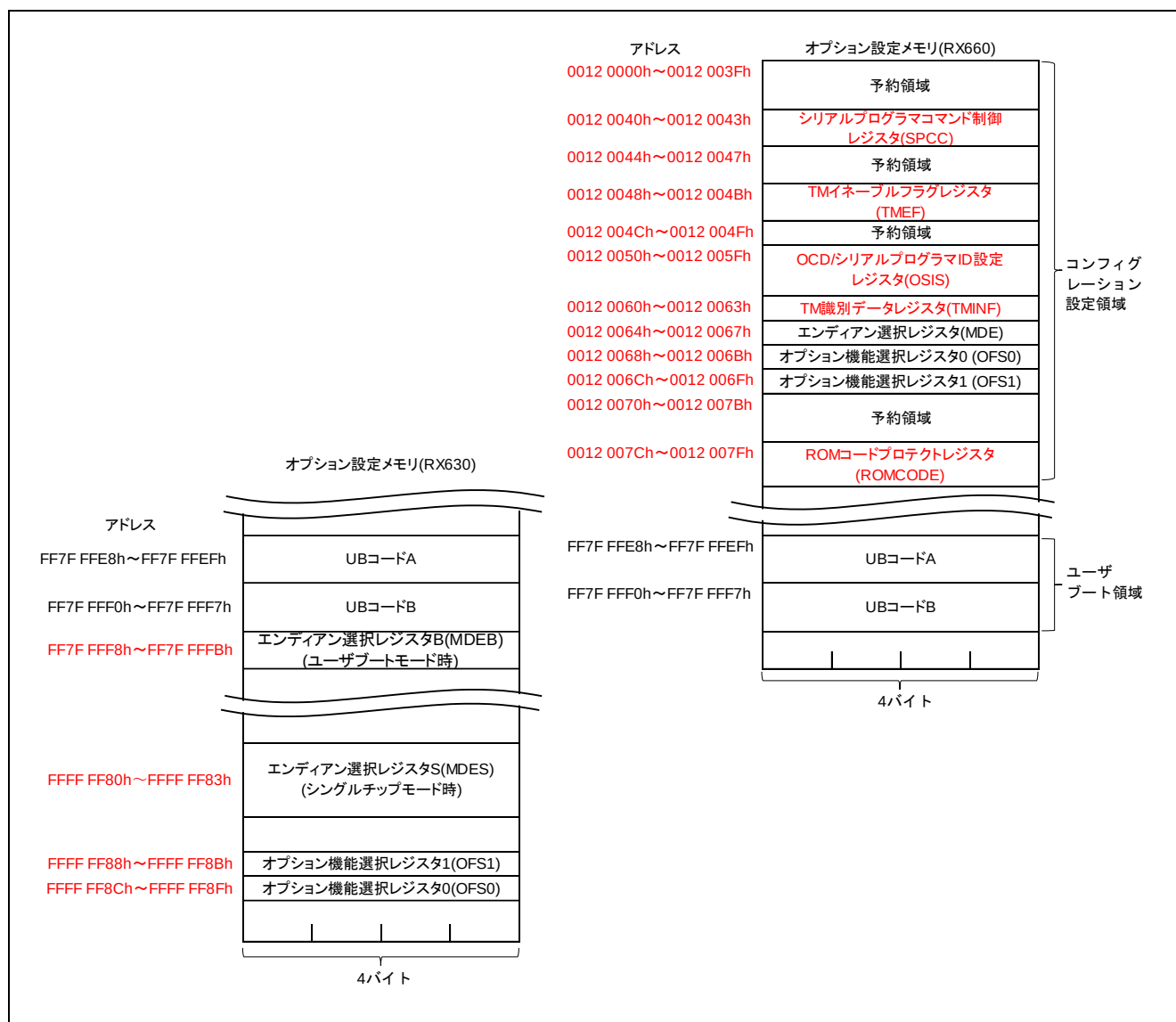


図 2.4 オプション設定メモリ領域比較

表 2.4 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX630	RX660(OFSM)
SPCC	—	—	シリアルプログラマコマンド制御レジスタ
OSIS	—	—	OCD/シリアルプログラマ ID 設定レジスタ
OFS0	IWDRSTIRQS	IWDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求を許可 1 : リセットを許可	IWDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求、 または割り込み要求を許可 1 : リセットを許可
	WDRSTIRQS	WDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求を許可 1 : リセットを許可	WDT リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求、 または割り込み要求を許可 1 : リセットを許可
OFS1	VDSEL[1:0]	—	電圧検出 0 レベル選択ビット
MDEB MDES	—	エンディアン選択レジスタ B (ユーザブートモード時) エンディアン選択レジスタ S (シングルチップモード時)	—
MDE	—	—	エンディアン選択レジスタ
TMEF	—	—	TM イネーブルフラグレジスタ
TMINF	—	—	TM 識別データレジスタ
ROMCODE	—	—	ROM コードプロテクトレジスタ

2.5 電圧検出回路

表 2.5 に電圧検出回路の概要比較を、表 2.6 に電圧検出回路のレジスタ比較を示します。

表 2.5 電圧検出回路の概要比較

項目		RX630(LVDA)			RX660(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	1 レベル固定	LVDLVLR.L VD1LVL[3:0] ビットで指定	LVDLVLR.L VD2LVL[3:0] ビットで指定	OFS1.VDS EL[1:0]ビットで 2 レベルから選択可能	LVDLVLR.L VD1LVL[3:0] ビットで 5 レベルから選択可能	LVDLVLR.LV D2LVL[3:0] ビットで 5 レベルから選択可能
	モニタフラグ	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ LVD2SR. LVD2DET フラグ : Vdet2 通過検出	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ LVD2SR. LVD2DET フラグ : Vdet2 通過検出

項目		RX630(LVDA)			RX660(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0>VCC でリセット : VCC>Vdet0 の一定時間後に CPU 動作再開	Vdet1>VCC でリセット : VCC>Vdet1 の一定時間後に CPU 動作再開、または Vdet1>VCC の一定時間後に CPU 動作再開を選択可能	Vdet2>VCC でリセット : VCC>Vdet2 の一定時間後に CPU 動作再開、または Vdet2>VCC の一定時間後に CPU 動作再開を選択可能	Vdet0>VCC でリセット : VCC>Vdet0 の一定時間後に CPU 動作再開	Vdet1>VCC でリセット : VCC>Vdet1 の一定時間後に CPU 動作再開、または Vdet1>VCC の一定時間後に CPU 動作再開を選択可能	Vdet2>VCC でリセット : VCC>Vdet2 の一定時間後に CPU 動作再開、または Vdet2>VCC の一定時間後に CPU 動作再開を選択可能
	割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
			ノンマスクابلまたはマスクابلを選択可能	ノンマスクابلまたはマスクابلを選択可能		ノンマスクابل割り込みまたはマスクابل割り込みを選択可能	ノンマスクابل割り込みまたはマスクابل割り込みを選択可能
デジタルフィルタ	有効/無効切り替え	デジタルフィルタ機能なし	あり	あり	デジタルフィルタ機能なし	あり	あり
	サンプリング時間	—	LOCO の n 分周×2 (n : 1,2,4,8)	LOCO の n 分周×2 (n : 1,2,4,8)	—	LOCO の n 分周×2 (n : 2,4,8,16)	LOCO の n 分周×2 (n : 2,4,8,16)
イベントリンク機能		なし	なし	なし	なし	あり Vdet1 通過検出イベント出力	あり Vdet2 通過検出イベント出力

表 2.6 電圧検出回路のレジスタ比較

レジスタ	ビット	RX630(LVDA)	RX660(LVDA)
LVD1CR1	LVD1IRQSEL	—	電圧監視 1 割り込み種類選択ビット
LVD2CR1	LVD2IRQSEL	—	電圧監視 2 割り込み種類選択ビット
LVDLVLR	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 1 0 1 0 : 2.95V 書く場合、上記以外は設定しないで ください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 4.57V(Vdet1_0) 0 1 0 1 : 4.47V(Vdet1_1) 0 1 1 0 : 4.32V(Vdet1_2) 1 0 1 0 : 2.93V(Vdet1_3) 1 0 1 1 : 2.88V(Vdet1_4) 上記以外は設定しないでください
	LVD2LVL[3:0]	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b7 b4 1 0 1 0 : 2.95V 書く場合、上記以外は設定しないで ください	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b7 b4 0 1 0 0 : 4.57V(Vdet2_0) 0 1 0 1 : 4.47V(Vdet2_1) 0 1 1 0 : 4.32V(Vdet2_2) 1 0 1 0 : 2.93V(Vdet2_3) 1 0 1 1 : 2.88V(Vdet2_4) 上記以外は設定しないでください
LVD1CR0	LVD1FSAMP [1:0]	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 1 分周 0 1 : LOCO の 2 分周 1 0 : LOCO の 4 分周 1 1 : LOCO の 8 分周	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 2 分周 0 1 : LOCO の 4 分周 1 0 : LOCO の 8 分周 1 1 : LOCO の 16 分周
LVD2CR0	LVD2FSAMP [1:0]	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 1 分周 0 1 : LOCO の 2 分周 1 0 : LOCO の 4 分周 1 1 : LOCO の 8 分周	サンプリングクロック選択ビット b5 b4 0 0 : LOCO の 2 分周 0 1 : LOCO の 4 分周 1 0 : LOCO の 8 分周 1 1 : LOCO の 16 分周

2.6 クロック発生回路

表 2.7 にクロック発生回路の概要比較を、表 2.8 にクロック発生回路のレジスタ比較を示します。

表 2.7 クロック発生回路の概要比較

項目	RX630	RX660
用途	- CPU,DMAC,DTC,ROM および RAM に供給されるシステムクロック (ICLK)の生成 - 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成^(注1) - FlashIF に供給される FlashIF クロック(FCLK)の生成 - 外部バスに供給される外部バスクロック(BCLK)の生成 - USB に供給される USB クロック (UCLK)の生成 - CAN に供給される CAN クロック (CANMCLK)の生成 - IEBUS に供給される IEBUS クロック (IECLK)の生成 - RTC に供給される RTC 専用サブクロック(RTCCLK)の生成 - RTC に供給される RTC 専用メインクロック(RTCMCLK)の生成 - IWDT に供給される IWDT 専用クロック (IWDTCLK)の生成 - JTAG に供給される JTAG 用クロック (JTAGTCK)の生成	- CPU,TFU,DMAC,DTC,コードフラッシュメモリおよび RAM に供給されるシステムクロック (ICLK)の生成 - RSPI、SCIm、RSCI、MTU、CANFD に供給される周辺モジュールクロック (PCLKA)の生成 - 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 - S12AD に供給される周辺モジュール (アナログ変換用)クロック (PCLKD)の生成 - FlashIF に供給される FlashIF クロック(FCLK)の生成 - 外部バスに供給される外部バスクロック(BCLK)の生成 - CAC に供給される CAC クロック (CACCLK)の生成 - CANFD に供給される CANFD クロック (CANFDCLK)の生成 - CANFD に供給される CANFD メインクロック (CANFDMCLK)の生成 - RTC に供給される RTC サブクロック (RTCCLK)の生成 - REMC に供給される REMC サブクロック(REMSCLK)の生成 - IWDT に供給される IWDT 専用クロック (IWDTCLK)の生成

項目	RX630	RX660
動作周波数	• ICLK : 100MHz (max) • PCLKB : 50MHz (max) • FCLK : - 4MHz~50MHz (ROM、E2 データフラッシュ P/E 時) - 50MHz(max) (E2 データフラッシュ読み出し時) • BCLK : 50MHz(max) • BCLK 端子出力 : 25MHz(max) • UCLK : 48MHz(max) • CANMCLK : 20MHz(max) • IECLK : 50MHz(max) • RTCCLK : 32.768kHz • RTCMCLK : 4MHz~16MHz • IWDTCCLK : 125kHz • JTAGTCK : 10MHz(max)	• ICLK : 120MHz(max) • PCLKA : 120MHz(max) • PCLKB : 60MHz(max) • PCLKD : 8MHz~60MHz (12 ビット A/D コンバータ 変換時) • FCLK : - 4MHz~60MHz (コードフラッシュメモリ、データフラッシュメモリ P/E 時) - 60MHz(max) (データフラッシュメモリ読み出し時) • BCLK : 60MHz(max) • BCLK 端子出力 : 40MHz(max) • CACCLK : 各発振器のクロックと同じ • CANFDCLK : 60MHz(max) • CANFDMCLK : 24MHz(max) • RTCCLK : 32.768kHz • REMCLK : 32.768kHz • IWDTCCLK : 120kHz
メインクロック発振器	• 発振器周波数 : 4MHz~16MHz • 外部クロック入力周波数 : 20MHz(max) • 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能	• 発振器周波数 : 8MHz~24MHz • 外部クロック入力周波数 : 24MHz(max) • 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能
サブクロック発振器	• 発振器周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN、XCOUT	• 発振器周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN、XCOUT
PLL 回路 (RX630) PLL 周波数 シンセサイザ (RX660)	• 入力クロック源 : メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz~16MHz • 逡倍比 : 8,10,12,16,20,24,25,50 逡倍から選択可能 • 発振周波数 : 104MHz~200MHz	• 入力クロック源 : メインクロック、HOCO • 入力分周比 : 1、2、3 分周から選択可能 • 入力周波数 : 8MHz~24MHz • 逡倍比 : 10~30 逡倍から選択可能 • 周波数シンセサイザ出力クロック周波数 : 120MHz~240MHz

項目	RX630	RX660
高速オンチップ オシレータ (HOCO)	- 発振周波数 50MHz - HOCO 電源制御	- 発振周波数 : 16MHz/18MHz/20MHz から選択可能 - HOCO 電源制御 - FLL 機能 (サブクロック発振器のない製品では 使用できません。)
低速オンチップ オシレータ (LOCO)	発振周波数 : 125kHz	発振周波数 : 240kHz
IWDT 専用オン チップオシレータ	発振周波数 : 125kHz	発振周波数 : 120kHz
JTAG 用外部クロッ ク入力 (TCK)	入力クロック周波数 : 10MHz (max)	—
BCLK 端子の出力 制御機能	- BCLK クロック出力または High 出力 の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	- BCLK クロック出力または High 出力 の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
イベントリンク機 能(出力)	—	メインクロック発振器の発振停止検出
イベントリンク機 能(入力)	—	低速オンチップオシレータへのクロック ソース切り替え

注 1. RX630 グループでは、PCLKB = PCLK です。

表 2.8 クロック発生回路のレジスタ比較

レジスタ	ビット	RX630	RX660
SCKCR	PCKD[3:0]	—	周辺モジュールクロック D (PCLKD) 選択ビット
	PCKA[3:0]	—	周辺モジュールクロック A(PCLKA) 選択ビット
SCKCR2	IEBCK[3:0]	IEBUS クロック (IECLK) 選択ビット	—
	UCK[3:0]	USB クロック (UCLK) 選択ビット	—
	CFDCK [3:0]	—	CANFD クロック (CANFDCLK) 選択ビット
PLLCR	PLIDIV[1:0]	PLL 入力分周比選択ビット b1 b0 0 0 : 1 分周 0 1 : 2 分周 1 0 : 4 分周 1 1 : 設定しないでください	PLL 入力分周比選択ビット b1 b0 0 0 : 1 分周 0 1 : 2 分周 1 0 : 3 分周 1 1 : 設定しないでください
	PLLSRCSEL	—	PLL クロックソース選択ビット
	STC[5:0]	周波数逡倍率設定ビット b13 b8 0 0 0 1 1 1 : ×8 0 0 1 0 0 1 : ×10 0 0 1 0 1 1 : ×12 0 0 1 1 1 1 : ×16 0 1 0 0 1 1 : ×20 0 1 0 1 1 1 : ×24 0 1 1 0 0 0 : ×25	周波数逡倍率設定ビット b13 b8 0 1 0 0 1 1 : ×10.0 0 1 0 1 0 0 : ×10.5 0 1 0 1 0 1 : ×11.0 0 1 0 1 1 0 : ×11.5 0 1 0 1 1 1 : ×12.0 0 1 1 0 0 0 : ×12.5 0 1 1 0 0 1 : ×13.0 0 1 1 0 1 0 : ×13.5 0 1 1 0 1 1 : ×14.0 0 1 1 1 0 0 : ×14.5 0 1 1 1 0 1 : ×15.0 0 1 1 1 1 0 : ×15.5 0 1 1 1 1 1 : ×16.0 1 0 0 0 0 0 : ×16.5 1 0 0 0 0 1 : ×17.0 1 0 0 0 1 0 : ×17.5 1 0 0 0 1 1 : ×18.0 1 0 0 1 0 0 : ×18.5 1 0 0 1 0 1 : ×19.0

レジスタ	ビット	RX630	RX660
PLLCR	STC[5:0]	1 1 0 0 0 1:×50 上記以外は設定しないでください	1 0 0 1 1 0:×19.5 1 0 0 1 1 1:×20.0 1 0 1 0 0 0:×20.5 1 0 1 0 0 1:×21.0 1 0 1 0 1 0:×21.5 1 0 1 0 1 1:×22.0 1 0 1 1 0 0:×22.5 1 0 1 1 0 1:×23.0 1 0 1 1 1 0:×23.5 1 0 1 1 1 1:×24.0 1 1 0 0 0 0:×24.5 1 1 0 0 0 1:×25.0 1 1 0 0 1 0:×25.5 1 1 0 0 1 1:×26.0 1 1 0 1 0 0:×26.5 1 1 0 1 0 1:×27.0 1 1 0 1 1 0:×27.5 1 1 0 1 1 1:×28.0 1 1 1 0 0 0:×28.5 1 1 1 0 0 1:×29.0 1 1 1 0 1 0:×29.5 1 1 1 0 1 1:×30.0 上記以外は設定しないでください
HOCOCCR2	—	—	高速オンチップオシレータ コントロールレジスタ 2
FLLCR1	—	—	FLL コントロールレジスタ 1
FLLCR2	—	—	FLL コントロールレジスタ 2
OSCOVFSR	—	—	発振安定フラグレジスタ

レジスタ	ビット	RX630	RX660
MOSCWTCR	MSTS[4:0] (RX630) MSTS[7:0] (RX660)	メインクロック発振器 ウェイト時間設定ビット b4 b0 0 0 0 0 0 : 待機時間=2 サイクル 0 0 0 0 1 : 待機時間=4 サイクル 0 0 0 1 0 : 待機時間=8 サイクル 0 0 0 1 1 : 待機時間=16 サイクル 0 0 1 0 0 : 待機時間=32 サイクル 0 0 1 0 1 : 待機時間=64 サイクル 0 0 1 1 0 : 待機時間=512 サイクル 0 0 1 1 1 : 待機時間=1024 サイクル 0 1 0 0 0 : 待機時間=2048 サイクル 0 1 0 0 1 : 待機時間=4096 サイクル 0 1 0 1 0 : 待機時間=16384 サイクル 0 1 0 1 1 : 待機時間=32768 サイクル 0 1 1 0 0 : 待機時間=65536 サイクル 0 1 1 0 1 : 待機時間=131072 サイクル 0 1 1 1 0 : 待機時間=262144 サイクル 0 1 1 1 1 : 待機時間=524288 サイクル 上記以外は設定しないでください	MSTS[7:0] ビットの設定値は、待機時間が確実にメインクロックの発振安定時間以上になるように fLOCO の最大周波数を使用して、以下の計算式で求められます。 $MSTS[7:0] > [tMAINOSC \times (fLOCO_max) + 16] / 32$ (tMAINOSC : メインクロック発振安定時間、fLOCO_max : fLOCO 最大周波数)
SOSCWTCR	—	—	サブクロック発振器ウェイトコントロールレジスタ
SOFCR	—	—	サブクロック発振器強制発振コントロールレジスタ
MOFCR	MOFXIN	メインクロック発振器強制発振ビット	—
	MODRV2 [1:0]	—	メインクロック発振器ドライブ能力 2 切り替えビット
	MOSEL	—	メインクロック発振器切り替えビット

2.7 消費電力低減機能

表 2.9 に消費電力低減機能の概要比較を、表 2.10 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.11 に消費電力低減機能のレジスタ比較を示します。

表 2.9 消費電力低減機能の概要比較

項目	RX630	RX660
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、周辺モジュールクロック(PCLKB)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、周辺モジュールクロック(PCLKA,PCLKB,PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態：3 種類 - 高速動作モード - 低速動作モード 1 - 低速動作モード 2	—

表 2.10 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX630	RX660
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM	動作可能(保持)	動作可能(保持)
	フラッシュメモリ	動作	動作
	USB2.0 ファンクションモジュール(USB)	動作可能	—
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	—	動作可能
	リモコン信号受信機能(REMC)	—	動作可能
	8ビットタイマ(ユニット0, 1)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/Oポート	動作	動作
全モジュール クロックストップ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USB2.0 ファンクションモジュール(USB)	停止	—
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	—	動作可能
	リモコン信号受信機能(REMC)	—	動作可能
	8ビットタイマ(ユニット0, 1)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)

モード	遷移および解除方法と動作状態	RX630	RX660
全モジュールクロックストップモード	I/O ポート	保持	保持
ソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	停止
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)
	RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USB2.0 ファンクションモジュール(USB)	停止	—
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	—	停止(保持)
	リモコン信号受信機能(REMC)	—	動作可能
	8ビットタイマ(ユニット0, 1)	停止(保持)	停止(保持)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ディープソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (リセット処理)	プログラム実行状態 (リセット処理)
	メインクロック発振器	動作可能	停止
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	停止(不定)	停止(不定)
	PLL	停止	停止
	CPU	停止(不定)	停止(不定)
	RAM	停止(保持/不定) ^(注1)	停止(不定)
	フラッシュメモリ	停止(保持)	停止(保持)
	USB2.0 ファンクションモジュール(USB)	停止(保持/不定) ^(注2)	—
	ウォッチドッグタイマ(WDT)	停止(不定)	停止(不定)
	独立ウォッチドッグタイマ(IWDT)	停止(不定)	停止(不定)
	リアルタイムクロック(RTC)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	—	停止(不定)
	リモコン信号受信機能(REMC)	—	停止(不定)
	8ビットタイマ(ユニット0, 1)	停止(不定)	停止(不定)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作

モード	遷移および解除方法と 動作状態	RX630	RX660
ディープソフト ウェアスタンバイ モード	周辺モジュール	停止(不定)	停止(不定)
	I/O ポート	保持	保持

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

注 1. ディープスタンバイコントロールレジスタのディープカットビット (DPSBYCR.DEEPCUT[1:0]) の設定によって、保持/不定を選択することができます。

注 2. USB レジューム検出機能の有効/無効をディープスタンバイコントロールレジスタのディープカットビット (DPSBYCR.DEEPCUT[1:0]) によって制御できます。USB レジューム検出機能を有効すると、ディープソフトウェアスタンバイモードにおいても USB レジューム検出部のレジスタのみ値を保持します。

表 2.11 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX630	RX660
MSTPCRA	MSTPA0	—	コンペアマッチタイマW(ユニット1)モジュールストップ設定ビット
	MSTPA1	—	コンペアマッチタイマW(ユニット0)モジュールストップ設定ビット
	MSTPA4	—	8ビットタイマ3, 2 (ユニット1)モジュールストップ設定ビット
	MSTPA5	—	8ビットタイマ1, 0 (ユニット0)モジュールストップ設定ビット
	MSTPA9	マルチファンクションタイマパルスユニットモジュールストップ設定ビット 対象モジュール : MTU0~MTU5 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移	マルチファンクションタイマパルスユニット 3 モジュールストップ設定ビット 対象モジュール : MTU3 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移
	MSTPA10	プログラマブルパルスジェネレータ(ユニット1)モジュールストップ設定ビット	—
	MSTPA11	プログラマブルパルスジェネレータ(ユニット0)モジュールストップ設定ビット	—
	MSTPA12	16ビットタイマパルスユニット1(ユニット1)モジュールストップ設定ビット	—
	MSTPA13	16ビットタイマパルスユニット0(ユニット0)モジュールストップ設定ビット	—
	MSTPA19	D/Aコンバータモジュールストップ設定ビット	12ビット D/Aコンバータモジュールストップ設定ビット
	MSTPA23	10ビットA/Dコンバータモジュールストップ設定ビット	—
MSTPCRB	MSTPB0	CANモジュールストップ設定ビット	—
	MSTPB1	CANモジュール1モジュールストップ設定ビット	—
	MSTPB2	CANモジュール2モジュールストップ設定ビット	—
	MSTPB6	—	データ演算回路モジュールストップ設定ビット
	MSTPB8	ELCモジュールストップ設定ビット	—
	MSTPB9	—	イベントリンクコントローラモジュールストップ設定ビット
	MSTPB10	—	コンパレータCモジュールストップ設定ビット
	MSTPB16	シリアルペリフェラルインタフェース1モジュールストップ設定ビット	—
	MSTPB19	ユニバーサルシリアルバスインタフェース (ポート0) モジュールストップ設定ビット	—
	MSTPB20	I2Cバスインタフェース1モジュールストップ設定ビット	—

レジスタ	ビット	RX630	RX660
MSTPCRC	MSTPC0	RAMモジュールストップ設定ビット 対象モジュール： RAM(0000 0000h~0000 FFFFh)	RAM モジュールストップ設定ビット 対象モジュール： RAM(0000 0000h~ 0001 FFFFh)
	MSTPC1	RAM1モジュールストップ設定ビット	—
	MSTPC16	I ² C バスインタフェース 3 モジュール ストップ設定ビット	—
	MSTPC18	IEBUS モジュールストップ設定 ビット	—
	MSTPC19	周波数測定機能モジュールストップ 設定ビット	CAC モジュールストップ設定ビット
	MSTPC22	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット	—
MSTPCRD	—	—	モジュールストップコントロール レジスタD
OPCCR	—	動作電力コントロールレジスタ	—
MOSCWTCR	—	メインクロック発振器ウェイトコント ロールレジスタ	—
SOSCWTCR	—	サブクロック発振器ウェイトコント ロールレジスタ	—
PLLWTCR	—	PLL ウェイトコントロールレジスタ	—
DPSBYCR	DEEPCUT [1:0]	ディープカットビット	—
DPSIER2	DRIICDIE	SDA2-DS ディープスタンバイ解除 信号許可ビット	—
	DRIICCIE	SCL2-DS ディープスタンバイ解除 信号許可ビット	—
	DUSBIE	USB サスペンド/レジュームディ ープスタンバイ解除信号許可ビット	—
DPSIER3	—	ディープスタンバイインタラプトイ ネーブルレジスタ 3	—
DPSIFR2	DRIICDIF	SDA2-DS ディープスタンバイ解除 フラグ	—
	DRIICCIF	SCL2-DS ディープスタンバイ解除 フラグ	—
	DUSBIF	USB サスペンド/レジュームディ ープスタンバイ解除フラグ	—
DPSIFR3	—	ディープスタンバイインタラプトフラ グレジスタ 3	—
DPSIEGR2	DRIICDE G	SDA2-DS エッジ選択ビット	—
	DRIICCE G	SCL2-DS エッジ選択ビット	—
DPSIEGR3	—	ディープスタンバイインタラプトエッ ジレジスタ 3	—

2.8 レジスタライトプロテクション機能

表 2.12 にレジスタライトプロテクション機能の概要比較を示します。

表 2.12 レジスタライトプロテクション機能の概要比較

項目	RX630	RX660
PRC0 ビット	クロック発生回路関連レジスタ SCKCR,SCKCR2,SCKCR3,PLLCR, PLLCR2,BCKCR,MOSCCR, SOSCCR,LOCOCR,ILOCOCR, HOCOCR,OSTDCR,OSTDSR	クロック発生回路関連レジスタ SCKCR,SCKCR2,SCKCR3,PLLCR, PLLCR2,BCKCR,MOSCCR, SOSCCR,LOCOCR,ILOCOCR, HOCOCR,HOCOCR2,FLLCR1,FLLCR2, OSTDCR,OSTDSR
PRC1 ビット	- 動作モード関連レジスタ SYSCR0,SYSCR1, - 消費電力低減機能関連レジスタ SBYCR,MSTPCRA,MSTPCRB, MSTPCRC,OPCCR,RSTCKCR, MOSCWTCR,SOSCWTCR, PLLWTCR,DPSBYCR,DPSIER0~3, DPSIFR0~3,DPSIEGR0~3 - クロック発生回路関連レジスタ MOFCR,HOCOPCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR0,SYSCR1,VOLSR - 消費電力低減機能関連レジスタ SBYCR,MSTPCRA,MSTPCRB, MSTPCRC,MSTPCRD,RSTCKCR, DPSBYCR,DPSIER0~2, DPSIFR0~2,DPSIEGR0~2 - クロック発生回路関連レジスタ MOSCWTCR,SOSCWTCR,MOFCR, SOFCR,HOCOPCR - ソフトウェアリセットレジスタ SWRR
PRC3 ビット	LVD 関連レジスタ LVCMPCR,LVDLVLR, LVD1CR0,LVD1CR1,LVD1SR, LVD2CR0,LVD2CR1,LVD2SR	LVD 関連レジスタ LVCMPCR,LVDLVLR, LVD1CR0,LVD1CR1,LVD1SR, LVD2CR0,LVD2CR1,LVD2SR

2.9 例外処理

表 2.13 に例外処理の概要比較を、表 2.14 にベクタ比較を、表 2.15 に例外処理ルーチンからの復帰命令比較を示します。

表 2.13 例外処理の概要比較

項目	RX630	RX660
例外事象	- 未定義命令例外 - 特権命令例外 - アクセス例外 - 浮動小数点例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ	- 未定義命令例外 - 特権命令例外 - アクセス例外 - 単精度浮動小数点例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ

表 2.14 ベクタ比較

項目	RX630	RX660
未定義命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
特権命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
アクセス例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
浮動小数点例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
リセット	固定ベクタテーブル	例外ベクタテーブル(EXTB)
ノンマスカブル割り込み	固定ベクタテーブル	例外ベクタテーブル(EXTB)
割り込み	高速割り込み	FINTV
	高速割り込み以外	割り込みベクタテーブル(INTB)
無条件トラップ	可変ベクタテーブル(INTB)	割り込みベクタテーブル(INTB)

表 2.15 例外処理ルーチンからの復帰命令比較

項目	RX630	RX660
未定義命令例外	RTE	RTE
特権命令例外	RTE	RTE
アクセス例外	RTE	RTE
浮動小数点例外	RTE	RTE
リセット	復帰不可能	復帰不可能
ノンマスカブル割り込み	禁止	禁止
割り込み	RTFI	RTFI
	RTE	RTE
無条件トラップ	RTE	RTE

2.10 割り込みコントローラ

表 2.16 に割り込みコントローラの概要比較を、表 2.17 に割り込みコントローラのレジスタ比較を示します。

表 2.16 割り込みコントローラの概要比較

項目		RX630(ICUb)	RX660(ICUF)
割り込み	周辺機能 割り込み	- 周辺モジュールからの割り込み - 割り込み検出 : エッジ検出/レベル検出 - 接続している周辺モジュールの 要因ごとの検出方法は固定 - グループ割り込み機能 : 複数の割り込みを 1 つの割り込み ベクタに割り当て - エッジ検出割り込みグループ 数 : 7 (グループ 0~6) - レベル検出割り込みグループ 数 : 1 (グループ 12)	- 周辺モジュールからの割り込み - 割り込みの検出方法 : エッジ検出またはレベル検出 (割り込み要因ごとに検出方法は 固定) - グループ割り込み : 複数の割り込み要因をグループ 化し、1 つの割り込み要因として 扱う機能^(注 1) - グループ IE0 割り込み : ICLK を動作クロックとする コプロセッサの割り込み要因 (エッジ検出) - グループ BE0 割り込み : PCLKB を動作クロックとす る周辺モジュールの割り込み 要因(エッジ検出) - グループ BL0/BL1/BL2 割り込み : PCLKB を動作クロックとす る周辺モジュールの割り込み 要因(レベル検出) - グループ AL0/AL1 割り込み : PCLKA を動作クロックとす る周辺モジュールの割り込み 要因(レベル検出) - 選択型割り込み B : 割り込みベクタ番号 128~207 に、 PCLKB を動作クロックとする 周辺モジュールの割り込み要因 からそれぞれ任意の 1 つを割り 当てることが可能 - 選択型割り込み A : 割り込みベクタ番号 208~255 に、PCLKA を動作クロックとす る周辺モジュールの割り込み要因 からそれぞれ任意の 1 つを 割り当てることが可能

項目		RX630(ICUb)	RX660(ICU ^F)
割り込み	周辺機能 割り込み	• ユニット選択機能：2つの割り込み要求のうち一方の割り込み要求を選択 – ユニット数：6	—
	外部端子 割り込み	• IRQ0～IRQ15 端子からの割り込み • 要因数：16 • 割り込み検出： Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 • デジタルフィルタ機能：あり	• IRQ_i 端子($i = 0 \sim 15$)への入力信号による割り込み • 割り込み検出： Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 • デジタルフィルタを使用することにより、ノイズを除去することが可能
	ソフト ウェア 割り込み	• レジスタ書き込みによる割り込み • 要因数：1	• レジスタへの書き込みにより、割り込み要求を発生させることが可能 • 要因数：2
	割り込み 優先順位	レジスタにより優先順位を設定	割り込み要因プライオリティレジスタ r(IPRr)($r = 000 \sim 255$)により優先レベルを設定
	高速割り込み 機能	CPU の割り込み処理を高速化可能。 1 要因にのみ設定	CPU の割り込み応答時間を短縮可能。 1 つの割り込み要因にのみ設定可能
	DTC、 DMAC 制御	割り込み要因により DTC や DMAC の起動が可能	割り込み要因により DTC や DMAC の起動が可能
ノンマスク ブル割り込み	NMI 端子 割り込み	• NMI 端子からの割り込み • 割り込み検出： – 立ち下りエッジ – 立ち上がりエッジ • デジタルフィルタ機能：あり	• NMI 端子への入力信号による割り込み • 割り込み検出： – 立ち下りエッジ – 立ち上がりエッジ • デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止 割り込み	発振停止検出時の割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダ フロー/リフ レッシュエ ラー割り込 み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダ フロー/リフ レッシュエ ラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1)の電圧監視割り込み	電圧検出回路 1 (LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2)の電圧監視割り込み	電圧検出回路 2 (LVD2)からの割り込み
	RAM エラー 割り込み	—	RAM のパリティチェックエラーを検出したときの割り込み
低消費電力 状態からの 復帰	スリープ モード	ノンマスクブル割り込み、全割り込み要因で復帰	すべての割り込み要因で復帰

項目		RX630(ICUb)	RX660(ICUF)
低消費電力状態からの復帰	全モジュールクロックストップモード	ノンマスクابل割り込み、IRQ0～IRQ15 割り込み、 TMR 割り込み、USB レジューム割り込み 、RTC アラーム/周期割り込みで復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、RTC アラーム、RTC 周期、IWDt、 REMC 割り込み、選択型割り込み 146～157) で復帰
	ソフトウェアスタンバイモード	ノンマスクابل割り込み、IRQ0～IRQ15 割り込み、 USB レジューム割り込み 、RTC アラーム/周期割り込みで復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、RTC アラーム、RTC 周期、IWDt、 REMC 割り込み)で復帰
	ディープソフトウェアスタンバイモード	—	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、RTC アラーム、RTC 周期) で復帰

注 1. 割り込み要因が割り当てられていないグループは予約です。また、そのグループに対応するレジスタは存在しません。

表 2.17 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX630(ICUb)	RX660(ICUF)
IPRn ^(注1) (RX630) IPRr (RX660)	—	割り込み要因プライオリティレジスタ n (n = 000～253)	割り込み要因プライオリティレジスタ r(r = 000～ 255)
SWINTR2R	—	—	ソフトウェア割り込み 2 起動レジスタ
DTCERN ^(注2)	DTCE	DTC 転送要求許可ビット (n = 027～251)	DTC 転送要求許可ビット (n = 026～255)
NMISR	RAMST	—	RAM エラー割り込みステータスフラグ
NMIER	RAMEN	—	RAM エラー割り込み許可ビット
GRPm	—	グループ m 割り込み要因レジスタ (m = 00～06,12)	—
GRPBL0 GRPBL1 GRPBL2	—	—	グループ BL0/BL1/BL2 割り込み要求レジスタ
GRPAL0	—	—	グループ AL0 割り込み要求レジスタ
GENm	—	グループ m 割り込み許可レジスタ (m = 00～06,12)	—
GENBL0 GENBL1 GENBL2	—	—	グループ BL0/BL1/BL2 割り込み要求許可レジスタ
GENAL0	—	—	グループ AL0 割り込み要求許可レジスタ
GENm	—	グループ m 割り込み許可レジスタ (m = 00～06,12)	—
GCRm	—	グループ m 割り込みクリアレジスタ (m = 00～06,12)	—
SEL	—	ユニット選択レジスタ	—
PIBRk	—	—	選択型割り込み B 要求レジスタ k (k = 0h,1h,5h,6h,8h～Ah,Ch,Dh)
PIARK	—	—	選択型割り込み A 要求レジスタ k (k = 0h～5h,Bh,Ch)
SLIBXRn	—	—	選択型割り込み B 要因選択レジスタ Xn

レジスタ	ビット	RX630(ICUb)	RX660(ICU ^F)
			(n = 128~143)
SLIBRn	—	—	選択型割り込み B 要因選択レジスタ n (n = 144~207)
SLIARn	—	—	選択型割り込み A 要因選択レジスタ n (n = 208~255)
SLIPRCR	—	—	選択型割り込み要因選択レジスタ 書き込み保護レジスタ

注 1. RX630 グループでは n=254,255 は予約領域です。

注 2. RX630 グループでは n=252~255 は予約領域です。

2.11 バス

表 2.18 にバスの概要比較を、表 2.19 にバスのレジスタ比較を示します

表 2.18 バスの概要比較

項目		RX630	RX660
CPU バス	命令バス	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM,ROM) • システムクロック(ICLK)に同期して動作	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM,コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
	オペランドバス	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM,ROM) • システムクロック(ICLK)に同期して動作	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM,コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	• RAM を接続	• RAM を接続
	メモリバス 2	• ROM を接続	• コードフラッシュメモリを接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック(ICLK)に同期して動作	• CPU を接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	• DTC,DMAC を接続 • 内蔵メモリを接続 (RAM,ROM) • システムクロック(ICLK)に同期して動作	• DTC,DMAC を接続 • 内蔵メモリを接続 (RAM,コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス1	• 周辺機能(DTC,DMAC,割り込みコントローラ,バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作	• 周辺機能(TFU,DTC,DMAC,割り込みコントローラ,バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作
	内部周辺バス2	• 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス3	• 周辺機能(USB)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(DOC,REMC,CANFD,CMPC)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス4	予約領域	• 周辺機能(MTU,RSPI,SCIi)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス5	予約領域	• 周辺機能(RSCI,CANFD)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス6	• ROM(P/E 時)、E2 データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作	• コードフラッシュメモリ(P/E 時)、データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作
外部バス	CS領域	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作	• 外部デバイスを接続 • 外部バスクロック(BCLK)に同期して動作

表 2.19 バスのレジスタ比較

レジスタ	ビット	RX630	RX660
CSnCR	—	CSn 制御レジスタ (n = 0~7)	CSn 制御レジスタ (n = 0~3)
	BSIZE[1:0]	外部バス幅選択ビット b5 b4 0 0 : 16 ビットバス空間に設定 0 1 : 32 ビットバス空間に設定 1 0 : 8 ビットバス空間に設定 1 1 : 設定しないでください	外部バス幅選択ビット b5 b4 0 0 : 16 ビットバス空間に設定 0 1 : 設定しないでください 1 0 : 8 ビットバス空間に設定 1 1 : 設定しないでください
CSnREC	—	CSn リカバリサイクル設定レジスタ (n = 0~7)	CSn リカバリサイクル設定レジスタ (n = 0~3)
CSnMOD	—	CSn モードレジスタ (n = 0~7)	CSn モードレジスタ (n = 0~3)
CSnWCR1	—	CSn ウェイト制御レジスタ 1 (n = 0~7)	CSn ウェイト制御レジスタ 1 (n = 0~3)
CSnWCR2	—	CSn ウェイト制御レジスタ 2 (n = 0~7)	CSn ウェイト制御レジスタ 2 (n = 0~3)
BUSPRI	BPHB[1:0]	—	内部周辺バス 4、5 プライオリティ制御ビット

2.12 メモリプロテクションユニット

表 2.20 にメモリプロテクションユニットのレジスタ比較を示します。

表 2.20 メモリプロテクションユニットのレジスタ比較

レジスタ	ビット名	RX630(MPU)	RX660(MPU)
MPECLR	CLR	エラーステータスクリアビット 【読み出し時】 0 : 読み出し固定 【書き込み時】 0 : 何もしない 1 : MPESTS.DRW, DMPER, IMPER ビットを“0”にします。	エラーステータスクリアビット 【読み出し時】 0 : 読み出し固定 【書き込み時】 0 : 何もしない 1 : MPESTS.DRW, DA, IA ビットを “0”にします。
MPESTS	IA(RX630) IMPER(RX660)	命令メモリプロテクションエラー発生 ビット	命令メモリプロテクションエラー発生 ビット
	DA(RX630) DMPER(RX660)	データメモリプロテクションエラー発生 ビット	データメモリプロテクションエラー発生 ビット

2.13 DMA コントローラ

表 2.21 に DMA コントローラの概要比較を、表 2.22 に DMA コントローラレジスタ比較を示します。

表 2.21 DMA コントローラの概要比較

項目		RX630(DMACA)	RX660(DMACA ^a)
チャンネル数		4 チャンネル(DMACm (m = 0~3))	8 チャンネル(DMACm(m = 0~7))
転送空間		512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のうち予約 領域を除く領域)	512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のうち予約 領域を除く領域)
最大転送データ数		1M データ (ブロック転送モード最大総転送数: 1024 データ×1024 ブロック)	64M データ (ブロック転送モード最大総転送 数:1024 データ× 65536 ブロック)
DMAC 起動要因		- チャンネルごとに起動要因を選択可能 - ソフトウェアトリガ - 周辺モジュールからの 割り込み要求/外部割り込み 入力端子へのトリガ入力	- チャンネルごとに起動要因を選択可能 - ソフトウェアトリガ - 周辺モジュールからの 割り込み要求/外部割り込み 入力端子へのトリガ入力
チャンネル優先順位		チャンネル 0 > チャンネル 1 > チャンネル 2 > チャンネル 3(チャンネル 0 が最優先)	チャンネル 0 > チャンネル 1 > チャンネル 2 > チャンネル 3...>チャンネル 7 (チャンネル 0 が最優先)
転送データ	1 データ	ビット長:8 ビット、16 ビット、 32 ビット	ビット長:8 ビット、16 ビット、 32 ビット
	ブロックサイズ	データ数:1~1024 データ	データ数:1~1024 データ
転送モード	ノーマル転送 モード	1 回の DMA 転送要求で 1 データを 転送 - 総データ転送数を指定しない設定 (フリーランニングモード)が可能	1 回の DMA 転送要求で 1 データを 転送 - 総データ転送数を指定しない設定 (フリーランニングモード)が可能
	リピート転送 モード	1 回の DMA 転送要求で 1 データを 転送 - 転送元または転送先で設定した リピートサイズ分のデータを 転送すると、転送開始時の アドレスに復帰 - リピートサイズは最大 1024 回設定 可能	1 回の DMA 転送要求で 1 データを 転送 - 転送元または転送先で設定した リピートサイズ分のデータを 転送すると、転送開始時の アドレスに復帰 - リピートサイズは最大 1024 回設定 可能
	ブロック転送 モード	1 回の DMA 転送要求で 1 ブロック のデータを転送 - ブロックサイズは最大 1024 データ 設定可能	1 回の DMA 転送要求で 1 ブロック のデータを転送 - ブロックサイズは最大 1024 データ 設定可能
選択機能	拡張リピート エリア機能	- 転送アドレスレジスタの上位ビット の値を固定して特定範囲のアドレス を繰り返す設定が可能 - 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に 設定可能	- 転送アドレスレジスタの上位ビット の値を固定して特定範囲のアドレス を繰り返す設定が可能 - 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に 設定可能

項目		RX630(DMACA)	RX660(DMACA ^a)
割り込み要求	転送終了割り込み	転送カウンタで設定したデータ数を転送終了時に発生	- ノーマル転送モードの場合、指定回数の転送が終了したときに発生 - リピート転送モードの場合、指定リピート回数の転送が終了したときに発生 - ブロック転送モードの場合、指定ブロック数の転送が終了したときに発生
	転送エスケープ終了割り込み	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバーフローしたときに発生	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバーフローしたときに発生
イベントリンク機能		—	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
消費電力低減機能		モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.22 DMA コントローラレジスタ比較

レジスタ	ビット名	RX630 (DMACA)	RX660(DMACA ^a)
DMCRB	—	DMA ブロック転送カウントレジスタ (b9-b0)	DMA ブロック転送カウントレジスタ (b15-b0)
DMIST	—	—	DMAC74 割り込みステータスマニタレジスタ

2.14 データトランスファコントローラ

表 2.23 にデータトランスファコントローラの概要比較を、表 2.24 にデータトランスファコントローラのレジスタ比較を示します。

表 2.23 データトランスファコントローラの概要比較

項目	RX630(DTCa)	RX660(DTCb)
転送チャンネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピートサイズは最大 256 データ設定可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは最大 256 データ設定可能	- ノーマル転送モード 1 回の起動で 1 つのデータを転送する - リピート転送モード 1 回の起動で 1 つのデータを転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256 × 32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能
チェーン転送機能	- 割り込み要因に対応するチャンネルの転送が可能（ICU からの DTC 起動要求で転送） 1 つの起動要因に対して複数のデータ転送が可能（チェーン転送） - チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能

項目	RX630(DTCa)	RX660(DTCb)
シーケンス転送	—	複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能 - シーケンス転送の起動要因は同時に1つのみ選択可能 - シーケンスは、1つの起動要因に対し最大256通り - 転送要求によって最初に転送されたデータがシーケンスを決定 - シーケンスは、1回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能
転送空間	- ショートアドレスモードのとき16M バイト ("0000 0000h"~"007FF FFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき4G バイト("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)	- ショートアドレスモードのとき16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき4G バイト("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)
データ転送単位	1 データのビット長： 8 ビット、 16 ビット、 32 ビット 1 ブロックサイズのデータ数： 1~256 データ	1 データ： 1 バイト(8 ビット)、 1 ワード(16 ビット)、 1 ロングワード(32 ビット) 1 ブロックサイズ： 1~256 データ
CPU 割り込み要求	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	—	1 回のデータ転送後(ブロックの場合は1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	転送情報のリードスキップを指定可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレス固定の場合、または転送先アドレス固定の場合、ライトバックスキップを実行可能	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	—	転送情報のライトバックを実行しない設定が可能
ディスプレースメント加算	—	転送元アドレスにディスプレースメントを加算可能(転送情報ごとに選択)

項目	RX630(DTCa)	RX660(DTCb)
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.24 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX630(DTCa)	RX660(DTCb)
MRA	WBDIS	—	ライトバックディスエーブルビット ^(注1)
MRB	SQEND	—	シーケンス転送終了ビット
	INDX	—	インデックステーブル参照ビット
MRC	—	—	DTC モードレジスタ C
DTCVBR	—	DTC ベクタベースアドレス 【下位 12 ビット】 読むと “0” が読めます。書く場合、“0” としてください	DTC ベクタベースレジスタ 下位 10 ビットは予約ビットで、値は “0” 固定です。書く場合、“0” を書いてください。
DTCIBR	—	—	DTC インデックステーブルベースレジスタ
DTCOR	—	—	DTC オペレーションレジスタ
DTCSQE	—	—	DTC シーケンス転送許可レジスタ
DTCDISP	—	—	DTC アドレスディスプレースメントレジスタ

注 1. 転送情報は RAM 領域に配置しますが、MRA.WBDIS ビットを“1”(ライトバックしない)にした場合は、ROM 領域に配置することもできます。

2.15 I/O ポート

表 2.26～表 2.27 に I/O ポートの概要比較を、表 2.28 に I/O ポートの機能比較を、表 2.30 に I/O ポートのレジスタ比較を示します。

表 2.25 I/O ポートの概要比較(144 ピン)

ポートシンボル	RX630(145 ピン,144 ピン)	RX660(144 ピン)
PORT0	P00～P03,P05,P07	P00～P07
PORT1	P12～P17	P12～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P56	P50～P56
PORT6	P60～P67	P60～P67
PORT7	P70～P77	P70～P77
PORT8	P80～P83,P86,P87	P80～P83,P86,P87
PORT9	P90～P93	P90～P93
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF5	PF5～PF7
PORTH	—	PH0～PH3,PH6 ^(注1) ,PH7 ^(注1)
PORTJ	PJ3,PJ5	PJ1,PJ3～PJ7
PORTK	PK2～PK5	PK2～PK5
PORTL	PL0,PL1	PL0,PL1
PORTN	—	PN6,PN7

注 1. ROM 容量が 64K バイトの製品にはありません。

表 2.26 I/O ポートの概要比較(100 ピン)

ポートシンボル	RX630(100 ピン)	RX660(100 ピン)
PORT0	P05,P07	P03~P07
PORT1	P12~P17	P12~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	P50~P55
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTH	—	PH0~PH3, PH6, PH7
PORTJ	PJ3	PJ1,PJ3,PJ6,PJ7
PORTN	—	PN6

表 2.27 I/O ポートの概要比較(80 ピン)

ポートシンボル	RX630(80 ピン)	RX660(80 ピン)
PORT0	P05、P07	P03~P07
PORT1	P12~P17	P12~P17
PORT2	P20,P21,P26,P27	P20,P21,P26,P27
PORT3	P30~P32,P34~P37	P30~P32,P34~P37
PORT4	P40~P47	P40~P47
PORT5	P54,P55	P54,P55
PORTA	PA0~PA6	PA0~PA6
PORTB	PB0~PB7	PB0~PB7
PORTC	PC2~PC7	PC2~PC7
PORTD	PD0~PD2	PD0~PD2
PORTE	PE0~PE5	PE0~PE5
PORTH	—	PH0~PH3,PH6 ^(注1) , PH7 ^(注1)
PORTJ	—	PJ1,PJ6,PJ7
PORTN	—	PN6

注 1. ROM 容量が 64K バイトの製品にはありません。

表 2.28 I/O ポートの機能比較

項目	ポートシンボル	RX630	RX660
入力プルアップ機能	PORT0	P00~P03,P05,P07	P00~P07
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34,P36,P37	P30~P34,P36,P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P57	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P87	P80~P83,P86,P87
	PORT9	P90~P97	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF0~PF5	PF5~PF7
	PORTG	PG0,PG1,PG2~PG7	—
	PORTH	PH4,PH5	PH0~PH3,PH6,PH7
	PORTJ	PJ3,PJ5	PJ1,PJ3~PJ5,PJ6,PJ7
	PORTK	PK0~PK7	PK2~PK5
	PORTL	PL0~PL4	PL0,PL1
	PORTN	—	PN6,PN7
オープンドレイン 出力機能	PORT0	P00~P03,P05,P07	P00~P07
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34,P36,P37	P30~P34,P36,P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P57	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P87	P80~P83,P86,P87
	PORT9	P90~P97	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF0~PF5	PF5~PF7
	PORTG	PG0,PG1,PG2~PG7	—
	PORTH	PH4,PH5	PH0~PH3,PH6,PH7
	PORTJ	PJ3,PJ5	PJ1,PJ3~PJ5,PJ6,PJ7
	PORTK	PK0~PK7	PK2~PK5
	PORTL	PL0~PL4	PL0,PL1
	PORTN	—	PN6,PN7
5V トレラント	PORT0	P07	—
	PORT1	P12~P17	P12,P13,P16,P17
	PORT2	P20~P25	—
	PORT3	P30~P34	—
	PORT5	P50~P52,P54~P57	—
	PORT6	P67	—

項目	ポートシンボル	RX630	RX660
5V トレラント	PORT7	P74~P77	—
	PORT8	P80~P82	—
	PORTA	PA1~PA4,PA6	—
	PORTB	PB0~PB7	—
	PORTC	PC0~PC7	—

表 2.29 I/O ポートの駆動能力切り替え機能比較

ポートシンボル	切り替え機能	RX630	RX660
PORT0	通常固定	—	P03,P05~P07
	通常/高駆動	P00~P02	P00~P02,P04
	高駆動固定	P03,P05,P07	—
PORT1	通常/高駆動	—	P12~P17
	高駆動固定	P10~P17	—
PORT2	通常/高駆動	P27	P20~P27
	高駆動固定	P20~P26	—
PORT3	通常固定	P36	P36,P37
	通常/高駆動	P30~P34,P37	P30~P34
PORT4	通常固定	P40~P47	P40~P47
PORT5	通常/高駆動	P50~P52,P56,P57	P50~P56
	高駆動固定	P53~P55	—
PORT6	通常/高駆動	P60~P67	P60~P67
PORT7	通常/高駆動	P70~P77	P70~P77
PORT8	通常/高駆動	—	P80~P83,P86,P87
	高駆動固定	P80~P87	—
PORT9	通常/高駆動	P90~P97	P90~P93
PORTA	通常/高駆動	PA0~PA7	PA0~PA7
PORTB	通常/高駆動	PB0~PB7	PB0~PB7
PORTC	通常/高駆動	PC0~PC7	PC0~PC7
PORTD	通常/高駆動	PD0~PD7	PD0~PD7
PORTE	通常/高駆動	PE0~PE7	PE0~PE7
PORTF	通常/高駆動	—	PF5~PF7
	高駆動固定	PF0~PF5	—
PORTG	通常固定	PG0,PG1	—
	高駆動固定	PG2~PG7	—
PORTH	通常/高駆動	—	PH0~PH3,PH6,PH7
	高駆動固定	PH4,PH5	—
PORTJ	通常固定	—	PJ6,PJ7
	通常/高駆動	—	PJ1,PJ3~PJ5
	高駆動固定	PJ3,PJ5	—
PORTK	通常/高駆動	—	PK2~PK5
	高駆動固定	PK0~PK7	—
PORTL	通常/高駆動	—	PL0,PL1
	高駆動固定	PL0~PL4	—
PORTN	通常/高駆動	—	PN6,PN7

表 2.30 I/O ポートのレジスタ比較

レジスタ	ビット名	RX630	RX660
PDR	B0～B7	Pm0～7 方向制御ビット (m = 0～9,A～H,J～L)	Pm0～7 方向制御ビット (m = 0～9,A～F,H,J～L,N)
PODR	B0～B7	Pm0～7 出力データ格納ビット (m = 0～9,A～H,J～L)	Pm0～7 出力データ格納ビット (m = 0～9,A～F,H,J～L,N)
PIDR	B0～B7	Pm0～7 ビット (m = 0～9,A～H,J～L)	Pm0～7 ビット (m = 0～9,A～F,H,J～L,N)
PMR	—	Pm0～7 端子モード制御ビット (m = 0～9,A～H,J～L)	Pm0～7 端子モード制御ビット (m = 0～9,A～F,H,J～L,N)
ODR0	—	Pm1,出力形態指定ビット (m = 0～9,A～G,J～L) ポート PE1 以外の場合 奇数 偶数 ビット ビット x 0 : CMOS 出力 x 1 : N チャネルオープン ドレイン (b1、b3、b5、b7 : 予約ビット) ポート PE1 の場合 b3 b2 0 0 : CMOS 出力 0 1 : N チャネルオープン ドレイン 1 0 : P チャネルオープン ドレイン 1 1 : 設定しないでください	Pm1 出力形態指定ビット (m = 0～9,A～E,H,J～L) 0 : CMOS 出力 1 : N チャネルオープンドレイン
ODR1	B0,B2,B4,B6	Pm4,5,6,7 出力形態指定ビット (m = 0～9,A～H,J～L)	Pm4,5,6,7 出力形態指定ビット (m = 0～8,A～F,H,J,K,N)
PCR	B0～B7	Pm0～7 入力プルアップ抵抗制御 ビット (m = 0～9,A～H,J～L)	Pm0～7 入力プルアップ抵抗制御 ビット (m = 0～9,A～F,H,J～L,N)
DSCR	—	駆動能力制御レジスタ (m = 0,2,5～7,9,A～E,G)	駆動能力制御レジスタ (m = 0～3,5～9,A～F,H,J～L,N)

2.16 マルチファンクションピンコントローラ

表 2.31 にマルチプル端子の割り当て端子比較を、表 2.32～表 2.51 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**橙字**は RX630 グループのみ、**青字**は RX660 グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.31 マルチプル端子の割り当て端子比較

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
割り込み	NMI (入力)	P35	○	○	○	○	○	○
	IRQ0-DS (入力)	P30	○	○	○	○	○	○
	IRQ0 (入力)	P50	×	×	×	○	○	×
		P60	×	×	×	○	×	×
		P70	×	×	×	○	×	×
		P90	×	×	×	○	×	×
		PA0	×	×	×	○	○	○
		PD0	○	○	○	○	○	○
		PH1	×	×	×	○	○	○
	IRQ1-DS (入力)	P31	○	○	○	○	○	○
	IRQ1 (入力)	P51	×	×	×	○	○	×
		P61	×	×	×	○	×	×
		P71	×	×	×	○	×	×
		PD1	○	○	○	○	○	○
		PH2	×	×	×	○	○	○
	IRQ2-DS (入力)	P32	○	○	○	○	○	○
	IRQ2 (入力)	P12	○	○	○	○	○	○
		P52	×	×	×	○	○	×
		P62	×	×	×	○	×	×
		P82	×	×	×	○	×	×
		PB2	×	×	×	○	○	○
		PD2	○	○	○	○	○	○
	IRQ3-DS (入力)	P33	○	○	×	○	○	×
	IRQ3 (入力)	P13	○	○	○	○	○	○
		P23	×	×	×	○	○	×
		P53	×	×	×	○	○	×
		P63	×	×	×	○	×	×
		P83	×	×	×	○	×	×
		PB3	×	×	×	○	○	○
		PD3	○	○	×	○	○	×
	IRQ4-DS (入力)	PB1	○	○	○	○	○	○
	IRQ4 (入力)	P14	○	○	○	○	○	○
		P34	○	○	○	○	○	○
		P37	×	×	×	○	○	○
		P54	×	×	×	○	○	○
		P64	×	×	×	○	×	×
		PB4	×	×	×	○	○	○
		PD4	○	○	×	○	○	×
		PF5	○	×	×	○	×	×

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
割り込み	IRQ5-DS (入力)	PA4	○	○	○	○	○	○
	IRQ5 (入力)	P15	○	○	○	○	○	○
		P25	×	×	×	○	○	×
		P36	×	×	×	○	○	○
		PA5	×	×	×	○	○	○
		PC5	×	×	×	○	○	○
		PD5	○	○	×	○	○	×
		PE5	○	○	○	○	○	○
	IRQ6-DS (入力)	PA3	○	○	○	○	○	○
	IRQ6 (入力)	P16	○	○	○	○	○	○
		P26	×	×	×	○	○	○
		P56	×	×	×	○	×	×
		PB6	×	×	×	○	○	○
		PD6	○	○	×	○	○	×
		PE6	○	○	×	○	○	×
	IRQ7-DS (入力)	PE2	○	○	○	○	○	○
	IRQ7 (入力)	P17	○	○	○	○	○	○
		P27	×	×	×	○	○	○
		P77	×	×	×	○	×	×
		PA7	×	×	×	○	○	×
		PD7	○	○	×	○	○	×
		PE7	○	○	×	○	○	×
	IRQ8-DS (入力)	P40	○	○	○	○	○	○
	IRQ8 (入力)	P00	○	×	×	○	×	×
		P20	○	○	○	○	○	○
		P73	×	×	×	○	×	×
		P80	×	×	×	○	×	×
		PE0	×	×	×	○	○	○
	IRQ9-DS (入力)	P41	○	○	○	○	○	○
	IRQ9 (入力)	P01	○	×	×	○	×	×
		P21	○	○	○	○	○	○
		P81	×	×	×	○	×	×
		P91	×	×	×	○	×	×
		PE1	×	×	×	○	○	○
	IRQ10-DS (入力)	P42	○	○	○	○	○	○
	IRQ10 (入力)	P02	○	×	×	○	×	×
		P55	○	○	○	○	○	○
		P72	×	×	×	○	×	×
		P92	×	×	×	○	×	×
		PA2	×	×	×	○	○	○
		PC2	×	×	×	○	○	○
	IRQ11-DS (入力)	P43	○	○	○	○	○	○
	IRQ11 (入力)	P03	○	×	×	○	○ ^(注1)	○
		P93	×	×	×	○	×	×
		PA1	○	○	○	○	○	○
		PC3	×	×	×	○	○	○
		PE3	×	×	×	○	○	○
		PJ3	×	×	×	○	○	×

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
割り込み	IRQ12-DS (入力)	P44	○	○	○	○	○	○
	IRQ12 (入力)	P24	×	×	×	○	○	×
		P74	×	×	×	○	×	×
		PB0	○	○	○	○	○	○
		PC1	○	○	×	○	○	×
		PC4	×	×	×	○	○	○
		PE4	×	×	×	○	○	○
	IRQ13-DS (入力)	P45	○	○	○	○	○	○
	IRQ13 (入力)	P05	○	○	○	○	○	○
		P65	×	×	×	○	×	×
		P75	×	×	×	○	×	×
		PB5	×	×	×	○	○	○
		PC6	○	○	○	○	○	○
		PJ5	×	×	×	○	×	×
	IRQ14-DS (入力)	P46	○	○	○	○	○	○
	IRQ14 (入力)	P66	×	×	×	○	×	×
		P76	×	×	×	○	×	×
		P86	×	×	×	○	×	×
		PA6	×	×	×	○	○	○
		PC0	○	○	×	○	○	×
		PC7	○	○	○	○	○	○
	IRQ15-DS (入力)	P47	○	○	○	○	○	○
	IRQ15 (入力)	P07	○	○	○	○	○	○
		P22	×	×	×	○	○	×
		P67	○	×	×	○	×	×
		P87	×	×	×	○	×	×
		PB7	×	×	×	○	○	○
マルチファンクション タイマユニット 2	MTIOC0A (入出力)	P34	○	○	○	○	○	○
		PB3	○	○	○	○	○	○
		PC4	×	×	×	○	○	○
	MTIOC0B (入出力)	P13	○	○	○	○	○	○
		P15	○	○	○	○	○	○
		PA1	○	○	○	○	○	○
	MTIOC0C (入出力)	P32	○	○	○	○	○	○
		PB1	○	○	○	○	○	○
		PC5	×	×	×	○	○	○
	MTIOC0D (入出力)	P33	○	○	×	○	○	×
		PA3	○	○	○	○	○	○
	MTIOC1A (入出力)	P20	○	○	○	○	○	○
		PE4	○	○	○	○	○	○
	MTIOC1B (入出力)	P21	○	○	○	○	○	○
		PB5	○	○	○	○	○	○
		PE3	×	×	×	○	○	○
	MTIOC2A (入出力)	P26	○	○	○	○	○	○
		PB5	○	○	○	○	○	○
	MTIOC2B (入出力)	P27	○	○	○	○	○	○
		PE5	○	○	○	○	○	○
	MTIOC3A (入出力)	P14	○	○	○	○	○	○

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
マルチファンクション タイマユニット 2	MTIOC3A (入出力)	P17	○	○	○	○	○	○
		PC1	○	○	×	○	○	×
		PC7	○	○	○	○	○	○
		PJ1	×	×	×	○	○	○
	MTIOC3B (入出力)	P17	○	○	○	○	○	○
		P22	○	○	×	○	○	×
		P80	○	×	×	○	×	×
		PA1	×	×	×	○	○	○
		PB7	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
		PE1	×	×	×	○	○	○
		PH0	×	×	×	○	○	○
	MTIOC3C (入出力)	P16	○	○	○	○	○	○
		P56	○	×	×	○	×	×
		PC0	○	○	×	○	○	×
		PC6	○	○	○	○	○	○
		PJ3	○	○	×	○	○	×
	MTIOC3D (入出力)	P16	○	○	○	○	○	○
		P23	○	○	×	○	○	×
		P81	○	×	×	○	×	×
		PA6	×	×	×	○	○	○
		PB0	×	×	×	○	○	○
		PB6	○	○	○	○	○	○
		PC4	○	○	○	○	○	○
		PE0	×	×	×	○	○	○
		PH1	×	×	×	○	○	○
	MTIOC4A (入出力)	P21	×	×	×	○	○	○
		P24	○	○	×	○	○	×
		P55	×	×	×	○	○	○
		P82	○	×	×	○	×	×
		PA0	○	○	○	○	○	○
		PB3	○	○	○	○	○	○
		PE2	○	○	○	○	○	○
		PE4	×	×	×	○	○	○
	MTIOC4B (入出力)	P30	○	○	○	○	○	○
		P54	○	○	○	○	○	○
		PC2	○	○	○	○	○	○
		PD1	○	○	○	○	○	○
		PE3	○	○	○	○	○	○
		P17	×	×	×	○	○	○
	MTIOC4C (入出力)	P25	○	○	×	○	○	×
		P83	○	×	×	○	×	×
		P87	×	×	×	○	×	×
		PA4	×	×	×	○	○	○
		PB1	○	○	○	○	○	○
		PE1	○	○	○	○	○	○
		PE5	○	○	○	○	○	○
		PH2	×	×	×	○	○	○

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
マルチファンクション タイマユニット 2	MTIOC4D (入出力)	P31	○	○	○	○	○	○
		P55	○	○	○	○	○	○
		P86	×	×	×	○	×	×
		PA3	×	×	×	○	○	○
		PC3	○	○	○	○	○	○
		PD2	○	○	○	○	○	○
		PE4	○	○	○	○	○	○
		PH3	×	×	×	○	○	○
	MTIC5U (入力)	P12	×	×	×	○	○	○
		PA4	○	○	○	○	○	○
		PD7	○	○	×	○	○	×
	MTIC5V (入力)	PA3	×	×	×	○	○	○
		PA6	○	○	○	○	○	○
		PD6	○	○	×	○	○	×
	MTIC5W (入力)	PB0	○	○	○	○	○	○
		PD5	○	○	×	○	○	×
	MTIOC6A (入出力)	PE7				○	○	×
	MTIOC6B (入出力)	PA5				○	○	○
		PA6				○	○	○
	MTIOC6C (入出力)	PE6				○	○	×
	MTIOC6D (入出力)	PA0				○	○	○
	MTIOC7A (入出力)	PA2				○	○	○
		PE2				○	○	○
	MTIOC7B (入出力)	PA1				○	○	○
	MTIOC7C (入出力)	P67				○	×	×
		PA4				○	○	○
	MTIOC7D (入出力)	P66				○	×	×
		PE4				○	○	○
	MTIOC8A (入出力)	PD6				○	○	×
	MTIOC8B (入出力)	PD4				○	○	×
	MTIOC8C (入出力)	PD5				○	○	×
	MTIOC8D (入出力)	PD3				○	○	×
	MTCLKA (入力)	P14	○	○	○	○	○	○
		P24	○	○	×	○	○	×
		PA4	○	○	○	○	○	○
		PC6	○	○	○	○	○	○
	MTCLKB (入力)	P15	○	○	○	○	○	○
		P25	○	○	×	○	○	×
		PA6	○	○	○	○	○	○
		PC7	○	○	○	○	○	○
	MTCLKC (入力)	P22	○	○	×	○	○	×
		PA1	○	○	○	○	○	○
		PC4	○	○	○	○	○	○
	MTCLKD (入力)	P23	○	○	×	○	○	×
		PA3	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
ポートアウト プットイネー ブル 2	POE0# (入力)	PC4	○	○	○	○	○	○
		PD7	○	○	×	○	○	×

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
ポートアウト プットイネー ブル 2	POE0# (入力)	P32	×	×	×	○	○	○
		P93	×	×	×	○	×	×
		PD1	×	×	×	○	○	○
	POE1# (入力)	PB5	○	○	○			
		PD6	○	○	×			
	POE2# (入力)	P34	○	○	○			
		PA6	○	○	○			
		PD5	○	○	×			
	POE3# (入力)	P33	○	○	×			
		PB3	○	○	○			
		PD4	○	○	×			
	POE4# (入力)	P33				○	○	×
		P92				○	×	×
		PB5				○	○	○
		PD0				○	○	○
		PD6				○	○	×
	POE8# (入力)	P17	○	○	○	○	○	○
		P30	○	○	○	○	○	○
		PD3	○	○	×	○	○	×
		PE3	○	○	○	○	○	○
		PJ5	×	×	×	○	×	×
	POE10# (入力)	P32				○	○	○
		P34				○	○	○
		PA6				○	○	○
		PD5				○	○	×
	POE11# (入力)	P33				○	○	×
		PB3				○	○	○
		PD4				○	○	×
16ビットタイ マパルスユ ニット	TIOCA0 (入出力)	P86	○	×	×			
		PA0	○	○	○			
	TIOCB0 (入出力)	P17	○	○	○			
		PA1	○	○	○			
	TIOCC0 (入出力)	P32	○	○	○			
	TIOCD0 (入出力)	P33	○	○	×			
		PA3	○	○	○			
	TIOCA1 (入出力)	P56	○	×	×			
		PA4	○	○	○			
	TIOCB1 (入出力)	P16	○	○	○			
		PA5	○	○	○			
	TIOCA2 (入出力)	P87	○	×	×			
		PA6	○	○	○			
	TIOCB2 (入出力)	P15	○	○	○			
		PA7	○	○	×			
	TIOCA3 (入出力)	P21	○	○	○			
		PB0	○	○	○			
	TIOCB3 (入出力)	P20	○	○	○			
		PB1	○	○	○			
	TIOCC3 (入出力)	P22	○	○	×			

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
16ビットタイ マパルスユ ニット	TIOCC3 (入出力)	PB2	○	○	○			
	TIOCD3 (入出力)	P23	○	○	×			
		PB3	○	○	○			
	TIOCA4 (入出力)	P25	○	○	×			
		PB4	○	○	○			
	TIOCB4 (入出力)	P24	○	○	×			
		PB5	○	○	○			
	TIOCA5 (入出力)	P13	○	○	○			
		PB6	○	○	○			
	TIOCB5 (入出力)	P14	○	○	○			
		PB7	○	○	○			
	TCLKA (入力)	P14	○	○	○			
		PC2	○	○	○			
	TCLKB (入力)	P15	○	○	○			
		PA3	○	○	○			
		PC3	○	○	○			
	TCLKC (入力)	P16	○	○	○			
		PB2	○	○	○			
		PC0	○	○	×			
	TCLKD (入力)	P17	○	○	○			
		PB3	○	○	○			
		PC1	○	○	×			
	TIOCA6 (入出力)	PC6	○	×	×			
	TIOCB6 (入出力)	PC7	○	×	×			
	TIOCC6 (入出力)	PC4	○	×	×			
	TIOCD6 (入出力)	PC5	○	×	×			
	TIOCA7 (入出力)	PD0	○	×	×			
	TIOCB7 (入出力)	PD1	○	×	×			
	TIOCA8 (入出力)	PD2	○	×	×			
	TIOCB8 (入出力)	PD3	○	×	×			
	TIOCA9 (入出力)	PE2	○	×	×			
	TIOCB9 (入出力)	PE3	○	×	×			
	TIOCC9 (入出力)	PE0	○	×	×			
	TIOCD9 (入出力)	PE1	○	×	×			
	TIOCA10 (入出力)	PE4	○	×	×			
	TIOCB10 (入出力)	PE5	○	×	×			
	TIOCA11 (入出力)	PE6	○	×	×			
	TIOCB11 (入出力)	PE7	○	×	×			
	TCLKE (入力)	PC4	○	×	×			
	TCLKF (入力)	PC5	○	×	×			
	TCLKG (入力)	PD1	○	×	×			
	TCLKH (入力)	PD3	○	×	×			
プログラマ ブルパルス ジェネレータ	PO0 (出力)	P20	○	○	○			
	PO1 (出力)	P21	○	○	○			
	PO2 (出力)	P22	○	○	×			
	PO3 (出力)	P23	○	○	×			
	PO4 (出力)	P24	○	○	×			
	PO5 (出力)	P25	○	○	×			

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
プログラマ ブルパルス ジェネレータ	PO6 (出力)	P26	○	○	○			
	PO7 (出力)	P27	○	○	○			
	PO8 (出力)	P30	○	○	○			
	PO9 (出力)	P31	○	○	○			
	PO10 (出力)	P32	○	○	○			
	PO11 (出力)	P33	○	○	×			
	PO12 (出力)	P34	○	○	○			
	PO13 (出力)	P13	○	○	○			
		P15	○	○	○			
	PO14 (出力)	P16	○	○	○			
	PO15 (出力)	P14	○	○	○			
		P17	○	○	○			
	PO16 (出力)	P73	○	×	×			
		PA0	○	○	○			
	PO17 (出力)	PA1	○	○	○			
		PC0	○	○	×			
	PO18 (出力)	PA2	○	○	○			
		PC1	○	○	×			
		PE1	○	○	○			
	PO19 (出力)	P74	○	×	×			
		PA3	○	○	○			
	PO20 (出力)	P75	○	×	×			
		PA4	○	○	○			
	PO21 (出力)	PA5	○	○	○			
		PC2	○	○	○			
	PO22 (出力)	P76	○	×	×			
		PA6	○	○	○			
	PO23 (出力)	P77	○	×	×			
		PA7	○	○	×			
		PE2	○	○	○			
	PO24 (出力)	PB0	○	○	○			
		PC3	○	○	○			
	PO25 (出力)	PB1	○	○	○			
		PC4	○	○	○			
	PO26 (出力)	P80	○	×	×			
		PB2	○	○	○			
		PE3	○	○	○			
	PO27 (出力)	P81	○	×	×			
		PB3	○	○	○			
	PO28 (出力)	P82	○	×	×			
		PB4	○	○	○			
		PE4	○	○	○			
	PO29 (出力)	PB5	○	○	○			
		PC5	○	○	○			
	PO30 (出力)	PB6	○	○	○			
		PC6	○	○	○			
	PO31 (出力)	PB7	○	○	○			
		PC7	○	○	○			

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
8 ビットタイ マ	TMO0 (出力)	P22	○	○	×	○	○	×
		PB3	○	○	○	○	○	○
		PH1	×	×	×	○	○	○
	TMCI0 (入力)	P01	○	×	×	○	×	×
		P21	○	○	○	○	○	○
		PB1	○	○	○	○	○	○
		PH3	×	×	×	○	○	○
	TMRI0 (入力)	P00	○	×	×	○	×	×
		P20	○	○	○	○	○	○
		PA4	○	○	○	○	○	○
		PH2	×	×	×	○	○	○
	TMO1 (出力)	P17	○	○	○	○	○	○
		P26	○	○	○	○	○	○
	TMCI1 (入力)	P02	○	×	×	○	×	×
		P12	○	○	○	○	○	○
		P54	○	○	○	○	○	○
		PC4	○	○	○	○	○	○
	TMRI1 (入力)	P24	○	○	×	○	○	×
		PB5	○	○	○	○	○	○
	TMO2 (出力)	P16	○	○	○	○	○	○
		PC7	○	○	○	○	○	○
	TMCI2 (入力)	P15	○	○	○	○	○	○
		P31	○	○	○	○	○	○
		PC6	○	○	○	○	○	○
	TMRI2 (入力)	P14	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
	TMO3 (出力)	P13	○	○	○	○	○	○
		P32	○	○	○	○	○	○
		P55	○	○	○	○	○	○
	TMCI3 (入力)	P27	○	○	○	○	○	○
		P34	○	○	○	○	○	○
		PA6	○	○	○	○	○	○
	TMRI3 (入力)	P30	○	○	○	○	○	○
		P33	○	○	×	○	○	×
シリアルコ ミュニケー ションインタ フェース	RXD0 (入力)/ SMISO0 (入出力)/ SSCL0 (入出力)	P21	○	○	×	○	○	○
		P33	○	○	×	○	○	×
	TXD0 (出力)/ SMOSI0 (入出力)/ SSDA0 (入出力)	P20	○	○	×	○	○	○
		P32	○	○	×	○	○	○
	SCK0 (入出力)	P22	○	○	×	○	○	×
		P34	○	○	×	○	○	○
	CTS0# (入力)/ RTS0# (出力)/ SS0# (入力)	P23	○	○	×	○	○	×
		PJ3	○	○	×	○	○	×
	RXD1 (入力)/ SMISO1 (入出力)/ SSCL1 (入出力)	P15	○	○	○	○	○	○
		P30	○	○	○	○	○	○

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
シリアルコ ミュニケー ションインタ フェース	TXD1 (出力)/ SMOSI1 (入出力)/ SSDA1 (入出力)	P16	○	○	○	○	○	○
		P26	○	○	○	○	○	○
	SCK1 (入出力)	P17	○	○	○	○	○	○
		P27	○	○	○	○	○	○
	CTS1# (入力)/ RTS1# (出力)/ SS1# (入力)	P14	○	○	○	○	○	○
		P31	○	○	○	○	○	○
	RXD2 (入力)/ SMISO2 (入出力)/ SSCL2 (入出力)	P12	○	○	×	○	○	×
		P52	○	○	×	○	○	×
	TXD2 (出力)/ SMOSI2 (入出力)/ SSDA2 (入出力)	P13	○	○	×	○	○	×
		P50	○	○	×	○	○	×
	SCK2 (入出力)	P51	○	○	×	○	○	×
	CTS2# (入力)/ RTS2# (出力)/ SS2# (入力)	P54	○	○	×	○	○	×
		PJ5	×	×	×	○	×	×
	RXD3 (入力)/ SMISO3 (入出力)/ SSCL3 (入出力)	P16	○	○	×	○	○	○
		P25	○	○	×	○	○	×
	TXD3 (出力)/ SMOSI3 (入出力)/ SSDA3 (入出力)	P17	○	○	×	○	○	○
		P23	○	○	×	○	○	×
	SCK3 (入出力)	P15	○	○	×	○	○	○
		P24	○	○	×	○	○	×
	CTS3# (入力)/ RTS3# (出力)/ SS3# (入力)	P26	○	○	×	○	○	○
	RXD4 (入力)/ SMISO4 (入出力)/ SSCL4 (入出力)	PB0	○	×	×	○	○	○
		PK4	○	×	×	○	×	×
	TXD4 (出力)/ SMOSI4 (入出力)/ SSDA4 (入出力)	PB1	○	×	×	○	○	○
		PK5	○	×	×	○	×	×
	SCK4 (入出力)	P70	○	×	×	○	×	×
		PB3	○	×	×	○	○	○
	CTS4# (入力)/ RTS4# (出力)/ SS4# (入力)	PB2	○	×	×	○	○	○
		PE6	○	×	×	○	○	×
	RXD5 (入力)/ SMISO5 (入出力)/ SSCL5 (入出力)	PA2	○	○	○	○	○	○
		PA3	○	○	○	○	○	○
		PC2	○	○	○	○	○	○
	TXD5 (出力)/ SMOSI5 (入出力)/ SSDA5 (入出力)	PA4	○	○	○	○	○	○
		PC3	○	○	○	○	○	○
	SCK5 (入出力)	PA1	○	○	○	○	○	○
		PC1	○	○	×	○	○	×
		PC4	○	○	○	○	○	○

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
シリアルコ ミュニケー ションインタ フェース	CTS5# (入力)/ RTS5# (出力)/ SS5# (入力)	PA6	○	○	○	○	○	○
		PC0	○	○	×	○	○	×
	RXD6 (入力)/ SMISO6 (入出力)/ SSCL6 (入出力)	P01	○	×	×	○	×	×
		P33	○	○	×	○	○	×
		PB0	○	○	○	○	○	○
	TXD6 (出力)/ SMOSI6 (入出力)/ SSDA6 (入出力)	P00	○	×	×	○	×	×
		P32	○	○	○	○	○	○
		PB1	○	○	○	○	○	○
	SCK6 (入出力)	P02	○	×	×	○	×	×
		P34	○	○	○	○	○	○
		PB3	○	○	○	○	○	○
	CTS6# (入力)/ RTS6# (出力)/ SS6# (入力)	PB2	○	○	○	○	○	○
		PJ3	○	○	×	○	○	×
	RXD7 (入力)/ SMISO7 (入出力)/ SSCL7 (入出力)	P92	○	×	×	○	×	×
		P90	○	×	×	○	×	×
	TXD7 (出力)/ SMOSI7 (入出力)/ SSDA7 (入出力)	P55	×	×	×	○	×	×
		P91	○	×	×	○	×	×
	SCK7 (入出力)	P56	×	×	×	○	×	×
		P93	○	×	×	○	×	×
	RXD8 (入力)/ SMISO8 (入出力)/ SSCL8 (入出力)	PC6	○	○	○	○	○	○
	TXD8 (出力)/ SMOSI8 (入出力)/ SSDA8 (入出力)	PC7	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
	SCK8 (入出力)	PC4	○	○	○	○	○	○
		PB6	○	○	○	○	○	○
	CTS8# (入力)/ RTS8# (出力)/ SS8# (入力)	PK3	○	×	×	○	×	×
		PB7	○	○	○	○	○	○
	TXD9 (出力)/ SMOSI9 (入出力)/ SSDA9 (入出力)	PK2	○	×	×	○	×	×
		P60	○	×	×	○	×	×
	SCK9 (入出力)	PB5	○	○	○	○	○	○
		P61	○	×	×	○	×	×
	CTS9# (入力)/ RTS9# (出力)/ SS9# (入力)	PB4	○	○	○	○	○	○

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
シリアルコ ミュニケー ションインタ フェース	RXD10 (入力)/ SMISO10 (入出力)/ SSCL10 (入出力)	P81	○	×	×	○	×	×
		P86	×	×	×	○	×	×
		PC6	×	×	×	○	○	○
	TXD10 (出力)/ SMOSI10 (入出力)/ SSDA10 (入出力)	P82	○	×	×	○	×	×
		P87	×	×	×	○	×	×
		PC7	×	×	×	○	○	○
	SCK10 (入出力)	P80	○	×	×	○	×	×
		P83	×	×	×	○	×	×
		PC5	×	×	×	○	○	○
	CTS10# (入力)/ RTS10# (出力)/ SS10# (入力)	P83	○	×	×	×	×	×
		PC4	×	×	×	○	○	○
	RXD11 (入力)/ SMISO11 (入出力)/ SSCL11 (入出力)	P76	○	×	×	○	×	×
		PB6	×	×	×	○	○	○
	TXD11 (出力)/ SMOSI11 (入出力)/ SSDA11 (入出力)	P77	○	×	×	○	×	×
		PB7	×	×	×	○	○	○
	SCK11 (入出力)	P75	○	×	×	○	×	×
		PB5	×	×	×	○	○	○
	CTS11# (入力)/ RTS11# (出力)/ SS11# (入力)	P74	○	×	×	×	×	×
		PB4	×	×	×	○	○	○
	RXD12 (入力)/ SMISO12 (入出力)/ SSCL12 (入出力)/ RXDX12 (入力)	PE2	○	○	○	○	○	○
		PA2	×	×	×	○	○	○
	TXD12 (出力)/ SMOSI12 (入出力)/ SSDA12 (入出力)/ TXDX12 (出力)/ SIOX12 (入出力)	PE1	○	○	○	○	○	○
		PA4	×	×	×	○	○	○
	SCK12 (入出力)	PE0	○	○	○	○	○	○
		PA1	×	×	×	○	○	○
	CTS12# (入力)/ RTS12# (出力)/ SS12# (入力)	PE3	○	○	○	○	○	○
		PA6	×	×	×	○	○	○
	RTS10# (出力)	P80				○	×	×
	CTS10# (入力)/ SS10# (入力)	P83				○	×	×
	RTS11# (出力)	P75				○	×	×
	CTS11# (入力)/ SS11# (入力)	P74				○	×	×
	RXD010 (入力)/ SMISO010 (入出力)/ SSCL010 (入出力)	P81				○	×	×
		P86				○	×	×
		PC6				○	○	○
	TXD010 (出力)/ SMOSI010 (入出力)/ SSDA010 (入出力)	P82				○	×	×

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
シリアルコ ミュニケー ションインタ フェース	TXD010 (出力)/ SMOSI010 (入出力)/ SSDA010 (入出力)	P87				○	×	×
		PC7				○	○	○
	SCK010 (入出力)/ RTS010# (出力)/ DE010 (出力)	P80				○	×	×
	SCK010 (入出力)/ CTS010# (入力)/ SS010# (入力)	P83				○	×	×
	SCK010 (入出力)	PC5				○	○	○
	CTS010# (入力)/ RTS010# (出力)/ SS010# (入力)/ DE010 (出力)	PC4				○	○	○
	RXD011 (入力)/ SMISO011 (入出力)/ SSCL011 (入出力)	P76				○	×	×
		PB6				○	○	○
		PC0				○	○	×
	TXD011 (出力)/ SMOSI011 (入出力)/ SSDA011 (入出力)	P77				○	×	×
		PB7				○	○	○
		PC1				○	○	×
	SCK011 (入出力)/ RTS011# (出力)/ DE011 (出力)	P75				○	×	×
	SCK011 (入出力)	PB5				○	○	○
	TXDA011 (出力)	PC1				○	○	×
	TXDB011 (出力)	PC2				○	○	○
	CTS011# (入力)/ SS011# (入力)	P74				○	×	×
	CTS011# (入力)/ RTS011# (出力)/ SS011# (入力)/ DE011 (出力)	PB4				○	○	○
I2C バス インタフェース	SCL0[FM+] (入出力)	P12	○	○	○			
	SDA0[FM+] (入出力)	P13	○	○	○			
	SCL1 (入出力)	P21	○	×	×			
	SDA1 (入出力)	P20	○	×	×			
	SCL2-DS (入出力)	P16	○	○	○			
	SDA2-DS (入出力)	P17	○	○	○			
	SCL3 (入出力)	PC0	○	×	×			
	SDA3 (入出力)	PC1	○	×	×			
USB2.0ファ ンクションモ ジュール	USB0_DPUPE (出力)	P14	○	○	○			
	USB0_VBUS (入力)	P16	○	○	○			
CAN モジュール	CRX0 (入力) ^(注2)	P33	○	○	×			
		PD2	○	○	×			
	CTX0 (出力) ^(注2)	P32	○	○	×			
		PD1	○	○	×			
	CRX1-DS (入力)	P15	○	○	○			
	CRX1 (入力)	P55	○	○	○			

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
CAN モジュール	CTX1 (出力)	P14	○	○	○			
		P54	○	○	○			
	CRX2 (入力) (注 3)	P67	○	×	×			
	CTX2 (出力) (注 3)	P66	○	×	×			
CAN FD モジュール	CRX0 (入力)	P15				○	○	○
		P33				○	○	×
		P55				○	○	○
		PD2				○	○	○
	CTX0 (出力)	P14				○	○	○
		P32				○	○	○
		P54				○	○	○
		PD1				○	○	○
シリアルペ リフェラルイ ンタフェース	RSPCKA (入出力)	PA5	○	○	○	○	○	○
		PB0	○	○	○	○	○	○
		PC5	○	○	○	○	○	○
	MOSIA (入出力)	P16	○	○	○	○	○	○
		PA6	○	○	○	○	○	○
		PC6	○	○	○	○	○	○
	MISOA (入出力)	P17	○	○	○	○	○	○
		PA7	○	○	×	○	○	×
		PC7	○	○	○	○	○	○
	SSLA0 (入出力)	PA4	○	○	○	○	○	○
		PC4	○	○	○	○	○	○
	SSLA1 (出力)	PA0	○	○	○	○	○	○
		PC0	○	○	×	○	○	×
	SSLA2 (出力)	PA1	○	○	○	○	○	○
		PC1	○	○	×	○	○	×
	SSLA3 (出力)	PA2	○	○	○	○	○	○
		PC2	○	○	○	○	○	○
	RSPCKB (入出力)	P27	○	○	○			
		PE1	○	○	○			
		PE5	○	○	○			
	MOSIB (入出力)	P26	○	○	○			
		PE2	○	○	○			
		PE6	○	○	×			
	MISOB (入出力)	P30	○	○	○			
		PE3	○	○	○			
		PE7	○	○	×			
	SSLB0 (入出力)	P31	○	○	○			
		PE4	○	○	○			
	SSLB1 (出力)	P50	○	○	×			
		PE0	○	○	○			
	SSLB2 (出力)	P51	○	○	×			
		PE1	○	○	○			
	SSLB3 (出力)	P52	○	○	×			
		PE2	○	○	○			
	RSPCKC (入出力)	PD3	○	×	×			
	MOSIC (入出力)	PD1	○	×	×			

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
シリアルペ リフェラルイ ンタフェース	MISOC (入出力)	PD2	○	×	×			
	SSLC0 (入出力)	PD4	○	×	×			
	SSLC1 (出力)	PD5	○	×	×			
	SSLC2 (出力)	PD6	○	×	×			
	SSLC3 (出力)	PD7	○	×	×			
IEBus コント ローラ	IERXD (入力)	P16	○	○	○			
		PC2	○	○	○			
	IETXD (出力)	P17	○	○	○			
		PC3	○	○	○			
リアルタイ ムクロック	RTCCOUT (出力)	P16	○	○	○	○	○	○
		P32	○	○	○	○	○	○
	RTCIC0 (入力) (注1)	P30	○	○	○	○(注3)	○(注3)	○(注3)
	RTCIC1 (入力) (注1)	P31	○	○	○	○(注3)	○(注3)	○(注3)
	RTCIC2 (入力) (注1)	P32	○	○	○	○(注3)	○(注3)	○(注3)
12 ビット A/D コン バータ	AN000 (入力) (注1)	P40	○	○	○	○	○	○
	AN001 (入力) (注1)	P41	○	○	○	○	○	○
	AN002 (入力) (注1)	P42	○	○	○	○	○	○
	AN003 (入力) (注1)	P43	○	○	○	○	○	○
	AN004 (入力) (注1)	P44	○	○	○	○	○	○
	AN005 (入力) (注1)	P45	○	○	○	○	○	○
	AN006 (入力) (注1)	P46	○	○	○	○	○	○
	AN007 (入力) (注1)	P47	○	○	○	○	○	○
	AN008 (入力) (注1)	PD0	○	○	○	○	○	○
	AN009 (入力) (注1)	PD1	○	○	○	○	○	○
	AN010 (入力) (注1)	PD2	○	○	○	○	○	○
	AN011 (入力) (注1)	PD3	○	○	×	○	○	○
	AN012 (入力) (注1)	PD4	○	○	×	○	○	○
	AN013 (入力) (注1)	PD5	○	○	×	○	○	○
	AN014 (入力) (注1)	P90	○	×	×	○	○	×
	AN015 (入力) (注1)	P91	○	×	×	○	○	×
	AN016 (入力) (注1)	P92	○	×	×	○	○	○
	AN017 (入力) (注1)	P93	○	×	×	○	○	○
	AN018 (入力) (注1)	P00	○	×	×	○	○	○
	AN019 (入力) (注1)	P01	○	×	×	○	○	×
	AN020 (入力) (注1)	P02	○	×	×	○	○	×
	AN021 (入力)	PD5				○	○	×
	AN022 (入力)	PD6				○	○	×
	AN023 (入力)	PD7				○	○	×
	ADTRG0# (入力)	P07	○	○	○	○	○	○
		P16	○	○	○	○	○	○
		P25	○	○	×	○	○	×
		PA1	×	×	×	○	○	○
		PH0	×	×	×	○	○	○
	ADST0 (出力)	PA4				○	○	○
		PH1				○	○	○
10 ビット A/D コン バータ	AN0(入力)	PE2	○	○	○			
	AN1(入力)	PE3	○	○	○			
	AN2(入力)	PE4	○	○	○			

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
10 ビット A/D コン バータ	AN3(入力)	PE5	○	○	○			
	AN4(入力)	PE6	○	○	×			
	AN5(入力)	PE7	○	○	×			
	AN6(入力)	PD6	○	○	×			
	AN7(入力)	PD7	○	○	×			
	ANEX0(出力)	PE0	○	○	○			
	ANEX1(入力)	PE1	○	○	○			
	ADTRG#(入力)	P13	○	○	○			
		P17	○	○	○			
D/A コン バータ・12 ビット D/A コンバータ	DA0 (出力)	P03	○	×	×	○	○ (注2)	○
	DA1 (出力)	P05	○	○	○	○	○	○
コンペアマッ チタイマ W	TOC0 (出力)	PC7				○	○	○
	TIC0 (入力)	PC6				○	○	○
	TOC1 (出力)	PE7				○	○	×
		PH2				○	○	○
	TIC1 (入力)	PE6				○	○	×
		PH1				○	○	○
	TOC2 (出力)	PB5				○	○	○
		PD3				○	○	×
	TIC2 (入力)	PB3				○	○	○
		PD2				○	○	○
	TOC3 (出力)	PE3				○	○	○
I2C バス インタフェー ス	SCL0 (入出力)	P12				○	○	○
	SDA0 (入出力)	P13				○	○	○
	SCL2 (入出力)	P16				○	○	○
	SDA2 (入出力)	P17				○	○	○
クロック周 波数精度測 定回路	CACREF (入力)	PA0				○	○	○
		PC7				○	○	○
		PH0				○	○	○
リモコン 信 号受信機能	PMC0 (入力)	P51				○	○	×
		P53				○	○	×
		PB3				○	○	○
		PC3				○	○	○
		PC4				○	○	○
		PC5				○	○	○
コンパレー タ C	CMPC00 (入力)	PE1				○	○	○
	CMPC10 (入力)	PA3				○	○	○
	CMPC20 (入力)	P15				○	○	○
	CMPC30 (入力)	P26				○	○	○
	COMP0 (出力)	PE5				○	○	○
	COMP1 (出力)	PB1				○	○	○
	COMP2 (出力)	P17				○	○	○
	COMP3 (出力)	P30				○	○	○
	CVREFC0 (入力)	PE2				○	○	○
	CVREFC1 (入力)	PA4				○	○	○
	CVREFC2 (入力)	P14				○	○	○

モジュール /機能	端子機能	割り 当て ポート	RX630			RX660		
			144 ピン	100 ピン	80 ピン	144 ピン	100 ピン	80 ピン
	CVREFC3 (入力)	P27				○	○	○

- 注 1. この端子機能を使用する場合は、該当端子の設定を汎用入力にしてください（PORT.PDR.Bm ビットおよび PORT.PMR.Bm ビットを “0”にする）。
- 注 2. JTAG のある製品にはありません。
- 注 3. サブクロック発振器のない製品では使用できません。

表 2.32 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX630(n = 0~3,5,7)	RX660(n = 0~3,5,7)
P0nPFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット	端子機能選択ビット
	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ8 (144 ピン) P01 : IRQ9 (144 ピン) P02 : IRQ10 (144 ピン) P03 : IRQ11 (144/100 (注1)/80/64 ピン) P05 : IRQ13 (144/100/80 ピン) P07 : IRQ15 (144/100/80/64 ピン)

注 1. JTAG のある製品にはありません。

表 2.33 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX630(n = 0~7)	RX660(n = 2~7)
P10PFS	PSEL[4:0]	端子機能選択ビット	—
P11PFS	PSEL[4:0]	端子機能選択ビット	—
P12PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5U 00101b : TMC11 01010b : RXD2/SMISO2/SSCL2 01111b : SCL0[FM+]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000101b : TMC11 001010b : RXD2/SMISO2/SSCL2(注1) 001111b : SCL0
P13PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00011b : TIOCA5 00101b : TMO3 00110b : PO13 01001b : ADTRG# 01010b : TXD2/SMOSI2/SSDA2 01111b : SDA0[FM+]	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000101b : TMO3 001010b : TXD2/SMOSI2/SSDA2(注1) 001111b : SDA0
P14PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : TIOCB5 00100b : TCLKA 00101b : TMRI2 00110b : PO15 01011b : CTS1#/RTS1#/SS1# 10000b : CTX1 10001b : USB0_DPUPE	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000101b : TMRI2 001011b : CTS1#/RTS1#/SS1# 010000b : CTX0

レジスタ	ビット	RX630(n = 0~7)	RX660(n = 2~7)
P15PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKB 00011b : TIOCB2 00100b : TCLKB 00101b : TMCi2 00110b : PO13 01010b : RXD1/SMISO1/SSCL1 01011b : SCK3 10000b : CRXD1-DS	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKB 000101b : TMCi2 001010b : RXD1/SMISO1/SSCL1 001011b : SCK3 010000b : CRX0
P16PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTIOC3D 00011b : TIOCB1 00100b : TCLKC 00101b : TMO2 00110b : PO14 00111b : RTCOUT 01001b : ADTRG0# 01010b : TXD1/SMOSI1/SSDA1 01011b : RXD3/SMISO3/SSCL3 01101b : MOSIA 01111b : SCL2-DS 10000b : IERXD 10001b : USB0_VBUS	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTIOC3D 000101b : TMO2 000111b : RTCOUT ^(注 1) 001001b : ADTRG0# 001010b : TXD1/SMOSI1/SSDA1 001011b : RXD3/SMISO3/SSCL3 001101b : MOSIA 001111b : SCL2
P17PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTIOC3B 00011b : TIOCB0 00100b : TCLKD 00101b : TMO1 00110b : PO15 00111b : POE8# 01001b : ADTRG# 01010b : SCK1 01011b : TXD3/SMOSI3/SSDA3 01101b : MISOA 01111b : SDA2-DS 10000b : IETXD	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTIOC3B 000101b : TMO1 000111b : POE8# 001000b : MTIOC4B 001010b : SCK1 001011b : TXD3/SMOSI3/SSDA3 001101b : MISOA 001111b : SDA2 011110b : COMP2

レジスタ	ビット	RX630(n = 0~7)	RX660(n = 2~7)
P1nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P12 : IRQ2 (144/100/80 ピン) P13 : IRQ3 (144/100/80 ピン) P14 : IRQ4 (144/100/80/64/48 ピン) P15 : IRQ5 (144/100/80/64/48 ピン) P16 : IRQ6 (144/100/80/64/48 ピン) P17 : IRQ7 (144/100/80/64/48 ピン)
	ASEL	—	アナログ機能選択ビット

注 1. サブクロック発振器のない製品では使用できません。

表 2.34 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
P20PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1A 00011b : TIOCB3 00101b : TMRI0 00110b : PO0 01010b : TXD0/SMOSI0/SSDA0 01111b : SDA1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1A 000101b : TMRI0 001010b : TXD0/SMOSI0/SSDA0
P21PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1B 00011b : TIOCA3 00101b : TMCIO 00110b : PO1 01010b : RXD0/SMISO0/SSCL0 01111b : SCL1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC1B 000101b : TMCIO 001000b : MTIOC4A 001010b : RXD0/SMISO0/SSCL0
P22PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKC 00011b : TIOCC3 00101b : TMO0 00110b : PO2 01010b : SCK0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKC 000101b : TMO0 001010b : SCK0
P23PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00010b : MTCLKD 00011b : TIOCD3 00110b : PO3 01010b : TXD3/SMOSI3/SSDA3 01011b : CTS0#/RTS0#/SS0#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKD 001010b : TXD3/SMOSI3/SSDA3 001011b : CTS0#/RTS0#/SS0#
P24PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00010b : MTCLKA 00011b : TIOCB4 00101b : TMRI1 00110b : PO4 01010b : SCK3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000010b : MTCLKA 000101b : TMRI1 001010b : SCK3

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
P25PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 00010b : MTCLKB 00011b : TIOCA4 00110b : PO5 01001b : ADTRG0# 01010b : RXD3/SMISO3/SSCL3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000010b : MTCLKA 000101b : TMR1 001001b : ADTRG0# 001010b : RXD3/SMISO3/SSCL3
P26PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2A 00101b : TMO1 00110b : PO6 01010b : TXD1/SMOSI1/SSDA1 01011b : CTS3# /RTS3#/SS3# 01101b : MOSIB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2A 000101b : TMO1 001010b : TXD1/SMOSI1/SSDA1 001011b : CTS3#/RTS3#/SS3#
P27PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2B 00101b : TMCI3 00110b : PO7 01010b : SCK1 01101b : RSPCKB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2B 000101b : TMCI3 001010b : SCK1
P2nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ8 (144/100/80 ピン) P21 : IRQ9 (144/100/80 ピン) P22 : IRQ15 (144/100 ピン) P23 : IRQ3 (144/100 ピン) P24 : IRQ12 (144/100 ピン) P25 : IRQ5 (144/100 ピン) P26 : IRQ6 (144/100/80/64/48 ピン) P27 : IRQ7 (144/100/80/64/48 ピン)
P2nPFS	ASEL	—	アナログ機能選択ビット

表 2.35 P3n 端子機能制御レジスタ(P3nPFS)の比較

レジスタ	ビット	RX630(n = 0~4)	RX660(n = 0~4,6,7)
P30PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00101b : TMR13 00110b : PO8 00111b : POE8# 01010b : RXD1/SMISO1/SSCL1 01101b : MISOB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMR13 000111b : POE8# 001010b : RXD1/SMISO1/SSCL1 011110b : COMP3

レジスタ	ビット	RX630(n = 0~4)	RX660(n = 0~4,6,7)
P31PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00101b : TMCi2 00110b : PO9 01011b : CTS1#/RTS1#/SS1# 01101b : SSLB0 11001b : TS1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000101b : TMCi2 001010b : CTS1#/RTS1#/SS1#
P32PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 00011b : TIOCC0 00101b : TMO3 00110b : PO10 00111b : RTCOUT 01010b : TXD6/SMOSI6/SSDA6 01011b : TXD0/SMOSI0/SSDA0 10000b : CTX0 ^(注1)	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0C 000101b : TMO3 000111b : RTCOUT ^(注1,注2) 001000b : POE0# 001010b : TXD6/SMOSI6/SSDA6 001011b : TXD0/SMOSI0/SSDA0 010000b : CTX0 100001b : POE10#
P33PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0D 00011b : TIOCD0 00101b : TMRI3 00110b : PO11 00111b : POE3# 01010b : RXD6/SMISIO6/SSCL6 01011b : RXD0/SMISIO0/SSCL0 10000b : CRX0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000101b : TMRI3 001000b : POE4# 001010b : RXD6/SMISIO6/SSCL6 001011b : RXD0/SMISIO0/SSCL0 010000b : CRX0 100001b : POE11#
P34PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0A 00101b : TMCi3 00110b : PO12 00111b : POE2# 01010b : SCK6 01011b : SCK0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000101b : TMCi3 000111b : POE10# 001010b : SCK6 001011b : SCK0

レジスタ	ビット	RX630(n = 0~4)	RX660(n = 0~4,6,7)
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0-DS (144/100/80/64/48/ピン) P31 : IRQ1-DS (144/100/80/64/48/ピン) P32 : IRQ2-DS (144/100/80/64/ピン) P33 : IRQ3-DS(144/100/ピン) P34 : IRQ4(144/100/80/ピン) P36 : IRQ5(144/100/80/64/48/ピン) P37 : IRQ4(144/100/80/64/48/ピン)

注 1. 100 ピンの ROM 容量 512K バイト以下の製品にはありません。

注 2. サブクロック発振器のない製品では使用できません。

表 2.36 P4n 端子機能制御レジスタ(P4nPFS)の比較

レジスタ	ビット	RX630(n = 0~7)	RX660(n = 0~7)
P4nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P40 : IRQ8-DS (144/100/80/64/48/ピン) P41 : IRQ9-DS (144/100/80/64/48/ピン) P42 : IRQ10-DS (144/100/80/64/48/ピン) P43 : IRQ11-DS (144/100/80/64/ピン) P44 : IRQ12-DS (144/100/80/64/ピン) P45 : IRQ13-DS (144/100/80/64/48/ピン) P46 : IRQ14-DS (144/100/80/64/48/ピン) P47 : IRQ15-DS (144/100/80/64/48/ピン)

レジスタ	ビット	RX630(n = 0~7)	RX660(n = 0~7)
P4nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000 (144/100/80/64/48 ピン) P41 : AN001 (144/100/80/64/48 ピン) P42 : AN002 (144/100/80/64/48 ピン) P43 : AN003 (144/100/80/64 ピン) P44 : AN004 (144/100/80/64 ピン) P45 : AN005 (144/100/80/64/48 ピン) P46 : AN006 (144/100/80/64/48 ピン) P47 : AN007 (144/100/80/64/48 ピン)

表 2.37 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX630(n = 0~2,4~6)	RX660(n = 0~6)
P50PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 01010b : TXD2/SMOSI2/SSDA2 01101b : SSLB1	端子機能選択ビット 000000b : Hi-Z 001010b : TXD2/SMOSI2/SSDA2
P51PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 01010b : SCK2 01101b : SSLB2	端子機能選択ビット 000000b : Hi-Z 001010b : SCK2 100110b : PMC0
P52PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 01010b : RXD2/SMISO2/SSCL2 01101b : SSLB3	端子機能選択ビット 000000b : Hi-Z 001010b : RXD2/SMISO2/SSCL2
P53PFS	PSEL[5:0]	—	P53 端子機能選択ビット
P54PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00101b : TMC11 01011b : CTS2#/RTS2#/SS2# 10000b : CTX1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000101b : TMC11 001011b : CTS2#/RTS2#/SS2# 010000b : CTX0

レジスタ	ビット	RX630(n = 0~2,4~6)	RX660(n = 0~6)
P55PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00101b : TMO3 10000b : CRX1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000010b : MTIOC4A 000101b : TMO3 001010b : TXD7/SMOSI7/SSDA7 010000b : CRX0
P56PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00011b : TIOCA1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001010b : SCK7
P5nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P50 : IRQ0 (144/100 ピン) P51 : IRQ1 (144/100 ピン) P52 : IRQ2 (144/100 ピン) P53 : IRQ3 (144/100 ピン) P54 : IRQ4 (144/100/80/64 ピン) P55 : IRQ10 (144/100/80/64 ピン) P56 : IRQ6 (144 ピン)

表 2.38 P6n 端子機能制御レジスタ (P6nPFS)の比較

レジスタ	ビット	RX630(n = 0,1,6,7)	RX660(n = 0~7)
P60PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	P60 端子機能選択ビット	P60 端子機能選択ビット
P61PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 01011b : CTS9#/RTS9#/SS9#	端子機能選択ビット 000000b : Hi-Z 001010b : CTS9#/RTS9#/SS9#
P66PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 10000b : CTX2 ^(注1)	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC7D
P67PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 10000b : CRX2 ^(注1)	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC7C
P6nPFS	ISEL	—	割り込み入力機能選択ビット

注 1. ROM 容量 1M バイト以下の製品にはありません。

表 2.39 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX630(n = 0,3~7)	RX660(n = 0~7)
P70PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	P70 端子機能選択ビット	P70 端子機能選択ビット
P73PFS	PSEL[4:0]	P73 端子機能選択ビット	—
P74PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00110b : PO19 01011b : CTS11#/RTS11/SS11#	端子機能選択ビット 000000b : Hi-Z 001011b : CTS11#/SS11# 101101b : CTS011#/SS011#
P75PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00110b : PO20 01010b : SCK11	端子機能選択ビット 000000b : Hi-Z 001010b : SCK11 001011b : RTS11# 101100b : SCK011 101101b : RTS011# 101110b : DE011
P76PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	P76 端子機能選択ビット	P76 端子機能選択ビット
P77PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	P77 端子機能選択ビット	P77 端子機能選択ビット
P7nPFS	—	—	割り込み入力機能選択ビット

表 2.40 P8n 端子機能制御レジスタ (P8nPFS) の比較

レジスタ	ビット	RX630(n = 0~3,6,7)	RX660(n = 0~3,6,7)
P80PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00110b : PO26 01010b : SCK10	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 001010b : SCK10 001011b : RTS10# 101100b : SCK010 101101b : RTS010# 101110b : DE010
P81PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00110b : PO27 01010b : RXD10/SMISO10/SSCL10	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 001010b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/ SSCL010
P82PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00110b : PO28 01010b : TXD10/SMOSI10/SSDA10	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 001010b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/ SSDA010
P83PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 01011b : CTS10#/RTS10#/SS10#	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 001010b : SCK10 001011b : CTS10#/SS10# 101100b : SCK010 101101b : CTS010#/SS010#
P86PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCA0	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC4D 001010b : RXD10/SMISO10/SSCL10 101100b : RXD010/SMISO010/ SSCL010

レジスタ	ビット	RX630(n = 0~3,6,7)	RX660(n = 0~3,6,7)
P87PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCA2	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC4C 001010b : TXD10/SMOSI10/SSDA10 101100b : TXD010/SMOSI010/ SSDA010
P8nPFS	ISEL	—	割り込み入力機能選択ビット

表 2.41 P9n 端子機能制御レジスタ(P9nPFS)の比較

レジスタ	ビット	RX630(n = 0~3)	RX660(n = 0~3)
P90PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	P90 端子機能選択ビット	P90 端子機能選択ビット
P91PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	P91 端子機能選択ビット	P91 端子機能選択ビット
P92PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 01010b : RXD7/SMISO7/SSCL7	端子機能選択ビット 000000b : Hi-Z 001000b : POE4# 001010b : RXD7/SMISO7/SSCL7
P93PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 01011b : CTS7#/RTS7#/SS7#	端子機能選択ビット 000000b : Hi-Z 001000b : POE0# 001011b : CTS7#/RTS7#/SS7#
P9nPFS	ASEL	アナログ入力機能選択ビット	—
	ISEL	—	割り込み入力機能選択ビット

表 2.42 PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PA0PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00011b : TIOCA0 00110b : PO16 01101b : SSLA1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 000111b : CACREF 001000b : MTIOC6D 001101b : SSLA1

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PA1PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKC 00011b : TIOCB0 00110b : PO17 01010b : SCK5 01101b : SSLA2	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKC 001000b : MTIOC7B 001001b : ADTRG0# 001010b : SCK5 001100b : SCK12 001101b : SSLA2 100111b : MTIOC3B
PA2PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00110b : PO18 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA3	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC7A 001010b : RXD5/SMISO5/SSCL5 001100b : RXD12/SMISO12/ SSCL12/RXD12 001101b : SSLA3
PA3PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0D 00010b : MTCLKD 00011b : TIOC0D 00100b : TCLKB 00110b : PO19 01010b : RXD5/SMISO5/SSCL5	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0D 000010b : MTCLKD 001000b : MTIC5V 001010b : RXD5/SMISO5/SSCL5 100111b : MTIOC4D
PA4PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5U 00010b : MTCLKA 00011b : TIOCA1 00101b : TMRI0 00110b : PO20 01010b : TXD5/SMOSI5/SSDA5 01101b : SSLA0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000010b : MTCLKA 000101b : TMRI0 001000b : MTIOC4C 001001b : ADST0 001010b : TXD5/SMOSI5/SSDA5 001100b : TXD12/SMOSI12/ SSDA12/TXD12/ SIOX12 001101b : SSLA0 100111b : MTIOC7C

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PA5PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCB1 00110b : PO21 01101b : RSPCKA	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6B 001101b : RSPCKA
PA6PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5V 00010b : MTCLKB 00011b : TIOCA2 00101b : TMCi3 00110b : PO22 00111b : POE2# 01011b : CTS5#/RTS5#/SS5# 01101b : MOSIA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000010b : MTCLKB 000101b : TMCi3 000111b : POE10# 001000b : MTIOC3D 001011b : CTS5#/RTS5#/SS5# 001100b : CTS12#/RTS12#/SS12# 001101b : MOSIA 100111b : MTIOC6B
PA7PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCB2 00110b : PO23 01101b : MISOA	PA7 端子機能選択ビット 000000b : Hi-Z 001101b : MISOA
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA0 : IRQ0(144/100/80/64 ピン) PA1 : IRQ11(144/100/80/64/48 ピン) PA2 : IRQ10(144/100/80 ピン) PA3 : IRQ6-DS (144/100/80/64/48 ピン) PA4 : IRQ5-DS (144/100/80/64/48 ピン) PA5 : IRQ5(144/100/80 ピン) PA6 : IRQ14(144/100/80/64/48 ピン) PA7 : IRQ7(144/100 ピン)
PAnPFS	ASEL	—	アナログ機能選択ビット

表 2.43 PBn 端子機能制御レジスタ (PBnPFS) の比較

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PB0PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5W 00011b : TIOCA3 00110b : PO24 01010b : RXD4/SMISO4/SSCL4 01011b : RXD6/SMISO6/SSCL6 01101b : RSPCKA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000010b : MTIOC3D 001010b : RXD4/SMISO4/SSCL4 001011b : RXD6/SMISO6/SSCL6 001101b : RSPCKA
PB1PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 00010b : MTIOC4C 00011b : TIOCB3 00101b : TMCIO 00110b : PO25 01010b : TXD4/SMOSI4/SSDA4 01011b : TXD6/SMOSI6/SSDA6	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0C 000010b : MTIOC4C 000101b : TMCIO 001010b : TXD4/SMOSI4/SSDA4 001011b : TXD6/SMOSI6/SSDA6 011110b : COMP1
PB2PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCC3 00100b : TCLKC 00110b : PO26 01010b : CTS4#/RTS4#/SS4# 01011b : CTS6#/RTS6#/SS6#	端子機能選択ビット 000000b : Hi-Z 001010b : CTS4#/RTS4#/SS4# 001011b : CTS6#/RTS6#/SS6#
PB3PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTIOC4A 00011b : TIOCD3 00100b : TCLKD 00101b : TMO0 00110b : PO27 00111b : POE3# 01010b : SCK4 01011b : SCK6	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTIOC4A 000101b : TMO0 000111b : POE11# 001010b : SCK4 001011b : SCK6 011101b : TIC2 100110b : PMC0
PB4PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCA4 00110b : PO28 01011b : CTS9#/RTS9#/SS9#	端子機能選択ビット 000000b : Hi-Z 001011b : CTS9#/RTS9#/SS9# 100100b : CTS11#/RTS11#/SS11# 101100b : CTS011#/RTS011#/ SS011# 101110b : DE011

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PB5PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC1B 00011b : TIOCB4 00101b : TMRI1 00110b : PO29 00111b : POE1# 01010b : SCK9	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC2A 000010b : MTIOC1B 000101b : TMRI1 000111b : POE4# 001010b : SCK9 011101b : TOC2 100100b : SCK11 101100b : SCK011
PB6PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00011b : TIOCA5 00110b : PO30 01010b : RXD9/SMISO9/SSCL9	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 001010b : RXD9/SMISO9/SSCL9 100100b : RXD11/SMISO11/ SSCL11 101100b : RXD011/SMISO011/ SSCL011
PB7PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00011b : TIOCB5 00110b : PO31 01010b : TXD9/SMOSI9/SSDA9	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 001010b : TXD9/SMOSI9/SSDA9 100100b : TXD11/SMOSI11/ SSDA11 101100b : TXD011/SMOSI011/ SSDA011
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ12 (144/100/80/64/48 ピン) PB1 : IRQ4-DS (144/100/80/64/48 ピン) PB2 : IRQ2(144/100/80 ピン) PB3 : IRQ3(144/100/80/64/48 ピン) PB4 : IRQ4(144/100/80 ピン) PB5 : IRQ13 (144/100/80/64/48 ピン) PB6 : IRQ6(144/100/80/64 ピン) PB7 : IRQ15(144/100/80/64 ピン)

表 2.44 PCn 端子機能制御レジスタ (PCnPFS) の比較

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PC0PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00011b : TCLKC 00110b : PO17 01011b : CTS5#/RTS5#/SS5# 01101b : SSLA1 01111b : SCL3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 001011b : CTS5#/RTS5#/SS5# 001101b : SSLA1 101110b : RXD011/SMISO011/ SSCL011
PC1PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00011b : TCLKD 00110b : PO18 01010b : SCK5 01101b : SSLA2 01111b : SDA3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 001010b : SCK5 001101b : SSLA2 101100b : TXD011/SMOSI011/ SSDA011/TXDA011
PC2PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00011b : TCLKA 00110b : PO21 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA3 10000b : IERXD	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA3 101100b : TXDB011
PC3PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00011b : TCLKB 00110b : PO24 01010b : TXD5/SMOSI5/SSDA5 10000b : IETXD	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 001010b : TXD5/SMOSI5/SSDA5 100110b : PMC0

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PC4PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00010b : MTCLKC 00011b : TIOCC6 00100b : TCLKE 00101b : TMCi1 00110b : PO25 00111b : POE0# 01010b : SCK5 01011b : CTS8#/RTS8#/SS8# 01101b : SSLA0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3D 000010b : MTCLKC 000101b : TMCi1 000111b : POE0# 001000b : MTIOC0A 001010b : SCK5 001011b : CTS8#/RTS8#/SS8# 001101b : SSLA0 100100b : CTS10#/RTS10#/SS10# 100110b : PMC0 101100b : CTS010#/RTS010#/ SS010# 101110b : DE010
PC5PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKD 00011b : TIOCD6 00100b : TCLKF 00101b : TMRi2 00110b : PO29 01010b : SCK8 01101b : RSPCKA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3B 000010b : MTCLKD 000101b : TMRi2 001000b : MTIOC0C 001010b : SCK8 001101b : RSPCKA 100100b : SCK10 100110b : PMC0 101100b : SCK010
PC6PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKA 00011b : TIOCA6 00101b : TMCi2 00110b : PO30 01010b : RXD8/SMISO8/SSCL8 01101b : MOSIA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTCLKA 000101b : TMCi2 001010b : RXD8/SMISO8/SSCL8 001101b : MOSIA 011101b : TIC0 100100b : RXD10/SMISO10/ SSCL10 101100b : RXD010/SMISO010/ SSCL010

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PC7PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKB 00011b : TIOCB6 00101b : TMO2 00110b : PO31 01010b : TXD8/SMOSI8/SSDA8 01101b : MISOA	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKB 000101b : TMO2 000111b : CACREF 001010b : TXD8/SMOSI8/SSDA8 001101b : MISOA 011101b : TOC0 100100b : TXD10/SMOSI10/ SSDA10 101100b : TXD010/SMOSI010/ SSDA010
PCnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PC0 : IRQ14 (144/100 ピン) PC1 : IRQ12 (144/100 ピン) PC2 : IRQ10 (144/100/80/64 ピン) PC3 : IRQ11 (144/100/80/64 ピン) PC4 : IRQ12 (144/100/80/64/48 ピン) PC5 : IRQ5 (144/100/80/64/48 ピン) PC6 : IRQ13 (144/100/80/64/48 ピン) PC7 : IRQ14 (144/100/80/64/48 ピン)

表 2.45 PDn 端子機能制御レジスタ (PDnPFS) の比較

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PD0PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCA7	端子機能選択ビット 000000b : Hi-Z 001000b : POE4#
PD1PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00011b : TIOCB7 00100b : TCLKG 01101b : MOSIC 10000b : CTX0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 001000b : POE0# 010000b : CTX0

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PD2PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00011b : TIOCA8 01101b : MISOC 10000b : CRX0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 010000b : CRX0 011101b : TIC2
PD3PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCB8 00100b : TCLKH 00111b : POE8# 01101b : RSPCKC	端子機能選択ビット 000000b : Hi-Z 000111b : POE8# 001000b : MTIOC8D 011101b : TOC2
PD4PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00111b : POE3# 01101b : SSLC0	端子機能選択ビット 000000b : Hi-Z 000111b : POE11# 001000b : MTIOC8B
PD5PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5W 00111b : POE2# 01101b : SSLC1	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5W 000111b : POE10# 001000b : MTIOC8C
PD6PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5V 00111b : POE1# 01101b : SSLC2	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5V 000111b : POE4# 001000b : MTIOC8A
PD7PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5U 00111b : POE0# 01101b : SSLC3	端子機能選択ビット 000000b : Hi-Z 000001b : MTIC5U 000111b : POE0#

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PDnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0(144/100/80 ピン) PD1 : IRQ1(144/100/80 ピン) PD2 : IRQ2(144/100/80 ピン) PD3 : IRQ3(144/100 ピン) PD4 : IRQ4(144/100 ピン) PD5 : IRQ5(144/100 ピン) PD6 : IRQ6(144/100 ピン) PD7 : IRQ7(144/100 ピン)
	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PD0 : AN016(144/100/80 ピン) PD1 : AN017(144/100/80 ピン) PD2 : AN018(144/100/80 ピン) PD3 : AN019(144/100 ピン) PD4 : AN020(144/100 ピン) PD5 : AN021(144/100 ピン) PD6 : AN022(144/100 ピン) PD7 : AN023(144/100 ピン)

表 2.46 PEn 端子機能制御レジスタ (PEnPFS) の比較

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PE0PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCC9 01100b : SCK12 01101b : SSLB1	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC3D 001100b : SCK12
PE1PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 00011b : TIOCD9 00110b : PO18 01100b : TXD12/SMOSI12/SSDA12 TXDX12/SIOX12 01101b : SSLB2 01110b : RSPCLKB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 001000b : MTIOC3B 001100b : TXD12/TXDX12/SIOX12 SMOSI12/SSDA12

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PE2PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00011b : TIOCA9 00110b : PO23 01100b : RXD12/SMISO12/SSCL12 RXDX12 01101b : SSLB3 01110b : MOSIB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4A 001000b : MTIOC7A 001100b : RXD12/RXDX12/ SMISO12/SSCL12 011101b : TIC3
PE3PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00011b : TIOCB9 00110b : PO26 00111b : POE8# 01100b : CTS12#/RTS12#/SS12# 01101b : MISOB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4B 000111b : POE8# 001000b : MTIOC1B 001100b : CTS12#/RTS12#/SS12# 011101b : TOC3
PE4PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00010b : MTIOC1A 00011b : TIOCA10 00110b : PO28 01101b : SSLB0	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4D 000010b : MTIOC1A 001000b : MTIOC4A 100111b : MTIOC7D
PE5PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 00010b : MTIOC2B 00011b : TIOCB10 01101b : RSPCKB	端子機能選択ビット 000000b : Hi-Z 000001b : MTIOC4C 000010b : MTIOC2B 011110b : COMP0
PE6PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCA11 01011b : CTS4#/RTS4#/SS4# 01101b : MOSIB	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6C 001010b : CTS4#/RTS4#/SS4# 011101b : TIC1

レジスタ	ビット	RX630(n=0~7)	RX660(n=0~7)
PE7PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット 00000b : Hi-Z 00011b : TIOCB11 01101b : MISOB	端子機能選択ビット 000000b : Hi-Z 001000b : MTIOC6A 011101b : TOC1
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ8 (144/100/80/64 ピン) PE1 : IRQ9 (144/100/80/64/48 ピン) PE2 : IRQ7-DS (144/100/80/64/48 ピン) PE3 : IRQ11 (144/100/80/64/48 ピン) PE4 : IRQ12 (144/100/80/64/48 ピン) PE5 : IRQ5(144/100/80/64 ピン) PE6 : IRQ6(144/100 ピン) PE7 : IRQ7(144/100 ピン)
	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN008 (144/100/80/64 ピン) PE1 : AN009 (144/100/80/64/48 ピン) PE2 : AN010 (144/100/80/64/48 ピン) PE3 : AN011 (144/100/80/64/48 ピン) PE4 : AN012 (144/100/80/64/48 ピン) PE5 : AN013 (144/100/80/64 ピン) PE6 : AN014 (144/100 ピン) PE7 : AN015 (144/100 ピン)

表 2.47 PF5 端子機能制御レジスタ (PF5PFS)の比較

レジスタ	ビット	RX630(n=0~2,5)	RX660(PF5PFS)
PF0PFS	—	PF0 端子機能制御レジスタ	—
PF1PFS	—	PF1 端子機能制御レジスタ	—
PF2PFS	—	PF2 端子機能制御レジスタ	—
PFnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PF5 : IRQ4 (144 ピン)

表 2.48 PHn 端子機能制御レジスタ (PHnPFS)の比較

レジスタ	ビット	RX630	RX660
PHnPFS	—	—	PHn 端子機能制御レジスタ

表 2.49 PJn 端子機能制御レジスタ (PJnPFS)の比較

レジスタ	ビット	RX630(PJ3PFS)	RX660(n=1,3,5)
PJ1PFS	PSEL[5:0]	—	PJ1 端子機能選択ビット
PJ3PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット	端子機能選択ビット
PJ5PFS	PSEL[5:0]	—	PJ5 端子機能選択ビット
PJnPFS	ISEL	—	割り込み入力機能選択ビット

表 2.50 PKn 端子機能制御レジスタ (PKnPFS)の比較

レジスタ	ビット	RX630(n = 2~5)	RX660(n = 2~5)
PK2PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット	端子機能選択ビット
PK3PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット	端子機能選択ビット
PK4PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット	端子機能選択ビット
PK5PFS	PSEL[4:0] (RX630) PSEL[5:0] (RX660)	端子機能選択ビット	端子機能選択ビット

表 2.51 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX630	RX660
PFCSE	CS4E	CS4 許可ビット	—
	CS5E	CS5 許可ビット	—
	CS6E	CS6 許可ビット	—
	CS7E	CS7 許可ビット	—
PFCSS0	CS0S (RX630) CS0S[1:0] ^(注 1) (RX660)	CS0#出力端子選択ビット 0 : P60 を CS0#出力端子として設定 1 : PC7 を CS0#出力端子として設定	CS0#出力端子選択ビット b1 b0 0 0 : P24 を CS0#出力端子として設定 0 1 : P60 を CS0#出力端子として設定 1 x : PC7 を CS0#出力端子として設定
	CS1S[1:0] ^(注 2)	CS1#出力端子選択ビット b3 b2 0 0 : P61 を CS1#出力端子として設定 0 1 : P71 を CS1#出力端子として設定 1 x : PC6 を CS1#出力端子として設定	CS1#出力端子選択ビット b3 b2 0 0 : P25 を CS1#出力端子として設定 0 1 : P61 を CS1#出力端子として設定 1 0 : P71 を CS1#出力端子として設定 1 1 : PC6 を CS1#出力端子として設定
	CS2S[1:0] ^(注 3)	CS2#出力端子選択ビット b5 b4 0 0 : P62 を CS2#出力端子として設定 0 1 : P72 を CS2#出力端子として設定 1 x : PC5 を CS2#出力端子として設定	CS2#出力端子選択ビット b5 b4 0 0 : P26 を CS2#出力端子として設定 0 1 : P62 を CS2#出力端子として設定 1 0 : P72 を CS2#出力端子として設定 1 1 : PC5 を CS2#出力端子として設定
PFCSS0	CS3S[1:0] ^(注 4)	CS3#出力端子選択ビット b7 b6 0 0 : P63 を CS3#出力端子として設定 0 1 : P73 を CS3#出力端子として設定 1 x : PC4 を CS3#出力端子として設定	CS3#出力端子選択ビット b7 b6 0 0 : P27 を CS3#出力端子として設定 0 1 : P63 を CS3#出力端子として設定 1 0 : P73 を CS3#出力端子として設定 1 1 : PC4 を CS3#出力端子として設定
PFCSS1	—	CS 出力端子選択レジスタ 1	—
PFAOE1	A21E	アドレス A21 出力許可ビット	—
	A22E	アドレス A22 出力許可ビット	—
	A23E	アドレス A23 出力許可ビット	—

レジスタ	ビット名	RX630	RX660
PFBCR0	ADRHMS	A16～A23 出力許可ビット	A16～A20 出力許可ビット
	ADRHMS2	—	A16～A20 出力許可 2 ビット
	BCLKO	—	BCLK 強制出力ビット
	DH32E	D16～D31 出力許可ビット	—
	WR32BC32E	WR3#/BC3#出力許可ビット WR2#/BC2#出力許可ビット	—
PFBCR1	WAITS[1:0]	WAIT 選択ビット b1 b0 0 0 : P57 を WAIT#入力端子として設定 0 1 : P55 を WAIT#入力端子として設定 1 0 : PC5 を WAIT#入力端子として設定 1 1 : P51 を WAIT#入力端子として設定	WAIT 選択ビット b1 b0 0 0 : 設定無効 (注5) 0 1 : P55 を WAIT#入力端子として設定 1 0 : PC5 を WAIT#入力端子として設定 1 1 : P51 を WAIT#入力端子として設定
PFBCR2	—	—	外部バス制御レジスタ 2
PFBCR3	—	—	外部バス制御レジスタ 3
PFUSB0	—	USB0 制御レジスタ	—

注 1. 100 ピンの製品には P60 がないため、CS0S[1:0]ビットを“01b”に設定しないでください。

注 2. 100 ピンの製品には P61、P71 がないため、CS1S[1:0]ビットを“01b”、“10b”に設定しないでください。

注 3. 100 ピンの製品には P62、P72 がないため、CS2S[1:0]ビットを“01b”、“10b”に設定しないでください。

注 4. 100 ピンの製品には P63、P73 がないため、CS3S[1:0]ビットを“01b”、“10b”に設定しないでください。

注 5. 144 ピン、100 ピンの製品で“00b”を設定した場合も、P55 が WAIT#入力端子になります。

2.17 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3

表 2.52 にマルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3 の概要比較を、表 2.53 にマルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3 のレジスタ比較を示します。

表 2.52 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3 の概要比較

項目	RX630(MTU2a)	RX660(MTU3a)
パルス入出力	最大 16 本	最大 28 本
パルス入力	3 本	3 本
カウントクロック	チャンネルごとに 8 または 7 種類 (MTU5 は 4 種類)	チャンネルごとに 11 種類 (MTU0 は 14 種類、MTU2 は 12 種類、 MTU5 は 10 種類、MTU1&MTU2 (LWA = 1 のとき)は 4 種類)
設定可能動作	【MTU0～MTU4】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定機能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 12 相の PWM 出力	【MTU0～MTU4,MTU6,MTU7,MTU8】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み(MTU8 を除く) - コンペアマッチ/インプットキャプチャによる同時クリア(MTU8 を除く) - カウンタの同期動作による各レジスタの同期入出力(MTU8 を除く) - 同期動作と組み合わせることによる最大 12 相の PWM 出力(MTU8 を除く)
	【MTU0,MTU3,MTU4】 - バッファ動作を設定可能 - 相補 PWM、リセット同期 PWM を用いた AC 同期モータ(ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能	【MTU0,MTU3,MTU4,MTU6,MTU7,MTU8】 バッファ動作を設定可能
	【MTU1,MTU2】 - 独立に位相計数モードを設定可能 - カスケード接続動作	【MTU1,MTU2】 - 独立に位相計数モードを設定可能 - MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能(TMDR3.LWA = 1 設定時) - カスケード接続動作が可能

項目	RX630(MTU2a)	RX660(MTU3a)
設定可能動作	—	【MTU3,MTU4,MTU6,MTU7】 - MTU3/MTU4、および MTU6/MTU7 の連動動作による相補 PWM、リセット同期 PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能 - 相補 PWM モード時、タイマカウンタの山または谷のとき、またはバッファレジスタ (MTU4.TGRD,MTU7.TGRD)への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 - 相補 PWM モードでダブルバッファ機能を設定可能
	【MTU3,MTU4】 連動動作による相補 PWM、リセット PWM3 相のポジ、ネガ計 6 相の出力が可能	【MTU3,MTU4】 MTU0 と連動させて、相補 PWM、リセット同期 PWM を用いた AC 同期モータ(ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能
	【MTU5】 デッドタイム補償用カウンタ機能	【MTU5】 デッドタイム補償用カウンタとして使用することが可能
	—	【MTU0/MTU5,MTU1,MTU2,MTU8】 MTU1、MTU2 を組み合わせて、MTU0/MTU5、MTU8 と連動させて、32 ビット位相計数モードに設定可能
割り込み間引き機能	相補 PWM モード時 - カウンタの山、谷での割り込み - A/D コンバータの変換スタートトリガを間引き機能	相補 PWM モード時に、カウンタの山、谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能
割り込み要因	28 種類	43 種類
バッファ動作	レジスタデータの自動転送	レジスタデータの自動転送 (バッファレジスタからタイマレジスタへの転送)
トリガ生成	A/D コンバータの変換スタートトリガを生成可能	- A/D コンバータの変換開始トリガを生成可能 - A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.53 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3 のレジスタ比較

レジスタ	ビット	RX630(MTU2a)	RX660(MTU3a)
TCR2	—	—	タイマコントロールレジスタ 2
TMDR(RX630) TMDR1(RX660)	—	タイマモードレジスタ	タイマモードレジスタ 1
TMDR2m	—	—	タイマモードレジスタ 2 (m = A,B)
TMDR3	—	—	タイマモードレジスタ 3

レジスタ	ビット	RX630(MTU2a)	RX660(MTU3a)
MTU0, TIORH	IOA[3:0]	I/O コントロール A ビット b3 b0 0 0 0 0:出力禁止 0 0 0 1:初期出力は Low 出力 コンペアマッチで Low 出力 0 0 1 0:初期出力は Low 出力 コンペアマッチで High 出力 0 0 1 1:初期出力は Low 出力 コンペアマッチで トグル出力 0 1 0 0:出力禁止 0 1 0 1:初期出力は High 出力 コンペアマッチで Low 出力 0 1 1 0:初期出力は High 出力 コンペアマッチで High 出力 0 1 1 1:初期出力は High 出力 コンペアマッチで トグル出力 1 0 0 0:立ち上がりエッジで インプットキャプチャ 1 0 0 1:立ち下がりエッジで インプットキャプチャ 1 0 1 x:両エッジでインプット キャプチャ 1 1 x x:キャプチャ入力元は MTU1/カウント クロック MTU1.TCNT の カウントアップ/ カウントダウンで インプットキャプチャ	I/O コントロール A ビット b3 b0 0 0 0 0:出力禁止 0 0 0 1:初期出力は Low 出力 コンペアマッチで Low 出力 0 0 1 0:初期出力は Low 出力 コンペアマッチで High 出力 0 0 1 1:初期出力は Low 出力 コンペアマッチで トグル出力 0 1 0 0:出力禁止 0 1 0 1:初期出力は High 出力 コンペアマッチで Low 出力 0 1 1 0:初期出力は High 出力 コンペアマッチで High 出力 0 1 1 1:初期出力は High 出力 コンペアマッチで トグル出力 1 0 0 0:立ち上がりエッジで インプットキャプチャ 1 0 0 1:立ち下がりエッジで インプットキャプチャ 1 0 1 x:両エッジで インプットキャプチャ 1 1 0 0:キャプチャ入力元は MTU1/カウント クロック MTU1.TCNT(LWA = 0) または MTU1. TCNTLW(LWA = 1)の カウントアップ/ カウントダウンで インプットキャプチャ 1 1 1 x:MTU8.TGRC の コンペアマッチの発生で インプットキャプチャ

レジスタ	ビット	RX630(MTU2a)	RX660(MTU3a)
MTU1, TIOR	IOB[3:0]	I/O コントロール B ビット b3 b0 0 0 0 0:出力禁止 0 0 0 1:初期出力は Low 出力 コンペアマッチで Low 出力 0 0 1 0:初期出力は Low 出力 コンペアマッチで High 出力 0 0 1 1:初期出力は Low 出力 コンペアマッチで トグル出力 0 1 0 0:出力禁止 0 1 0 1:初期出力は High 出力 コンペアマッチで Low 出力 0 1 1 0:初期出力は High 出力 コンペアマッチで High 出力 0 1 1 1:初期出力は High 出力 コンペアマッチで トグル出力 1 0 0 0:立ち上がりエッジで インプットキャプチャ 1 0 0 1:立ち下がりエッジで インプットキャプチャ 1 0 1 x:両エッジでインプット キャプチャ 1 1 x x: MTU0.TGRC の コンペアマッチ/ インプットキャプチャ の発生でインプット キャプチャ	I/O コントロール B ビット b3 b0 0 0 0 0:出力禁止 0 0 0 1:初期出力は Low 出力 コンペアマッチで Low 出力 0 0 1 0:初期出力は Low 出力 コンペアマッチで High 出力 0 0 1 1:初期出力は Low 出力 コンペアマッチで トグル出力 0 1 0 0:出力禁止 0 1 0 1:初期出力は High 出力 コンペアマッチで Low 出力 0 1 1 0:初期出力は High 出力 コンペアマッチで High 出力 0 1 1 1:初期出力は High 出力 コンペアマッチで トグル出力 1 0 0 0:立ち上がりエッジで インプットキャプチャ 1 0 0 1:立ち下がりエッジで インプットキャプチャ 1 0 1 x:両エッジで インプットキャプチャ 1 1 0 0: MTU0.TGRC の コンペアマッチ/ インプットキャプチャ の発生でインプット キャプチャ 1 1 1 x:MTU8.TGRC の コンペアマッチの発生で インプットキャプチャ

レジスタ	ビット	RX630(MTU2a)	RX660(MTU3a)
TIORU TIO RV TIO RW	IOC[4:0]	I/O コントロール C ビット b4 b0 00000: コンペアマッチ 00001: 設定しないでください 0001x: 設定しないでください 001xx: 設定しないでください 01xxx: 設定しないでください 10000: 設定しないでください 10001: 立ち上がりエッジで インプットキャプチャ 10010: 立ち下がりエッジで インプットキャプチャ 10011: 両エッジで インプットキャプチャ 101xx: 設定しないでください 11000: 設定しないでください 11001: 外部入力信号の Low パルス幅測定用 相補 PWM モードの谷 でキャプチャ 11010: 外部入力信号の Low パルス幅測定用 相補 PWM モードの山 でキャプチャ 11011: 外部入力信号の Low パルス幅測定用 相補 PWM モードの山 と谷でキャプチャ 11100: 設定しないでください 11101: 外部入力信号の High パルス幅測定用 相補 PWM モードの谷 でキャプチャ 11110: 外部入力信号の High パルス幅測定用 相補 PWM モードの山 でキャプチャ 11111: 外部入力信号の High パルス幅測定用 相補 PWM モードの 山と谷でキャプチャ	I/O コントロール C ビット b4 b0 00000: 機能なし 00001: 設定しないでください 0001x: 設定しないでください 001xx: 設定しないでください 01xxx: 設定しないでください 10000: 設定しないでください 10001: 立ち上がりエッジで インプットキャプチャ 10010: 立ち下がりエッジで インプットキャプチャ 10011: 両エッジで インプットキャプチャ 101xx: MTU8.TGRC のコンペ アマッチの発生でキャ プチャ 11000: 設定しないでください 11001: 外部入力信号の Low パ ルス幅測定用 相補 PWM モードの谷で キャプチャ 11010: 外部入力信号の Low パ ルス幅測定用 相補 PWM モードの山で キャプチャ 11011: 外部入力信号の Low パ ルス幅測定用 相補 PWM モードの山と 谷でキャプチャ 11100: 設定しないでください 11101: 外部入力信号の High パ ルス幅測定用 相補 PWM モードの谷で キャプチャ 11110: 外部入力信号の High パ ルス幅測定用 相補 PWM モードの山で キャプチャ 11111: 外部入力信号の High パルス幅測定用 相補 PWM モードの 山と谷でキャプチャ
TIER	TTGE2	A/D 変換開始要求許可 2 ビット 0: MTU4.TCNT のアンダフ ロー(谷)による A/D 変換 要求を禁止 1: MTU4.TCNT のアンダフ ロー(谷)による A/D 変換 要求を許可	A/D 変換開始要求許可 2 ビット 0: MTU_n.TCNT のアンダフ ロー(谷)による A/D 変換要 求を禁止(n = 4, 7) 1: MTU_n.TCNT のアンダフ ロー(谷)による A/D 変換要 求を許可(n = 4, 7)

レジスタ	ビット	RX630(MTU2a)	RX660(MTU3a)
TSYCR	—	—	タイマシンクロクリアレジスタ
TCNTLW	—	—	タイマロングワードカウンタ
TGRALW/ TGRBLW	—	—	タイマロングワード ジェネラルレジスタ
TSTR(RX630) TSTR/TSTRA/TSTRB(RX660)	CST8	—	カウンタスタート 8 ビット
TSYR(RX630) TSYRm(RX660)	—	タイマシンクロレジスタ	タイマシンクロレジスタ m (m = A,B)
TCSYSTR	—	—	タイマカウンタシンクロ スタートレジスタ
TRWER(RX630) TRWERm(RX660)	—	タイマリードライト許可レジスタ	タイマリードライト イネーブルレジスタ m (m = A,B)
TOER(RX630) TOERm(RX660)	—	タイマアウトプットマスタ許可レジスタ	タイマアウトプットマスタ イネーブルレジスタ m (m = A,B)
TOCR1(RX630) TOCR1m(RX660)	—	タイマアウトプットコントロールレジスタ 1	タイマアウトプットコントロールレジスタ 1 m(m = A,B)
TOCR2(RX630) TOCR2m(RX660)	—	タイマアウトプットコントロールレジスタ 2	タイマアウトプットコントロールレジスタ 2 m(m = A,B)
TOLBR TOLBRm(RX660)	—	タイマアウトプットレベルバッファレジスタ	タイマアウトプットレベル バッファレジスタ m(m = A,B)
TGCR(RX630) TGCRa(RX660)	—	タイマゲートコントロールレジスタ	タイマゲートコントロール レジスタ A
TCNTS(RX630) TCNTSm(RX660)	—	タイマサブカウンタ	タイマサブカウンタ m (m = A,B)
TCDR(RX630) TCDRm(RX660)	—	タイマ周期データレジスタ	タイマ周期データレジスタ m (m = A,B)
TCBR(RX630) TCBRm(RX660)	—	タイマ周期バッファレジスタ	タイマ周期バッファレジスタ m(m = A,B)
TDDR(RX630) TDDRm(RX660)	—	タイマデッドタイムデータレジスタ	タイマデッドタイムデータ レジスタ m(m = A,B)
TITCR(RX630) TITCR1m(RX660)	—	タイマ割り込み間引き設定レジスタ	タイマ割り込み間引き設定 レジスタ 1 m(m = A,B)
TITCNT(RX630) TITCNT1m(RX660)	—	タイマ割り込み間引き回数カウンタ	タイマ割り込み間引き回数 カウンタ 1 m(m = A,B)
TBTER(RX630) TBTERm(RX660)	—	タイマバッファ転送設定レジスタ	タイマバッファ転送設定レジスタ m(m = A,B)
TDER(RX630) TDERm(RX660)	—	タイマデッドタイム許可レジスタ	タイマデッドタイムイネーブル レジスタ m(m = A,B)
TWCR(RX630) TWCRm(RX660)	SCC	—	同期クリアコントロール ビット
NFCR(RX630) NFCRn(RX660)	—	ノイズフィルタコントロール レジスタ	ノイズフィルタコントロール レジスタ n(n = 0~4,6,7,8,C)
NFCR5	—	—	ノイズフィルタコントロール レジスタ 5
TITMRm	—	—	タイマ割り込み間引きモード レジスタ (m = A,B)

レジスタ	ビット	RX630(MTU2a)	RX660(MTU3a)
TITCR2m	—	—	タイマ割り込み間引き設定 レジスタ 2(m = A,B)
TITCNT2m	—	—	タイマ割り込み間引き回数 カウンタ 2(m = A,B)

2.18 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3

表 2.54 にポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 の概要比較を、表 2.55 にポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 のレジスタ比較を示します。

表 2.54 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 の概要比較

項目	RX630(POE2a)	RX660(POE3a)
出力停止時の端子の状態	ハイインピーダンス	ハイインピーダンス
ハイインピーダンス制御対象端子	- MTU の出力端子 - MTU0 端子 (MTIOC0A,MTIOC0B,MTIOC0C,MTIOC0D) - MTU3 端子 (MTIOC3B,MTIOC3D) - MTU4 端子 (MTIOC4A,MTIOC4B,MTIOC4C,MTIOC4D)	- MTU の出力端子 - MTU0 端子 (MTIOC0A,MTIOC0B,MTIOC0C,MTIOC0D) - MTU3 端子 (MTIOC3B,MTIOC3D) - MTU4 端子 (MTIOC4A,MTIOC4B,MTIOC4C,MTIOC4D) - MTU6 端子 (MTIOC6B,MTIOC6D) - MTU7 端子 (MTIOC7A,MTIOC7B,MTIOC7C,MTIOC7D)
ハイインピーダンス要求発生条件	- 入力端子の変化 POE0#~POE3#,POE8#の端子に信号が入力されたとき - 出力端子の短絡 MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - SPOER レジスタを設定したとき - クロック発生回路の発振停止を検出したとき	- 入力端子の変化 POE0#,POE4#,POE8#,POE10#,POE11#端子に信号が入力されたとき - 出力端子の短絡 以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D - SPOER レジスタを設定したとき - メインクロック発生回路の発振停止を検出したとき
機能	POE0#~POE3#,POE8#の各入力端子に立ち下がりエッジ PCLK/8 ごとに 16 回、PCLK/16 ごとに 16 回、PCLK/128 ごとに 16 回の Low サンプリングが設定可能	POE0#,POE4#,POE8#,POE10#,POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です

項目	RX630(POE2a)	RX660(POE3a)
機能	• POE0#~POE3#端子の立ち下がりエッジまたは Low サンプリグによって、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 • POE8#端子の立ち下がりエッジまたは Low サンプリグによって、MTU0 出力端子をハイインピーダンスに設定可能 • クロック発生回路が発振停止した場合、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能 • MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 • POE のレジスタ書き込みをすることで、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能 • POE0#~POE3#、POE8#の入力レベル検出結果または MTU 相補 PWM 出力端子の出力レベルの比較結果により、それぞれの割り込みを発生	• POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリグによって、すべての制御対象端子の出力をハイインピーダンスにできます • クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力をハイインピーダンスにできます • MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力をハイインピーダンスにできます • POE3 のレジスタの設定により、すべての制御対象端子の出力をハイインピーダンスにできます • 入力レベルのサンプリグまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

表 2.55 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3 のレジスタ比較

レジスタ	ビット	RX630(POE2a)	RX660(POE3a)
ICSR1	POE1M[1:0]	POE1 モード選択ビット	—
	POE2M[1:0]	POE2 モード選択ビット	—
	POE3M[1:0]	POE3 モード選択ビット	—
	POE1F	POE1 フラグ	—
	POE2F	POE2 フラグ	—
	POE3F	POE3 フラグ	—
ICSR2	POE8M[1:0]	POE8 モード選択ビット	—
	POE4M[1:0]	—	POE4 モード選択ビット
	POE8E	POE8 ハイインピーダンス許可ビット	—
	POE8F	POE8 フラグ	—
	POE4F	—	POE4 フラグ
ICSR3	OSTSTE	OSTST ハイインピーダンス許可ビット	—
	OSTSTF	OSTST ハイインピーダンスフラグ	—
	POE8M[1:0]	—	POE8 モード選択ビット
	PIE3	—	ポート割り込み許可 3 ビット
	POE8E	—	POE8 ハイインピーダンス許可ビット
	POE8F	—	POE8 フラグ
ICSR4	—	—	入力レベルコントロール/ステータスレジスタ 4

レジスタ	ビット	RX630(POE2a)	RX660(POE3a)
ICSR5	—	—	入力レベルコントロール/ステータスレジスタ 5
ICSR6	—	—	入力レベルコントロール/ステータスレジスタ 6
OCSR2	—	—	出力レベルコントロール/ステータスレジスタ 2
ALR1	—	—	アクティブレベルレジスタ 1
SPOER	CH34HIZ (RX630) MTUCH34HIZ (RX660)	MTU3、MTU4 出力 ハイインピーダンス許可ビット	MTU3,MTU4 端子 ハイインピーダンス許可ビット
	MTUCH67HIZ	—	MTU6,MTU7 端子ハイインピーダンス許可ビット
	CH0HIZ (RX630) MTUCH0HIZ (RX660)	MTU0 出力 ハイインピーダンス許可ビット (b1)	MTU0 端子 ハイインピーダンス許可ビット (b2)
POECR1	PE0ZE (RX630) MTU0AZE (RX660)	MTIOC0A ハイインピーダンス許可ビット	MTIOC0A 端子 ハイインピーダンス許可ビット
	PE1ZE (RX630) MTU0BZE (RX660)	MTIOC0B ハイインピーダンス許可ビット	MTIOC0B 端子 ハイインピーダンス許可ビット
	PE2ZE (RX630) MTU0CZE (RX660)	MTIOC0C ハイインピーダンス許可ビット	MTIOC0C 端子 ハイインピーダンス許可ビット
	PE3ZE (RX630) MTU0DZE (RX660)	MTIOC0D ハイインピーダンス許可ビット	MTIOC0D 端子 ハイインピーダンス許可ビット
POECR2	—	ポートアウトプットイネーブル コントロールレジスタ 2 POECR2 は、8 ビットレジスタ です。	ポートアウトプットイネーブル コントロールレジスタ 2 POECR2 は、16 ビットレジスタ です。
	MTU7BDZE	—	MTIOC7B/MTIOC7D 端子 ハイインピーダンス許可ビット
	MTU7ACZE	—	MTIOC7A/MTIOC7C 端子 ハイインピーダンス許可ビット
	MTU6BDZE	—	MTIOC6B/MTIOC6D 端子 ハイインピーダンス許可ビット
	P3CZEA (RX630) MTU4BDZE (RX660)	MTU ポート 3 ハイインピーダンス許可ビット (b4)	MTIOC4B/MTIOC4D 端子 ハイインピーダンス許可ビット (b8)

レジスタ	ビット	RX630(POE2a)	RX660(POE3a)
POECR2	P2CZEA (RX630) MTU4ACZE (RX660)	MTU ポート 2 ハイインピーダンス許可ビット (b5)	MTIOC4A/MTIOC4C 端子 ハイインピーダンス許可ビット (b9)
	P1CZEA (RX630) MTU3BDZE (RX660)	MTU ポート 1 ハイインピーダンス許可ビット (b6)	MTIOC3B/MTIOC3D 端子 ハイインピーダンス許可ビット (b10)
POECR4	—	—	ポートアウトプットイネーブル コントロールレジスタ 4
POECR5	—	—	ポートアウトプットイネーブル コントロールレジスタ 5
M0SELR1	—	—	MTU0 端子選択レジスタ 1
M0SELR2	—	—	MTU0 端子選択レジスタ 2
M3SELR	—	—	MTU3 端子選択レジスタ
M4SELR1	—	—	MTU4 端子選択レジスタ 1
M4SELR2	—	—	MTU4 端子選択レジスタ 2

2.19 8 ビットタイマ

表 2.56 に 8 ビットタイマの概要比較を、表 2.57 に 8 ビットタイマのレジスタ比較を示します。

表 2.56 8 ビットタイマの概要比較

項目	RX630(TMR)	RX660(TMR ^b)
カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル)×2 ユニット	(8 ビット×2 チャンネル)×2 ユニット
コンペアマッチ	8 ビットモード (コンペアマッチ A,コンペアマッチ B) 16 ビットモード (コンペアマッチ A,コンペアマッチ B)	8 ビットモード (コンペアマッチ A,コンペアマッチ B) 16 ビットモード (コンペアマッチ A,コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、外部リセット信号から選択	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、PWM 出力	任意のデューティ比のパルス出力、PWM 出力
2 チャンネルのカスケード接続	16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)	16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、オーバフロー	コンペアマッチ A、コンペアマッチ B、オーバフロー
イベントリンク機能 (出力)	—	コンペアマッチ A、コンペアマッチ B、オーバフロー(TMR0~3)
イベントリンク機能 (入力)	—	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作(TMR0~3) (2) イベントカウンタ動作(TMR0~3) (3) カウントリスタート動作(TMR0~3)
DTC の起動	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能
A/D コンバータの変換開始トリガ	TMR0、TMR2 のコンペアマッチ A	TMR0、TMR2 のコンペアマッチ A
SCI の基本クロック生成	SCI のポーレートクロックを生成	SCI の基本クロックを生成
REMC 受信クロック生成	—	REMC(リモコン信号受信機能)の動作クロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態への遷移が可能	ユニットごとにモジュールストップ状態への遷移が可能

表 2.57 8 ビットタイマのレジスタ比較

レジスタ	ビット	RX630 (TMR)	RX660(TMR ^b)
TCSTR	—	—	タイマカウンタスタートレジスタ

2.20 コンペアマッチタイマ(CMT)

表 2.58 にコンペアマッチタイマの概要比較を示します。

表 2.58 コンペアマッチタイマの概要比較

項目	RX630(CMT)	RX660(CMT)
チャンネル数	4 チャンネル	4 チャンネル
カウントクロック	4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中からチャンネルごとに選択 可能	4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中からチャンネルごとに選択 可能
割り込み	コンペアマッチ割り込みをチャンネルごと に要求することが可能	コンペアマッチ割り込みをチャンネルごと に要求することが可能
イベントリンク機能 (出力)	—	CMT1 のコンペアマッチによりイベント 信号出力
イベントリンク機能 (入力)	—	設定したモジュールに対してリンク動作 が可能 CMT1 のカウントスタート、イベントカ ウンタ、カウントリスタート動作が可能
消費電力低減機能	ユニットごとにモジュールストップ状態 への設定が可能	ユニットごとにモジュールストップ状態 への設定が可能

2.21 リアルタイムクロック

表 2.59 にリアルタイムクロックの概要比較を、表 2.60 にリアルタイムクロックのレジスタ比較を示します。

表 2.59 リアルタイムクロックの概要比較

項目	RX630(RTCa)	RX660(RTCC)
カウントモード	カレンダーカウントモード	カレンダーカウントモード/ バイナリカウントモード
カウントソース	サブクロック(XCIN) またはメインクロック(EXTAL)	サブクロック(XCIN)
時計/カレンダー機能	年、月、日、曜日、時、分、秒をカウント、BCD 表示 12 時間/24 時間モード切り替え機能 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) - うるう年自動補正機能 - スタート/ストップ機能 1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz の状態をバイナリで表示 - 時計誤差補正機能 1Hz クロック出力	- カレンダーカウントモード 年、月、日、曜日、時、分、秒をカウント、BCD 表示 12 時間/24 時間モード切り替え機能 30 秒調整機能(30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) うるう年自動補正機能 バイナリカウントモード 秒を 32 ビットでカウント、バイナリ表示 - 両モード共通 スタート/ストップ機能 秒以下の桁のバイナリ表示 (1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz) 時計誤差補正機能 クロック(1Hz/64Hz)出力
割り込み	- アラーム割り込み(ALM) アラーム割り込み条件として、年、月、日、曜日、時、分、秒のいずれと比較するか選択可能 - 周期割り込み(PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 - 桁上げ割り込み(CUP) 秒カウンタへの桁上げ、または 64Hz カウンタの読み出しと 64Hz カウンタへの桁上げが重なったとき、発生したことを示す - アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能	- アラーム割り込み(ALM) アラーム割り込み条件として、以下のいずれと比較するか選択可能 ・カレンダーカウントモード： 年、月、日、曜日、時、分、秒 ・バイナリカウントモード： 32 ビットバイナリカウンタの各ビット - 周期割り込み(PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 - 桁上げ割り込み(CUP) 次のいずれかのタイミングで割り込み要求発生 ・64Hz カウンタから秒カウンタへの桁上げが発生したとき ・64Hz カウンタの変化と R64CNT レジスタの読み出しタイミングが重なったとき - アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能

項目	RX630(RTCa)	RX660(RTCC)
時間キャプチャ機能	3本のイベント入力によって、時間のキャプチャが可能 イベント入力ごとに、月、日、時、分、秒をキャプチャ	時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能。 イベント入力ごとに、月、日、時、分、秒をキャプチャ、 または 32 ビット バイナリカウンタ値 をキャプチャ
イベントリンク機能	—	周期イベント出力

表 2.60 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX630(RTCa)	RX660(RTCC)
BCNT0 ^(注1)	—	—	バイナリカウンタ 0
BCNT1 ^(注1)	—	—	バイナリカウンタ 1
BCNT2 ^(注1)	—	—	バイナリカウンタ 2
BCNT3 ^(注1)	—	—	バイナリカウンタ 3
BCNT0AR ^(注1)	—	—	バイナリカウンタ 0 アラームレジスタ
BCNT1AR ^(注1)	—	—	バイナリカウンタ 1 アラームレジスタ
BCNT2AR ^(注1)	—	—	バイナリカウンタ 2 アラームレジスタ
BCNT3AR ^(注1)	—	—	バイナリカウンタ 3 アラームレジスタ
BCNT0AER ^(注1)	—	—	バイナリカウンタ 0 アラーム許可レジスタ
BCNT1AER ^(注1)	—	—	バイナリカウンタ 1 アラーム許可レジスタ
BCNT2AER ^(注1)	—	—	バイナリカウンタ 2 アラーム許可レジスタ
BCNT3AER ^(注1)	—	—	バイナリカウンタ 3 アラーム許可レジスタ
RCR1	RTCOS	—	RTCOUT 出力選択ビット
RCR2	CNTMD	—	カウントモード選択ビット
RCR3	RTCEN	サブクロック発振器制御ビット 0 : サブクロック発振器停止 1 : サブクロック発振器動作	RTC 許可ビット 0 : RTC 無効 1 : RTC 有効
RCR4	RCKSEL	カウントソース選択ビット 0 : サブクロックを選択 1 : メインクロックを選択	カウントソース選択ビット 0 : サブクロックを選択 1 : 設定禁止
RFRH/L	—	周波数レジスタ H/L	—
BCNT0CPn	—	—	BCNT0 キャプチャレジスタ n (n = 0~2)
BCNT1CPn	—	—	BCNT1 キャプチャレジスタ n (n = 0~2)
BCNT2CPn	—	—	BCNT2 キャプチャレジスタ n (n = 0~2)
BCNT3CPn	—	—	BCNT3 キャプチャレジスタ n (n = 0~2)

注 1. バイナリカウントモード時

2.22 ウォッチドッグタイマ

表 2.61 にウォッチドッグタイマの概要比較を示します。

表 2.61 ウォッチドッグタイマの概要比較

項目	RX630(WDTA)	RX660(WDTA)
カウントソース	周辺クロック(PCLK)	周辺モジュールクロック(PCLK)
クロック分周比	4 分周/64 分周/128 分周/512 分周/ 2048 分周/8192 分周	4 分周/64 分周/128 分周/512 分周/ 2048 分周/8192 分周
カウント動作	14 ビットのダウンカウンタによる ダウンカウント	14 ビットのダウンカウンタによる ダウンカウント
カウント開始条件	- リセット後、自動的にカウント開始 (オートスタートモード) - リフレッシュ (WDTRR レジスタに“00h”を 書き込み後、“FFh”を書き込む) により、カウント開始 (レジスタスタートモード)	- オートスタートモード： リセット解除後、自動的に カウント開始 - レジスタスタートモード： リフレッシュ動作(WDTRR レジスタに “00h”を書き込み後、“FFh”を 書き込む)により、カウント開始
カウント停止条件	- リセット(ダウンカウンタ、レジス タは初期値に戻る) - アンダフロー、リフレッシュエラー 発生時カウント再開 (オートスタートモード：自動 レジスタスタートモード： リフレッシュ)	- リセット(ダウンカウンタ、レジスタ は初期値に戻る) 低消費電力状態 - アンダフロー、リフレッシュエラー 発生時(レジスタスタートモード時 のみ)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
ウォッチドッグタイ マリセット出力要因	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
ノンマスカブル割り 込み/割り込み要因	- ダウンカウンタがアンダフローした 場合、ノンマスカブル割り込み (WUNI) を発生 - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
カウンタ値の読み出 し	WDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の 読み出しが可能	WDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の 読み出しが可能

表 2.62 ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX630(WDTA)	RX660(WDTA)
WDTRCR	RSTIRQS	リセット割り込み要求選択ビット 0：ノンマスカブル割り込み 要求出力を許可 1：リセット出力を許可	リセット割り込み要求選択ビット 0：ノンマスカブル割り込み要求、 または割り込み要求 出力を許可 1：リセット出力を許可

2.23 独立ウォッチドッグタイマ

表 2.63 に独立ウォッチドッグタイマの概要比較を、表 2.64 に独立ウォッチドッグタイマのレジスタ比較を示します。

表 2.63 独立ウォッチドッグタイマの概要比較

項目	RX630(IWDTa)	RX660(IWDTa)
カウントソース	IWDT 専用クロック(IWDTCLK)	IWDT 専用クロック(IWDTCLK)
クロック分周比	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによる ダウンカウント	14 ビットのダウンカウンタによる ダウンカウント
カウント開始条件	- リセット後、自動的にカウント開始 (オートスタートモード) - リフレッシュ (IWDTRR レジスタに 00h を書き込み後、FFh を書き込 む) により、カウント開始 (レジスタスタートモード)	- オートスタートモード： リセット解除後、自動的に カウント開始 - レジスタスタートモード： リフレッシュ動作(IWDTRR レジス タに “00h” を書き込み後、“FFh” を書き込む)により、カウント開始
カウント停止条件	- リセット(ダウンカウンタ、 レジスタは初期値に戻る) - アンダフロー、リフレッシュエラー 発生時カウント再開 (オートス タートモード：自動、レジスタス タートモード：リフレッシュ)	- リセット(ダウンカウンタ、 レジスタは初期値に戻る) 低消費電力状態(レジスタ設定による) - アンダフロー、リフレッシュエラー 発生時(レジスタスタートモード時 のみ)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
ノンмасカブル割り 込み/割り込み要因	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタが アンダフローしたとき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
カウンタ値の読み出 し	IWDTSR レジスタを読み出すこと で、ダウンカウンタのカウント値の 読み出しが可能	IWDTSR レジスタを読み出すこと で、ダウンカウンタのカウント値の 読み出しが可能
イベントリンク機能 (出力)	—	ダウンカウンタのアンダフロー イベント出力 リフレッシュエラーイベント出力
出力信号(内部信号)	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止 制御出力	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止 制御出力

項目	RX630(IWDTa)	RX660(IWDTa)
オートスタートモード (オプション機能選択 レジスタ 0(OFS0)制 御)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット) - ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタート モード(IWDT レジス タ制御)	- リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット) - ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)	- リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)

表 2.64 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX630(IWDTa)	RX660(IWDTa)
IWDTRCR	RSTIRQS	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求出力を許可 1 : リセット出力を許可	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求、 または割り込み要求出力を許可 1 : リセット出力を許可

2.24 シリアルコミュニケーションインタフェース

表 2.65 にシリアルコミュニケーションインタフェースの概要比較を、表 2.66 に SCI チャンネル別仕様比較を、表 2.67 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.65 シリアルコミュニケーションインタフェースの概要比較

項目		RX630(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
チャンネル数		• SCIc : 12 チャンネル • SCIId : 1 チャンネル	• SCIk : 10 チャンネル • SCIIm : 2 チャンネル • SCIh : 1 チャンネル
シリアル通信方式		• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス	• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		• 送信部：ダブルバッファ構成による連続送信が可能 • 受信部：ダブルバッファ構成による連続受信が可能	• 送信部：ダブルバッファ構成による連続送信が可能 • 受信部：ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
入出力信号レベル反転		—	入力信号、出力信号のレベルをそれぞれ独立して反転可能
割り込み要因		• 送信終了、送信データEMPTY、受信データフル、受信エラー • 開始条件/再開条件/停止条件生成終了 (簡易 I²C モード用)	• 送信終了、送信データEMPTY、受信データフル、受信エラー、受信データレディ (SCI10,SCI11)、データ一致 • 開始条件/再開条件/停止条件生成終了 (簡易 I²C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/ 9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	—	送信 16 段、受信 16 段の FIFO を利用可能 (SCI10,SCI11)
	データ一致検出	—	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能
	スタートビットの検出	—	Low または立ち下がりエッジを選択可能

項目		RX630(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
調歩同期式モード	受信データサンプリングタイミング調整	—	受信データのサンプリングポイントをデータの中央を基点に前後に変更可能(SCI0~SCI11)
	送信信号変化タイミング調整	—	送信データの立ち下がリエッジまたは立ち上がリエッジのいずれかを遅延させることが可能(SCI0~SCI11)
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブレークを検出可能
	クロックソース	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5,SCI6)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5,SCI6,SCI12)
	倍速モード	—	ポーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	—	送信 16 段、受信 16 段の FIFO を利用可能(SCI10,SCI11)
スマートカードインタフェースモード	エラー処理	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	最大 384 kbps。Fast-mode 対応。	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能

項目		RX630(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
拡張シリアルモード (SCI12 のみ対応)	Start Frame 送信	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり
	Start Frame 受信	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり
	入出力制御機能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能 - 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIc ヘスルー出力可能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能		—	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5 のみ対応)		—	- エラー(受信エラー・エラーシグナル検出)イベント出力 - 受信データフルイベント出力 - 送信データエンプティイベント出力 - 送信終了イベント出力

表 2.66 SCI チャンネル別仕様比較

項目	RX630(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
調歩同期式モード	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12
クロック同期式 モード	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12
スマートカード インタフェース モード	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12
簡易 I ² C モード	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12
簡易 SPI モード	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12
FIFO モード	—	SCI10,SCI11
データ一致検出	—	SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5,SCI6,SCI12	SCI5,SCI6,SCI12
イベントリンク機能	—	SCI5
周辺モジュールクロック	PCLKB : SCI0,SCI1,SCI2,SCI3,SCI4,SCI5, SCI6,SCI7,SCI8,SCI9,SCI10,SCI11,SCI12	PCLKA : SCI10,SCI11 PCLKB : SCI0,SCI1,SCI2,SCI3,SCI4,SCI5,SCI6, SCI7,SCI8,SCI9,SCI12

表 2.67 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX630(SCIc,SCIId)	RX660(SCIk,SCIIm,SCIh)
RDRH,RDRL, RDRHL	—	—	レシーブデータレジスタ H,L,HL
FRDR	—	—	受信 FIFO データレジスタ
TDRH,TDRL, TDRHL	—	—	トランスミットデータレジスタ H,L,HL
FTDR	—	—	送信 FIFO データレジスタ

レジスタ	ビット	RX630(SCIc,SCId)	RX660(SCIk,SCIIm,SCIh)
SMR (SCMR. SMIF ビット = 0)	CHR	キャラクタレンクスビット (調歩同期式モードのみ有効) 0 : データ長 8 ビットで送受信 1 : データ長 7 ビットで送受信	キャラクタレンクスビット (調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせて選択します。 CHR1 CHR 0 0 : データ長 9 ビットで送受信 0 1 : データ長 9 ビットで送受信 1 0 : データ長 8 ビットで送受信(初期値) 1 1 : データ長 7 ビットで送受信
	CM	コミュニケーションモードビット 0 : 調歩同期式モードで動作 1 : クロック同期式モードで動作	コミュニケーションモードビット 0 : 調歩同期式モード、または簡易 I ² C モードで動作 1 : クロック同期式モード、または簡易 SPI モードで動作
SCR (SCMR.SMIF ビット = 0)	MPIE	マルチプロセッサインタラプトイネーブルビット (調歩同期式モードで、SMR.MP ビット="1"のとき有効) 0 : 通常の受信動作 1 : マルチプロセッサビットが"0" の受信データは読み飛ばし、 SSR.ORER,FER の各ステータ スフラグのセット ("1") を禁 止します。マルチプロセッサ ビットが "1"のデータを受信 すると、MPIE ビットは自動的 にクリア ("0") され、通常の 受信動作に戻ります	マルチプロセッサインタラプトイネーブルビット (調歩同期式モードで、SMR.MP ビット= 1 のとき有効) 0 : 通常の受信動作 1 : マルチプロセッサビットが"0" の受信データは読み飛ばし、 SSR.RDRF, ORER, FER の各 ステータスフラグのセット ("1")を禁止します。マルチプロ セッサビットが"1"のデータ を受信すると、MPIE ビットは 自動的に"0"になり、通常の 受信動作に戻ります
SSRFIFO	—	—	シリアルステータスレジスタ
SCMR	CHR1	—	キャラクタレンクスビット 1
MDDR	—	—	モジュレーションデューティ レジスタ
SEMR	ITE	—	即時送信許可ビット
	BRME	—	ビットレートモジュレーション イネーブルビット

レジスタ	ビット	RX630(SCIc,SCId)	RX660(SCIk,SCIIm,SCIh)
SEMR	ABCSE	—	調歩同期基本クロックセレクト 拡張ビット
	BGDM	—	ポーレートジェネレータ倍速 モードセレクトビット
	RXDESEL	—	調歩同期スタートビットエッジ 検出セレクトビット
FCR	—	—	FIFO コントロールレジスタ
FDR	—	—	FIFO データカウントレジスタ
LSR	—	—	ラインステータスレジスタ
CDR	—	—	比較データレジスタ
DCCR	—	—	データ比較制御レジスタ
SPTR	—	—	シリアルポートレジスタ
TMGR	—	—	送受信タイミング選択レジスタ
CR2	BCCS[1:0]	バス衝突検出クロック選択ビット b5 b4 0 0 : SCI 基本クロック 0 1 : SCI 基本クロックの 2 分周 1 0 : SCI 基本クロックの 4 分周 1 1 : 設定しないでください	バス衝突検出クロック選択ビット • SEMR.BGDM ビットが“0” または、SEMR.BGDM ビットが “1”かつ SMR.CKS[1:0]ビット が“00b”以外の場合 b5 b4 0 0 : 基本クロック 0 1 : 基本クロックの 2 分周 1 0 : 基本クロックの 4 分周 1 1 : 設定しないでください • SEMR.BGDM ビットが“1”かつ SMR.CKS[1:0]ビットが “00b” の場合 b5 b4 0 0 : 基本クロックの 2 分周 0 1 : 基本クロックの 4 分周 1 0 : 設定しないでください 1 1 : 設定しないでください

2.25 I²C バスインタフェース

表 2.69 に I²C バスインタフェースのレジスタ比較を示します。

表 2.68 シリアルコミュニケーションインタフェースのレジスタ比較

項目	RX630(RIIC)	RX660(RIICa)
通信フォーマット	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	～1Mbps	ファストモード対応(～400kbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%～96%の範囲で設定可能	マスタ時、SCL のデューティ比を 4%～96%の範囲で設定可能
コンディション発行・コンディション検出	- スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、 - スタートコンディション (リスタートコンディション含む) /ストップコンディション検出可能	- スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、 - スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	- スレーブアドレスを 3 セット設定可能 7 ビット/10 ビットアドレスフォーマット対応 (混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能	- 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクノリッジ応答	- 送信時、アクノリッジビットの自動ロード – ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 – 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能	- 送信時、アクノリッジビットの自動ロード – ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 – 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジ応答のソフトウェア制御が可能
ウェイト機能	- 受信時、SCL クロックの Low ホールドによるウェイトが可能 – 8 クロック目と 9 クロック目の間をウェイト – 9 クロック目と 1 クロック目の間をウェイト (WAIT 機能)	- 受信時、SCL ラインの Low ホールドによるウェイトが可能 – 8 クロック目と 9 クロック目の間でウェイト – 9 クロック目と 1 クロック目の間でウェイト
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信出力の変化タイミングを遅延させることが可能

項目	RX630(RIIC)	RX660(RIICa)
アービトレーション	- マルチマスタ対応 - 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 - スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能	- マルチマスタ対応 - 他のマスタとの SCL 衝突時、SCL の同期動作可能 - スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL の長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をプログラマブルに調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	4 種類 - 通信エラー / イベント発生 (AL 検出、NACK 検出、タイムアウト検出、スタートコンディション検出 (リスタートコンディション含む) ストップコンディション検出) - 受信データフル (スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了	4 種類 - 通信エラー / 通信イベント アービトレーションロスト検出 NACK 検出 タイムアウト検出 スタートコンディション検出 (リスタートコンディション含む) ストップコンディション検出 - 受信データフル (スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.69 I²C バスインタフェースのレジスタ比較

レジスタ	ビット	RX630(RIIC)	RX660(RIICa)
ICMR2	TMWE	タイムアウト内部カウンタ書き込み許可ビット	—
ICFER	FMPE	ファストモードプラス有効ビット	—
ICIER	RIE	受信データフル割り込み許可ビット 0 : 受信データフル割り込み (ICRXI) の禁止 1 : 受信データフル割り込み (ICRXI) の許可	受信データフル割り込み許可ビット 0 : 受信データフル割り込み(RXI) 要求の禁止 1 : 受信データフル割り込み(RXI) 要求の許可
	TEIE	送信終了割り込み許可ビット 0 : 送信終了割り込み (ICTEI) の禁止 1 : 送信終了割り込み (ICTEI) の許可	送信終了割り込み許可ビット 0 : 送信終了割り込み(TEI)要求の禁止 1 : 送信終了割り込み(TEI)要求の許可
	TIE	送信データエンプティ割り込み許可ビット 0 : 送信データエンプティ割り込み (ICTXI) の禁止 1 : 送信データエンプティ割り込み (ICTXI) の許可	送信データエンプティ割り込み許可ビット 0 : 送信データエンプティ割り込み (TXI)要求の禁止 1 : 送信データエンプティ割り込み (TXI)要求の許可
TMOCNT	—	タイムアウト内部カウンタ	—

2.26 CAN モジュール/CANFD モジュール

表 2.70 に CAN モジュール/CANFD モジュールの概要比較を、CAN モジュール/CANFD モジュールに CAN モジュール/CANFD モジュールのレジスタ比較を示します

表 2.70 CAN モジュール/CANFD モジュールの概要比較

項目	RX630(CAN)	RX660(CANFD-Lite)
プロトコル	ISO 11898-1 規格準拠 (標準フレーム/拡張フレーム)	ISO 11898-1:2015 仕様に準拠
ビットレート(RX630) データ転送レート(RX660)	1Mbps 以下のビットレートを プログラム可能 (fCAN $\geq$ 8MHz) - fCAN : CAN クロックソース	• アービトレーションフェーズ : 最高 1 Mbps • データフェーズ : 最高 8 Mbps (注 1)
動作周波数	PCLKB : 60MHz(max) CANMCLK : 24MHz(max)	• レジスタ部 : 最高 60 MHz (PCLKB) • メッセージバッファ RAM : 最高 120 MHz (PCLKA)
データリンク層動作クロック (DLL クロック)	—	最高 60 MHz (CANFDMCLK と CANFDCLK のいずれかを選択可能)
メッセージボックス (RX630) メッセージバッファ (RX660)	32 メールボックス : 2 種類のメール ボックス スモードを選択可能 • 通常メールボックスモード : 32 メールボックスを送信または 受信用に設定可能 • FIFO メールボックスモード : 24 メールボックスを送信または 受信用に設定可能。残りのメール ボックスを送信用に 4 段、受信用 に 4 段の FIFO を設定可能。	• 受信メッセージバッファ : 32 個 • 送信メッセージバッファ : 4 個 • 送信キュー : 1 個 送信キューへのメッセージ自動 転送をサポート
フレームタイプ	• 標準フォーマット(11 ビット ID) データフレーム • 拡張フォーマット(29 ビット ID) データフレーム • 標準フォーマット(11 ビット ID) リモートフレーム • 拡張フォーマット(29 ビット ID) リモートフレーム	Classic CAN (CAN 2.0) • 標準フォーマット(11 ビット ID) データフレーム • 拡張フォーマット(29 ビット ID) データフレーム • 標準フォーマット(11 ビット ID) リモートフレーム • 拡張フォーマット(29 ビット ID) リモートフレーム CAN FD (注 1) • 標準フォーマット(11 ビット ID) データフレーム • 拡張フォーマット(29 ビット ID) データフレーム

項目	RX630(CAN)	RX660(CAN ^{FD-Lite})
受信	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 - ワンショット受信機能を選択可能 - オーバーライトモード（メッセージ上書き）かオーバーランモード（メッセージ破棄）を選択可能 - 受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 - 受信メッセージバッファ割り込みの許可/禁止をメッセージバッファごとに個別に設定可能
データ長	0～8 バイト	Classic CAN : 0～8 バイト CAN FD : 0～8、12、16、20、24、32、48、64 バイト (注 1)
アクセプタンスフィルタ	8 つのアクセプタンスマスク（4 メールボックスごとに個別のマスク） - メールボックスはマスクの有効/無効を個別に設定可能	以下のフィールドでフィルタリング可能 - IDE ビット(標準フォーマット/拡張フォーマット/両方) - ID フィールド - RTR ビット(データフレーム/リモートフレーム) (Classic CAN のみ) - DLC フィールド(データ長) ペイロードサイズ超過時の保護機能あり - 通信中にアクセプタンスフィルタリスト(AFL)のエントリを更新可能
送信	- データフレームとリモートフレームを送信可能 - 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 - ワンショット送信機能を選択可能 - ID 優先送信モードかメールボックス番号優先送信モードを選択可能 - 送信要求をアボート可能（フラグでアボート完了を確認可能） - 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能	- データフレームとリモートフレームを送信可能 - 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ）を選択可能 - ワンショット送信機能を選択可能 - ID 優先送信モードかメッセージバッファ番号優先送信モードを選択可能 - 送信要求をアボート可能（フラグでアボート完了を確認可能） - チャネル送信割り込みの許可/禁止を設定可能
FIFO	24 メールボックスを送信または受信用に設定可能 - 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能	FIFO サイズはプログラマブル - 受信 FIFO : 2 個 - 共通 FIFO : 1 個(受信 FIFO として使用するか送信 FIFO として使用するかを選択可能)
送信間隔自動調整	—	- 共通 FIFO を送信 FIFO として使用しているときに有効 - FIFO から送信されるメッセージの送信間隔を調整可能

項目	RX630(CAN)	RX660(CAN ^{FD-Lite})
バスオフ復帰方法	バスオフ状態からの復帰方法を選択可能 - ISO 11898-1 規格準拠 - バスオフ開始で自動的に CAN Halt モードへ移行 - バスオフ終了で自動的に CAN Halt モードへ移行 - プログラムにより CAN Halt モードへ移行 - プログラムにより エラーアクティブ状態へ遷移	バスオフ状態からの復帰方法を選択可能 - ノーマルモード(ISO 11898-1 準拠) - バスオフ開始時に自動的に CH_HALT モードに入ります - バスオフ終了時に自動的に CH_HALT モードに入ります - ソフトウェアにより CH_HALT モード(バスオフリカバリ期間中)に入ります - プログラムにより エラーアクティブ状態へ遷移
タイムスタンプ機能	16 ビットカウンタによるタイムスタンプ機能 - 基準クロックは、1、2、4、8 ビットタイムから選択可能	送信時、受信時のタイムスタンプ機能
割り込み機能	5 種類の割り込み要因 (受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み)	受信FIFO割り込み グローバルエラー割り込み チャンネル送信割り込み チャンネルエラー割り込み 共通FIFO受信割り込み 受信メッセージバッファ割り込み
CAN スリープモード	CAN クロックを停止することで消費電流を低減可能	CAN ノードのモジュール起動停止機能 (CH_SLEEP モードと GL_SLEEP モード)
ソフトウェアサポート	—	受信メッセージにラベル情報を自動付加
ソフトウェアサポートユニット	3つのソフトウェアサポートユニット - アクセプタンスフィルタサポート - メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索) - チャンネル検索サポート	—
テストモード	ユーザ評価用に 3 つのテストモードを用意 - リッスンオンリモード - セルフテストモード 0 (外部ループバック) - セルフテストモード 1 (内部ループバック)	- 基本テストモード - リッスンオンリモード - セルフテストモード 0 (外部ループバック) - セルフテストモード 1 (内部ループバック)
消費電力低減機能(RX630) パワーダウン機能(RX660)	モジュールストップ状態への設定が可能	CAN ノードのモジュール起動停止機能 (CH_SLEEP モードと GL_SLEEP モード) モジュールストップ状態への遷移が可能
RAM	—	RAM ECC 保護

注 1. CAN FD プロトコル対応製品のみ

表 2.71 CAN モジュール/CANFD モジュールのレジスタ比較

レジスタ	ビット	RX630 (CAN)	RX660(CANFD-Lite)
CTLR	—	制御レジスタ	—
BCR	—	ビットコンフィギュレーションレジスタ	—
MKRk	—	マスクレジスタ k (k = 0~7)	—
FIDCR0 FIDCR1	—	FIFO 受信 ID 比較レジスタ 0、1	—
MKIVLR	—	マスク無効レジスタ	—
MBj	—	メールボックスレジスタ j (j = 0~31)	—
MIER	—	メールボックス割り込み許可レジスタ	—
MCTLj	—	メッセージ制御レジスタ j (j = 0~31)	—
RFCR	—	受信 FIFO 制御レジスタ	—
RFPCR	—	受信 FIFO ポインタ制御レジスタ	—
TFCR	—	送信 FIFO 制御レジスタ	—
TFPCR	—	送信 FIFO ポインタ制御レジスタ	—
STR	—	ステータスレジスタ	—
MSMR	—	メールボックスサーチモードレジスタ	—
MSSR	—	メールボックスサーチステータスレジスタ	—
CSSR	—	チャンネルサーチサポートレジスタ	—
AFSR	—	アクセプタンスフィルタサポートレジスタ	—
EIER	—	エラー割り込み許可レジスタ	—
EIFR	—	エラー割り込み要因判定レジスタ	—
RECR	—	受信エラーカウントレジスタ	—
TECR	—	送信エラーカウントレジスタ	—
ECSR	—	エラーコード格納レジスタ	—
TSR	—	タイムスタンプレジスタ	—
TCR	—	テスト制御レジスタ	—
NBCR	—	—	公称ビットレート設定レジスタ
CHCR	—	—	チャンネル制御レジスタ
CHSR	—	—	チャンネルステータスレジスタ
CHESR	—	—	チャンネルエラーステータスレジスタ
DBCR	—	—	データビットレート設定レジスタ
FDCFG	—	—	CAN FD 設定レジスタ
FDCTR	—	—	CAN FD 制御レジスタ
FDSTS	—	—	CAN FD ステータスレジスタ
FDCRC	—	—	CAN FD CRC レジスタ
GCFG	—	—	グローバル設定レジスタ
GCR	—	—	グローバル制御レジスタ
GSR	—	—	グローバルステータスレジスタ
GESR	—	—	グローバルエラーステータスレジスタ
TISR	—	—	送信割り込みステータスレジスタ
TSCR	—	—	タイムスタンプカウンタレジスタ
AFCR	—	—	アクセプタンスフィルタリスト制御レジスタ
AFCFG	—	—	アクセプタンスフィルタリスト設定レジスタ
AFLn.IDR	—	—	アクセプタンスフィルタリスト n ID レジスタ(n = 0 ~ 15)

レジスタ	ビット	RX630 (CAN)	RX660(CANFD-Lite)
AFLn.MASK	—	—	アクセプタンスフィルタリスト n マスクレジスタ(n=0 ~ 15)
AFLn.PTR0	—	—	アクセプタンスフィルタリスト n ポインタレジスタ 0(n=0 ~ 15)
AFLn.PTR1	—	—	アクセプタンスフィルタリスト n ポインタレジスタ 1(n=0 ~ 15)
RMCR	—	—	受信メッセージバッファ設定レジスタ
RMNDR	—	—	受信メッセージバッファ新データレジスタ
RFCRn	—	—	受信 FIFO n 設定レジスタ(n=0, 1)
RFSRn	—	—	受信 FIFO n ステータスレジスタ(n=0, 1)
RFPCRn	—	—	受信 FIFO n ポインタ制御レジスタ (n=0, 1)
CFCR0	—	—	共通 FIFO 0 設定レジスタ
CFSR0	—	—	共通 FIFO 0 ステータスレジスタ
CFPCR0	—	—	共通 FIFO 0 ポインタ制御レジスタ
FESR	—	—	FIFO エンプティステータスレジスタ
FFSR	—	—	FIFO フルステータスレジスタ
FMLSR	—	—	FIFO メッセージロストステータス レジスタ
RFISR	—	—	受信 FIFO 割り込みステータスレジスタ
DTCR	—	—	DMA 転送制御レジスタ
DTSR	—	—	DMA 転送ステータスレジスタ
TMCRn	—	—	送信メッセージバッファ n 制御レジスタ (n=0 ~ 3)
TMSRn	—	—	送信メッセージバッファ n ステータスレジスタ(n=0 ~ 3)
TMTRSR0	—	—	送信メッセージバッファ送信要求 ステータスレジスタ 0
TMARSR0	—	—	送信メッセージバッファ送信アボート 要求ステータスレジスタ 0
TMTCSR0	—	—	送信メッセージバッファ送信完了 ステータスレジスタ 0
TMTASR0	—	—	送信メッセージバッファ送信アボート ステータスレジスタ 0
TMIER0	—	—	送信メッセージバッファ割り込み許可 レジスタ 0
TQCR0	—	—	送信キュー 0 設定レジスタ
TQSR0	—	—	送信キュー 0 ステータスレジスタ
TQPCR0	—	—	送信キュー 0 ポインタ制御レジスタ
THCR	—	—	送信履歴設定レジスタ
THSR	—	—	送信履歴ステータスレジスタ
THACR0	—	—	送信履歴アクセスレジスタ 0
THACR1	—	—	送信履歴アクセスレジスタ 1
THPCR	—	—	送信履歴ポインタ制御レジスタ
GRCR	—	—	グローバルリセット制御レジスタ
GTMCR	—	—	グローバルテストモード設定レジスタ
GTMER	—	—	グローバルテストモード許可レジスタ
GTMLKR	—	—	グローバルテストモードロックキー レジスタ
RTPARK	—	—	RAM テストページアクセスレジスタ k (k=0 ~ 63)

レジスタ	ビット	RX630 (CAN)	RX660(CAN FD-Lite)
AFIGSR	—	—	アクセプタンスフィルタ無効エントリ 設定レジスタ
AFIGER	—	—	アクセプタンスフィルタ無効エントリ 許可レジスタ
RMIER	—	—	受信メッセージバッファ割り込み許可 レジスタ
ECCSR	—	—	ECC 制御 / ステータスレジスタ
ECTMR	—	—	ECC テストモードレジスタ
ECTDR	—	—	ECC デコーダテストデータレジスタ
ECEAR	—	—	ECC エラーアドレスレジスタ

2.27 シリアルペリフェラルインタフェース

表 2.72 にシリアルペリフェラルインタフェースの概要比較を、表 2.73 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.72 シリアルペリフェラルインタフェースの概要比較

項目	RX630(RSPI)	RX660(RSPId)
チャンネル数	3 チャンネル	1 チャンネル
RSPI 転送機能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • マスタ/スレーブモードでのシリアル通信が可能 • シリアル転送クロックの極性を変更可能 • シリアル転送クロックの位相を変更可能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 全二重または単方向(送信のみ、受信のみ(スレーブモード時))を選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) • 送受信データをバイト単位でスワップ可能 • 送受信データのロジックレベルを反転可能
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブモード時、外部入力クロックをシリアルクロックとして使用(最大周波数は PCLK の 8 分周) - High 幅 : PCLK の 4 サイクル、 - Low 幅 : PCLK の 4 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) - High 幅 : PCLK の 2 サイクル、 - Low 幅 : PCLK の 2 サイクル
バッファ構成	送信/受信バッファ構成はダブルバッファ	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出

項目	RX630(RSPI)	RX660(RSPId)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLn0~SSLn3) - シングルマスタ設定時には、SSLn0~SSLn3 端子を出力 - マルチマスタ設定時：SSLn0 端子は入力、SSLn1~SSLn3 端子は出力または未使用 - スレーブ設定時：SSLn0 端子は入力、SSLn1~SSLn3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8RSPCK - 設定単位：1RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能 バースト転送時のデータバイト間遅延を短縮可能
割り込み要因	- マスカブルな割り込み要因 - RSPI 受信割り込み (受信バッファフル) - RSPI 送信割り込み (送信バッファエンプティ) - RSPI エラー割り込み (モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み (RSPI アイドル)	- 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - エラー割り込み (モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドル割り込み 通信完了割り込み

項目	RX630(RSPI)	RX660(RSPI ^d)
イベントリンク機能 (出力)	—	• 割り込み要因 - 受信バッファフルイベント - 送信バッファエンptyイベント - エラーイベント (モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドルイベント - 通信完了イベント
その他の機能	• RSPI 初期化機能 • ループバックモード機能	• RSPI 初期化機能 • ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.73 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX630(RSPI)	RX660(RSPI ^d)
SPSR	UDRF	—	アンダランエラーフラグ
	SPCF	—	通信完了フラグ
SPDCR	SPBYT	—	RSPI バイトアクセス設定ビット
SPCR2	SCKASE	—	RSPCK 自動停止機能許可ビット ^(注1)
SPDCR2	—	—	RSPI データコントロールレジスタ 2
SPCR3	—	—	RSPI 制御レジスタ 3

注 1. SPCR.SPE ビットが“1”の場合、SPPE、SPOE、SCKASE ビットの設定値を変更しないでください。

2.28 CRC 演算器

表 2.74 に CRC 演算器の概要比較を、表 2.75 に CRC 演算器レジスタ比較を示します。

表 2.74 CRC 演算器の概要比較

項目	RX630(CRC)	RX660(CRCA)	
データサイズ	8 ビット	8 ビット	32 ビット
CRC 演算対象データ	8n ビットのデータに対して CRC コードを生成 (n = 自然数)	8n ビットのデータに対して CRC コードを生成 (n = 自然数)	32n ビットのデータに対して CRC コードを生成 (n = 自然数)
CRC 演算処理方式	8 ビット並列実行	8 ビット並列実行	32 ビット並列実行
CRC 生成多項式	3 つの多項式から選択可能 8 ビット CRC $-X^8 + X^2 + X + 1$ 16 ビット CRC $-X^{16} + X^{15} + X^2 + 1$ $-X^{16} + X^{12} + X^5 + 1$	3 つの多項式から選択可能 8 ビット CRC $-X^8 + X^2 + X + 1$ 16 ビット CRC $-X^{16} + X^{15} + X^2 + 1$ $-X^{16} + X^{12} + X^5 + 1$	2 つの多項式から選択可能 32 ビット CRC $-X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ $-X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$
CRC 演算切り替え	LSB ファースト/MSB ファースト通信用 CRC コード生成から選択可能	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能	
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能	

表 2.75 CRC 演算器レジスタ比較

レジスタ	ビット	RX630 (CRC)	RX660(CRCA)
CRCCR	GPS[1:0]: (RX630) GPS[2:0]: (RX660)	CRC 生成多項式切り替えビット b1 b0 0 0 : 演算しません 0 1 : $X^8 + X^2 + X + 1$ 1 0 : $X^{16} + X^{15} + X^2 + 1$ 1 1 : $X^{16} + X^{12} + X^5 + 1$	CRC 生成多項式切り替えビット b2 b0 0 0 0 : 計算しません 0 0 1 : 8 ビット CRC ($X^8 + X^2 + X + 1$) 0 1 0 : 16 ビット CRC ($X^{16} + X^{15} + X^2 + 1$) 0 1 1 : 16 ビット CRC ($X^{16} + X^{12} + X^5 + 1$) 1 0 0 : 32 ビット CRC ($X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$) 1 0 1 : 32 ビット CRC ($X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$) 1 1 0 : 計算しません 1 1 1 : 計算しません
	LMS	CRC 演算切り替えビット(b2)	CRC 演算切り替えビット(b6)
CRCDIR	—	CRC データ入力レジスタ 可能アクセスサイズ • バイトアクセス	CRC データ入力レジスタ 可能アクセスサイズ • ロングワードアクセス (32 ビット CRC 生成時) • バイトアクセス (16 ビット CRC、 8 ビット CRC 生成時)
CRCDOR	—	CRC データ出力レジスタ 可能アクセスサイズ • ワードアクセス 8 ビット CRC 生成時は、下 位バイト(b7~b0)を使用	CRC データ出力レジスタ 可能アクセスサイズ • ロングワードアクセス (32 ビット CRC 生成時) • ワードアクセス (16 ビット CRC 生成時) • バイトアクセス (8 ビット CRC 生成時)

2.29 12 ビット A/D コンバータ

表 2.76 に 12 ビット A/D コンバータの概要比較を、表 2.77 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.76 12 ビット A/D コンバータの概要比較

項目	RX630(S12ADa)	RX660(S12AD ^H)
ユニット数	1 ユニット	1 ユニット(S12AD)
入力チャンネル	最大 21 チャンネル	24 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1.0 μ s (A/D 変換クロック ADCLK = 50MHz 動作時)	1 チャンネルあたり 0.9 μ s (A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック	4 種類: PCLK、PCLK/2、PCLK/4、PCLK/8	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLKB : ADCLK 周波数比= 1 : 1、1 : 2、2 : 1、4 : 1 ADCLK の設定はクロック発生回路で行います A/D 変換クロック ADCLK は最大 60MHz、最低 8MHz まで動作可能
データレジスタ	- アナログ入力用: 21 本 - 温度センサ用: 1 本 - 内部基準電圧用: 1 本 - A/D 変換結果を 12 ビットの A/D データレジスタに保持 - 加算モード時は、A/D 変換結果を 14 ビットの A/D データレジスタに保持	- アナログ入力用 24 本 - ダブルトリガモードでの A/D 変換データ二重化用 1 本 - ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数+2 ビット/4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 - ダブルトリガモード拡張動作(特定トリガ種別で有効) - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

項目	RX630(S12ADa)	RX660(S12AD ^H)
動作モード	- シングルスキャンモード： - 任意に選択した最大 21 チャンネルのアナログ入力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換 - 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード： - 任意に選択した最大 21 チャンネルのアナログ入力を繰り返し A/D 変換	- シングルスキャンモード： - 任意に選択したチャンネルのアナログ入力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換 - 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード： - 任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： - 使用するグループの数は 2 つ (グループ A、B) と 3 つ (グループ A、B、C) が選択可能 (グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能) 任意に選択したチャンネルのアナログ入力、温度センサ出力、内部基準電圧をグループ A とグループ B またはグループ A、B、C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 - グループ A とグループ B とグループ C は、各々の変換開始条件 (同期トリガ) を選択することで異なるタイミングで変換開始可能 - グループスキャンモード (グループ優先制御選択時) - 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A (高) > グループ B > グループ C (低)。 - 優先グループのスキャン終了後、低優先グループのスキャンを再実行 (再スキャン) する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ MTU、TPU または TMR からのトリガ - 非同期トリガ ADTRG0#端子による A/D 変換動作の開始が可能	- ソフトウェアトリガ - 同期トリガ マルチファンクションタイマパルスユニット (MTU)、8 ビットタイマ (TMR)、イベントリンクコントローラ (ELC) からのトリガ - 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能

項目	RX630(S12ADa)	RX660(S12AD ^H)
機能	- サンプル&ホールド機能 - サンプリングステート数可変機能 - A/D 変換値加算モード	- サンプリング時間可変機能 (チャンネルごとに設定可能) 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ二重化機能) - A/D データレジスタオートクリア機能 - コンペア機能(ウィンドウ A、ウィンドウ B) - チャンネル変換順序を設定可能
割り込み要因	- A/D 変換終了でスキャン終了割り込み要求 (S12ADI0) を発生 - S12ADI0 割り込みで DMAC、DTC を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI)を発生。グループ C のスキャン終了でグループ C スキャン終了割り込み要求(S12GCADI)が発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B とグループ C のスキャン終了で、それぞれのスキャン終了割り込み要求(S12GBADI/S12GCADI)が発生 - デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI,S12CMPBI)が発生 - S12ADI、S12GBADI、S12GCADI 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能

項目	RX630(S12ADa)	RX660(S12AD ^H)
イベントリンク機能	—	- すべてのスキャン終了時にイベント出力 - ELC からのトリガによりスキャン開始可能 - シングルスキャンモードでのコンペア機能ウィンドウの条件に応じてイベント出力
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

注 1. 加算時の拡張ビット数は、加算回数により異なります。

2 ビット拡張：1～4 回変換(0～3 回加算)

4 ビット拡張：16 回変換(15 回加算)。

表 2.77 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX630(S12ADa)	RX660(S12AD ^H)
ADCSR	DBLANS[4:0]	—	ダブルトリガ対象チャネル選択ビット
	GBADIE	—	グループ B スキャン終了割り込み許可ビット
	DBLE	—	ダブルトリガモード選択ビット
	CKS[1:0]	A/D 変換クロック選択ビット	—
	ADCS (RX630) ADCS[1:0] (RX660)	スキャンモード選択ビット 0：シングルスキャンモード 1：連続スキャンモード	スキャンモード選択ビット b14 b13 0 0：シングルスキャンモード 0 1：グループスキャンモード 1 0：連続スキャンモード 1 1：設定禁止
ADANS0	—	A/D チャネル選択レジスタ 0	—
ADANS1	—	A/D チャネル選択レジスタ 1	—
ADANSA0	—	—	A/D チャネル選択レジスタ A0
ADANSA1	—	—	A/D チャネル選択レジスタ A1
ADANSB0	—	—	A/D チャネル選択レジスタ B0
ADANSB1	—	—	A/D チャネル選択レジスタ B1
ADANSC0	—	—	A/D チャネル選択レジスタ C0
ADANSC1	—	—	A/D チャネル選択レジスタ C1
ADSCSn	—	—	A/D チャネル変換順序設定レジスタ n(n = 0 ～ 23)

レジスタ	ビット	RX630(S12ADa)	RX660(S12AD ^H)
ADADC	ADC[1:0] (RX630) ADC[2:0] (RX660)	加算回数選択ビット b1 b0 0 0 : 1 回変換 (加算なし。通常 変換と同じ) 0 1 : 2 回変換 (1 回加算を行う) 1 0 : 3 回変換 (2 回加算を行う) 1 1 : 4 回変換 (3 回加算を行う)	加算回数選択ビット b2 b0 0 0 0 : 1 回変換(加算なし。通常 変換と同じ) 0 0 1 : 2 回変換(1 回加算を行う) 0 1 0 : 3 回変換(2 回加算を行う) (注 1) 0 1 1 : 4 回変換(3 回加算を行う) 1 0 1 : 16 回変換(15 回加算を行う) (注 1) 上記以外は設定しないでください
	AVEE	—	平均モードイネーブルビット
ADCER	DIAGVAL[1:0]	—	自己診断変換電圧選択ビット
	DIAGLD	—	自己診断モード選択ビット
	DIAGM	—	自己診断イネーブルビット
ADSTRGR	ADSTRS[3:0]	A/D 変換開始トリガ選択ビット	—
	TRSB[5:0]	—	グループ B A/D 変換開始トリガ選 択ビット
	TRSA[5:0]	—	A/D 変換開始トリガ選択ビット
ADEXICR	TSS	温度センサ出力 A/D 変換値加算 モード選択ビット	—
	OCS	内部基準電圧 A/D 変換値加算モー ド選択ビット	—
	TSSA	—	温度センサ出力 A/D 変換選択 ビット
	OCSA	—	内部基準電圧 A/D 変換選択ビット
	TSSB	—	グループ B 温度センサ出力 A/D 変換選択ビット
	OCSB	—	グループ B 内部基準電圧 A/D 変換 選択ビット
ADGCEXCR	—	—	A/D グループ C 拡張入力コント ロールレジスタ
ADGCTRGR	—	—	A/D グループ C トリガ選択レジ スタ
ADDRy	—	A/D データレジスタ y (y = 0~20)	A/D データレジスタ y (y = 0~23)
ADDBLDR	—	—	A/D データ二重化レジスタ
ADDBLDRA	—	—	A/D データ二重化レジスタ A
ADDBLDRB	—	—	A/D データ二重化レジスタ B
ADRD	—	—	A/D 自己診断データレジスタ
ADSSTR01	—	A/D サンプリングステートレジス タ 01	—
ADSSTR23	—	A/D サンプリングステートレジス タ 23	—
ADSSTRn	—	—	A/D サンプリングステートレジス タ n(n = 0 ~ 15, L, T, O)

レジスタ	ビット	RX630(S12ADa)	RX660(S12AD ^H)
ADDISCR	—	—	A/D 断線検出コントロールレジスタ
ADELCCR	—	—	A/D イベントリンクコントロールレジスタ
ADGSPCR	—	—	A/D グループスキャン優先コントロールレジスタ
ADCMPPCR	—	—	A/D コンペア機能コントロールレジスタ
ADCMPANSR0	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMPANSR1	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1
ADCMPANSE R	—	—	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPPLR0	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPPLR1	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLER	—	—	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ
ADCMPDR0	—	—	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPDR1	—	—	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 0
ADCMPSR1	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 1
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力チャンネルステータスレジスタ
ADWINMON	—	—	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPBNSR	—	—	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ
ADWINLLB	—	—	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	—	—	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPBSR	—	—	A/D コンペア機能ウィンドウ B チャンネルステータスレジスタ
ADVMONCR	—	—	A/D 内部基準電圧モニタ回路許可レジスタ
ADVMONO	—	—	A/D 内部基準電圧モニタ回路出力許可レジスタ
ADVREFCR	—	—	A/D 基準電圧コントロールレジスタ

注 1. AVEE ビットは、2 回変換、4 回変換のときにのみ有効です。平均モードを選択した場合(AVEE ビット=1)、3 回変換(ADC[2:0]ビット=010b)および 16 回変換(ADC[2:0]ビット=101b)に設定しないでください。

2.30 D/A コンバータ/12 ビット D/A コンバータ

表 2.78 に D/A コンバータ/12 ビット D/A コンバータの概要比較を、表 2.79 に D/A コンバータ/12 ビット D/A コンバータのレジスタ比較を示します。

表 2.78 D/A コンバータ/12 ビット D/A コンバータの概要比較

項目	RX630(DAa)	RX660(R12DAb)
分解能	10 ビット	12 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	D/A 変換と A/D 変換の干渉対策 10 ビット A/D コンバータが出力する 10 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する (D/A コンバータのラッシュカレント発生タイミングを許可信号で制御することにより、干渉による A/D 変換精度劣化を低減する)	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可信号により、D/A 変換データの更新タイミングを制御する。これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク機能(入力)	—	イベント信号の入力により、チャンネル 0 の D/A 変換を開始可能
出力先切り替え	—	外部端子への出力と、コンパレータ C への出力を独立して制御可能

表 2.79 D/A コンバータ/12 ビット D/A コンバータのレジスタ比較

レジスタ	ビット	RX630(DAa)	RX660(R12DAb)
DADSELR	—	—	D/A 出力先選択レジスタ

2.31 温度センサ

表 2.80 に温度センサの概要比較を示します。

表 2.80 温度センサの概要比較

項目	RX630	RX660(TEMPS)
温度センサ電圧出力	12 ビット A/D コンバータへ出力	12 ビット A/D コンバータ(ユニット 0)へ出力
消費電力低減機能	モジュールストップ状態への遷移が可能	—
温度センサ校正データ	工場出荷時に個々のチップごとに測定した基準データをレジスタに格納	工場出荷時に個々のチップごとに測定した基準データをレジスタに格納

表 2.81 温度センサのレジスタ比較

レジスタ	ビット	RX630	RX660(TEMPS)
TSCR	—	温度センサコントロールレジスタ	—
TSCDRH、 TSCDRL	—	温度センサ校正データレジスタ	—
TSCDR	—	—	温度センサ校正データレジスタ

2.32 RAM

表 2.82 に RAM の概要比較を示します。

表 2.82 RAM の概要比較

項目	RX630	RX660
RAM 容量	最大 128K バイト (RAM0 : 64K バイト, RAM1 : 64K バイト)	128K バイト
RAM アドレス	64K バイト RAM0 : 0000 0000h~0000 FFFFh (64K バイト) 96K バイト RAM0 : 0000 0000h~0000 FFFFh (64K バイト) RAM1 : 0001 0000h~0001 7FFFh (32K バイト) 128K バイト RAM0 : 0000 0000h~0000 FFFFh (64K バイト) RAM1 : 0001 0000h~0001 FFFFh (64K バイト)	RAM:0000 0000h~0001 FFFFh
メモリバス	メモリバス 1	メモリバス 1
アクセス	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し、書き込みともに 1 サイクルで動作^(注 1) - RAM 有効/無効選択可能
データ保持機能	ディープソフトウェアスタンバイモード時、RAM0 のデータを保持可能	ディープソフトウェアスタンバイモード時のデータ保持機能なし
消費電力低減機能	RAM0、RAM1 個別にモジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能
エラーチェック機能	—	- パリティチェック : 1 ビット誤り検出 - エラー発生時、ノンマスカブル割り込み、または割り込みを発生

注 1.8 バイト境界をまたいだアクセス時は、サイクル数が 2 倍に増えます。

表 2.83 RAM のレジスタ比較

レジスタ	ビット	RX630	RX660
RAMMODE	—	—	RAM 動作モード制御レジスタ
RAMSTS	—	—	RAM エラーステータスレジスタ
RAMECAD	—	—	RAM エラーアドレスキャプチャレジスタ
RAMPRCR	—	—	RAM プロテクトレジスタ

2.33 フラッシュメモリ

表 2.84 にフラッシュメモリの概要比較を、表 2.85 にフラッシュメモリのレジスタ比較を示します。

表 2.84 フラッシュメモリの概要比較

項目	RX630		RX660	
	ROM	E2 データフラッシュ	コード フラッシュメモリ	データ フラッシュメモリ
メモリ空間	- ユーザ領域 : 最大 2M バイト - ユーザブート領域 : 16K バイト	データ領域 : 32K バイト	- ユーザ領域 : 最大 1M バイト - ユーザブート領域 : 32K バイト	データ領域 : 32K バイト
リード サイクル	ICLK 1 サイクルの高 速読み出し	ワード、バイトアク セス時には FCLK 6 サイクルでの読み出 し	1 サイクル	16 ビット、8 ビット アクセス時には FCLK8 サイクルで リード
プログラム/ イレーズ 方式	- ROM / E2 データフラッシュの書き換えを 行う専用のシーケンサ (FCU) を内蔵 - FCU へコマンドを発行することにより、 ROM / E2 データフラッシュへ P/E を 実行可能		- FACI コマンド発行領域(007E 0000h)に 設定した FACI コマンドで、コードフ ラッシュメモリ/データフラッシュメモ リのプログラム/イレーズが可能 - フラッシュメモリプログラマによるシリ アルインタフェース通信を介した プログラム/イレーズ (シリアルプログラミング) - ユーザプログラムによるフラッシュメモ リのプログラム/イレーズ (セルフプログラミング)	
イレーズ後 の値	FFh	不定値	FFh	不定値
バックグラ ウンドオペ レーション (BGO)機能	E2 データフラッシュへの P/E を実行して いる期間、CPU は ROM 領域のプログラム を実行可能		データ領域プログラム/イレーズ中のユーザ 領域リードが可能	
サスペンド/ レジューム 機能	- ROM への P/E を中断し、CPU は ROM 領域のプログラムを実行可能 (サスペンド) - E2 データフラッシュへの P/E を中断し、 CPU は E2 データフラッシュ領域の読み 出しを実行可能 (サスペンド) - 中断した後、ROM / E2 データフラッシュ への P/E を再開可能 (レジューム)		—	
Trusted Memory (TM)機能	—		コードフラッシュメモリのブロック 8、9 に対する不正リードを防止	

項目	RX630		RX660	
	ROM	E2 データフラッシュ	コード フラッシュメモリ	データ フラッシュメモリ
プログラム/ イレース単位	- ユーザ領域およびユーザブート領域へのプログラム：128 バイト - ユーザ領域のイレース：ブロック - ユーザブート領域のイレース：16K バイト	- データ領域へのプログラム：2 バイト - データ領域のイレース：32 バイト	- ユーザ領域およびユーザブート領域へのプログラム：256 バイト - ユーザ領域のイレース：ブロック単位	- データ領域へのプログラム：4 バイト - データ領域のイレース：ブロック単位
その他の機能	—		セルフプログラミング中の割り込み受け付け可能	
オンボード プログラミング	ブートモードによる書き換え - 調歩同期式シリアルインターフェース (SCI1)を使用 - 通信速度は自動調整 - ユーザブート領域も書き換え可能 USB ブートモードによる書き換え - USB0 を使用 - 特別なハードウェアが不要で、PC と直結可能 ユーザブートモードによる書き換え - ユーザ独自のブートプログラムを作成可能 ユーザプログラム中の ROM/E2 データフラッシュ書き換えルーチンによる書き換え - システムをリセットすることなく ROM/E2 データフラッシュの書き換えが可能		ブートモード(SCI インタフェース)によるプログラム/イレース - 調歩同期式シリアルインターフェース (SCI1)を使用 - 通信速度は自動調整 - ユーザブート領域もプログラム/イレース可能 ブートモード(FINE インタフェース)によるプログラム/イレース - FINE を使用 ユーザブートモードによるプログラム/イレース - ユーザ独自のブートプログラムを作成可能 シングルチップモードによるプログラム/イレース - ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレースが可能	
オフボード プログラミング	フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能	フラッシュライタを使用したデータ領域の書き換えはできません	パラレルプログラマを使用して、ユーザ領域/ユーザブート領域のプログラム/イレースが可能	パラレルプログラマを使用したデータ領域のプログラム/イレースはできません
セキュリティ機能・ プロテクション機能	レジスタ設定やロックビットにより意図しない書き換えを防ぐことが可能	- レジスタ設定により意図しない書き換え/読み出しを防ぐことが可能 - レジスタ設定によるプロテクトの単位は 2K バイト	- フラッシュメモリの不正改ざん/不正リードを防止 - フラッシュメモリの誤書き換えを防止	

項目	RX630		RX660	
	ROM	E2 データフラッシュ	コード フラッシュメモリ	データ フラッシュメモリ
FCU の コマンド ロック機能	P/E 中に異常を検出した場合、以後の P/E 処理を禁止		—	
ユニーク ID	マイコン個体ごとの 16 バイト長の ID コード		本 MCU 個体ごとの 12 バイト長の ID コード	

表 2.85 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX630	RX660
FMODR	—	フラッシュモードレジスタ	—
FASTAT	DFLWPE	E2 データフラッシュ P/E プロテクト違反フラグ	—
	DFLRPE	E2 データフラッシュリードプロテクト違反フラグ	—
	ROMAE	ROM アクセス違反フラグ	—
	CFAE	—	コードフラッシュメモリアクセス違反フラグ
FAEINT	DFLWPEIE	E2 データフラッシュ P/E プロテクト違反割り込み許可ビット	—
	DFLRPEIE	E2 データフラッシュリードプロテクト違反割り込み許可ビット	—
	ROMAEIE	ROM アクセス違反割り込み許可ビット	—
	CFAEIE	—	コードフラッシュメモリアクセス違反割り込み許可ビット
DFLRE0	—	E2 データフラッシュ読み出し許可レジスタ 0	—
DFLRE1	—	E2 データフラッシュ読み出し許可レジスタ 1	—
DFLWE0	—	E2 データフラッシュ P/E 許可レジスタ 0	—
DFLWE1	—	E2 データフラッシュ P/E 許可レジスタ 1	—
FCURAME	—	FCU RAM イネーブルレジスタ	—
FSADDR	—	—	FACI コマンド処理開始アドレスレジスタ
FEADDR	—	—	FACI コマンド処理終了アドレスレジスタ
FSTATR0 (RX630) FSTATR (RX660)	FLWEERR	—	フラッシュライトイレーズプロテクトエラーフラグ
	PRGSPD	プログラムサスペンドステータスフラグ(b0)	プログラムサスペンドステータスフラグ(b8)
	ERSSPD	イレーズサスペンドステータスフラグ(b1)	イレーズサスペンドステータスフラグ(b9)
	DBFULL	—	データバッファフルフラグ
	SUSRDY	サスペンドレディフラグ(b3)	サスペンドレディフラグ(b11)
	PRGERR	プログラムエラーフラグ(b4)	プログラムエラーフラグ(b12)
	ERSERR	イレーズエラービット(b5)	イレーズエラービット(b13)
	ILGLERR	イリーガルコマンドエラーフラグ(b6)	イリーガルコマンドエラーフラグ(b14)

レジスタ	ビット	RX630	RX660
FSTATR0 (RX630) FSTATR (RX660)	FRDY	フラッシュレディフラグ(b7) 0 : P/E 処理中、P/E の中断処理中、 ロックビットリード 2 コマンド 処理中、周辺クロック通知コマ ンド処理中、E2 データフラッ シュのブランクチェック処理中 1 : 上記の処理を実行していない	フラッシュレディフラグ(b15) 0 : プログラム、ブロックイレーズ、 P/E サスペンド、P/E レジュー ム、強制終了、ブランクチェッ ク、コンフィギュレーション設 定、ロックビットプログラム、 ロックビットリードのコマンド 処理中 1 : 上記の処理を実行していない
FSTATR1	—	フラッシュステータスレジスタ 1	—
FENTRYR	FENTRY0	ROM P/E モードエントリビット 0	—
	FENTRY1	ROM P/E モードエントリビット 1	—
	FENTRY2	ROM P/E モードエントリビット 2	—
	FENTRY3	ROM P/E モードエントリビット 3	—
	FENTRYC	—	コードフラッシュメモリ P/E モードエントリビット
FPROTR	FEKEY[7:0] (RX630) KEY[7:0] (RX660)	キーコード	キーコードビット
	FPKEY[7:0] (RX630) KEY[7:0] (RX660)	キーコード	キーコードビット
FRESETR	—	フラッシュリセットレジスタ	—
FCMDR	—	FCU コマンドレジスタ	—
FCPSR	—	FCU 処理切り替えレジスタ	—
DFLBCCNT	—	E2 データフラッシュブランク チェック制御レジスタ	—
FSUINTR	—	—	フラッシュシーケンサ設定初期化レ ジスタ
FLKSTAT	—	—	ロックビットステータスレジスタ
FCMDR	—	—	FACI コマンドレジスタ
DFLBCSTAT	—	E2 データフラッシュブランク チェックステータスレジスタ	—
PCKAR	—	周辺クロック通知レジスタ	—
FBCCNT	—	—	データフラッシュブランクチェック 制御レジスタ
FBCSTAT	—	—	データフラッシュブランクチェック ステータスレジスタ
FPSADDR	—	—	データフラッシュ書き込み開始アド レスレジスタ
FCPSR	—	—	フラッシュシーケンサ処理切り替え レジスタ
FPCKAR	—	—	フラッシュシーケンサ処理クロック 周波数通知レジスタ
UIDRn	—	ユニーク ID レジスタ n (n = 0~3)	ユニーク ID レジスタ n (n = 0~2)

2.34 パッケージ

表 2.86 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。詳細は、「RX ファミリ間の移行設計ガイドパッケージ外形の相違点（R01AN4591JJ）」を参照してください

表 2.86 パッケージ

パッケージタイプ	RENESASCode	
	RX630	RX660
177 ピン TFLGA	○	×
176 ピン LFBGA	○	×
176 ピン LQFP	○	×
145 ピン TFLGA	×	○
144 ピン LQFP/LFQFP	PLQP0144KA-A	PLQP0144KA-B
100 ピン TFLGA	○	×
100 ピン LQFP/LFQFP	PLQP0100KB-A	PLQP0100KB-B
80 ピン LQFP/LFQFP	PLQP0080KB-A	PLQP0080KB-B
64 ピン LFQFP	×	○
48 ピン LFQFP	×	○

○ : パッケージあり (RENESASCode は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 144 ピンパッケージ

表 3.1 に 144 ピンパッケージ端子機能の比較を示します

表 3.1 144 ピンパッケージ端子機能の比較

144 ピン LFQFP	RX630	RX660
1	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/IRQ13/DA1
3	VREFH	P06
4	P03/IRQ11/DA0	P03/IRQ11/DA0
5	VREFL	P04
6	P02/TMC11/SCK6/IRQ10/AN020	P02/TMC11/SCK6/IRQ10
7	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9/ AN019	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9
8	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN018	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8
9	PF5/IRQ4	PF5/IRQ4
10	EMLE	EMLE ^(注3) /PN7 ^(注4)
11	PJ5	PJ5/POE8#/CTS2#/RTS2#/SS2#/IRQ13
12	VSS	PJ4
13	PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/ SS6#/SS0#	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#/CTS0#/ RTS0#/SS0#/IRQ11
14	VCL	VCL
15	VBATT	PJ1/MTIOC3A
16	MD/FINED	MD/FINED/PN6
17	XCIN	XCIN ^(注5) /PH7 ^(注6)
18	XCOUT	XCOUT ^(注5) /PH6 ^(注6)
19	RES#	RES#
20	XTAL/P37	XTAL/P37/IRQ4
21	VSS	VSS
22	EXTAL/P36	EXTAL/P36/IRQ5
23	VCC	VCC
24	P35/NMI	P35/NMI
25	TRST#/P34/MTIOC0A/TMC13/PO12/POE2#/ SCK6/SCK0/IRQ4	TRST# ^(注3) /P34/MTIOC0A/TMC13/POE10#/ SCK6/SCK0/IRQ4
26	P33/MTIOC0D/TIOC0D/TMRI3/PO11/POE3#/ RXD6/RXD0/SMISO6/SMISO0/SSCL6/ SSCL0/CRX0/IRQ3-DS	P33/MTIOC0D/TMRI3/POE4#/POE11#/ RXD6/SMISO6/SSCL6/RXD0/SMISO0/ SSCL0/CRX0-A/IRQ3-DS
27	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/ SMOSI0/SSDA6/SSDA0/CTX0/IRQ2-DS	P32/MTIOC0C/TMO3/RTCIC2 ^(注7) / RTCOUT ^(注7) /POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0-A/IRQ2-DS
28	TMS/P31/MTIOC4D/TMC12/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0/IRQ1-DS	TMS ^(注3) /P31/MTIOC4D/TMC12/RTCIC1 ^(注7) / CTS1#/RTS1#/SS1#/IRQ1-DS

144 ピン LFQFP	RX630	RX660
29	TDI/P30/MTIOC4B/TMRI3/ PO8 /RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/ MISOB / IRQ0-DS	TDI ^(注3) /P30/MTIOC4B/TMRI3/RTCIC0 ^(注7) / POE8#/RXD1/SMISO1/SSCL1/IRQ0-DS/ COMP3
30	TCK/ FINEC /P27/ CS7 #/MTIOC2B/TMCI3/ PO7 /SCK1/ RSPCKB	TCK ^(注3) /P27/ CS3 #/MTIOC2B/TMCI3/ SCK1/ IRQ7 / CVREFC3
31	TDO/P26/ CS6 #/MTIOC2A/TMO1/ PO6 /TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ MOSIB	TDO ^(注3) /P26/ CS2 #/MTIOC2A/TMO1/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ IRQ6 / CMPC30
32	P25/ CS5 #/MTIOC4C/MTCLKB/ TIOCA4 / PO5 /RXD3/SMISO3/SSCL3/ADTRG0#	P25/ CS1 #/MTIOC4C/MTCLKB/RXD3/ SMISO3/SSCL3/ IRQ5 /ADTRG0#
33	P24/ CS4 #/MTIOC4A/MTCLKA/ TIOCB4 / TMRI1/ PO4 /SCK3	P24/ CS0 #/MTIOC4A/MTCLKA/TMRI1/SCK3/ IRQ12
34	P23/MTIOC3D/MTCLKD/ TIOCD3 / PO3 / TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3	P23/MTIOC3D/MTCLKD/TXD3/SMOSI3/ SSDA3/CTS0#/RTS0#/SS0#/ IRQ3
35	P22/MTIOC3B/MTCLKC/ TIOCC3 /TMO0/ PO2 /SCK0	P22/MTIOC3B/MTCLKC/TMO0/SCK0/ IRQ15
36	P21/MTIOC1B/ TIOCA3 /TMCI0/ PO1 /RXD0/ SMISO0/SSCL0/ SCL1 /IRQ9	P21/MTIOC1B/TMCI0/ MTIOC4A /RXD0/ SMISO0/SSCL0/IRQ9
37	P20/MTIOC1A/ TIOCB3 /TMRI0/ PO0 /TXD0/ SMOSI0/SSDA0/ SDA1 /IRQ8	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/SSDA0/ IRQ8
38	P17/MTIOC3A/MTIOC3B/ TIOCB0 / TCLKD / TMO1/ PO15 /POE8#/SCK1/TXD3/SMOSI3/ SSDA3/ MISOA / SDA2-DS / IETXD /IRQ7/ ADTRG #	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B /SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C / SDA2 /IRQ7/ COMP2
39	P87/ TIOCA2	P87/ MTIOC4C / SMOSI10 / SSDA10 / TXD10 / TXD010-B / SMOSI010-B / SSDA010-B / IRQ15
40	P16/MTIOC3C/MTIOC3D/ TIOCB1 / TCLKC / TMO2/ PO14 /RTCOUT/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/ MOSIA / SCL2-DS / IERXD / USB0_VBUS /IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/RTCOUT/ TXD1/SMOSI1/SSDA1/RXD3/SMISO3/ SSCL3/ MOSIA-C / SCL2 /IRQ6/ADTRG0#
41	P86/ TIOCA0	P86/ MTIOC4D / SMISO10 / SSCL10 / RXD10 / RXD010-B / SMISO010-B / SSCL010-B / IRQ14
42	P15/MTIOC0B/MTCLKB/ TIOCB2 / TCLKB / TMCI2/ PO13 /RXD1/SCK3/SMISO1/SSCL1/ CRX1-DS /IRQ5	P15/MTIOC0B/MTCLKB/TMCI2/RXD1/ SMISO1/SSCL1/SCK3/ CRX0-C /IRQ5/ CMPC20
43	P14/MTIOC3A/MTCLKA/ TIOCB5 /TCLKA/ TMRI2/ PO15 /CTS1#/RTS1#/SS1#/ CTX1 / USB0_DPUPE /IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/ RTS1#/SS1#/ CTX0-C /IRQ4/ CVREFC2
44	P13/MTIOC0B/ TIOCA5 /TMO3/ PO13 /TXD2/ SMOSI2/SSDA2/ SDA0[FM+] /IRQ3/ ADTRG #	P13/MTIOC0B/TMO3/TXD2/SMOSI2/SSDA2/ SDA0 /IRQ3
45	P12/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+] /IRQ2	P12/ MTIC5U /TMCI1/RXD2/SMISO2/SSCL2/ SCL0 /IRQ2
46	VCC_USB	PH3 /MTIOC4D/TMCI0
47	USB0_DM	PH2 /MTIOC4C/TMRI0/ TOC1 /IRQ1
48	USB0_DP	PH1 /MTIOC3D/TMO0/ TIC1 /IRQ0/ ADST0
49	VSS_USB	PH0 /MTIOC3B/ CACREF /ADTRG0#
50	P56/MTIOC3C/ TIOCA1	P56/MTIOC3C/ SCK7 /IRQ6
51	TRDATA3/P55/WAIT#/MTIOC4D/TMO3/ CRX1 /IRQ10	TRDATA3 ^(注3) /P55/ DO[A0/DO] /WAIT#/ MTIOC4D/ MTIOC4A /TMO3/ TXD7 / SMOSI7 / SSDA7 / CRX0-D /IRQ10

144 ピン LFQFP	RX630	RX660
52	TRDATA2/P54/ALE/MTIOC4B/TMC11/CTS2#/RTS2#/SS2#/CT TX 1	TRDATA2 ^(注3) /P54/ALE/D1[A1/D1]/MTIOC4B/TMC11/CTS2#/RTS2#/SS2#/CT X0-D /IRQ4
53	BCLK/P53 ^(注1)	P53/BCLK/PMC0/IRQ3
54	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3	P52/RD#/RXD2/SMISO2/SSCL2/IRQ2
55	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2	P51/WR1#/BC1#/WAIT#/SCK2/PMC0/IRQ1
56	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/SSLB1	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/IRQ0
57	VSS	VSS
58	TRCLK/P83/MTIOC4C/CTS10#/RTS10#/SS10#	TRCLK ^(注3) /P83/MTIOC4C/SCK10/SS10#/CTS10#/SCK010-B/CTS010#-A/SS010#-A/IRQ3
59	VCC	VCC
60	PC7/A23/CS0#/MTIOC3A/MTCLKB/TIOCB6/TMO2/PO31/TXD8/SMOSI8/SSDA8/MISOA/IRQ14	UB/PC7/CS0#/MTIOC3A/MTCLKB/TMO2/CACREF/TOC0/TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/TXD10/TXD010-C/SMOSI010-C/SSDA010-C/MISOA-A/IRQ14
61	PC6/A22/CS1#/MTIOC3C/MTCLKA/TIOCA6/TMC12/PO30/RXD8/SMISO8/SSCL8/MOSIA/IRQ13	PC6/D2[A2/D2]/CS1#/MTIOC3C/MTCLKA/TMC12/TIC0/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/RXD010-C/SMISO010-C/SSCL010-C/MOSIA-A/IRQ13
62	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/TIOCD6/TCLKF/TMRI2/PO29/SCK8/RSPCKA	PC5/D3[A3/D3]/CS2#/WAIT#/MTIOC3B/MTCLKD/TMRI2/MTIOC0C/SCK8/SCK10/SCK010-C/RSPCKA-A/PMC0/IRQ5
63	TRSYNC/P82/MTIOC4A/PO28/TXD10/SMOSI10/SSDA10	TRSYNC ^(注3) /P82/MTIOC4A/SMOSI10/SSDA10/TXD10/TXD010-A/SMOSI010-A/SSDA010-A/IRQ2
64	TRDATA1/P81/MTIOC3D/PO27/RXD10/SMISO10/SSCL10	TRDATA1 ^(注3) /P81/MTIOC3D/SMISO10/SSCL10/RXD10/RXD010-A/SMISO010-A/SSCL010-A/IRQ9
65	TRDATA0/P80/MTIOC3B/PO26/SCK10	TRDATA0 ^(注3) /P80/MTIOC3B/SCK10/RTS10#/SCK010-A/RTS010#-A/DE010-A/IRQ8
66	PC4/A20/CS3#/MTIOC3D/MTCLKC/TIOCC6/TCLKE/TMC11/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/POE0#/MTIOC0A/SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/RTS10#/CTS010#-B/RTS010#-B/SS010#-B/DE010-B/SSLA0-A/PMC0/IRQ12
67	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/IETXD	PC3/A19/MTIOC4D/TXD5/SMOSI5/SSDA5/PMC0/IRQ11
68	P77/CS7#/PO23/TXD11/SMOSI11/SSDA11	TRDATA7 ^(注3) /P77/SMOSI11/SSDA11/TXD11/TXD011-A/SMOSI011-A/SSDA011-A/IRQ7
69	P76/CS6#/PO22/RXD11/SMISO11/SSCL11	TRDATA6 ^(注3) /P76/SMISO11/SSCL11/RXD11/RXD011-A/SMISO011-A/SSCL011-A/IRQ14
70	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3/IERXD	PC2/A18/MTIOC4B/RXD5/SMISO5/SSCL5/TXDB011-A/SSLA3-A/IRQ10
71	P75/CS5#/PO20/SCK11	TRSYNC1 ^(注3) /P75/SCK11/RTS11#/SCK011-A/RTS011#-A/DE011-A/IRQ13
72	P74/CS4#/PO19/CTS11#/RTS11#/SS11#	TRDATA5 ^(注3) /P74/A20/SS11#/CTS11#/CTS011#-A/SS011#-A/IRQ12
73	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2/SDA3/IRQ12	PC1/A17/MTIOC3A/SCK5/TXD011-C/SMOSI011-C/SSDA011-C/TXDA011-C/SSLA2-A/IRQ12

144 ピン LFQFP	RX630	RX660
74	PL1	PL1
75	PC0/A16/MTIOC3C/ TCLKC / PO17 /CTS5#/ RTS5#/SS5#/ SSLA1 / SCL3 /IRQ14	PC0/A16/MTIOC3C/CTS5#/RTS5#/SS5#/ RXD011-C / SMISO011-C / SSCL011-C / SSLA1-A /IRQ14
76	PL0	PL0
77	P73/CS3#/ PO16	TRDATA4 ^(注3) /P73/CS3#/ IRQ8
78	PB7/A15/MTIOC3B/ TIOCB5 / PO31 /TXD9/ SMOSI9/SSDA9	PB7/A15/MTIOC3B/TXD9/SMOSI9/SSDA9/ SMOSI11 / SSDA11 / TXD11 / TXD011-B / SMOSI011-B / SSDA011-B /IRQ15
79	PB6/A14/MTIOC3D/ TIOCA5 / PO30 /RXD9/ SMISO9/SSCL9	PB6/A14/MTIOC3D/RXD9/SMISO9/SSCL9/ SMISO11 / SSCL11 / RXD11 / RXD011-B / SMISO011-B / SSCL011-B /IRQ6
80	PB5/A13/MTIOC2A/MTIOC1B/ TIOCB4 / TMRI1/ PO29 / POE1 #/SCK9	PB5/A13/MTIOC2A/MTIOC1B/TMRI1/ POE4 #/ TOC2 /SCK9/ SCK11 / SCK011-B /IRQ13
81	PB4/A12/ TIOCA4 / PO28 /CTS9#/RTS9#/SS9#	PB4/A12/CTS9#/RTS9#/SS9#/ SS11 #/ CTS11 #/ RTS11 #/ CTS011 #-B/ RTS011 #-B/ SS011 #-B/ DE011-B /IRQ4
82	PB3/A11/MTIOC0A/MTIOC4A/ TIOCD3 / TCLKD /TMO0/ PO27 / POE3 #/SCK4/SCK6	PB3/A11/MTIOC0A/MTIOC4A/TMO0/ POE11 #/ TIC2 /SCK4/SCK6/ PMC0 /IRQ3
83	PB2/A10/ TIOCC3 / TCLKC / PO26 /CTS4#/ RTS4#/CTS6#/RTS6#/SS4#/SS6#	PB2/A10/CTS4#/RTS4#/SS4#/CTS6#/ RTS6#/SS6#/ IRQ2
84	PB1/A9/MTIOC0C/MTIOC4C/ TIOCB3 /TMCI0/ PO25 /TXD4/TXD6/SMOSI4/SMOSI6/SSDA4/ SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TMCI0/TXD4/ SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/ IRQ4-DS/ COMP1
85	P72/CS2#	P72/ A19 /CS2#/ IRQ10
86	P71/CS1#	P71/ A18 /CS1#/ IRQ1
87	PB0/A8/MTIC5W/ TIOCA3 / PO24 /RXD4/RXD6/ SMISO4/SMISO6/SSCL4/SSCL6/ RSPCKA / IRQ12	PB0/A8/MTIC5W/ MTIOC3D /RXD4/SMISO4/ SSCL4/RXD6/SMISO6/SSCL6/ RSPCKA-C / IRQ12
88	PA7/A7/ TIOCB2 / PO23 / MISOA	PA7/A7/ MISOA-B /IRQ7
89	PA6/A6/MTIC5V/MTCLKB/ TIOCA2 /TMCI3/ PO22 / POE2 #/CTS5#/RTS5#/SS5#/ MOSIA	PA6/A6/MTIC5V/MTCLKB/TMCI3/ POE10 #/ MTIOC3D / MTIOC6B /CTS5#/RTS5#/SS5#/ CTS12 #/ RTS12 #/ SS12 #/ MOSIA-B /IRQ14
90	PA5/A5/ TIOCB1 / PO21 / RSPCKA	PA5/A5/ MTIOC6B / RSPCKA-B /IRQ5
91	VCC	VCC
92	PA4/A4/MTIC5U/MTCLKA/ TIOCA1 /TMRI0/ PO20 /TXD5/SMOSI5/SSDA5/ SSLA0 / IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TMRI0/ MTIOC4C / MTIOC7C /TXD5/SMOSI5/SSDA5/ TXD12 / SMOSI12 / SSDA12 / TXDX12 / SIOX12 / SSLA0-B /IRQ5-DS/ CVREFC1 / ADST0
93	VSS	VSS
94	PA3/A3/MTIOC0D/MTCLKD/ TIOCD0 / TCLKB / PO19 /RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/ MTIC5V / MTIOC4D /RXD5/SMISO5/SSCL5/IRQ6-DS/ CMPC10
95	PA2/A2/ PO18 /RXD5/SMISO5/SSCL5/ SSLA3	PA2/A2/ MTIOC7A /RXD5/SMISO5/SSCL5/ RXD12 / SMISO12 / SSCL12 / RDX12 / SSLA3-B /IRQ10
96	PA1/A1/MTIOC0B/MTCLKC/ TIOCB0 / PO17 / SCK5/ SSLA2 /IRQ11	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B / MTIOC3B /SCK5/ SCK12 / SSLA2-B /IRQ11/ ADTRG0 #
97	PA0/A0/BC0#/MTIOC4A/ TIOCA0 / PO16 / SSLA1	PA0/BC0#/A0/MTIOC4A/ CACREF / MTIOC6D / SSLA1-B /IRQ0

144 ピン LFQFP	RX630	RX660
98	P67/ CS7# / CRX2 (注2)/IRQ15	P67/ MTIOC7C /IRQ15
99	P66/ CS6# / CTX2 (注2)	P66/ MTIOC7D /IRQ14
100	P65/ CS5#	P65/ IRQ13
101	PE7/D15[A15/D15]/ TIOCB11 / MISOB /IRQ7/ AN5	PE7/D15[A15/D15]/ D7 [A7/D7]/ MTIOC6A / TOC1 /IRQ7/ AN015
102	PE6/D14[A14/D14]/ TIOCA11 /CTS4#/RTS4#/ SS4# / MOSIB /IRQ6/ AN4	PE6/D14[A14/D14]/ D6 [A6/D6]/ MTIOC6C / TIC1 /CTS4#/RTS4#/ SS4# /IRQ6/ AN014
103	PK5/TXD4/SMOSI4/SSDA4	PK5/TXD4/SMOSI4/SSDA4
104	P70/SCK4	P70/SCK4/ IRQ0
105	PK4/RXD4/SMISO4/SSCL4	PK4/RXD4/SMISO4/SSCL4
106	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ TIOCB10 / RSPCKB /IRQ5/ AN3	PE5/D13[A13/D13]/ D5 [A5/D5]/MTIOC4C/MTIOC2B/IRQ5/ AN013 / COMP0
107	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ TIOCA10 / PO28 / SSLB0 / AN2	PE4/D12[A12/D12]/ D4 [A4/D4]/MTIOC4D/MTIOC1A/ MTIOC4A / MTIOC7D /IRQ12/ AN012
108	PE3/D11[A11/D11]/MTIOC4B/ TIOCB9 / PO26 / POE8# /CTS12#/RTS12#/ SS12# / MISOB / AN1	PE3/D11[A11/D11]/ D3 [A3/D3]/MTIOC4B/ POE8# / MTIOC1B / TOC3 /CTS12#/RTS12#/ SS12# / IRQ11 / AN011
109	PE2/D10[A10/D10]/MTIOC4A/ TIOCA9 / PO23 /RXD12/SMISO12/SSCL12/RDX12/ SSLB3 / MOSIB /IRQ7-DS/ AN0	PE2/D10[A10/D10]/ D2 [A2/D2]/MTIOC4A/ MTIOC7A / TIC3 /RXD12/SMISO12/SSCL12/RDX12/IRQ7-DS/ AN010 / CVREFC0
110	PE1/D9[A9/D9]/MTIOC4C/ TIOCD9 / PO18 /TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ SSLB2 / RSPCKB / ANEX1	PE1/D9[A9/D9]/ D1 [A1/D1]/MTIOC4C/ MTIOC3B /TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ IRQ9 / AN009 / CMPC00
111	PE0/D8[A8/D8]/ TIOCC9 /SCK12/ SSLB1 / ANEX0	PE0/D8[A8/D8]/ D0 [A0/D0]/ MTIOC3D /SCK12/ IRQ8 / AN008
112	P64/ CS4#	P64/ D3 [A3/D3]/ IRQ4
113	P63/ CS3#	P63/ D2 [A2/D2]/ CS3# / IRQ3
114	P62/ CS2#	P62/ D1 [A1/D1]/ CS2# / IRQ2
115	P61/ CS1# /CTS9#/RTS9#/SS9#	P61/ D0 [A0/D0]/ CS1# /CTS9#/RTS9#/SS9#/ IRQ1
116	PK3/RXD9/SMISO9/SSCL9	PK3/RXD9/SMISO9/SSCL9
117	P60/ CS0# /SCK9	P60/ CS0# /SCK9/ IRQ0
118	PK2/TXD9/SMOSI9/SSDA9	PK2/TXD9/SMOSI9/SSDA9
119	PD7/D7[A7/D7]/MTIC5U/POE0#/ SSLC3 /IRQ7/ AN7	TRDATA3 (注3)/PD7/D7[A7/D7]/MTIC5U/POE0#/ IRQ7 / AN023
120	PD6/D6[A6/D6]/MTIC5V/ POE1# / SSLC2 /IRQ6/ AN6	TRDATA2 (注3)/PD6/D6[A6/D6]/MTIC5V/ POE4# / MTIOC8A /IRQ6/ AN022
121	PD5/D5[A5/D5]/MTIC5W/ POE2# / SSLC1 /IRQ5/ AN013	TRCLK (注3)/PD5/D5[A5/D5]/MTIC5W/ POE10# / MTIOC8C /IRQ5/ AN021
122	PD4/D4[A4/D4]/ POE3# / SSLC0 /IRQ4/ AN012	TRSYNC (注3)/PD4/D4[A4/D4]/ POE11# / MTIOC8B /IRQ4/ AN020
123	PD3/D3[A3/D3]/ TIOCB8 / TCLKH /POE8#/ RSPCKC /IRQ3/ AN011	TRDATA1 (注3)/PD3/D3[A3/D3]/POE8#/ MTIOC8D / TOC2 /IRQ3/ AN019
124	PD2/D2[A2/D2]/MTIOC4D/ TIOCA8 / MISOC / CRX0 /IRQ2/ AN010	TRDATA0 (注3)/PD2/D2[A2/D2]/MTIOC4D/ TIC2 / CRX0-B /IRQ2/ AN018
125	PD1/D1[A1/D1]/MTIOC4B/ TIOCB7 / TCLKG / MOSIC / CTX0 /IRQ1/ AN009	TRDATA7 (注3)/PD1/D1[A1/D1]/MTIOC4B/ POE0# / CTX0-B /IRQ1/ AN017
126	PD0/D0[A0/D0]/ TIOCA7 /IRQ0/ AN008	TRDATA6 (注3)/PD0/D0[A0/D0]/ POE4# /IRQ0/ AN016

144 ピン LFQFP	RX630	RX660
127	P93/A19/CTS7#/RTS7#/SS7#/AN017	TRSYNC1 ^(注3) /P93/A19/POE0#/CTS7#/RTS7#/SS7#/IRQ11
128	P92/A18/RXD7/SMISO7/SSCL7/AN016	TRDATA5 ^(注3) /P92/A18/POE4#/RXD7/SMISO7/SSCL7/IRQ10
129	P91/A17/SCK7/AN015	TRDATA4 ^(注3) /P91/A17/SCK7/IRQ9
130	VSS	PF7
131	P90/A16/TXD7/SMOSI7/SSDA7/AN014	P90/A16/TXD7/SMOSI7/SSDA7/IRQ0
132	VCC	PF6
133	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
134	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
135	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
136	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
137	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
138	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
139	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
140	VREFL0	VREFL0/PJ7
141	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
142	VREFH0	VREFH0/PJ6
143	AVCC0	AVCC0
144	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

注 2. ROM 容量 2M バイト/1.5M バイトのみ有効

注 3. JTAG のない製品にはありません。

注 4. JTAG のある製品にはありません。

注 5. サブクロック発振器のない製品にはありません。

注 6. サブクロック発振器のある製品にはありません。

注 7. サブクロック発振器のない製品では使用できません。

3.2 100 ピンパッケージ

表 3.2 に 100 ピンパッケージ端子機能の比較を示します

表 3.2 100 ピンパッケージ端子機能の比較

100 ピン LFQFP	RX630	RX660
1	VREFH	P06
2	EMLE	EMLE ^(注2) /P03 ^(注3) /IRQ11 ^(注3) /DA0 ^(注3)
3	VREFL	P04
4	PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#/IRQ11
5	VCL	VCL
6	VBATT	PJ1/MTIOC3A
7	MD/FINED	MD/FINED/PN6
8	XCIN	XCIN ^(注4) /PH7 ^(注5)
9	XCOUT	XCOUT ^(注4) /PH6 ^(注5)
10	RES#	RES#
11	XTAL/P37	XTAL/P37/IRQ4
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36/IRQ5
14	VCC	VCC
15	P35/NMI	P35/NMI
16	TRST#/P34/MTIOC0A/TMCi3/PO12/POE2#/SCK6/SCK0/IRQ4	TRST# ^(注2) /P34/MTIOC0A/TMCi3/POE10#/SCK6/SCK0/IRQ4
17	P33/MTIOC0D/TIOCD0/TMRI3/PO11/POE3#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/IRQ3-DS	P33/MTIOC0D/TMRI3/POE4#/POE11#/RXD6/SMISO6/SSCL6/RXD0/SMISO0/SSCL0/CRX0-A/IRQ3-DS
18	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCCOUT/RTCIC2/TXD6/TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/CTX0/IRQ2-DS	P32/MTIOC0C/TMO3/RTCIC2 ^(注6) /RTCCOUT ^(注6) /POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0-A/IRQ2-DS
19	TMS/P31/MTIOC4D/TMCi2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/IRQ1-DS	TMS ^(注2) /P31/MTIOC4D/TMCi2/RTCIC1 ^(注6) /CTS1#/RTS1#/SS1#/IRQ1-DS
20	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/IRQ0-DS	TDI ^(注2) /P30/MTIOC4B/TMRI3/RTCIC0 ^(注6) /POE8#/RXD1/SMISO1/SSCL1/IRQ0-DS/COMP3
21	TCK/FINEC/P27/CS7#/MTIOC2B/TMCi3/PO7/SCK1/RSPCKB	TCK ^(注2) /P27/CS3#/MTIOC2B/TMCi3/SCK1/IRQ7/CVREFC3
22	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/MOSIB	TDO ^(注2) /P26/CS2#/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/IRQ6/CMPC30
23	P25/CS5#/MTIOC4C/MTCLKB/TIOCA4/PO5/RXD3/SMISO3/SSCL3/ADTRG0#	P25/CS1#/MTIOC4C/MTCLKB/RXD3/SMISO3/SSCL3/IRQ5/ADTRG0#
24	P24/CS4#/MTIOC4A/MTCLKA/TIOCB4/TMRI1/PO4/SCK3	P24/CS0#/MTIOC4A/MTCLKA/TMRI1/SCK3/IRQ12
25	P23/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3	P23/MTIOC3D/MTCLKD/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/SS0#/IRQ3
26	P22/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0	P22/MTIOC3B/MTCLKC/TMO0/SCK0/IRQ15
27	P21/MTIOC1B/TIOCA3/TMCi0/PO1/RXD0/SMISO0/SSCL0/IRQ9	P21/MTIOC1B/TMCi0/MTIOC4A/RXD0/SMISO0/SSCL0/IRQ9

100 ピン LFQFP	RX630	RX660
28	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/IRQ8	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/SSDA0/ IRQ8
29	P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/ TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/ SSDA3/MISOA/SDA2-DS/IETXD/IRQ7/ ADTRG#	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/ MISOA-C/SDA2/IRQ7/COMP2
30	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOU/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/MOSIA/SCL2-DS/ IERXD/USB0_VBUS/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/RTCOU ^(注6) / TXD1/SMOSI1/SSDA1/RXD3/SMISO3/ SSCL3/MOSIA-C/SCL2/IRQ6/ADTRG0#
31	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMC12/PO13/RXD1/SCK3/SMISO1/ SSCL1/CRX1-DS/IRQ5	P15/MTIOC0B/MTCLKB/TMC12/RXD1/ SMISO1/SSCL1/SCK3/CRX0-C/IRQ5/ CMPC20
32	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/ CTX1/USB0_DPUPE/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/ RTS1#/SS1#/CTX0-C/IRQ4/CVREFC2
33	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG#	P13/MTIOC0B/TMO3/TXD2/SMOSI2/SSDA2/ SDA0/IRQ3
34	P12/TMC11/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/MTIC5U/TMC11/RXD2/SMISO2/SSCL2/ SCL0/IRQ2
35	VCC_USB	PH3/MTIOC4D/TMC10
36	USB0_DM	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
37	USB0_DP	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
38	VSS_USB	PH0/MTIOC3B/CACREF/ADTRG0#
39	P55/WAIT#/MTIOC4D/TMO3/CRX1/IRQ10	P55/D0[A0/D0]/WAIT#/MTIOC4D/MTIOC4A/ TMO3/CRX0-D/IRQ10
40	P54/ALE/MTIOC4B/TMC11/CTS2#/RTS2#/ CTX1	P54/ALE/D1[A1/D1]/MTIOC4B/TMC11/CTS2#/ RTS2#/SS2#/CTX0-D/IRQ4
41	BCLK/P53 ^(注1)	P53/BCLK/PMC0/IRQ3
42	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3	P52/RD#/RXD2/SMISO2/SSCL2/IRQ2
43	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2	P51/WR1#/BC1#/WAIT#/SCK2/PMC0/IRQ1
44	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/IRQ0
45	PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO2/ PO31/TXD8/SMOSI8/SSDA8/MISOA/IRQ14	UB/PC7/CS0#/MTIOC3A/MTCLKB/TMO2/ CACREF/TOC0/TXD8/SMOSI8/SSDA8/ SMOSI10/SSDA10/TXD10/TXD010-C/ SMOSI010-C/SSDA010-C/MISOA-A/IRQ14
46	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMC12/ PO30/RXD8/SMISO8/SSCL8/MOSIA/IRQ13	PC6/D2[A2/D2]/CS1#/MTIOC3C/MTCLKA/ TMC12/TIC0/RXD8/SMISO8/SSCL8/ SMISO10/SSCL10/RXD10/RXD010-C/ SMISO010-C/SSCL010-C/MOSIA-A/IRQ13
47	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ TMRI2/PO29/SCK8/RSPCKA	PC5/D3[A3/D3]/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/MTIOC0C/SCK8/SCK10/ SCK010-C/RSPCKA-A/PMC0/IRQ5
48	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/ PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/ SSLA0	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/ POE0#/MTIOC0A/SCK5/CTS8#/RTS8#/ SS8#/SS10#/CTS10#/RTS10#/CTS010#-B/ RTS010#-B/SS010#-B/DE010-B/SSLA0-A/ PMC0/IRQ12
49	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/ SMOSI5/SSDA5/IETXD	PC3/A19/MTIOC4D/TXD5/SMOSI5/SSDA5/ PMC0/IRQ11

100 ピン LFQFP	RX630	RX660
50	PC2/A18/MTIOC4B/ TCLKA/PO21 /RXD5/ SMISO5/SSCL5/ SSLA3 / IERXD	PC2/A18/MTIOC4B/RXD5/SMISO5/SSCL5/ TXDB011-A/SSLA3-A/IRQ10
51	PC1/A17/MTIOC3A/ TCLKD/PO18 /SCK5/ SSLA2 /IRQ12	PC1/A17/MTIOC3A/SCK5/ TXD011-C/ SMOSI011-C/SSDA011-C/TXDA011-C/ SSLA2-A/IRQ12
52	PC0/A16/MTIOC3C/ TCLKC/PO17 /CTS5#/ RTS5#/SS5#/ SSLA1 /IRQ14	PC0/A16/MTIOC3C/CTS5#/RTS5#/SS5#/ RXD011-C/SMISO011-C/SSCL011-C/ SSLA1-A/IRQ14
53	PB7/A15/MTIOC3B/ TIOCB5/PO31 /TXD9/ SMOSI9/SSDA9	PB7/A15/MTIOC3B/TXD9/SMOSI9/SSDA9/ SMOSI11/SSDA11/TXD11/TXD011-B/ SMOSI011-B/SSDA011-B/IRQ15
54	PB6/A14/MTIOC3D/ TIOCA5/PO30 /RXD9/ SMISO9/SSCL9	PB6/A14/MTIOC3D/RXD9/SMISO9/SSCL9/ SMISO11/SSCL11/RXD11/RXD011-B/ SMISO011-B/SSCL011-B/IRQ6
55	PB5/A13/MTIOC2A/MTIOC1B/ TIOCB4/ TMRI1/PO29/POE1# /SCK9	PB5/A13/MTIOC2A/MTIOC1B/TMRI1/ POE4#/TOC2/SCK9/SCK11/SCK011-B/ IRQ13
56	PB4/A12/ TIOCA4/PO28 /CTS9#/RTS9#/ SS9#	PB4/A12/CTS9#/RTS9#/SS9#/ SS11#/ CTS11#/RTS11#/CTS011#-B/RTS011#-B/ SS011#-B/DE011-B/IRQ4
57	PB3/A11/MTIOC0A/MTIOC4A/ TI OCD3/ TCLKD/TMO0/PO27/POE3# /SCK6	PB3/A11/MTIOC0A/MTIOC4A/TMO0/ POE11#/TIC2/SCK4/SCK6/PMC0/IRQ3
58	PB2/A10/ TI OCC3/TCLKC/PO26 /CTS6#/ RTS6#/SS6#	PB2/A10/ CTS4#/RTS4#/SS4# /CTS6#/ RTS6#/SS6#/ IRQ2
59	PB1/A9/MTIOC0C/MTIOC4C/ TI OCB3/ TMCi0/PO25 /TXD6/SMOSI6/SSDA6/ IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TMCi0/ TXD4/ SMOSI4/SSDA4 /TXD6/SMOSI6/SSDA6/ IRQ4-DS/ COMP1
60	VCC	VCC
61	PB0/A8/MTIC5W/ TI OCA3/PO24 /RXD6/ SMISO6/SSCL6/ RSPCKA /IRQ12	PB0/A8/MTIC5W/ MTIOC3D/RXD4/SMISO4/ SSCL4 /RXD6/SMISO6/SSCL6/ RSPCKA-C/ IRQ12
62	VSS	VSS
63	PA7/A7/ TI OCB2/PO23/MISOA	PA7/A7/ MISOA-B/IRQ7
64	PA6/A6/MTIC5V/MTCLKB/ TI OCA2/TMCi3/ PO22/POE2# /CTS5#/RTS5#/SS5#/ MOSIA	PA6/A6/MTIC5V/MTCLKB/TMCi3/ POE10#/ MTIOC3D/MTIOC6B /CTS5#/RTS5#/SS5#/ CTS12#/RTS12#/SS12#/MOSIA-B/IRQ14
65	PA5/A5/ TI OCB1/PO21/RSPCKA	PA5/A5/ MTIOC6B/RSPCKA-B/IRQ5
66	PA4/A4/MTIC5U/MTCLKA/ TI OCA1/TMRI0/ PO20 /TXD5/SMOSI5/SSDA5/ SSLA0/ IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TMRI0/ MTIOC4C/ MTIOC7C /TXD5/SMOSI5/SSDA5/ TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLA0-B/IRQ5-DS/CVREFC1/ADST0
67	PA3/A3/MTIOC0D/MTCLKD/ TI OCD0/TCLKB/ PO19 /RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/ MTIC5V/ MTIOC4D /RXD5/SMISO5/SSCL5/IRQ6-DS/ CMPC10
68	PA2/A2/ PO18 /RXD5/SMISO5/SSCL5/ SSLA3	PA2/A2/ MTIOC7A /RXD5/SMISO5/SSCL5/ RXD12/SMISO12/SSCL12/RXDX12/ SSLA3-B/IRQ10
69	PA1/A1/MTIOC0B/MTCLKC/ TI OCB0/PO17/ SCK5/SSLA2 /IRQ11	PA1/A1/MTIOC0B/MTCLKC/ MTIOC7B/ MTIOC3B /SCK5/ SCK12/SSLA2-B /IRQ11/ ADTRG0#

100 ピン LFQFP	RX630	RX660
70	PA0/A0/BC0#/MTIOC4A/ TIOCA0/PO16/SSLA1	PA0/BC0#/A0/MTIOC4A/ CACREF/MTIOC6D/SSLA1-B/IRQ0
71	PE7/D15[A15/D15]/ MISOB/IRQ7/AN5	PE7/D15[A15/D15]/ D7[A7/D7]/MTIOC6A/TOC1/IRQ7/AN015
72	PE6/D14[A14/D14]/ MOSIB/IRQ6/AN4	PE6/D14[A14/D14]/ D6[A6/D6]/MTIOC6C/TIC1/CTS4#/RTS4#/SS4#/IRQ6/AN014
73	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ RSPCKB/IRQ5/AN3	PE5/D13[A13/D13]/ D5[A5/D5]/MTIOC4C/MTIOC2B/IRQ5/AN013/COMP0
74	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ PO28/SSLB0/AN2	PE4/D12[A12/D12]/ D4[A4/D4]/MTIOC4D/MTIOC1A/MTIOC4A/MTIOC7D/IRQ12/AN012
75	PE3/D11[A11/D11]/MTIOC4B/ PO26/POE8#/CTS12#/RTS12#/SS12#/MISOB/AN1	PE3/D11[A11/D11]/ D3[A3/D3]/MTIOC4B/POE8#/MTIOC1B/TOC3/CTS12#/RTS12#/SS12#/IRQ11/AN011
76	PE2/D10[A10/D10]/MTIOC4A/ PO23/RXD12/SMISO12/SSCL12/RXDX12/SSLB3/MOSIB/IRQ7-DS/AN0	PE2/D10[A10/D10]/ D2[A2/D2]/MTIOC4A/MTIOC7A/TIC3/RXD12/SMISO12/SSCL12/RXDX12/IRQ7-DS/AN010/CVREFC0
77	PE1/D9[A9/D9]/MTIOC4C/ PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2/RSPCKB/ANEX1	PE1/D9[A9/D9]/ D1[A1/D1]/MTIOC4C/MTIOC3B/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/IRQ9/AN009/CMPC00
78	PE0/D8[A8/D8]/SCK12/ SSLB1/ANEX0	PE0/D8[A8/D8]/ D0[A0/D0]/MTIOC3D/SCK12/IRQ8/AN008
79	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7/ AN7	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7/ AN023
80	PD6/D6[A6/D6]/MTIC5V/ POE1#/IRQ6/AN6	PD6/D6[A6/D6]/MTIC5V/ POE4#/MTIOC8A/IRQ6/AN022
81	PD5/D5[A5/D5]/MTIC5W/ POE2#/IRQ5/AN013	PD5/D5[A5/D5]/MTIC5W/ POE10#/MTIOC8C/IRQ5/AN021
82	PD4/D4[A4/D4]/ POE3#/IRQ4/AN012	PD4/D4[A4/D4]/ POE11#/MTIOC8B/IRQ4/AN020
83	PD3/D3[A3/D3]/POE8#/IRQ3/ AN011	PD3/D3[A3/D3]/POE8#/MTIOC8D/TOC2/IRQ3/ AN019
84	PD2/D2[A2/D2]/MTIOC4D/ CRX0^(注1)/IRQ2/AN010	PD2/D2[A2/D2]/MTIOC4D/ TIC2/CRX0-B/IRQ2/AN018
85	PD1/D1[A1/D1]/MTIOC4B/ CTX0^(注1)/IRQ1/AN009	PD1/D1[A1/D1]/MTIOC4B/ POE0#/CTX0-B/IRQ1/AN017
86	PD0/D0[A0/D0]/IRQ0/ AN008	PD0/D0[A0/D0]/ POE4#/IRQ0/AN016
87	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
88	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
89	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
90	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
91	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
92	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
93	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
94	VREFL0	VREFL0/ PJ7
95	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
96	VREFH0	VREFH0/ PJ6
97	AVCC0	AVCC0
98	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
99	AVSS0	AVSS0
100	P05/IRQ13/DA1	P05/IRQ13/DA1

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

- 注 2. JTAG のない製品にはありません。
- 注 3. JTAG のある製品にはありません。
- 注 4. サブクロック発振器のない製品にはありません。
- 注 5. サブクロック発振器のある製品にはありません。
- 注 6. サブクロック発振器のない製品では使用できません。

3.3 80 ピンパッケージ

表 3.3 に 80 ピンパッケージ端子機能の比較を示します

表 3.3 80 ピンパッケージ端子機能の比較

80 ピン LFQFP	RX630	RX660
1	VREFH	P06
2	EMLE	P03/IRQ11/DA0
3	VREFL	P04
4	VCL	VCL
5	VBATT	PJ1/MTIOC3A
6	MD/FINED	MD/FINED/PN6
7	XCIN	XCIN ^(注1) /PH7 ^(注2)
8	XCOUT	XCOUT ^(注1) /PH6 ^(注2)
9	RES#	RES#
10	XTAL/P37	XTAL/P37/IRQ4
11	VSS	VSS
12	EXTAL/P36	EXTAL/P36/IRQ5
13	VCC	VCC
14	P35/NMI	P35/NMI
15	TRST#/P34/MTIOC0A/TMCi3/PO12/POE2#/SCK6/IRQ4	P34/MTIOC0A/TMCi3/POE10#/SCK6/SCK0/IRQ4
16	P32/MTIOC0C/TIOCC0/TMO3/PO10/RTCCOUT/RTCIC2/TXD6/SMOSI6/SSDA6/IRQ2-DS	P32/MTIOC0C/TMO3/RTCIC2 ^(注3) /RTCCOUT ^(注3) /POE0#/POE10#/TXD6/SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/CTX0-A/IRQ2-DS
17	TMS/P31/MTIOC4D/TMCi2/PO9/RTCIC1/CTS1#/RTS1#/SS1#/SSLB0/IRQ1-DS	P31/MTIOC4D/TMCi2/RTCIC1 ^(注3) /CTS1#/RTS1#/SS1#/IRQ1-DS
18	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/RXD1/SMISO1/SSCL1/MISOB/IRQ0-DS	P30/MTIOC4B/TMRI3/RTCIC0 ^(注3) /POE8#/RXD1/SMISO1/SSCL1/IRQ0-DS/COMP3
19	TCK/FINEC/P27/MTIOC2B/TMCi3/PO7/SCK1/RSPCKB	P27/MTIOC2B/TMCi3/SCK1/IRQ7/CVREFC3
20	TDO/P26/MTIOC2A/TMO1/PO6/TXD1/SMOSI1/SSDA1/MOSIB	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/IRQ6/CMPC30
21	P21/MTIOC1B/TIOCA3/TMCi0/PO1/IRQ9	P21/MTIOC1B/TMCi0/MTIOC4A/RXD0/SMISO0/SSCL0/IRQ9
22	P20/MTIOC1A/TIOCB3/TMRI0/PO0/IRQ8	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/SSDA0/IRQ8
23	P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/MISOA/SDA2-DS/IETXD/IRQ7/ADTRG#	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/MTIOC4B/SCK1/TXD3/SMOSI3/SSDA3/MISOA-C/SDA2/IRQ7/COMP2
24	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCCOUT/TXD1/SMOSI1/SSDA1/MOSIA/SCL2-DS/IERXD/USB0_VBUS/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/RTCCOUT ^(注3) /TXD1/SMOSI1/SSDA1/RXD3/SMISO3/SSCL3/MOSIA-C/SCL2/IRQ6/ADTRG0#
25	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCi2/PO13/RXD1/SMISO1/SSCL1/CRX1-DS/IRQ5	P15/MTIOC0B/MTCLKB/TMCi2/RXD1/SMISO1/SSCL1/SCK3/CRX0-C/IRQ5/CMPC20
26	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_DPUPE/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/SS1#/CTX0-C/IRQ4/CVREFC2

80 ピン LFQFP	RX630	RX660
27	P13/MTIOC0B/TIOCA5/TMO3/PO13/ SDA0[FM+]/IRQ3/ADTRG#	P13/MTIOC0B/TMO3/SDA0/IRQ3
28	P12/TMC11/SCL0[FM+]/IRQ2	P12/MTIC5U/TMC11/SCL0/IRQ2
29	VCC_USB	PH3/MTIOC4D/TMC10
30	USB0_DM	PH2/MTIOC4C/TMRI0/TOC1/IRQ1
31	USB0_DP	PH1/MTIOC3D/TMO0/TIC1/IRQ0/ADST0
32	VSS_USB	PH0/MTIOC3B/CACREF/ADTRG0#
33	P55/MTIOC4D/TMO3/CRX1/IRQ10	P55/MTIOC4D/MTIOC4A/TMO3/CRX0-D/ IRQ10
34	P54/MTIOC4B/TMC11/CTX1	P54/MTIOC4B/TMC11/CTX0-D/IRQ4
35	PC7/MTIOC3A/MTCLKB/TMO2/PO31/ TXD8/SMOSI8/SSDA8/MISOA/IRQ14	UB/PC7/MTIOC3A/MTCLKB/TMO2/ CACREF/TOC0/TXD8/SMOSI8/SSDA8/ SMOSI10/SSDA10/TXD10/TXD010-C/ SMOSI010-C/SSDA010-C/MISOA-A/IRQ14
36	PC6/MTIOC3C/MTCLKA/TMC12/PO30/ RXD8/SMISO8/SSCL8/MOSIA/IRQ13	PC6/MTIOC3C/MTCLKA/TMC12/TIC0/RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/RXD10/ RXD010-C/SMISO010-C/SSCL010-C/ MOSIA-A/IRQ13
37	PC5/MTIOC3B/MTCLKD/TMRI2/PO29/ SCK8/RSPCKA	PC5/MTIOC3B/MTCLKD/TMRI2/MTIOC0C/ SCK8/SCK10/SCK010-C/RSPCKA-A/PMC0/ IRQ5
38	PC4/MTIOC3D/MTCLKC/TMC11/PO25/ POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0	PC4/MTIOC3D/MTCLKC/TMC11/POE0#/ MTIOC0A/SCK5/CTS8#/RTS8#/SS8#/ SS10#/CTS10#/RTS10#/CTS010#-B/ RTS010#-B/SS010#-B/DE010-B/ SSLA0-A/PMC0/IRQ12
39	PC3/MTIOC4D/TCLKB/PO24/TXD5/ SMOSI5/SSDA5/IETXD	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/ PMC0/IRQ11
40	PC2/MTIOC4B/TCLKA/PO21/RXD5/ SMISO5/SSCL5/SSLA3/IERXD	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/ TXDB011-A/SSLA3-A/IRQ10
41	PB7/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9/ SMOSI11/SSDA11/TXD11/TXD011-B/ SMOSI011-B/SSDA011-B/IRQ15
42	PB6/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9	PB6/MTIOC3D/RXD9/SMISO9/SSCL9/ SMISO11/SSCL11/RXD11/RXD011-B/ SMISO011-B/SSCL011-B/IRQ6
43	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/ PO29/POE1#/SCK9	PB5/MTIOC2A/MTIOC1B/TMRI1/POE4#/ TOC2/SCK9/SCK11/SCK011-B/IRQ13
44	PB4/TIOCA4/PO28/CTS9#/RTS9#/SS9#	PB4/CTS9#/RTS9#/SS9#/SS11#/CTS11#/ RTS11#/CTS011#-B/RTS011#-B/SS011#-B/ DE011-B/IRQ4
45	PB3/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/ TMO0/PO27/POE3#/SCK6	PB3/MTIOC0A/MTIOC4A/TMO0/POE11#/ TIC2/SCK4/SCK6/PMC0/IRQ3
46	PB2/TIOCC3/TCLKC/PO26/CTS6#/RTS6#/ SS6#	PB2/CTS4#/RTS4#/SS4#/CTS6#/RTS6#/ SS6#/IRQ2
47	PB1/MTIOC0C/MTIOC4C/TIOCB3/TMC10/ PO25/TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/MTIOC0C/MTIOC4C/TMC10/TXD4/ SMOSI4/SSDA4/TXD6/SMOSI6/SSDA6/ IRQ4-DS/COMP1
48	VCC	VCC

80 ピン LFQFP	RX630	RX660
49	PB0/MTIC5W/ TIOCA3 / PO24 /RXD6/ SMISO6/SSCL6/ RSPCKA /IRQ12	PB0/MTIC5W/ MTIOC3D / RXD4 / SMISO4 / SSCL4 /RXD6/SMISO6/SSCL6/ RSPCKA-C / IRQ12
50	VSS	VSS
51	PA6/MTIC5V/MTCLKB/ TIOCA2 /TMCi3/ PO22 / POE2# /CTS5#/RTS5#/SS5#/ MOSIA	PA6/MTIC5V/MTCLKB/TMCi3/ POE10# / MTIOC3D / MTIOC6B /CTS5#/RTS5#/SS5#/ CTS12# / RTS12# / SS12# / MOSIA-B / IRQ14
52	PA5/ TIOCB1 / PO21 / RSPCKA	PA5/ MTIOC6B / RSPCKA-B / IRQ5
53	PA4/MTIC5U/MTCLKA/ TIOCA1 /TMRI0/ PO20 /TXD5/SMOSI5/SSDA5/ SSLA0 / IRQ5-DS	PA4/MTIC5U/MTCLKA/TMRI0/ MTIOC4C / MTIOC7C /TXD5/SMOSI5/SSDA5/ TXD12 / SMOSI12 / SSDA12 / TXDX12 / SIOX12 / SSLA0-B /IRQ5-DS/ CVREFC1 / ADST0
54	PA3/MTIOC0D/MTCLKD/ TIOCD0 / TCLKB / PO19 /RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/MTIOC0D/MTCLKD/ MTIC5V / MTIOC4D / RXD5/SMISO5/SSCL5/IRQ6-DS/ CMPC10
55	PA2/ PO18 /RXD5/SMISO5/SSCL5/ SSLA3	PA2/ MTIOC7A /RXD5/SMISO5/SSCL5/ RXD12 / SMISO12 / SSCL12 / RXDX12 / SSLA3-B /IRQ10
56	PA1/MTIOC0B/MTCLKC/ TIOCB0 / PO17 / SCK5/ SSLA2 /IRQ11	PA1/MTIOC0B/MTCLKC/ MTIOC7B / MTIOC3B /SCK5/ SCK12 / SSLA2-B / IRQ11/ ADTRG0#
57	PA0/MTIOC4A/ TIOCA0 / PO16 / SSLA1	PA0/MTIOC4A/ CACREF / MTIOC6D / SSLA1-B /IRQ0
58	PE5/MTIOC4C/MTIOC2B/ RSPCKB /IRQ5/ AN3	PE5/MTIOC4C/MTIOC2B/IRQ5/ AN013 / COMP0
59	PE4/MTIOC4D/MTIOC1A/ PO28 / SSLB0 / AN2	PE4/MTIOC4D/MTIOC1A/ MTIOC4A / MTIOC7D /IRQ12/ AN012
60	PE3/MTIOC4B/ PO26 / POE8# /CTS12#/ RTS12#/SS12#/ MISOB / AN1	PE3/MTIOC4B/ POE8# / MTIOC1B / TOC3 / CTS12#/RTS12#/SS12#/ IRQ11 / AN011
61	PE2/MTIOC4A/ PO23 /RXD12/SMISO12/ SSCL12/RXDX12/ SSLB3 / MOSIB / IRQ7-DS/ AN0	PE2/MTIOC4A/ MTIOC7A / TIC3 /RXD12/ SMISO12/SSCL12/RXDX12/IRQ7-DS/ AN010 / CVREFC0
62	PE1/MTIOC4C/ PO18 /TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ SSLB2 / RSPCKB / ANEX1	PE1/MTIOC4C/ MTIOC3B /TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/ IRQ9 / AN009 / CMPC00
63	PE0/SCK12/ SSLB1 / ANEX0	PE0/ MTIOC3D /SCK12/IRQ8/ AN008
64	PD2/MTIOC4D/IRQ2/ AN010	PD2/MTIOC4D/ TIC2 / CRX0-B /IRQ2/ AN018
65	PD1/MTIOC4B/IRQ1/ AN009	PD1/MTIOC4B/ POE0# / CTX0-B /IRQ1/ AN017
66	PD0/IRQ0/ AN008	PD0/ POE4# /IRQ0/ AN016
67	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
68	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
69	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
70	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
71	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
72	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
73	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
74	VREFL0	VREFL0/ PJ7
75	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
76	VREFH0	VREFH0/ PJ6
77	AVCC0	AVCC0
78	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
79	AVSS0	AVSS0

80 ピン LFQFP	RX630	RX660
80	P05/IRQ13/DA1	P05/IRQ13/DA1

注 1. サブクロック発振器のない製品にはありません。

注 2. サブクロック発振器のある製品にはありません。

注 3. サブクロック発振器のない製品では使用できません

4. 移行の際の留意点

RX660 グループと RX630 グループの相違について、いくつかの留意点があります。
ソフトウェアに関する留意点を「4.1 機能設計の留意点」で説明します。

4.1 機能設計の留意点

RX630 グループで動作するソフトウェアは RX660 グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電气的特性などが異なる場合があるため、十分に評価してください。以下に RX660 グループと RX630 グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.1.1 VCL 端子(外付け容量)

RX660 グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 0.47 μ F の容量を使用してください。

4.1.2 メインクロック発振器

RX660 グループの EXTAL 端子、XTAL 端子に発振子を接続する場合、発振子周波数：8MHz～24MHz の発振子を接続してください。

4.1.3 選択型割り込み

RX660 グループでは選択型割り込み機能が追加されています。割り込みベクタ番号 128～255 には、複数の周辺モジュールの割り込み要因から任意の 1 つを選択して割り当てることができます。周辺モジュールの動作クロックにより、選択型割り込み B と選択型割り込み A に分類されます選択割り込み機能の詳細につきましては、「5 参考ドキュメント」の RX660 グループユーザーズマニュアルハードウェア編を参照してください。

4.1.4 クロック周波数設定

RX660 グループでは、システムクロック (ICLK)、周辺モジュールクロック A、B、D (PCLKA, PCLKB, PCLKD) を以下の範囲に収まるように設定する必要があります

- PCLKA $\geq$ PCLKB
- PCLKB : PCLKD = 1 : 1or2 : 1or4 : 1or1 : 2

4.1.5 電圧レベル設定

RX660 グループでは、動作電圧に応じて動作モードの電圧レベル設定レジスタ (VOLSR)、電圧検出回路の電圧検出レベル選択レジスタ (LVDLVLR)、オプション設定メモリのオプション機能選択レジスタ 1 (OFS1) を適切な値に変更する必要があります。プログラムで必ず設定してください。

4.1.6 RIIC 動作電圧設定

RX660 グループで RIIC を使用する場合、スロープ特性を保つために、電源電圧範囲を指定する必要があります。初期値は VCC が 4.5V 以上の設定になっています。4.5V 未満で使用する場合、RIIC を動作させる前に電圧範囲を変更してください。詳細は、「RX660 グループユーザーズマニュアルハードウェア編」で、VOLSR.RICVLS ビットを参照してください。

4.1.7 オプション設定メモリ

RX630 グループでは、ID コードプロテクト、オンチップデバッグの ID コードプロテクトはフラッシュメモリに配置されていますが、RX660 グループではオプション設定メモリに配置されています。設定方法が異なるため、注意してください。

4.1.8 PLL 回路

PLL 回路の通倍率は、RX630 グループで 8,10,12,16,20,24,25,50 通倍、RX660 グループで 10~30 通倍 (0.5 刻み)です。PLL 回路を使用するには、PLLCR.STC ビットに設定値を適切な値に変更してください。

4.1.9 例外ベクタテーブル

RX630 グループのベクタテーブルの配置アドレスは固定ですが、RX660 グループでは例外テーブルレジスタ (EXTB)に設定した値を先頭アドレスとして、ベクタテーブルを可変に配置できます。

4.1.10 レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX660 グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1)診断対象のバンクに SAVE 命令でデータを書く
- (2)(1)のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3)(1)のバンクから RSTR 命令でデータを読む

4.1.11 コンペア機能制約

RX660 グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

- 1.自己診断機能およびダブルトリガモードの使用は禁止です。
(ADRD、ADDBLDR、ADDBLDRA、ADDBLDRB はコンペア機能対象外です。)
- 2.マッチ/アンマッチイベント出力を使用する場合は、シングルスキャンモードを設定してください。
- 3.ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。
- 4.ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。
- 5.ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。
- 6.High 側基準値 $\geq$ Low 側基準値となるように設定してください。

4.1.12 I2C バスインタフェースのノイズ除去

RX630 グループでは、SCL、SDA ラインにアナログノイズフィルタを内蔵していますが、RX660 グループではアナログノイズフィルタを内蔵していません。

4.1.13 ポート方向レジスタ (PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.1.14 カウンタ停止時の MTIOC 端子出力レベル

RX660 グループの MTIOC 端子を出力状態で動作中に、TSTRA、TSTR の CSTn ビットに“0”を書くとカウンタが停止します。このとき、RX660 グループの相補 PWM モード/リセット同期 PWM モードでは、MTIOC 端子から TOCR1A レジスタまたは TOCR2A レジスタで設定した初期出力レベルが出力されます。相補 PWM モード/リセット同期 PWM モード以外では、MTIOC 端子のアウトプットコンペア出力レベルは保持されます。CSTn ビットが“0”の状態では TIOR レジスタへの書き込みを行うと、設定した初期出力値に端子の出力レベルが更新されます。

4.1.15 相補 PWM モード時の A/D 変換開始要求

RX660 グループでは、相補 PWM モード時は PWM 波形を生成するため、MTU4.TGRA(MTU7.TGRA)は MTU4.TCNT(MTU7.TCNT)だけではなく、MTU3.TCNT(MTU6.TCNT)や TCNTSA(TCNTSB)ともコンペアマッチの検出を行っています。そのため、MTU3.TCNT(MTU6.TCNT)や TCNTSA(TCNTSB)とコンペアマッチが起こった際も TRGA4N(TRGA7N)を生成します。MTU3、MTU4(MTU6、MTU7)を相補 PWM モードで動作させて、A/D 変換の開始要求を行う場合は MTU4.TCNT(MTU7.TCNT)と MTU4.TADCORA/TADCORB(MTU7.TADCORA/TADCORB)とのコンペアマッチによる A/D 変換開始要求を使用してください。

4.1.16 MTU 端子非選択時のハイインピーダンス制御

RX660 グループでは、POECR1、POECR2 レジスタで MTU 端子のハイインピーダンス制御を有効にしているときに制御条件を満たすと、MTU 機能がマルチプレクスされている端子は MTU 機能を選択していない場合でも、出力がハイインピーダンスになります。意図せず端子の出力がハイインピーダンスになるのを避けるため、MPC の PmnPFS レジスタで選択した MTU 端子と、POE3 の端子選択レジスタで選択した MTU 端子が一致するように設定を行ってください。

4.1.17 A/D スキャン変換終了割り込みの発生

RX660 グループでは、ソフトウェアトリガでスキャンを開始した場合は、ダブルトリガモードを選択した場合であっても、スキャンが終了した時に ADIE ビットが“1”に設定されていると A/D スキャン変換終了割り込みが発生します。

4.1.18 DIRQnE ビット(n=0~15)による入力バッファ制御

RX660 グループでは、DPSIERy.DIRQnE(y=0,1, n=0~15)ビットを“1”にすることで、IRQ0-DS~IRQ15-DS 端子の入力バッファを有効にすることができます。これにより、当該端子の入力は、DPSIFRy.DIRQnF(y=0,1, n=0~15) ビットに伝わりますが、割り込みコントローラや周辺モジュール、I/O ポートには伝わりませんので注意してください。

4.1.19 12 ビット A/D コンバータのスキャン変換時間

RX630 グループと RX660 グループでは、スキャン変換時間が異なります。各グループの選択チャネル数が n のシングルスキャンのスキャン変換時間(t_{SCAN})は、以下のように表されます。

詳細は「5.参考ドキュメント」の RX630 グループ、RX660 グループユーザーズマニュアルハードウェア編で、12 ビット A/D コンバータのアナログ入力のサンプリング時間とスキャン変換時間を参照してください。

RX630 : $t_{SCAN} = t_D + (t_{CONV} \times n) + t_{ED}$

RX660 : $t_{SCAN} = t_D + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$

$t_{SCAN}(\text{温度センサ出力、内部基準電圧変換時}) = t_D + (t_{ADIS} \times m) + (t_{CONV} \times m) + t_{ED}$

t_D …スキャン変換開始遅延時間

t_{SPL} …サンプリング時間

t_{DIS} …断線検出アシスト処理時間

t_{DIAG} …自己診断変換時間

t_{CONV} …A/D 変換処理時間

t_{ED} …スキャン変換終了遅延時間

t_{ADIS} …温度センサ出力と内部基準電圧を A/D 変換するときのオートディスチャージ処理時間

4.1.20 D/A コンバータの設定について

RX660 グループでは、D/A コンバータの設定は、D/A 出力先選択レジスタ(DADSELR)でコンパレータ C への出力設定を行い、D/A コンバータの出力が安定するまで待ってからコンパレータの動作を許可してください。D/A コンバータの設定を変更する場合も、一旦コンパレータの動作を停止させてから D/A コンバータの設定を変更し、D/A コンバータの出力が安定するまで待ってからコンパレータの動作を許可してください。

4.1.21 モジュールストップ時のコンパレータ C の動作

RX660 グループでは、コンパレータ C を動作させたままモジュールストップ状態に移移すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。モジュールストップ時にアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください。

4.1.22 ソフトウェアスタンバイモード時のコンパレータ C の動作

RX660 グループではコンパレータ C を動作させたままソフトウェアスタンバイモードに遷移すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。ソフトウェアスタンバイモードでアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください

4.1.23 ソフトウェアスタンバイモード中の割り込み要求

RX660 グループでは、ソフトウェアスタンバイモードからの復帰要因に設定していない割り込み要因からソフトウェアスタンバイモード中に割り込み要求が発生した場合、その要求は割り込みコントローラ内部に保持され、他の割り込み要因によって復帰した後に順次処理されます。ただし、外部端子割り込みについては、この割り込み要求は保持されません。

4.1.24 ELC イベント入力の時タイマモードレジスタ設定の注意事項

RX660 グループで、MTU を ELC のアクション動作に設定する場合は、該当チャネルのタイマモードレジスタ (TMDR) は初期値(00h)に設定してください。

5. 参考ドキュメント

ユーザズマニュアル:ハードウェア

RX630 グループユーザズマニュアルハードウェア編 Rev1.60(R01UH0040JJ0160)
(最新版をルネサスエレクトロニクスホームページから入手してください。)

RX660 グループユーザズマニュアルハードウェア編 Rev.1.00(R01UH0937JJ0100)
(最新版をルネサスエレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサスエレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A099A/J
- TN-RX*-A116A/J
- TN-RX*-A115A/J
- TN-RX*-A118A/J
- TN-RX*-A120A/J
- TN-RX*-A130B/J
- TN-RX*-A138A/J
- TN-RX*-A141A/J
- TN-RX*-A147A/J
- TN-RX*-A151A/J
- TN-RX*-A152A/J
- TN-RX*-A167A/J
- TN-RX*-A177A/J
- TN-RX*-A186A/J
- TN-RX*-A193A/J
- TN-RX*-A0147B/J
- TN-RX*-A0226A/J
- TN-RX*-A0226A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Jul.24.23	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、切り替えてください。リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子(または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス(予約領域)のアクセス禁止

リザーブアドレス(予約領域)のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられているリザーブアドレス(予約領域)があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害(お客様または第三者いずれに生じた損害も含みます。以下同じです。)に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバーシエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバーシエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器(自動車、電車、船舶等)、交通制御(信号)、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harshenvironment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等)に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害(当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。)から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為(「脆弱性問題」といいます。)によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報(データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等)をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harshenvironment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0—2020.10)

本社所在地

〒135—0061 東京都江東区豊洲 3—2—24(豊洲フォレシア)

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサスエレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。