

RX26T グループ RX66T グループ

RX26T グループと RX66T グループの相違点

要旨

本アプリケーションノートは、主に RX26T グループ、RX66T グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX26T グループの 100 ピンパッケージと RX66T グループの 144 ピンパッケージ(プログラマブルゲインアンプ(PGA)疑似差動入力あり、USB 端子あり)とについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX26T グループ、RX66T グループ

目次

1. RX26T グループと RX66T グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 動作モード	7
2.3 アドレス空間	8
2.4 リセット	9
2.5 オプション設定メモリ	10
2.6 クロック発生回路	12
2.7 消費電力低減機能	15
2.8 レジスタライトプロテクション機能	19
2.9 割り込みコントローラ	20
2.10 バス	23
2.11 データトランスファコントローラ	26
2.12 イベントリンクコントローラ	28
2.13 I/O ポート	34
2.14 マルチファンクションピンコントローラ	39
2.15 ポートアウトプットイネーブル 3	81
2.16 汎用 PWM タイマ	101
2.17 高分解能 PWM 波形生成回路	108
2.18 ウォッチドッグタイマ	109
2.19 GPTWa 用ポートアウトプットイネーブル	110
2.20 独立ウォッチドッグタイマ	112
2.21 シリアルコミュニケーションインタフェース	115
2.22 CAN モジュール/CAN FD モジュール	119
2.23 シリアルペリフェラルインタフェース	125
2.24 12 ビット A/D コンバータ	128
2.25 コンパレータ C	144
2.26 データ演算回路	145
2.27 RAM	147
2.28 フラッシュメモリ	150
2.29 パッケージ	154
3. 端子機能の比較	155
3.1 100 ピンパッケージ	155
3.2 80 ピンパッケージ	160
3.3 64 ピンパッケージ	164
3.4 48 ピンパッケージ	168
4. 移行の際の留意点	171
4.1 端子設計の留意点	171
4.1.1 モード設定端子	171
4.1.2 アナログ電源端子に接続するコンデンサ	171
4.2 機能設計の留意点	171
4.2.1 フラッシュアクセスウィンドウ設定レジスタ (FAW)	171

4.2.2	クロック周波数設定	172
4.2.3	レジスタ退避バンク内 RAM の自己診断に関する注意事項.....	172
4.2.4	ポートアウトプットイネーブル 3 出力停止要求発生時の制御	172
4.2.5	ポート方向レジスタ(PDR)の初期化.....	172
5.	参考ドキュメント	173
	改訂記録	175

1. RX26T グループと RX66T グループの搭載機能比較

RX26T グループと RX66T グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX66T/RX26T 搭載機能比較を示します。

表 1.1 RX66T/RX26T 搭載機能比較

機能名	RX66T	RX26T
CPU	●/■	
動作モード	■	
アドレス空間	▲	
リセット	●/■	
オプション設定メモリ (OSFM)	●/▲/■	
電圧検出回路 (LVDA)	○	
クロック発生回路	●/▲/■	
クロック周波数精度測定回路 (CAC)	○	
消費電力低減機能	●/▲/■	
レジスタライトプロテクション機能	■	
例外処理	○	
割り込みコントローラ (ICUC):RX66T、(ICUG):RX26T	●/■	
バス	●/■	
メモリプロテクションユニット (MPU)	○	
DMA コントローラ (DMACa)	○	
データトランスファコントローラ (DTCa):RX66T、(DTCb):RX26T	●	
イベントリンクコントローラ (ELC)	●/■	
I/O ポート	●/■	
マルチファンクションピンコントローラ (MPC)	●/■	
マルチファンクションタイマパルスユニット 3 (MTU3d)	○	
ポートアウトプットイネーブル 3 (POE3B):RX66T、(POE3D):RX26T	●/▲/■	
汎用 PWM タイマ (GPTW):RX66T、(GPTWa):RX26T	●/▲/■	
高分解能 PWM 波形生成回路 (HRPWM)	▲	
GPTW 用ポートアウトプットイネーブル (POEG)	●/▲	
8 ビットタイマ (TMRb)	○	
コンペアマッチタイマ (CMT)	○	
コンペアマッチタイマ W (CMTW)	×	○
ウォッチドッグタイマ (WDTA)	▲	
独立ウォッチドッグタイマ (IWDTa)	■	
USB2.0FS ホスト/ファンクションモジュール (USBb)	○	×
シリアルコミュニケーションインターフェース (SCIj, SCli, SCIh):RX66T、(SCIk, SCIh):RX26T	●/▲/■	
シリアルコミュニケーションインターフェース (RSCI)	×	○
I ² C バスインターフェース (RIICa)	○	
I ³ C バスインターフェース (RI3C)	×	○
CAN モジュール (CAN):RX66T、CAN FD モジュール (CANFD):RX26T	●/▲/■	
シリアルペリフェラルインターフェース (RSPic):RX66T、(RSPId):RX26T	●/▲	

機能名	RX66T	RX26T
シリアルペリフェラルインタフェース (RSPIA)	×	○
CRC 演算器 (CRCA)		○
三角関数演算器(TFUv2)	×	○
Trusted Secure IP (TSIP-Lite)		○
12 ビット A/D コンバータ (S12ADH):RX66T、(S12ADHa):RX26T	●/▲/■	
12 ビット D/A コンバータ (R12DAb)		○
温度センサ (TEMPS)		○
コンパレータ C (CMPC):RX66T、(CMPCa):RX26T	●	
データ演算回路 (DOC):RX66T、(DOCA):RX26T	●/▲	
RAM	■	
フラッシュメモリ	●/▲/■	
パッケージ	●/■	

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は黒字でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX66T	RX26T
中央演算処理装置	<ul style="list-style-type: none"> 最大動作周波数：160MHz 32 ビット RX CPU (RXv3) 最小命令実行時間：1 命令 1 クロック アドレス空間： 4G バイト・リニアアドレス レジスタ <ul style="list-style-type: none"> 汎用レジスタ：32 ビット×16 本 制御レジスタ：32 ビット×10 本 アキュムレータ：72 ビット×2 本 111 命令 <ul style="list-style-type: none"> 標準搭載命令：111 命令 基本命令：77 命令 単精度浮動小数点演算命令：11 命令 DSP 機能命令：23 命令 アドレッシングモード：11 種類 データ配置 <ul style="list-style-type: none"> 命令：リトルエンディアン データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット 除算器： 32 ビット÷ 32 ビット→32 ビット バレルシフタ：32 ビット 	<ul style="list-style-type: none"> 最大動作周波数：120MHz 32 ビット RX CPU (RXv3) 最小命令実行時間：1 命令 1 クロック アドレス空間： 4G バイト・リニアアドレス レジスタ <ul style="list-style-type: none"> 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 10 本 アキュムレータ：72 ビット× 2 本 113 命令 <ul style="list-style-type: none"> 標準搭載命令：111 命令 基本命令：77 命令 単精度浮動小数点演算命令：11 命令 DSP 機能命令：23 命令 レジスタ一括退避機能命令：2 命令 アドレッシングモード：11 種類 データ配置 <ul style="list-style-type: none"> 命令：リトルエンディアン データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット× 32 ビット→64 ビット 除算器： 32 ビット÷ 32 ビット→32 ビット バレルシフタ：32 ビット
FPU	<ul style="list-style-type: none"> 単精度浮動小数点数(32 ビット) IEEE754 に準拠したデータタイプ、および例外 	<ul style="list-style-type: none"> 単精度浮動小数点数(32 ビット) IEEE754 に準拠したデータタイプ、および例外
レジスタ一括退避機能	—	<ul style="list-style-type: none"> CPU レジスタの退避・復帰を一括して高速に行う 16 個のレジスタ退避バンクを搭載

2.2 動作モード

表 2.2 に動作モードの概要比較を、表 2.3 に動作モードのレジスタ比較を示します。

表 2.2 動作モードの概要比較

項目	RX66T	RX26T
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード(SCI インタフェース)	ブートモード(SCI インタフェース)
	ブートモード(USB インタフェース)	—
	ユーザブートモード	—
	ブートモード(FINE インタフェース)	ブートモード(FINE インタフェース)
レジスタによる動作モード	シングルチップモード	シングルチップモード
	ユーザブートモード	—
	内蔵 ROM 無効拡張モード	—
	内蔵 ROM 有効拡張モード	—
エンディアンの選択	MDE レジスタ	MDE レジスタ

表 2.3 動作モードのレジスタ比較

レジスタ	ビット	RX66T	RX26T
MDSR	—	モードステータスレジスタ	—
SYSCR0	EXBE	外部バス有効ビット	—
SYSCR1	ECCRAM	ECCRAM 有効ビット	—
VOLSR	USBVON	USB 電源制御ビット	—
	PGAVLS	PGA 動作条件設定ビット	—

2.3 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

RX66T		RX26T	
0000 0000h	RAM	0000 0000h	RAM
0002 0000h	予約領域	0001 0000h	予約領域
0008 0000h	周辺I/Oレジスタ	0008 0000h	周辺I/Oレジスタ
000A 4000h	予約領域	000A 4000h	予約領域
000A 6000h	周辺I/Oレジスタ	000A 6000h	周辺I/Oレジスタ
0010 0000h	ROM (データフラッシュメモリ)	0010 0000h	ROM (データフラッシュメモリ)
0010 8000h	予約領域	0010 4000h	予約領域
0012 0040h	ROM(オプション設定メモリ)	0012 0040h	ROM(オプション設定メモリ)
0012 0080h	予約領域	0012 0080h	予約領域
007E 0000h	周辺I/Oレジスタ	007E 0000h	周辺I/Oレジスタ
0080 0000h	予約領域	0080 0000h	予約領域
00FF C000h	ECCRAM		
0100 0000h	予約領域		
FF7F 8000h	ROM(ユーザブート)	予約領域	
FF80 0000h	予約領域		
FFF0 0000h	ROM (コードフラッシュメモリ)	FFF8 0000h	ROM (コードフラッシュメモリ)
FFFF FFFFh		FFFF FFFFh	

図 2.1 シングルチップモードのメモリマップ比較

2.4 リセット

表 2.4 にリセットの概要比較を、表 2.5 にリセットのレジスタ比較を示します。

表 2.4 リセットの概要比較

項目	RX66T	RX26T
RES#端子リセット	RES#端子の入力電圧が Low	RES#端子の入力電圧が Low
パワーオンリセット	VCC の上昇(監視電圧 : VPOR)	VCC の上昇(監視電圧 : VPOR)
電圧監視 0 リセット	VCC の下降(監視電圧 : Vdet0)	VCC の下降(監視電圧 : Vdet0)
電圧監視 1 リセット	VCC の下降(監視電圧 : Vdet1)	VCC の下降(監視電圧 : Vdet1)
電圧監視 2 リセット	VCC の下降(監視電圧 : Vdet2)	VCC の下降(監視電圧 : Vdet2)
ディープソフトウェア スタンバイリセット	割り込みによるディープソフトウェア スタンバイモードの解除	—
独立ウォッチドッグ タイマリセット	独立ウォッチドッグタイマのアンダフロー またはリフレッシュエラー	独立ウォッチドッグタイマのアンダフロー またはリフレッシュエラー
ウォッチドッグ タイマリセット	ウォッチドッグタイマのアンダフロー またはリフレッシュエラー	ウォッチドッグタイマのアンダフロー またはリフレッシュエラー
ソフトウェアリセット	レジスタ設定	レジスタ設定

表 2.5 リセットのレジスタ比較

レジスタ	ビット	RX66T	RX26T
RSTSR0	DP SRSTF	ディープソフトウェアスタンバイ リセットフラグ	—

2.5 オプション設定メモリ

図 2.2 にオプション設定メモリ領域比較を、表 2.6 にオプション設定メモリのレジスタ比較を示します。

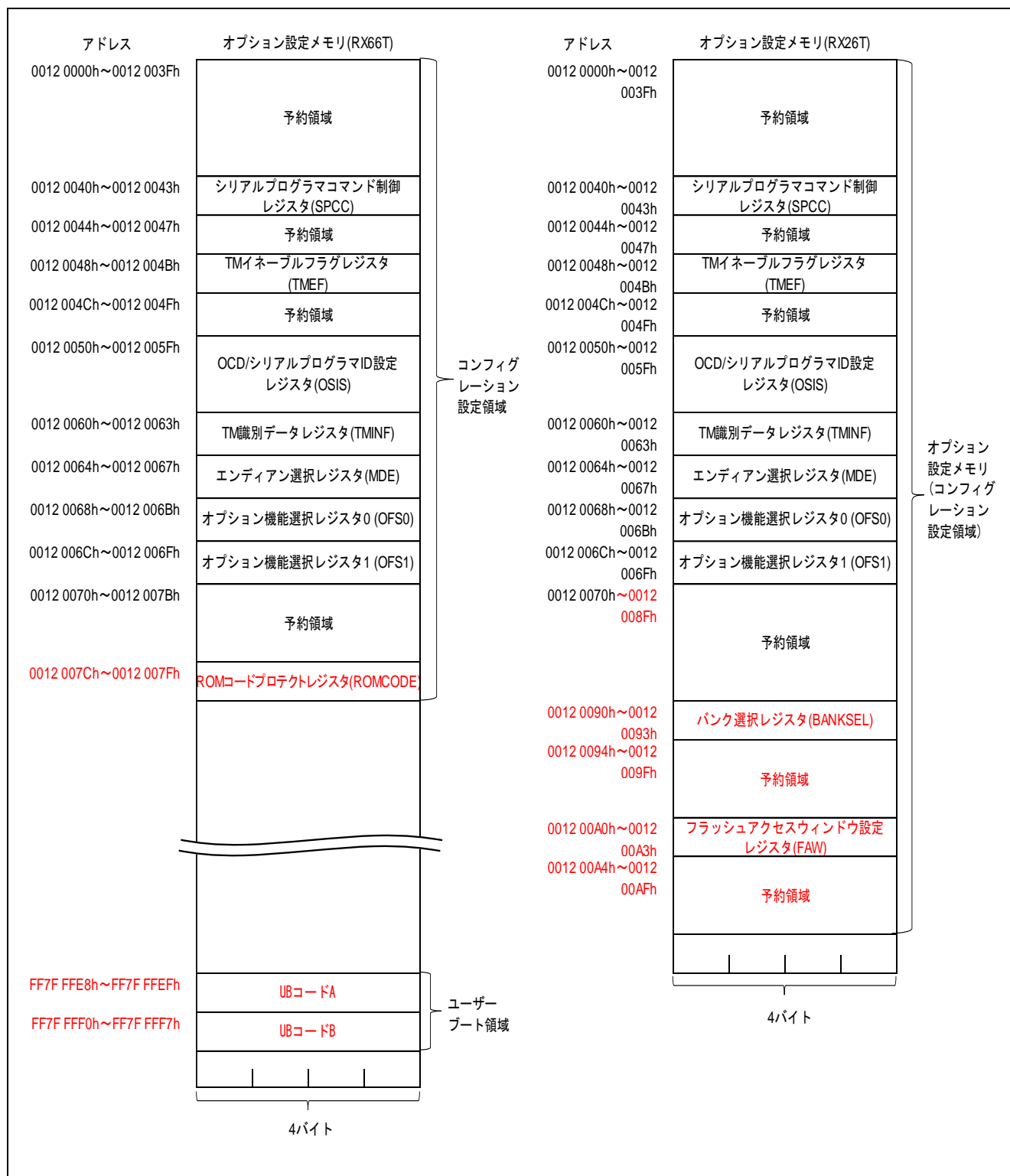


図 2.2 オプション設定メモリ領域比較

表 2.6 オプション設定メモリのレジスタ比較

レジスタ	ビット	RX66T(OFSM)	RX26T(OFSM)
SPCC	OCDE	—	オンチップデバッグ接続許可ビット
	IDE	ID コードプロテクト有効ビット 0 : リセット後、ID コードプロテクト機能は有効 ^(注1) 1 : リセット後、ID コードプロテクト機能は無効	シリアルプログラマ ID コードプロテクト有効ビット 0 : リセット後、シリアルプログラマ ID コードプロテクトは有効 ^(注1) 1 : リセット後、シリアルプログラマ ID コードプロテクトは無効 ^(注2)
MDE	BANKMD[2:0]	—	バンクモード選択ビット
TMEF	TMEF[2:0]	TM イネーブルビット b26 b24 0 0 0 : TM 機能有効 1 1 1 : TM 機能無効 上記以外は設定しないでください	TM イネーブルビット b26 b24 0 0 0 : コードフラッシュメモリのブロック 8、9 の TM 機能有効 1 1 1 : コードフラッシュメモリのブロック 8、9 の TM 機能無効 上記以外は設定しないでください
	TMEFDB[2:0]	—	デュアルバンク TM イネーブルビット
BANKSEL	—	—	バンク選択レジスタ
FAW	—	—	フラッシュアクセスウィンドウ設定レジスタ
ROMCODE	—	ROM コードプロテクトレジスタ	—

注 1. シリアルプログラマ ID コードプロテクトを有効にする場合、RDPR、SEPR、WRPR ビットを“0”にしてください。

注 2. シリアルプログラマ ID コードプロテクトを無効にする場合、RDPR、SEPR、WRRR ビットを“1”にしてください。

2.6 クロック発生回路

表 2.7 にクロック発生回路の概要比較を、表 2.8 にクロック発生回路のレジスタ比較を示します。

表 2.7 クロック発生回路の概要比較

項目	RX66T	RX26T
用途	<ul style="list-style-type: none"> • CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • RSPI、SCII、MTU3 (内部周辺バス)、GPTW (内部周辺バス)、HRPWM (内部周辺バス)に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • MTU3 と GPTW に供給される周辺モジュールのカウンタ基準クロック、HRPWM の基準クロック(PCLKC)の生成 • S12AD に供給される周辺モジュール (アナログ変換用)クロック(PCLKD)の生成 • FlashIF に供給される FlashIF クロック (FCLK)の生成 • 外部バスに供給される外部バスクロック (BCLK)の生成 • USBb に供給される USB クロック (UCLK)の生成 • CAC に供給される CAC クロック (CACCLK)の生成 • CAN に供給される CAN クロック (CANMCLK)の生成 • IWDT に供給される IWDT 専用クロック (IWDTCLK)の生成 	<ul style="list-style-type: none"> • CPU、TFU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • RSPI、RSPIA、RSCI、RI3C、CANFD、MTU (内部周辺バス)、GPTW (内部周辺バス)、HRPWM (内部周辺バス)に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • MTU と GPTW に供給される周辺モジュールのカウンタ基準クロック、HRPWM の基準クロック(PCLKC)の生成 • S12AD に供給される周辺モジュール (アナログ変換用)クロック(PCLKD)の生成 • FlashIF に供給される FlashIF クロック (FCLK)の生成 • CAC に供給される CAC クロック (CACCLK)の生成 • CANFD に供給される CANFD クロック (CANFDCLK)の生成 • CANFD に供給される CANFD メインクロック (CANFDMCLK)の生成 • IWDT に供給される IWDT 専用クロック (IWDTCLK)の生成

項目	RX66T	RX26T
動作周波数	<ul style="list-style-type: none"> • ICLK : 160MHz (max) • PCLKA : 120MHz (max) • PCLKB : 60MHz (max) • PCLKC : 160MHz (max) • PCLKD : 8MHz~60MHz (12 ビット A/D コンバータ変換時) • FCLK : <ul style="list-style-type: none"> - 4MHz~60MHz (コードフラッシュメモリ、 データフラッシュメモリ P/E 時) - 60MHz (max) (データフラッシュメモリ読み出し時) • BCLK : 60MHz (max) • BCLK 端子出力 : 40MHz (max) • UCLK : 48MHz(max) • CACCLK : 各発振器のクロックと同じ • CANMCLK : 24MHz (max) • IWDTCCLK : 120kHz 	<ul style="list-style-type: none"> • ICLK : 120MHz (max) • PCLKA : 120MHz (max) • PCLKB : 60MHz (max) • PCLKC : 120MHz (max) • PCLKD : 8MHz~60MHz (12 ビット A/D コンバータ変換時) • FCLK : <ul style="list-style-type: none"> - 4MHz~60MHz (コードフラッシュメモリ、 データフラッシュメモリ P/E 時) - 60MHz (max) (データフラッシュメモリ読み出し時) • CACCLK : 各発振器のクロックと同じ • CANFDCLK : 60MHz (max) • CANFDMCLK : 24MHz (max) • IWDTCCLK : 120kHz
メインクロック 発振器	<ul style="list-style-type: none"> • 発振器周波数 : 8MHz~24MHz • 外部クロック入力周波数 : 24MHz (max) • 接続できる発振子または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの 発振停止検出時、LOCO に切り替える 機能、MTU3、GPTW の端子を ハイインピーダンスにする機能 	<ul style="list-style-type: none"> • 発振器周波数 : 8MHz~24MHz • 外部クロック入力周波数 : 24MHz (max) • 接続できる発振子または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの 発振停止検出時、LOCO に切り替える 機能、MTU、GPTW の端子を ハイインピーダンスにする機能
PLL 周波数 シンセサイザ	<ul style="list-style-type: none"> • 入力クロックソース : メインクロック、HOCO • 入力分周比 : 1、2、3 分周から選択可能 • 入力周波数 : 8MHz~24MHz • 逡倍比 : 10~30 逡倍から選択可能 • PLL 周波数シンセサイザ出力クロック 周波数 : 120MHz~240MHz 	<ul style="list-style-type: none"> • 入力クロックソース : メインクロック、HOCO • 入力分周比 : 1、2、3 分周から選択可能 • 入力周波数 : 8MHz~24MHz • 逡倍比 : 10~30 逡倍から選択可能 • PLL 周波数シンセサイザ出力クロック 周波数 : 120MHz~240MHz
高速オンチップオシ レータ(HOCO)	<ul style="list-style-type: none"> • 発振周波数 : 16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御 	<ul style="list-style-type: none"> • 発振周波数 : 16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御
低速オンチップオシ レータ(LOCO)	発振周波数 : 240kHz	発振周波数 : 240kHz
IWDT 専用 オンチップ オシレータ	発振周波数 : 120kHz	発振周波数 : 120kHz
BCLK 端子の 出力制御機能	<ul style="list-style-type: none"> • BCLK クロック出力または High 出力の 選択が可能 • 出力するクロックは BCLK または BCLK の 2 分周の選択が可能 	—
イベントリンク機能 (出力)	メインクロック発振器の発振停止検出	メインクロック発振器の発振停止検出
イベントリンク機能 (入力)	低速オンチップオシレータへの クロックソース切り替え	低速オンチップオシレータへの クロックソース切り替え

表 2.8 クロック発生回路のレジスタ比較

レジスタ	ビット	RX66T	RX26T
SCKCR	BCK[3:0]	外部バスクロック(BCLK)選択ビット	—
	PSTOP1	BCLK 端子出力制御ビット	—
MEMWAIT	—	メモリウェイトサイクル設定レジスタ	—
SCKCR2	UCK[3:0]	USB クロック(UCLK)選択ビット	—
	CFDCK[3:0]	—	CANFD クロック(CANFDCLK) 選択ビット
BCKCR	—	外部バスクロックコントロールレジスタ	—

2.7 消費電力低減機能

表 2.9 に消費電力低減機能の概要比較を、表 2.10 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.11 に消費電力低減機能のレジスタ比較を示します。

表 2.9 消費電力低減機能の概要比較

項目	RX66T	RX26T
クロックの切り替えによる消費電力の低減	<ul style="list-style-type: none"> システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能 	<ul style="list-style-type: none"> システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	—
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	<ul style="list-style-type: none"> スリープモード 全モジュールクロックストップモード ソフトウェアスタンバイモード ディープソフトウェアスタンバイモード 	<ul style="list-style-type: none"> スリープモード 全モジュールクロックストップモード ソフトウェアスタンバイモード

表 2.10 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と動作状態	RX66T	RX26T
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態(割り込み処理)	プログラム実行状態(割り込み処理)
	メインクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM : RX66T RAM : RX26T	動作可能(保持)	動作可能(保持)
	フラッシュメモリ	動作	動作
	USBFS ホスト/ファンクションモジュール(USBb)	動作可能	—
	ウォッチドッグタイマ(WDTA : RX66T、WDT : RX26T)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	電圧検出回路(LVDA : RX66T、LVD : RX26T)	動作可能	動作可能

モード	遷移および解除方法と動作状態	RX66T	RX26T
スリープモード	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
全モジュール クロック ストップモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM : RX66T RAM : RX26T	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USBb)	停止	—
	ウォッチドッグタイマ (WDTA : RX66T、WDT : RX26T)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	電圧検出回路 (LVDA : RX66T、LVD : RX26T)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ソフトウェア スタンバイ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM : RX66T RAM : RX26T	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USBb)	停止	—
	ウォッチドッグタイマ (WDTA : RX66T、WDT : RX26T)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	停止(保持)	停止(保持)
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(保持)	停止(保持)
	電圧検出回路 (LVDA : RX66T、LVD : RX26T)	動作可能	動作可能

モード	遷移および解除方法と動作状態	RX66T	RX26T
ソフトウェアスタンバイモード	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

表 2.11 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX66T	RX26T
SBYCR	OPE	出力ポート許可ビット	—
MSTPCRA	MSTPA0	—	コンペアマッチタイマ W (ユニット 1) モジュールストップ設定ビット
	MSTPA1	—	コンペアマッチタイマ W (ユニット 0) モジュールストップ設定ビット
	MSTPA9	マルチファンクションタイマパルス ユニット 3 モジュールストップ 設定ビット 対象モジュール : MTU3 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移	マルチファンクションタイマパルス ユニット 3 モジュールストップ 設定ビット 対象モジュール : MTU 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移
MSTPCRB	MSTPB0	CAN モジュール 0 モジュール ストップ設定ビット	—
	MSTPB19	ユニバーサルシリアルバス 2.0 FS インタフェースモジュール ストップ設定ビット	—
MSTPCRC	MSTPC6	ECCRAM モジュールストップ 設定ビット	—
	MSTPC24	シリアルコミュニケーション インタフェース 11 モジュール ストップ設定ビット 対象モジュール : SCI11 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移	シリアルコミュニケーション インタフェース 11 モジュール ストップ設定ビット 対象モジュール : RSCI11 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移
	MSTPC26	シリアルコミュニケーション インタフェース 9 モジュール ストップ設定ビット 対象モジュール : SCI9 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移	シリアルコミュニケーション インタフェース 9 モジュール ストップ設定ビット 対象モジュール : RSCI9 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移
MSTPCRC	MSTPC27	シリアルコミュニケーション インタフェース 8 モジュール ストップ設定ビット 対象モジュール : SCI8 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移	シリアルコミュニケーション インタフェース 8 モジュール ストップ設定ビット 対象モジュール : RSCI8 0 : モジュールストップ状態の解除 1 : モジュールストップ状態へ遷移

レジスタ	ビット	RX66T	RX26T
MSTPCRD	—	モジュールストップコントロール レジスタ D リセット後の初期値が異なります	モジュールストップコントロール レジスタ D
	MSTPD0	モジュールストップ D0 設定ビット	—
	MSTPD1	モジュールストップ D1 設定ビット	—
	MSTPD2	モジュールストップ D2 設定ビット	—
	MSTPD3	モジュールストップ D3 設定ビット	—
	MSTPD4	モジュールストップ D4 設定ビット	—
	MSTPD5	モジュールストップ D5 設定ビット 読み出し、書き込みともに有効です。 全モジュールクロックストップモード へ移行させる場合は、本ビットに“1” を書き込んでおく必要があります	I3C バスインタフェース 0 モジュールストップ設定ビット 対象モジュール：RI3C0 0：モジュールストップ状態の解除 1：モジュールストップ状態へ遷移
	MSTPD6	モジュールストップ D6 設定ビット	—
	MSTPD7	モジュールストップ D7 設定ビット	—
	MSTPD10	—	CANFD モジュールストップ設定ビット
	MSTPD26	—	シリアルペリフェラルインタフェース 0 モジュールストップ設定ビット
DPSBYCR	—	ディープスタンバイ コントロールレジスタ	—
DPSIER0	—	ディープスタンバイインタラプト イネーブルレジスタ 0	—
DPSIER1	—	ディープスタンバイインタラプト イネーブルレジスタ 1	—
DPSIER2	—	ディープスタンバイインタラプト イネーブルレジスタ 2	—
DPSIFR0	—	ディープスタンバイインタラプト フラグレジスタ 0	—
DPSIFR1	—	ディープスタンバイインタラプト フラグレジスタ 1	—
DPSIFR2	—	ディープスタンバイインタラプト フラグレジスタ 2	—
DPSIEGR0	—	ディープスタンバイインタラプト エッジレジスタ 0	—
DPSIEGR1	—	ディープスタンバイインタラプト エッジレジスタ 1	—
DPSIEGR2	—	ディープスタンバイインタラプト エッジレジスタ 2	—
DPSBKRY	—	ディープスタンバイバックアップ レジスタ (y = 0~31)	—

2.8 レジスタライトプロテクション機能

表 2.12 にレジスタライトプロテクション機能の概要比較を示します。

表 2.12 レジスタライトプロテクション機能の概要比較

項目	RX66T	RX26T
PRC0 ビット	<ul style="list-style-type: none"> クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR 	<ul style="list-style-type: none"> クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, MOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR
PRC1 ビット	<ul style="list-style-type: none"> 動作モード関連レジスタ SYSCR0, SYSCR1, VOLSR 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, RSTCKCR, DPSBYCR, DPSIER0~2, DPSIFR0~2, DPSIEGR0~2 クロック発生回路関連レジスタ MOSCWTCR, MOFCR, HOCOPCR ソフトウェアリセットレジスタ SWRR 	<ul style="list-style-type: none"> 動作モード関連レジスタ SYSCR1, VOLSR 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, RSTCKCR クロック発生回路関連レジスタ MOSCWTCR, MOFCR, HOCOPCR ソフトウェアリセットレジスタ SWRR
PRC3 ビット	<ul style="list-style-type: none"> LVD 関連レジスタ LVCMPCR, LVDLVLRL, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR 	<ul style="list-style-type: none"> LVD 関連レジスタ LVCMPCR, LVDLVLRL, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

2.9 割り込みコントローラ

表 2.13 に割り込みコントローラの概要比較を、表 2.14 に割り込みコントローラのレジスタ比較を示します。

表 2.13 割り込みコントローラの概要比較

項目		RX66T(ICUC)	RX26T(ICUG)
割り込み	周辺機能割り込み	<ul style="list-style-type: none"> ● 周辺モジュールからの割り込み ● 割り込みの検出方法：エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) ● グループ割り込み：複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 <ul style="list-style-type: none"> －グループ IE0 割り込み：ICLK を動作クロックとするコプロセッサの割り込み要因(エッジ検出) －グループ BE0 割り込み：PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) －グループ BL0/BL1/BL2 割り込み：PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) －グループ AL0/AL1 割り込み：PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) ● 選択型割り込み A：割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 	<ul style="list-style-type: none"> ● 周辺モジュールからの割り込み ● 割り込みの検出方法：エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) ● グループ割り込み：複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 <ul style="list-style-type: none"> －グループ IE0 割り込み：ICLK を動作クロックとするコプロセッサの割り込み要因(エッジ検出) －グループ BE0 割り込み：PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) －グループ BL0/BL1/BL2 割り込み：PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) －グループ AL0/AL1 割り込み：PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) ● 選択型割り込み A：割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能
	外部端子割り込み	IRQi 端子(i = 0～15)への入力信号による割り込み <ul style="list-style-type: none"> ● 割り込み検出：Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 ● デジタルフィルタを使用することにより、ノイズを除去することが可能 	IRQi 端子(i = 0～15)への入力信号による割り込み <ul style="list-style-type: none"> ● 割り込み検出：Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 ● デジタルフィルタを使用することにより、ノイズを除去することが可能
	ソフトウェア割り込み	<ul style="list-style-type: none"> ● レジスタへの書き込みにより、割り込み要求を発生させることが可能 ● 要因数：2 	<ul style="list-style-type: none"> ● レジスタへの書き込みにより、割り込み要求を発生させることが可能 ● 要因数：2
	割り込み優先レベル	割り込み要因プライオリティレジスタ r (IPRr) (r = 000～255)により優先レベルを設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000～255)により優先レベルを設定
	高速割り込み機能	CPU の割り込み応答時間を短縮可能。1つの割り込み要因にのみ設定可能	CPU の割り込み応答時間を短縮可能。1つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC や DMAC の起動が可能	割り込み要因により DTC や DMAC の起動が可能

項目		RX66T(ICUC)	RX26T(ICUG)
ノン マスクابل 割り込み	NMI 端子割り込み	NMI 端子への入力信号による割り込み <ul style="list-style-type: none"> 割り込み検出：立ち下がリエッジまたは立ち上がりエッジ デジタルフィルタを使用することにより、ノイズを除去することが可能 	NMI 端子への入力信号による割り込み <ul style="list-style-type: none"> 割り込み検出：立ち下がリエッジまたは立ち上がりエッジ デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止検出 割り込み	メインクロック発振器の停止を検出したときの割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー/ リフレッシュエラー 割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/ リフレッシュエラー 割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視割 1 割り込み	電圧検出 1 回路(LVD1)からの割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視割 2 割り込み	電圧検出 2 回路(LVD2)からの割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	RAM のパリティチェックエラー、 または ECCRAM の ECC エラーを 検出したときの割り込み	RAM のパリティチェックエラー を検出したときの割り込み
低消費電力 状態からの 復帰	スリープモード	すべての割り込み要因で復帰	すべてのノンマスクابل割り込み、すべての割り込みで復帰
	全モジュール クロックストップ モード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、 USB0 レジューム 、IWDT、TMR0~3)で復帰	ノンマスクابل割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、IWDT、TMR0~3)で復帰
	ソフトウェア スタンバイモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、 USB0 レジューム 、IWDT)で復帰	ノンマスクابل割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、IWDT)で復帰
	ディープ ソフトウェア スタンバイモード	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2)で復帰	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2)で復帰

表 2.14 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX66T(ICUC)	RX26T(ICUG)
GRPBE0	—	グループ BE0 割り込み要求レジスタ	—
GRPBL2	—	—	グループ BL2 割り込み要求レジスタ
GRPAL1	—	—	グループ AL1 割り込み要求レジスタ
GENBE0	—	グループ BE0 割り込み要求許可レジスタ	—
GENBL2	—	—	グループ BL2 割り込み要求許可レジスタ
GENAL1	—	—	グループ AL1 割り込み要求許可レジスタ
GCRBE0	—	グループ BE0 割り込みクリアレジスタ	—
PIARk	—	選択型割り込み A 要求レジスタ k (k = 0h~12h)	選択型割り込み A 要求レジスタ k (k = 0h~Fh, 12h~14)
SLIARn	b7-b0	選択型割り込み A 要因選択レジスタ 00h : 割り込み要因を選択しない 01h : 割り込み要因番号 1 : : 80h : 割り込み要因番号 128 : : 91h : 割り込み要因番号 145 : : : : FEh : 割り込み要因番号 254 FFh : 割り込み要因を選択しない	選択型割り込み A 要因選択レジスタ 00h : 割り込み要因を選択しない 01h : 割り込み要因番号 1 : : : : : 92h : 割り込み要因番号 146 : : A7h : 割り込み要因番号 167 : : FEh : 割り込み要因番号 254 FFh : 割り込み要因を選択しない

2.10 バス

表 2.15 にバスの概要比較を、表 2.16 に外部バスの概要比較を、表 2.17 にバスのレジスタ比較を示します。

表 2.15 バスの概要比較

項目		RX66T	RX26T
CPU バス	命令バス	<ul style="list-style-type: none"> • CPU (命令)を接続 • 内蔵メモリを接続 (RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> • CPU (命令)を接続 • 内蔵メモリを接続 (RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
	オペランドバス	<ul style="list-style-type: none"> • CPU (オペランド)を接続 • 内蔵メモリを接続 (RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> • CPU (オペランド)を接続 • 内蔵メモリを接続 (RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	RAM を接続	RAM を接続
	メモリバス 2	コードフラッシュメモリを接続	コードフラッシュメモリを接続
	メモリバス 3	ECCRAM を接続	—
内部メインバス	内部メインバス 1	<ul style="list-style-type: none"> • CPU を接続 • システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> • CPU を接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	<ul style="list-style-type: none"> • DTC、DMAC を接続 • 内蔵メモリを接続 (RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> • DTC、DMAC を接続 • 内蔵メモリを接続 (RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	<ul style="list-style-type: none"> • 周辺機能(DTC、DMAC、割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> • 周辺機能(TFU、DTC、DMAC、割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作
	内部周辺バス 2	<ul style="list-style-type: none"> • 周辺機能(内部周辺バス 1、3、4、5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作 	<ul style="list-style-type: none"> • 周辺機能(内部周辺バス 1、3、4、5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	<ul style="list-style-type: none"> • 周辺機能(USBb、CMPC)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作 	<ul style="list-style-type: none"> • 周辺機能(DOC、RSCI、CANFD、CMPC)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	<ul style="list-style-type: none"> • 周辺機能(MTU3、GPTW、HRPWM、RSPI、SCII)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作 	<ul style="list-style-type: none"> • 周辺機能(MTU, GPTW, HRPWM, RSPI)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 5	予約領域	<ul style="list-style-type: none"> • 周辺機能(RSCI、RSPIA、RI3C、CANFD)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作

項目		RX66T	RX26T
内部周辺バス	内部周辺バス 6	<ul style="list-style-type: none"> コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 FlashIF クロック(FCLK)に同期して動作 	<ul style="list-style-type: none"> コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 FlashIF クロック(FCLK)に同期して動作
外部バス	CS 領域	<ul style="list-style-type: none"> 外部デバイスを接続 外部バスクロック(BCLK)に同期して動作 	—

表 2.16 外部バスの概要比較

項目	RX66T	RX26T
外部アドレス空間	<ul style="list-style-type: none"> 外部アドレス空間を 4 つの CS 領域 (CS0~CS3)に分割して管理 領域ごとにチップセレクトを出力可能 領域ごとにバス幅を選択可能 <ul style="list-style-type: none"> セパレートバス : 8 ビットバス空間/ 16 ビットバス空間を選択可能 アドレス/データマルチプレクスバス : 8 ビットバス空間/16 ビットバス空間を選択可能 領域ごとにエンディアンを設定可能 	—
CS 領域コントローラ	<ul style="list-style-type: none"> リカバリサイクル挿入可能 <ul style="list-style-type: none"> リードリカバリ最大 15 サイクル挿入 ライトリカバリ最大 15 サイクル挿入 サイクルウェイト機能 : 最大 31 サイクルウェイト (ページアクセス最大 7 サイクルウェイト) ウェイト制御 <ul style="list-style-type: none"> チップセレクト信号(CS0#~CS3#)のアサート/ネゲートタイミング設定可能 リード信号(RD#)、ライト信号 (WR0#/WR#~WR1#)のアサートタイミング設定可能 データ出力の開始/終了タイミング設定可能 ライトアクセスモード : <ul style="list-style-type: none"> 1 ライトストローブモード バイトストローブモード セパレートバス、アドレス/データマルチプレクスバスを領域ごとに設定可能 	—
ライトバッファ機能	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了	—
周波数	CS 領域コントローラ(CSC)は、BCLK に同期して動作	—

表 2.17 バスのレジスタ比較

レジスタ	ビット	RX66T	RX26T
CSnCR	—	CSn 制御レジスタ (n = 0~3)	—
CSnREC	—	CSn リカバリサイクル設定レジスタ (n = 0~3)	—
CSRECEN	—	CS リカバリサイクル挿入許可レジスタ	—
CSnMOD	—	CSn モードレジスタ (n = 0~3)	—
CSnWCR1	—	CSn ウェイト制御レジスタ 1 (n = 0~3)	—
CSnWCR2	—	CSn ウェイト制御レジスタ 2 (n = 0~3)	—
BUSPRI	BPRA[1:0]	メモリバス 1, 3 (RAM/ ECC RAM) プライオリティ制御ビット b1 b0 0 0: 優先順位固定 0 1: 優先順位トグル 1 0: 設定しないでください 1 1: 設定しないでください	メモリバス 1 (RAM) プライオリティ制御ビット b1 b0 0 0: 優先順位固定 0 1: 優先順位トグル 1 0: 設定しないでください 1 1: 設定しないでください
	BPHB[1:0]	内部周辺バス 4 プライオリティ制御ビット b9 b8 0 0: 優先順位固定 0 1: 優先順位トグル 1 0: 設定しないでください 1 1: 設定しないでください	内部周辺バス 4, 5 プライオリティ制御ビット b9 b8 0 0: 優先順位固定 0 1: 優先順位トグル 1 0: 設定しないでください 1 1: 設定しないでください
	BPEB[1:0]	外部バスプライオリティ制御ビット	—

2.11 データトランスファコントローラ

表 2.18 にデータトランスファコントローラの概要比較を、表 2.19 にデータトランスファコントローラのレジスタ比較を示します。

表 2.18 データトランスファコントローラの概要比較

項目	RX66T(DTCa)	RX26T(DTCb)
転送チャネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	<ul style="list-style-type: none"> ノーマル転送モード 1 回の起動で 1 つのデータを転送する リピート転送モード 1 回の起動で 1 つのデータを転送する リピートサイズ分データを転送すると転送開始アドレスに復帰 リピート回数は最大 256 回設定可能で、 256×32 ビットで、最大 1024 バイト転送可能 ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する ブロックサイズは、最大 256×32 ビット= 1024 バイト設定可能 	<ul style="list-style-type: none"> ノーマル転送モード 1 回の起動で 1 つのデータを転送する リピート転送モード 1 回の起動で 1 つのデータを転送する リピートサイズ分データを転送すると転送開始アドレスに復帰 リピート回数は最大 256 回設定可能で、 256×32 ビットで、最大 1024 バイト転送可能 ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する ブロックサイズは、最大 256×32 ビット= 1024 バイト設定可能
チェーン転送機能	<ul style="list-style-type: none"> 1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能 	<ul style="list-style-type: none"> 1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能
シーケンス転送	—	<p>複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能</p> <ul style="list-style-type: none"> シーケンス転送の起動要因は同時に 1 つのみ選択可能 シーケンスは、1 つの起動要因に対し最大 256 通り 転送要求によって最初に転送されたデータがシーケンスを決定 シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能
転送空間	<ul style="list-style-type: none"> ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) 	<ul style="list-style-type: none"> ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域)
データ転送単位	<ul style="list-style-type: none"> 1 データ : 1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ 	<ul style="list-style-type: none"> 1 データ : 1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ

項目	RX66T(DTCa)	RX26T(DTCb)
CPU 割り込み要求	<ul style="list-style-type: none"> DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能 	<ul style="list-style-type: none"> DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	同一転送が連続したときの転送情報の読み出しを省略する設定が可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	—	転送情報のライトバックを実行しない設定が可能
ディスプレイースメント加算	—	転送元アドレスにディスプレイースメントを加算可能(転送情報ごとを選択)
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.19 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX66T(DTCa)	RX26T(DTCb)
MRA	WBDIS	—	ライトバックディスエーブルビット
MRB	SQEND	—	シーケンス転送終了ビット
	INDX	—	インデックステーブル参照ビット
MRC	—	—	DTC モードレジスタ C
DTCIBR	—	—	DTC インデックステーブルベースレジスタ
DTCOR	—	—	DTC オペレーションレジスタ
DTCSQE	—	—	DTC シーケンス転送許可レジスタ
DTCDISP	—	—	DTC アドレスディスプレイースメントレジスタ

2.12 イベントリンクコントローラ

表 2.20 にイベントリンクコントローラの概要比較を、表 2.21 にイベントリンクコントローラのレジスタ比較を、表 2.22 に ELSRn レジスタと周辺モジュールの対応表 2.23 に ELSRn.ELS[7:0]ビットに設定する値とイベント信号名の対応を示します。

表 2.20 イベントリンクコントローラの概要比較

項目	RX66T(ELC)	RX26T(ELC)
イベントリンク機能	<ul style="list-style-type: none"> 188 種類のイベント信号を、直接周辺モジュールへリンク可能 タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 ポート B、ポート E のイベントリンク動作が可能 <ul style="list-style-type: none"> シングルポート^(注1)：指定した 1 本のポートにイベントリンクの動作設定が可能 ポートグループ^(注1)：最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能 	<ul style="list-style-type: none"> 182 種類のイベント信号を、直接周辺モジュールへリンク可能 タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 ポート B、ポート E のイベントリンク動作が可能 <ul style="list-style-type: none"> シングルポート^(注1)：指定した 1 本のポートにイベントリンクの動作設定が可能 ポートグループ^(注1)：最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

注 1. 入力に設定されているシングルポート、ポートグループでは、対応する端子への入力信号が変化するとイベントが発生します。

表 2.21 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX66T(ELC)	RX26T(ELC)
ELSRn	—	イベントリンク設定レジスタ n (ELSRn) (n = 0, 3, 4, 7, 10 ~ 13, 15, 16, 18 ~ 28, 30, 31, 45 ~ 58)	イベントリンク設定レジスタ n (ELSRn) (n = 0, 3, 4, 7, 10 ~ 13, 15, 16, 18 ~ 28, 30, 31, 33, 45 ~ 58)
	ELS[7:0]	イベントリンク選択ビット 00h：該当する周辺モジュールへのイベント信号の出力は無効 01h~F1h：リンクするイベント信号の番号を指定 上記以外は設定しないでください	イベントリンク選択ビット 00h：該当する周辺モジュールへのイベント信号の出力は無効 01h~FBh：リンクするイベント信号の番号を指定 上記以外は設定しないでください
ELOPH	—	—	イベントリンクオプション設定レジスタ H

表 2.22 ELSRn レジスタと周辺モジュールの対応

レジスタ	RX66T(ELC)	RX26T(ELC)
ELSR0	MTU0	MTU0
ELSR3	MTU3	MTU3
ELSR4	MTU4	MTU4
ELSR7	CMT1	CMT1
ELSR10	TMR0	TMR0
ELSR11	TMR1	TMR1
ELSR12	TMR2	TMR2
ELSR13	TMR3	TMR3
ELSR15	S12AD (ELCTRG00N)	S12AD (ELCTRG00N)
ELSR16	DA0	DA0
ELSR18	ICU (割り込み 1) ^(注 1)	ICU (割り込み 1) ^(注 1)
ELSR19	ICU (割り込み 2) ^(注 1)	ICU (割り込み 2) ^(注 1)
ELSR20	出力ポートグループ 1	出力ポートグループ 1
ELSR21	出力ポートグループ 2	出力ポートグループ 2
ELSR22	入力ポートグループ 1	入力ポートグループ 1
ELSR23	入力ポートグループ 2	入力ポートグループ 2
ELSR24	シングルポート 0 ^(注 2)	シングルポート 0 ^(注 2)
ELSR25	シングルポート 1 ^(注 2)	シングルポート 1 ^(注 2)
ELSR26	シングルポート 2 ^(注 2)	シングルポート 2 ^(注 2)
ELSR27	シングルポート 3 ^(注 2)	シングルポート 3 ^(注 2)
ELSR28	クロックソースを LOCO へ切り替え	クロックソースを LOCO へ切り替え
ELSR30	MTU6	MTU6
ELSR31	MTU7	MTU7
ELSR33	—	CMTW0
ELSR45	S12AD1 (ELCTRG10N)	S12AD1 (ELCTRG10N)
ELSR46	S12AD2 (ELCTRG20N)	S12AD2 (ELCTRG20N)
ELSR47	MTU9	MTU9
ELSR48	GPTW イベント要因 A (全チャネル共通)	GPTW イベント要因 A (全チャネル共通)
ELSR49	GPTW イベント要因 B (全チャネル共通)	GPTW イベント要因 B (全チャネル共通)
ELSR50	GPTW イベント要因 C (全チャネル共通)	GPTW イベント要因 C (全チャネル共通)
ELSR51	GPTW イベント要因 D (全チャネル共通)	GPTW イベント要因 D (全チャネル共通)
ELSR52	GPTW イベント要因 E (全チャネル共通)	GPTW イベント要因 E (全チャネル共通)
ELSR53	GPTW イベント要因 F (全チャネル共通)	GPTW イベント要因 F (全チャネル共通)
ELSR54	GPTW イベント要因 G (全チャネル共通)	GPTW イベント要因 G (全チャネル共通)
ELSR55	GPTW イベント要因 H (全チャネル共通)	GPTW イベント要因 H (全チャネル共通)
ELSR56	S12AD (ELCTRG01N)	S12AD (ELCTRG01N)
ELSR57	S12AD1 (ELCTRG11N)	S12AD1 (ELCTRG11N)
ELSR58	S12AD2 (ELCTRG21N)	S12AD2 (ELCTRG21N)

注 1. イベント信号は“EAh”～“F1h”の中から指定してください。これ以外の値は、設定しないでください。

注 2. ELSR24、ELSR25、ELSR26、ELSR27 レジスタに DOC・データ演算条件成立信号(F1h)は、
設定しないでください

表 2.23 ELSRn.ELS[7:0]ビットに設定する値とイベント信号名の対応

ELS[7:0] ビットの値	周辺 モジュール	RX66T(ELC)	RX26T(ELC)
01h	マルチ ファンクション タイマパルス ユニット 3	MTU0・コンペアマッチ 0A	MTU0・コンペアマッチ 0A
02h		MTU0・コンペアマッチ 0B	MTU0・コンペアマッチ 0B
03h		MTU0・コンペアマッチ 0C	MTU0・コンペアマッチ 0C
04h		MTU0・コンペアマッチ 0D	MTU0・コンペアマッチ 0D
05h		MTU0・コンペアマッチ 0E	MTU0・コンペアマッチ 0E
06h		MTU0・コンペアマッチ 0F	MTU0・コンペアマッチ 0F
07h		MTU0・オーバフロー	MTU0・オーバフロー
10h		MTU3・コンペアマッチ 3A	MTU3・コンペアマッチ 3A
11h		MTU3・コンペアマッチ 3B	MTU3・コンペアマッチ 3B
12h		MTU3・コンペアマッチ 3C	MTU3・コンペアマッチ 3C
13h		MTU3・コンペアマッチ 3D	MTU3・コンペアマッチ 3D
14h		MTU3・オーバフロー	MTU3・オーバフロー
15h		MTU4・コンペアマッチ 4A	MTU4・コンペアマッチ 4A
16h		MTU4・コンペアマッチ 4B	MTU4・コンペアマッチ 4B
17h		MTU4・コンペアマッチ 4C	MTU4・コンペアマッチ 4C
18h		MTU4・コンペアマッチ 4D	MTU4・コンペアマッチ 4D
19h		MTU4・オーバフロー	MTU4・オーバフロー
1Ah		MTU4・アンダフロー	MTU4・アンダフロー
1Eh		MTU6・コンペアマッチ 6A	MTU6・コンペアマッチ 6A
1Fh		MTU6・コンペアマッチ 6B	MTU6・コンペアマッチ 6B
20h		MTU6・コンペアマッチ 6C	MTU6・コンペアマッチ 6C
21h		MTU6・コンペアマッチ 6D	MTU6・コンペアマッチ 6D
22h		MTU6・オーバフロー	MTU6・オーバフロー
23h		MTU7・コンペアマッチ 7A	MTU7・コンペアマッチ 7A
24h		MTU7・コンペアマッチ 7B	MTU7・コンペアマッチ 7B
25h		MTU7・コンペアマッチ 7C	MTU7・コンペアマッチ 7C
26h		MTU7・コンペアマッチ 7D	MTU7・コンペアマッチ 7D
27h		MTU7・オーバフロー	MTU7・オーバフロー
28h		MTU7・アンダフロー	MTU7・アンダフロー
2Fh		MTU9・コンペアマッチ 9A	MTU9・コンペアマッチ 9A
30h		MTU9・コンペアマッチ 9B	MTU9・コンペアマッチ 9B
31h		MTU9・コンペアマッチ 9C	MTU9・コンペアマッチ 9C
32h		MTU9・コンペアマッチ 9D	MTU9・コンペアマッチ 9D
33h		MTU9・コンペアマッチ 9E	MTU9・コンペアマッチ 9E
34h		MTU9・コンペアマッチ 9F	MTU9・コンペアマッチ 9F
35h		MTU9・オーバフロー	MTU9・オーバフロー
37h	コンペアマッチ タイマ	CMT1・コンペアマッチ 1	CMT1・コンペアマッチ 1
3Ah	コンペアマッチ タイマ W	—	CMTW0・コンペアマッチ
3Ch	8 ビットタイマ	TMR0・コンペアマッチ A0	TMR0・コンペアマッチ A0
3Dh		TMR0・コンペアマッチ B0	TMR0・コンペアマッチ B0
3Eh		TMR0・オーバフロー	TMR0・オーバフロー
3Fh		TMR1・コンペアマッチ A1	TMR1・コンペアマッチ A1
40h		TMR1・コンペアマッチ B1	TMR1・コンペアマッチ B1
41h		TMR1・オーバフロー	TMR1・オーバフロー
42h		TMR2・コンペアマッチ A2	TMR2・コンペアマッチ A2
43h		TMR2・コンペアマッチ B2	TMR2・コンペアマッチ B2
44h		TMR2・オーバフロー	TMR2・オーバフロー
45h		TMR3・コンペアマッチ A3	TMR3・コンペアマッチ A3
46h		TMR3・コンペアマッチ B3	TMR3・コンペアマッチ B3
47h		TMR3・オーバフロー	TMR3・オーバフロー

ELS[7:0] ビットの値	周辺 モジュール	RX66T(ELC)	RX26T(ELC)
48h	汎用 PWM タイマ	GPTW0・コンペアマッチ A	GPTW0・コンペアマッチ A
49h		GPTW0・コンペアマッチ B	GPTW0・コンペアマッチ B
4Ah		GPTW0・コンペアマッチ C	GPTW0・コンペアマッチ C
4Bh		GPTW0・コンペアマッチ D	GPTW0・コンペアマッチ D
4Ch		GPTW0・コンペアマッチ E	GPTW0・コンペアマッチ E
4Dh		GPTW0・コンペアマッチ F	GPTW0・コンペアマッチ F
4Eh		GPTW0・オーバフロー	GPTW0・オーバフロー
4Fh		GPTW0・アンダフロー	GPTW0・アンダフロー
50h		GPTW0・A/D 変換開始要求 A	GPTW0・A/D 変換開始要求 A
51h		GPTW0・A/D 変換開始要求 B	GPTW0・A/D 変換開始要求 B
52h		GPTW1・コンペアマッチ A	GPTW1・コンペアマッチ A
53h		GPTW1・コンペアマッチ B	GPTW1・コンペアマッチ B
54h		GPTW1・コンペアマッチ C	GPTW1・コンペアマッチ C
55h		GPTW1・コンペアマッチ D	GPTW1・コンペアマッチ D
56h		GPTW1・コンペアマッチ E	GPTW1・コンペアマッチ E
57h		GPTW1・コンペアマッチ F	GPTW1・コンペアマッチ F
58h		GPTW1・オーバフロー	GPTW1・オーバフロー
59h		GPTW1・アンダフロー	GPTW1・アンダフロー
5Ah		GPTW1・A/D 変換開始要求 A	GPTW1・A/D 変換開始要求 A
5Bh		GPTW1・A/D 変換開始要求 B	GPTW1・A/D 変換開始要求 B
5Ch		GPTW2・コンペアマッチ A	GPTW2・コンペアマッチ A
5Dh		GPTW2・コンペアマッチ B	GPTW2・コンペアマッチ B
5Eh		GPTW2・コンペアマッチ C	GPTW2・コンペアマッチ C
5Fh		GPTW2・コンペアマッチ D	GPTW2・コンペアマッチ D
60h		GPTW2・コンペアマッチ E	GPTW2・コンペアマッチ E
61h		GPTW2・コンペアマッチ F	GPTW2・コンペアマッチ F
62h		GPTW2・オーバフロー	GPTW2・オーバフロー
63h		GPTW2・アンダフロー	GPTW2・アンダフロー
64h		GPTW2・A/D 変換開始要求 A	GPTW2・A/D 変換開始要求 A
65h		GPTW2・A/D 変換開始要求 B	GPTW2・A/D 変換開始要求 B
66h		GPTW3・コンペアマッチ A	GPTW3・コンペアマッチ A
67h		GPTW3・コンペアマッチ B	GPTW3・コンペアマッチ B
68h		GPTW3・コンペアマッチ C	GPTW3・コンペアマッチ C
69h		GPTW3・コンペアマッチ D	GPTW3・コンペアマッチ D
6Ah		GPTW3・コンペアマッチ E	GPTW3・コンペアマッチ E
6Bh		GPTW3・コンペアマッチ F	GPTW3・コンペアマッチ F
6Ch		GPTW3・オーバフロー	GPTW3・オーバフロー
6Dh		GPTW3・アンダフロー	GPTW3・アンダフロー
6Eh		GPTW3・A/D 変換開始要求 A	GPTW3・A/D 変換開始要求 A
6Fh		GPTW3・A/D 変換開始要求 B	GPTW3・A/D 変換開始要求 B
70h		GPTW4・コンペアマッチ A	GPTW4・コンペアマッチ A
71h		GPTW4・コンペアマッチ B	GPTW4・コンペアマッチ B
72h		GPTW4・コンペアマッチ C	GPTW4・コンペアマッチ C
73h		GPTW4・コンペアマッチ D	GPTW4・コンペアマッチ D
74h		GPTW4・コンペアマッチ E	GPTW4・コンペアマッチ E
75h		GPTW4・コンペアマッチ F	GPTW4・コンペアマッチ F
76h		GPTW4・オーバフロー	GPTW4・オーバフロー
77h		GPTW4・アンダフロー	GPTW4・アンダフロー
78h		GPTW4・A/D 変換開始要求 A	GPTW4・A/D 変換開始要求 A
79h		GPTW4・A/D 変換開始要求 B	GPTW4・A/D 変換開始要求 B
7Ah		GPTW5・コンペアマッチ A	GPTW5・コンペアマッチ A
7Bh		GPTW5・コンペアマッチ B	GPTW5・コンペアマッチ B
7Ch		GPTW5・コンペアマッチ C	GPTW5・コンペアマッチ C
7Dh		GPTW5・コンペアマッチ D	GPTW5・コンペアマッチ D
7Eh		GPTW5・コンペアマッチ E	GPTW5・コンペアマッチ E
7Fh		GPTW5・コンペアマッチ F	GPTW5・コンペアマッチ F

ELS[7:0] ビットの値	周辺 モジュール	RX66T(ELC)	RX26T(ELC)
80h	汎用 PWM タイマ	GPTW5・オーバフロー	GPTW5・オーバフロー
81h		GPTW5・アンダフロー	GPTW5・アンダフロー
82h		GPTW5・A/D 変換開始要求 A	GPTW5・A/D 変換開始要求 A
83h		GPTW5・A/D 変換開始要求 B	GPTW5・A/D 変換開始要求 B
84h		GPTW6・コンペアマッチ A	GPTW6・コンペアマッチ A
85h		GPTW6・コンペアマッチ B	GPTW6・コンペアマッチ B
86h		GPTW6・コンペアマッチ C	GPTW6・コンペアマッチ C
87h		GPTW6・コンペアマッチ D	GPTW6・コンペアマッチ D
88h		GPTW6・コンペアマッチ E	GPTW6・コンペアマッチ E
89h		GPTW6・コンペアマッチ F	GPTW6・コンペアマッチ F
8Ah		GPTW6・オーバフロー	GPTW6・オーバフロー
8Bh		GPTW6・アンダフロー	GPTW6・アンダフロー
8Ch		GPTW6・A/D 変換開始要求 A	GPTW6・A/D 変換開始要求 A
8Dh		GPTW6・A/D 変換開始要求 B	GPTW6・A/D 変換開始要求 B
8Eh		GPTW7・コンペアマッチ A	GPTW7・コンペアマッチ A
8Fh		GPTW7・コンペアマッチ B	GPTW7・コンペアマッチ B
90h		GPTW7・コンペアマッチ C	GPTW7・コンペアマッチ C
91h		GPTW7・コンペアマッチ D	GPTW7・コンペアマッチ D
92h		GPTW7・コンペアマッチ E	GPTW7・コンペアマッチ E
93h		GPTW7・コンペアマッチ F	GPTW7・コンペアマッチ F
94h		GPTW7・オーバフロー	GPTW7・オーバフロー
95h		GPTW7・アンダフロー	GPTW7・アンダフロー
96h		GPTW7・A/D 変換開始要求 A	GPTW7・A/D 変換開始要求 A
97h		GPTW7・A/D 変換開始要求 B	GPTW7・A/D 変換開始要求 B
98h		GPTW8・コンペアマッチ A	—
99h		GPTW8・コンペアマッチ B	—
9Ah		GPTW8・コンペアマッチ C	—
9Bh		GPTW8・コンペアマッチ D	—
9Ch		GPTW8・コンペアマッチ E	—
9Dh		GPTW8・コンペアマッチ F	—
9Eh		GPTW8・オーバフロー	—
9Fh		GPTW8・アンダフロー	—
A0h		GPTW8・A/D 変換開始要求 A	—
A1h		GPTW8・A/D 変換開始要求 B	—
A2h		GPTW9・コンペアマッチ A	—
A3h		GPTW9・コンペアマッチ B	—
A4h		GPTW9・コンペアマッチ C	—
A5h		GPTW9・コンペアマッチ D	—
A6h		GPTW9・コンペアマッチ E	—
A7h		GPTW9・コンペアマッチ F	—
A8h		GPTW9・オーバフロー	—
A9h		GPTW9・アンダフロー	—
AAh		GPTW9・A/D 変換開始要求 A	—
ABh		GPTW9・A/D 変換開始要求 B	—
AFh	独立ウォッチ ドッグタイマ	IWDT・アンダフロー・リフレッシュエ ラー	IWDT・アンダフロー・リフレッシュエ ラー
B8h	シリアルコミュ ニケーション インタフェース	SCI5・エラー (受信エラー・エラーシグ ナル検出)	SCI5・エラー (受信エラー・エラーシグ ナル検出)
B9h		SCI5・受信データフル	SCI5・受信データフル
BAh		SCI5・送信データエンプティ	SCI5・送信データエンプティ
BBh		SCI5・送信完了	SCI5・送信完了
C8h		—	RSCI11・エラー
C9h		—	RSCI11・受信データフル
CAh		—	RSCI11・送信データエンプティ
CBh		—	RSCI11・送信完了

ELS[7:0] ビットの値	周辺 モジュール	RX66T(ELC)	RX26T(ELC)
CCh	I ² C バス インタフェース	RIIC0・通信エラー、イベント発生	RIIC0・通信エラー、イベント発生
CDh		RIIC0・受信データフル	RIIC0・受信データフル
CEh		RIIC0・送信データエンプティ	RIIC0・送信データエンプティ
CFh		RIIC0・送信終了	RIIC0・送信終了
D0h	シリアル ペリフェラル インタフェース	RSPI0・エラー (モードフォルト・ オーバラン・アンダラン・ パリティエラー)	RSPI0・エラー (モードフォルト・ オーバラン・アンダラン・ パリティエラー)
D1h		RSPI0・アイドル	RSPI0・アイドル
D2h		RSPI0・受信バッファフル	RSPI0・受信バッファフル
D3h		RSPI0・送信バッファエンプティ	RSPI0・送信バッファエンプティ
D4h		RSPI0・送信完了	RSPI0・送信完了
D6h	12 ビット A/D コンバータ	S12AD・A/D 変換終了	S12AD・A/D 変換終了
D8h		S12AD1・A/D 変換終了	S12AD1・A/D 変換終了
DAh		S12AD2・A/D 変換終了	S12AD2・A/D 変換終了
DCh	コンパレータ C	コンパレータ C0・比較結果変化	コンパレータ C0・比較結果変化
DDh		コンパレータ C1・比較結果変化	コンパレータ C1・比較結果変化
DEh		コンパレータ C2・比較結果変化	コンパレータ C2・比較結果変化
DFh		コンパレータ C3・比較結果変化	コンパレータ C3・比較結果変化
E0h		コンパレータ C4・比較結果変化	コンパレータ C4・比較結果変化
E1h		コンパレータ C5・比較結果変化	コンパレータ C5・比較結果変化
E2h	電圧検出回路	LVD1・電圧検出	LVD1・電圧検出
E3h		LVD2・電圧検出	LVD2・電圧検出
E4h	DMA コントローラ	DMAC0・転送終了	DMAC0・転送終了
E5h		DMAC1・転送終了	DMAC1・転送終了
E6h		DMAC2・転送終了	DMAC2・転送終了
E7h		DMAC3・転送終了	DMAC3・転送終了
E8h	データ トランスファ コントローラ	DTC・転送終了	DTC・転送終了
E9h	クロック発生 回路	クロック発生回路・発振停止検出	クロック発生回路・発振停止検出
EAh	I/O ポート	入力ポートグループ 1・入力エッジ検出	入力ポートグループ 1・入力エッジ検出
EBh		入力ポートグループ 2・入力エッジ検出	入力ポートグループ 2・入力エッジ検出
ECh		シングル入力ポート 0・入力エッジ検出	シングル入力ポート 0・入力エッジ検出
EDh		シングル入力ポート 1・入力エッジ検出	シングル入力ポート 1・入力エッジ検出
EEh		シングル入力ポート 2・入力エッジ検出	シングル入力ポート 2・入力エッジ検出
EFh		シングル入力ポート 3・入力エッジ検出	シングル入力ポート 3・入力エッジ検出
F0h	イベントリンク コントローラ	ソフトウェアイベント	ソフトウェアイベント
F1h	データ演算回路	DOC・データ演算条件成立	DOC・データ演算条件成立
F2h	I ³ C バスインタ フェース	—	RI3C0・通信エラー、イベント発生
F3h		—	RI3C0・受信データフル
F4h		—	RI3C0・送信データエンプティ
F6h	シリアル ペリフェラル インタフェース	—	RSPIA0・エラー
F7h		—	RSPIA0・アイドル
F8h		—	RSPIA0・受信バッファフル
F9h		—	RSPIA0・送信バッファエンプティ
FAh		—	RSPIA0・通信完了
FBh	汎用 PWM タイマ	—	GPTW (OPS)・UVW 相入力エッジ検出

2.13 I/O ポート

表 2.24～表 2.27 にパッケージごとの概要比較 I/O ポート 100 ピンの概要比較を、表 2.28 に I/O ポートの機能比較を、表 2.30 に I/O ポートのレジスタ比較を示します。

表 2.24 I/O ポート 100 ピンの概要比較

項目	RX66T(100 ピン)	RX26T(100 ピン)
PORT0	P00, P01	P00, P01
PORT1	P10, P11	P10, P11
PORT2	P20～P24	P20～P24, P27
PORT3	P30～P33, P36, P37	P30～P33, P36, P37
PORT4	P40～P47	P40～P47
PORT5	P50～P55	P50～P55
PORT6	P60～P65	P60～P65
PORT7	P70～P76	P70～P76
PORT8	P80～P82	P80～P82
PORT9	P90～P96	P90～P96
PORTA	PA0～PA5	PA0～PA5
PORTB	PB0～PB7	PB0～PB7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE5	PE0～PE5
PORTN	—	PN6, PN7

表 2.25 I/O ポート 80 ピンの概要比較

項目	RX66T(80 ピン)	RX26T(80 ピン)
PORT0	P00, P01	P00, P01
PORT1	P10, P11	P10, P11
PORT2	P20～P22, P27	P20～P22, P27
PORT3	P30, P31, P36, P37	P30, P31, P36, P37
PORT4	P40～P47	P40～P47
PORT5	P52～P55	P50～P55
PORT6	P62 , P64, P65	P60 , P64, P65
PORT7	P70～P76	P70～P76
PORT9	P90～P96	P90～P96
PORTA	PA3, PA5	PA3, PA5
PORTB	PB0～PB6	PB0～PB6
PORTD	PD2～PD7	PD2～PD7
PORTE	PE2～PE4	PE2～PE4
PORTH	PH0, PH4	—
PORTN	—	PN6, PN7

表 2.26 I/O ポート 64 ピンの概要比較

項目	RX66T(64 ピン)	RX26T(64 ピン)
PORT0	P00, P01	P00, P01
PORT1	P11	P11
PORT2	P20~P22	P20~P22
PORT3	P36, P37	P36, P37
PORT4	P40~P42, P44~P46	P40~P47
PORT5	P52~P54	P52~P54
PORT6	P64, P65	P64, P65
PORT7	P70~P76	P70~P76
PORT9	P90~P96	P90~P96
PORTB	PB0~PB6	PB0~PB6
PORTD	PD3~PD7	PD3~PD7
PORTE	PE2	PE2
PORTH	PH0, PH4	—
PORTN	—	PN6, PN7

表 2.27 I/O ポート 48 ピンの概要比較

項目	RX66T(48 ピン)	RX26T(48 ピン)
PORT0	P00	P00
PORT1	P10, P11	P10, P11
PORT2	—	P20, P21
PORT3	P36, P37	P36, P37
PORT4	P40~P44	P40~P44
PORT5	—	P52, P53
PORT6	P62, P64, P65	P62
PORT7	P71~P76	P71~P76
PORT9	P94	P91~P95
PORTA	PA3, PA5	—
PORTB	PB0~PB6	PB0~PB6
PORTD	PD3, PD5, PD7	PD3, PD5, PD7
PORTE	PE2	PE2
PORTN	—	PN6

表 2.28 I/O ポートの機能比較

項目	ポートシンボル	RX66T	RX26T
入力プルアップ機能	PORT0	P00, P01	P00, P01
	PORT1	P10~P17	P10, P11
	PORT2	P20~P27	P20~P24, P27
	PORT3	P30~P37	P30~P33, P36, P37
	PORT4	P43, P47	P40~P47
	PORT5	P50~P55	P50~P55
	PORT6	P60~P65	P60~P65
	PORT7	P70~P76	P70~P76
	PORT8	P80~P82	P80~P82
	PORT9	P90~P96	P90~P96
	PORTA	PA0~PA7	PA0~PA5
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC6	—
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE5
	PORTF	PF0~PF3	—
	PORTG	PG0~PG2	—
	PORTH	PH1~PH3, PH5~PH7	—
	PORTK	PK0~PK2	—
	PORTN	—	PN6, PN7
オープンドレイン 出力機能	PORT0	P00, P01	P00, P01
	PORT1	P10~P17	P10, P11
	PORT2	P20~P27	P20~P24, P27
	PORT3	P30~P37	P30~P33, P36, P37
	PORT4	P43, P47	P40~P47
	PORT5	P50~P55	P50~P55
	PORT6	P60~P65	P60~P65
	PORT7	P70~P76	P70~P76
	PORT8	P80~P82	P80~P82
	PORT9	P90~P96	P90~P96
	PORTA	PA0~PA7	PA0~PA5
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC6	—
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE5
	PORTF	PF0~PF3	—
	PORTG	PG0~PG2	—
	PORTH	PH1~PH3, PH5~PH7	—
	PORTK	PK0~PK2	—
	PORTN	—	PN6
5V トレラント	PORTB	PB1, PB2	PB1, PB2
	PORTC	PC0 (注 1)	—
	PORTD	PD2 (注 1)	—

注 1. RAM 容量が 128K バイトの製品のみ有効

表 2.29 駆動能力切り替え機能比較

ポートシンボル	切り替え機能	RX66T	RX26T
PORT0	通常出力固定	—	—
	通常/高駆動	P00,P01	P00,P01
PORT1	通常出力固定	—	—
	通常/高駆動	P10~P17	P10,P11
PORT2	通常出力固定	—	—
	通常/高駆動	P20~P27	P20~P24, P27
PORT3	通常出力固定	P36,P37	P36, P37
	通常/高駆動	P30~P35	P30~P33
PORT4	通常出力固定	P43,P47	P40~P47
	通常/高駆動	—	—
PORT5	通常出力固定	P50~P55	P50~P55
	通常/高駆動	—	—
PORT6	通常出力固定	P60~P65	P60~P65
	通常/高駆動	—	—
PORT7	通常出力固定	—	—
	高駆動出力固定	—	—
	通常/高駆動	P70	P70
	通常/高駆動/大電流出力	P71~P76	P71~P76
PORT8	通常出力固定	—	—
	高駆動出力固定	—	—
	通常/高駆動	P80, P82	P80, P82
	通常/高駆動/大電流出力	P81	P81
PORT9	通常出力固定	—	—
	高駆動出力固定	—	—
	通常/高駆動	P96	P96
	通常/高駆動/大電流出力	P90~P95	P90~P95
PORTA	通常出力固定	—	—
	通常/高駆動	PA0~PA7	PA0~PA5
PORTB	通常出力固定	—	PB1,PB2
	高駆動出力固定	—	—
	通常/高駆動	PB0~PB4, PB6, PB7	PB0, PB3, PB4, PB6, PB7
	通常/高駆動/大電流出力	PB5	PB5
PORTC	通常出力固定	—	—
	通常/高駆動	PC0~PC6	—
PORTD	通常出力固定	—	—
	通常/高駆動	PD0~PD1, PD4~PD7	PD0~PD2, PD4~PD7
	通常/高駆動/大電流出力	PD3	PD3
PORTE	通常出力固定	—	—
	通常/高駆動	PE0,PE1,PE3~PE6	PE0, PE1, PE3~PE5
PORTF	通常/高駆動	PF0~PF3	—
PORTG	通常/高駆動	PG0~PG2	—
PORTH	通常出力固定	PH1~PH3, PH5~PH7	—
PORTK	通常/高駆動	PK0~PK2	—
PORTN	通常出力固定	—	—
	通常/高駆動	—	PN6,PN7

表 2.30 I/O ポートのレジスタ比較

レジスタ	ビット名	RX66T	RX26T
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~9, A~H, K)	Pm0~7 方向制御ビット (m = 0~9, A, B, D, E, N)
PODR	B0~B7	Pm0~7 出力データ格納ビット (m = 0~9, A~H, K)	Pm0~7 出力データ格納ビット (m = 0~9, A, B, D, E, N)
PIDR	B0~B7	Pm0~7 ビット (m = 0~9, A~H, K)	Pm0~7 ビット (m = 0~9, A, B, D, E, N)
PMR	B0~B7	Pm0~7 端子モード制御ビット (m = 0~9, A~H, K)	Pm0~7 端子モード制御ビット (m = 0~9, A, B, D, E, N)
ODR0	B0, B2, B4, B6	Pm0, 1, 2, 3 出力形態指定ビット (m = 0~9, A~H, K)	Pm0, 1, 2, 3 出力形態指定ビット (m = 0~9, A, B, D, E)
ODR1	B0, B2, B4, B6	Pm4, 5, 6, 7 出力形態指定ビット (m = 1~7, 9, A~E, H)	Pm4, 5, 6, 7 出力形態指定ビット (m = 2~7, 9, A, B, D, E, N)
PCR	B0~B7	Pm0~7 入力プルアップ抵抗 制御ビット (m = 0~9, A~H, K)	Pm0~7 入力プルアップ抵抗 制御ビット (m = 0~9, A, B, D, E, N)
DSCR	B0~B7	Pm0~7 駆動能力制御ビット (m = 0~3, 7~9, A~G, K)	Pm0~7 駆動能力制御ビット (m = 0~3, 7~9, A, B, D, E, N)
POHSR1	—	—	ポート出力保持設定レジスタ 1
POHSR2	—	—	ポート出力保持設定レジスタ 2
POHCR	—	—	ポート出力保持制御レジスタ
GPSEXT	—	—	汎用入出力端子選択拡張レジスタ

2.14 マルチファンクションピンコントローラ

表 2.31 にマルチプル端子の割り当て端子比較を表 2.32～表 2.48 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**は RX26T グループのみに存在する端子、**橙字**は RX66T グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.31 マルチプル端子の割り当て端子比較

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
割り込み	NMI (入力)	PE2	○	○	○	○	○	○	○	○
	IRQ0-DS (入力)	P10	○	○	×	○				
	IRQ0 (入力)	P52	○	○	○	×	○	○	○	○
		PE5	○	×	×	×	○	×	×	×
		P10	×	×	×	×	○	○	×	○
		PE2	×	×	×	×	○	○	○	○
	IRQ1-DS (入力)	P11	○	○	○	○				
	IRQ1 (入力)	P53	○	○	○	×	○	○	○	○
		PA5	○	○	×	○	○	○	×	×
		PE4	○	○	×	×	○	○	×	×
		P11	×	×	×	×	○	○	○	○
		P95	×	×	×	×	○	○	○	○
	IRQ2-DS (入力)	PE3	○	○	×	×				
	IRQ2 (入力)	P00	○	○	○	○	○	○	○	○
		P54	○	○	○	×	○	○	○	×
		PB6	○	○	○	○	○	○	○	○
		PD4	○	○	○	×	○	○	○	×
		PE3	×	×	×	×	○	○	×	×
	IRQ3-DS (入力)	PB4	○	○	○	○				
	IRQ3 (入力)	P55	○	○	×	×	○	○	×	×
		P82	○	×	×	×	○	×	×	×
		PB4	×	×	×	×	○	○	○	○
	IRQ4-DS (入力)	P96	○	○	○	×				
	IRQ4 (入力)	P01	○	○	○	×	○	○	○	×
		P24	○	×	×	×	○	×	×	×
		P60	○	×	×	×	○	○	×	×
		PB1	○	○	○	○	○	○	○	○
		P96	×	×	×	×	○	○	○	×
	IRQ5-DS (入力)	P70	○	○	○	×				
	IRQ5 (入力)	P61	○	×	×	×	○	×	×	×
		P80	○	×	×	×	○	×	×	×
		PD6	○	○	○	×	○	○	○	×
		P70	×	×	×	×	○	○	○	×
		PN7	×	×	×	×	○	○	○	×
	IRQ6-DS (入力)	P21	○	○	○	×				
	IRQ6 (入力)	P31	○	○	×	×	○	○	×	×
		P62	○	○	×	○	○	×	×	○
		PD5	○	○	○	○	○	○	○	○
		P21	×	×	×	×	○	○	○	○

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
割り込み	IRQ7-DS (入力)	P20	○	○	○	×				
	IRQ7 (入力)	P30	○	○	×	×	○	○	×	×
		P63	○	×	×	×	○	×	×	×
		PE0	○	×	×	×	○	×	×	×
		P20	×	×	×	×	○	○	○	○
	IRQ8 (入力)	P64	○	○	○	○	○	○	○	×
		PB0	○	○	○	○	○	○	○	○
		PD7	○	○	○	○	○	○	○	○
	IRQ9 (入力)	P65	○	○	○	○	○	○	○	×
		PB3	○	○	○	○	○	○	○	○
	IRQ10 (入力)	P22	○	○	○	×	○	○	○	×
	IRQ11 (入力)	P23	○	×	×	×	○	×	×	×
	IRQ12-DS (入力)	P32	○	×	×	×				
	IRQ12 (入力)	P32	×	×	×	×	○	×	×	×
	IRQ13-DS (入力)	P33	○	×	×	×				
	IRQ13 (入力)	P33	×	×	×	×	○	×	×	×
	IRQ14-DS (入力)	PA1	○	×	×	×				
	IRQ14 (入力)	P93	×	×	×	×	○	○	○	○
		PA1	×	×	×	×	○	×	×	×
	IRQ15 (入力)	P27	×	○	×	×	○	○	×	×
		PE1	○	×	×	×	○	×	×	×
マルチファン クション タイムユニッ ト 3	MTIIOC0A (入出力) / MTIIOC0A# (入出力)	P31	○	○	×	×	○	○	×	×
		PB3	○	○	○	○	○	○	○	○
		P70	×	×	×	×	○	○	○	×
	MTIIOC0B (入出力) / MTIIOC0B# (入出力)	P30	○	○	×	×	○	○	×	×
		PB2	○	○	○	○	○	○	○	○
	MTIIOC0C (入出力) / MTIIOC0C# (入出力)	P27	×	○	×	×	○	○	×	×
		PB1	○	○	○	○	○	○	○	○
	MTIIOC0D (入出力) / MTIIOC0D# (入出力)	PB0	○	○	○	○	○	○	○	○
	MTIIOC1A (入出力) / MTIIOC1A# (入出力)	P27	×	○	×	×	○	○	×	×
		PA5	○	○	×	○	○	○	×	×
		P95	×	×	×	×	○	○	○	○
	MTIIOC1B (入出力) / MTIIOC1B# (入出力)	PA4	○	×	×	×	○	×	×	×
	MTIIOC2A (入出力) / MTIIOC2A# (入出力)	PA3	○	○	×	○	○	○	×	×
		P94	×	×	×	×	○	○	○	○
	MTIIOC2B (入出力) / MTIIOC2B# (入出力)	PA2	○	×	×	×	○	×	×	×
	MTIIOC3A (入出力) / MTIIOC3A# (入出力)	P11	○	○	○	○	○	○	○	○
		P33	○	×	×	×	○	×	×	×
	MTIIOC3B (入出力) / MTIIOC3B# (入出力)	P71	○	○	○	○	○	○	○	○
	MTIIOC3C (入出力) / MTIIOC3C# (入出力)	P32	○	×	×	×	○	×	×	×
	MTIIOC3D (入出力) / MTIIOC3D# (入出力)	P74	○	○	○	○	○	○	○	○
	MTIIOC4A (入出力) / MTIIOC4A# (入出力)	P72	○	○	○	○	○	○	○	○

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
マルチファン クション タイマユニッ ト 3	MTIOC4B (入出力) / MTIOC4B# (入出力)	P73	○	○	○	○	○	○	○	○
	MTIOC4C (入出力) / MTIOC4C# (入出力)	P75	○	○	○	○	○	○	○	○
	MTIOC4D (入出力) / MTIOC4D# (入出力)	P76	○	○	○	○	○	○	○	○
	MTIC5U (入出力) / MTIC5U# (入出力)	P24	○	×	×	×	○	×	×	×
		P82	○	×	×	×	○	×	×	×
	MTIC5V (入出力) / MTIC5V# (入出力)	P23	○	×	×	×	○	×	×	×
		P81	○	×	×	×	○	×	×	×
	MTIC5W (入出力) / MTIC5W# (入出力)	P22	○	○	○	×	○	○	○	×
		P80	○	×	×	×	○	×	×	×
	MTIOC6A (入出力) / MTIOC6A# (入出力)	PA1	○	×	×	×	○	×	×	×
		P93	×	×	×	×	○	○	○	○
	MTIOC6B (入出力) / MTIOC6B# (入出力)	P95	○	○	○	×	○	○	○	○
	MTIOC6C (入出力) / MTIOC6C# (入出力)	PA0	○	×	×	×	○	×	×	×
		P92	×	×	×	×	○	○	○	○
	MTIOC6D (入出力) / MTIOC6D# (入出力)	P92	○	○	○	×	○	○	○	○
	MTIOC7A (入出力) / MTIOC7A# (入出力)	P94	○	○	○	○	○	○	○	○
	MTIOC7B (入出力) / MTIOC7B# (入出力)	P93	○	○	○	×	○	○	○	○
	MTIOC7C (入出力) / MTIOC7C# (入出力)	P91	○	○	○	×	○	○	○	○
	MTIOC7D (入出力) / MTIOC7D# (入出力)	P90	○	○	○	×	○	○	○	×
	MTIOC9A (入出力) / MTIOC9A# (入出力)	P00	○	○	○	○	○	○	○	○
		P21	○	○	○	×	○	○	○	○
		PD7	○	○	○	○	○	○	○	○
	MTIOC9B (入出力)	P22	○	○	○	×	○	○	○	×
	MTIOC9B (入出力) / MTIOC9B# (入出力)	P10	○	○	×	○	○	○	×	○
		PE0	○	×	×	×	○	×	×	×
	MTIOC9C (入出力) / MTIOC9C# (入出力)	P01	○	○	○	×	○	○	○	×
		P20	○	○	○	×	○	○	○	○
		PD6	○	○	○	×	○	○	○	×
	MTIOC9D (入出力)	P11	○	○	○	○	○	○	○	○
	MTIOC9D (入出力) / MTIOC9D# (入出力)	PE1	○	×	×	×	○	×	×	×
		PE5	○	×	×	×	○	×	×	×
		PN7	×	×	×	×	○	○	○	×
	MTCLKA (入力) /MTCLKA# (入力)	P21	○	○	○	×	○	○	○	○
		P33	○	×	×	×	○	×	×	×
	MTCLKB (入力) /MTCLKB# (入力)	P20	○	○	○	×	○	○	○	○
		P32	○	×	×	×	○	×	×	×
	MTCLKC (入力) /MTCLKC# (入力)	P11	○	○	○	○	○	○	○	○
		P31	○	○	×	×	○	○	×	×
		PE4	○	○	×	×	○	○	×	×
		P70	×	×	×	×	○	○	○	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
マルチファン クション タイマユニット 3	MTCLKD (入力) /MTCLKD# (入力)	P10	○	○	×	○	○	○	×	○
		P22	○	○	○	×	○	○	○	×
		P30	○	○	×	×	○	○	×	×
		PE3	○	○	×	×	○	○	×	×
	ADSM0 (出力)	PB2	○	○	○	○	○	○	○	○
汎用 PWM タイマ	ADSM1 (出力)	PB1	○	○	○	○	○	○	○	○
	GTIOC0A (入出力) / GTIOC0A# (入出力)	P71	○	○	○	○	○	○	○	○
		PD2	○	○	×	×	○	○	×	×
		PD7	○	○	○	○	○	○	○	○
	GTIOC0B (入出力) / GTIOC0B# (入出力)	P74	○	○	○	○	○	○	○	○
		PD1	○	×	×	×	○	×	×	×
		PD6	○	○	○	×	○	○	○	×
	GTIOC1A (入出力) / GTIOC1A# (入出力)	P72	○	○	○	○	○	○	○	○
		PD0	○	×	×	×	○	×	×	×
		PD5	○	○	○	○	○	○	○	○
	GTIOC1B (入出力) / GTIOC1B# (入出力)	P75	○	○	○	○	○	○	○	○
		PB7	○	×	×	×	○	×	×	×
		PD4	○	○	○	×	○	○	○	×
	GTIOC2A (入出力) / GTIOC2A# (入出力)	P73	○	○	○	○	○	○	○	○
		PB6	○	○	○	○	○	○	○	○
		PD3	○	○	○	○	○	○	○	○
	GTIOC2B (入出力) / GTIOC2B# (入出力)	P76	○	○	○	○	○	○	○	○
		PB5	○	○	○	○	○	○	○	○
		PD2	○	○	×	×	○	○	×	×
	GTIOC3A (入出力) / GTIOC3A# (入出力)	P32	○	×	×	×	○	×	×	×
		PD1	○	×	×	×	○	×	×	×
		PD7	○	○	○	○	○	○	○	○
		PE5	○	×	×	×	○	×	×	×
		P10	×	×	×	×	○	○	×	○
		PB6	×	×	×	×	○	○	○	○
	GTIOC3B (入出力) / GTIOC3B# (入出力)	P11	○	○	○	○	○	○	○	○
		P33	○	×	×	×	○	×	×	×
		PD0	○	×	×	×	○	×	×	×
		PD6	○	○	○	×	○	○	○	×
		PB5	×	×	×	×	○	○	○	○
	GTIOC4A (入出力) / GTIOC4A# (入出力)	P71	○	○	○	○	○	○	○	○
		P95	○	○	○	×	○	○	○	○
	GTIOC4B (入出力) / GTIOC4B# (入出力)	P74	○	○	○	○	○	○	○	○
		P92	○	○	○	×	○	○	○	○
	GTIOC5A (入出力) / GTIOC5A# (入出力)	P72	○	○	○	○	○	○	○	○
		P94	○	○	○	○	○	○	○	○
汎用 PWM タイマ	GTIOC5B (入出力) / GTIOC5B# (入出力)	P75	○	○	○	○	○	○	○	○
		P91	○	○	○	×	○	○	○	○
	GTIOC6A (入出力) / GTIOC6A# (入出力)	P73	○	○	○	○	○	○	○	○
		P93	○	○	○	×	○	○	○	○
	GTIOC6B (入出力) / GTIOC6B# (入出力)	P76	○	○	○	○	○	○	○	○
		P90	○	○	○	×	○	○	○	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
汎用 PWM タイマ	GTIOC7A (入出力) / GTIOC7A# (入出力)	P95	○	○	○	×	○	○	○	○
		P32	×	×	×	×	○	×	×	×
		PB2	×	×	×	×	○	○	○	○
	GTIOC7B (入出力) / GTIOC7B# (入出力)	P92	○	○	○	×	○	○	○	○
		P33	×	×	×	×	○	×	×	×
		PB1	×	×	×	×	○	○	○	○
	GTIOC8A (入出力) / GTIOC8A# (入出力)	P94	○	○	○	○				
	GTIOC8B (入出力) / GTIOC8B# (入出力)	P91	○	○	○	×				
	GTIOC9A (入出力) / GTIOC9A# (入出力)	P93	○	○	○	×				
	GTIOC9B (入出力) / GTIOC9B# (入出力)	P90	○	○	○	×				
	GTETRG A (入力)	P01	○	○	○	×	○	○	○	×
		P11	○	○	○	○	○	○	○	○
		P70	○	○	○	×	○	○	○	×
		P96	○	○	○	×	○	○	○	×
		PB4	○	○	○	○	○	○	○	○
		PD5	○	○	○	○	○	○	○	○
		PE3	○	○	×	×	○	○	×	×
		PE4	○	○	×	×	○	○	×	×
	GTETRG B (入力)	P01	○	○	○	×	○	○	○	×
		P10	○	○	×	○	○	○	×	○
		P70	○	○	○	×	○	○	○	×
		P96	○	○	○	×	○	○	○	×
		PB4	○	○	○	○	○	○	○	○
		PD4	○	○	○	×	○	○	○	×
		PE3	○	○	×	×	○	○	×	×
		PE4	○	○	×	×	○	○	×	×
	GTETRG C (入力)	P01	○	○	○	×	○	○	○	×
		P11	○	○	○	○	○	○	○	○
		P70	○	○	○	×	○	○	○	×
		P96	○	○	○	×	○	○	○	×
		PB4	○	○	○	○	○	○	○	○
		PD3	○	○	○	○	○	○	○	○
		PE3	○	○	×	×	○	○	×	×
		PE4	○	○	×	×	○	○	×	×
	GTETRG D (入力)	P01	○	○	○	×	○	○	○	×
		P10	○	○	×	○	○	○	×	○
		P70	○	○	○	×	○	○	○	×
		P96	○	○	○	×	○	○	○	×
		PB4	○	○	○	○	○	○	○	○
		PE3	○	○	×	×	○	○	×	×
		PE4	○	○	×	×	○	○	×	×
		PE5	○	×	×	×	○	×	×	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
汎用 PWM タイマ	GTADSM0 (出力)	PA3	○	○	×	○	○	○	×	×
		PB2	○	○	○	○	○	○	○	○
		P94	×	×	×	×	○	○	○	○
	GTADSM1 (出力)	PA2	○	×	×	×	○	×	×	×
		PB1	○	○	○	○	○	○	○	○
ポートアウト プット イネーブル 3	POE0# (入力)	P70	○	○	○	×	○	○	○	×
	POE4# (入力)	P96	○	○	○	×	○	○	○	×
	POE8# (入力)	PB4	○	○	○	○	○	○	○	○
	POE9# (入力)	P11	○	○	○	○	○	○	○	○
		P27	×	○	×	×	○	○	×	×
	POE10# (入力)	PE2	○	○	○	○	○	○	○	○
		PE4	○	○	×	×	○	○	×	×
	POE11# (入力)	PE3	○	○	×	×	○	○	×	×
	POE12# (入力)	P01	○	○	○	×	○	○	○	×
		P10	○	○	×	○	○	○	×	○
8 ビット タイマ	TMO0 (出力)	P33	○	×	×	×	○	×	×	×
		PB0	○	○	○	○	○	○	○	○
		PD3	○	○	○	○	○	○	○	○
	TMCIO (入力)	PB1	○	○	○	○	○	○	○	○
		PD4	○	○	○	×	○	○	○	×
	TMRI0 (入力)	PB2	○	○	○	○	○	○	○	○
		PD5	○	○	○	○	○	○	○	○
	TMO1 (出力)	PD6	○	○	○	×	○	○	○	×
	TMCII (入力)	PD2	○	○	×	×	○	○	×	×
		PE0	○	×	×	×	○	×	×	×
	TMRI1 (入力)	PD7	○	○	○	○	○	○	○	○
	TMO2 (出力)	P23	○	×	×	×	○	×	×	×
		PA0	○	×	×	×	○	×	×	×
		PD1	○	×	×	×	○	×	×	×
		P20	×	×	×	×	○	○	○	○
		P27	×	×	×	×	○	○	×	×
		P92	×	×	×	×	○	○	○	○
	TMCII2 (入力)	P24	○	×	×	×	○	×	×	×
	TMRI2 (入力)	P22	○	○	○	×	○	○	○	×
	TMO3 (出力)	P11	○	○	○	○	○	○	○	○
	TMCII3 (入力)	PA5	○	○	×	○	○	○	×	×
		P95	×	×	×	×	○	○	○	○
	TMRI3 (入力)	P10	○	○	×	○	○	○	×	○
	TMO4 (出力)	P22	○	○	○	×	○	○	○	×
		P82	○	×	×	×	○	×	×	×
		PA1	○	×	×	×	○	×	×	×
		PD2	○	○	×	×	○	○	×	×
		P93	×	×	×	×	○	○	○	○
	TMCII4 (入力)	P21	○	○	○	×	○	○	○	○
		P81	○	×	×	×	○	×	×	×
	TMRI4 (入力)	P20	○	○	○	×	○	○	○	○
		P80	○	×	×	×	○	×	×	×
	TMO5 (出力)	PE1	○	×	×	×	○	×	×	×
	TMCII5 (入力)	PE0	○	×	×	×	○	×	×	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
8ビット タイマ	TMRI5 (入力)	PD7	○	○	○	○	○	○	○	○
	TMO6 (出力)	P24	○	×	×	×	○	×	×	×
		P32	○	×	×	×	○	×	×	×
		PD0	○	×	×	×	○	×	×	×
		P21	×	×	×	×	○	○	○	○
		P27	×	×	×	×	○	○	×	×
	TMCI6 (入力)	P30	○	○	×	×	○	○	×	×
		PD4	○	○	○	×	○	○	○	×
	TMRI6 (入力)	P31	○	○	×	×	○	○	×	×
		PD5	○	○	○	○	○	○	○	○
		P70	×	×	×	×	○	○	○	×
	TMO7 (出力)	PA2	○	×	×	×	○	×	×	×
	TMCI7 (入力)	PA4	○	×	×	×	○	×	×	×
	TMRI7 (入力)	PA3	○	○	×	○	○	○	×	×
		P94	×	×	×	×	○	○	○	○
シリアル コミュニケー ションインタ フェース	RXD1 (入力) / SMISO1 (入出力) / SSCL1 (入出力)	PD5	○	○	○	○	○	○	○	○
	TXD1 (出力) / SMOSI1 (入出力) / SSDA1 (入出力)	PD3	○	○	○	○	○	○	○	○
	SCK1 (入出力)	PD4	○	○	○	×	○	○	○	×
	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	PD6	○	○	○	×	○	○	○	×
	RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	PB6	○	○	○	○	○	○	○	○
		PE0	○	×	×	×	○	×	×	×
		P37	×	×	×	×	○	○	○	○
		P91	×	×	×	×	○	○	○	○
	TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	PB5	○	○	○	○	○	○	○	○
		PD7	○	○	○	○	○	○	○	○
		P36	×	×	×	×	○	○	○	○
		P90	×	×	×	×	○	○	○	×
	SCK5 (入出力)	PB7	○	×	×	×	○	×	×	×
		PD2	○	○	×	×	○	○	×	×
		P70	×	×	×	×	○	○	○	×
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PB4	○	○	○	○	○	○	○	○
		PE1	○	×	×	×	○	×	×	×
	RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	P80	○	×	×	×	○	×	×	×
		PA5	○	○	×	○	○	○	×	×
		PB1	○	○	○	○	○	○	○	○
		P95	×	×	×	×	○	○	○	○
	TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	P81	○	×	×	×	○	×	×	×
		PB0	○	○	○	○	○	○	○	○
		PB2	○	○	○	○	○	○	○	○
	SCK6 (入出力)	P82	○	×	×	×	○	×	×	×
		PA4	○	×	×	×	○	×	×	×
		PB3	○	○	○	○	○	○	○	○

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアル コミュニケー ションインタ フェース	CTS6# (入力) / RTS6# (出力) / SS6# (入力)	P10	○	○	×	○	○	○	×	○
		PA2	○	×	×	×	○	×	×	×
	RXD8 (入力) / SMISO8 (入出力) / SSCL8 (入出力)	P22	○	○	○	×				
		PA5	○	○	×	×				
		PD1	○	×	×	×				
	TXD8 (出力) / SMOSI8 (入出力) / SSDA8 (入出力)	P21	○	○	○	×				
		P23	○	×	×	×				
		PA4	○	×	×	×				
		PD0	○	×	×	×				
	SCK8 (入出力)	P20	○	○	○	×				
		P24	○	×	×	×				
		P30	○	○	×	×				
		PA3	○	○	×	×				
		PD2	○	○	×	×				
	CTS8# (入力) / RTS8# (出力) / SS8# (入力)	P20	○	○	○	×				
		P24	○	×	×	×				
		P30	○	○	×	×				
		P96	○	○	○	×				
	RXD9 (入力) / SMISO9 (入出力) / SSCL9 (入出力)	P00	○	○	○	○				
		PA2	○	×	×	×				
	TXD9 (出力) / SMOSI9 (入出力) / SSDA9 (入出力)	P01	○	○	○	×				
		PA1	○	×	×	×				
		PA3	○	○	×	○				
	SCK9 (入出力)	PA0	○	×	×	×				
		PE4	○	○	×	×				
		PE5	○	×	×	×				
	CTS9# (入力) / RTS9# (出力) / SS9# (入力)	P70	○	○	○	×				
		PE3	○	○	×	×				
		PE5	○	×	×	×				
	RXD11 (入力) / SMISO11 (入出力) / SSCL11 (入出力)	PA1	○	×	×	×				
		PB6	○	○	○	○				
		PD5	○	○	○	○				
	TXD11 (出力) / SMOSI11 (入出力) / SSDA11 (入出力)	PA0	○	×	×	×				
		PB5	○	○	○	○				
		PD3	○	○	○	○				
	SCK11 (入出力)	PA2	○ (注1)	×	×	×				
		PB4	○	○	○	○				
		PB7	○	×	×	×				
		PD4	○	○	○	×				
	CTS11# (入力) / RTS11# (出力) / SS11# (入力)	PB0	○	○	○	○				
		PB4	○	○	○	○				
		PD6	○	○	○	×				

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアル コミュニケーションインタ フェース	RXD12 (入力) / SMISO12 (入出力) / SSCL12 (入出力) / RXDX12 (入力)	P00	○	○	○	○	○	○	○	○
		P22	○	○	○	×	○	○	○	×
		P80	○	×	×	×	○	×	×	×
		PB6	○	○	○	○	○	○	○	○
		PB4	×	×	×	×	○	○	○	○
		PD6	×	×	×	×	○	○	○	×
	TXD12 (出力) / SMOSI12 (入出力) / SSDA12 (入出力) / TXDX12 (出力) / SIOX12 (入出力)	P01	○	○	○	×	○	○	○	×
		P21	○	○	○	×	○	○	○	○
		P23	○	×	×	×	○	×	×	×
		P81	○	×	×	×	○	×	×	×
		PB5	○	○	○	○	○	○	○	○
		PB3	×	×	×	×	○	○	○	○
		PD4	×	×	×	×	○	○	○	×
	SCK12 (入出力)	P82	○	×	×	×	○	×	×	×
		PB7	○	×	×	×	○	×	×	×
	CTS12# (入力) / RTS12# (出力) / SS12# (入力)	PE1	○	×	×	×	○	×	×	×
I ² C バスイン タフェース	SCL0 (入出力)	PB1	○	○	○	○	○	○	○	○
	SDA0 (入出力)	PB2	○	○	○	○	○	○	○	○
CAN モジュール	CTX0 (出力)	P23	○	×	×	×				
		PA0	○	×	×	×				
		PB5	○	○	○	○				
		PD7	○	○	○	○				
	CRX0 (入力)	P22	○	○	○	×				
		PA1	○	×	×	×				
		PB6	○	○	○	○				
		PE0	○	×	×	×				
シリアル ペリフェラル インタフェー ス	RSPCKA (入出力)	P20	○	○	○	×	○	○	○	○
		P24	○	×	×	×	○	×	×	×
		PA4	○	×	×	×	○	×	×	×
		PB3	○	○	○	○	○	○	○	○
		PD0	○	×	×	×	○	×	×	×
		P27	×	×	×	×	○	○	×	×
	MOSIA (入出力)	P21	○	○	○	×	○	○	○	○
		P23	○	×	×	×	○	×	×	×
		PB0	○	○	○	○	○	○	○	○
		PD2	○	○	×	×	○	○	×	×
	MISOA (入出力)	P22	○	○	○	×	○	○	○	×
		PA5	○	○	×	○	○	○	×	×
		PD1	○	×	×	×	○	×	×	×
		P95	×	×	×	×	○	○	○	○
		PB4	×	×	×	×	○	○	○	○
	SSLA0 (入出力)	P30	○	○	×	×	○	○	×	×
		PA3	○	○	×	○	○	○	×	×
		PD6	○	○	○	×	○	○	○	×
		P70	×	×	×	×	○	○	○	×
		P94	×	×	×	×	○	○	○	○

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアル ペリフェラル インタフェース	SSLA1 (出力)	P31	○	○	×	×	○	○	×	×
		PA2	○	×	×	×	○	×	×	×
		PD7	○	○	○	○	○	○	○	○
	SSLA2 (出力)	P32	○	×	×	×	○	×	×	×
		PA1	○	×	×	×	○	×	×	×
		PE0	○	×	×	×	○	×	×	×
		P93	×	×	×	×	○	○	○	○
	SSLA3 (出力)	P33	○	×	×	×	○	×	×	×
		PA0	○	×	×	×	○	×	×	×
		PE1	○	×	×	×	○	×	×	×
		P92	×	×	×	×	○	○	○	○
12 ビット A/D コンバー タ	AN000 (入力)	P40	○	○	○	○	○	○	○	○
	AN001 (入力)	P41	○	○	○	○	○	○	○	○
	AN002 (入力)	P42	○	○	○	○	○	○	○	○
	AN003 (入力)	P43	○	○	×	○	○	○	○	○
	AN007 (入力)	PH0	×	○	○	×				
	ADTRG0# (入力)	P20	○	○	○	×	○	○	○	○
		PA1	○	×	×	×	○	×	×	×
		PA4	○	×	×	×	○	×	×	×
		P93	×	×	×	×	○	○	○	○
	ADST0 (出力)	PD6	○	○	○	×	○	○	○	×
		PE5	○	×	×	×	○	×	×	×
		PN7	×	×	×	×	○	○	○	×
	PGAVSS0 (入力)	PH0	×	○	○	×				
	AN100 (入力)	P44	○	○	○	○	○	○	○	○
	AN101 (入力)	P45	○	○	○	×	○	○	○	×
	AN102 (入力)	P46	○	○	○	×	○	○	○	×
	AN103 (入力)	P47	○	○	×	×	○	○	○	×
	AN107 (入力)	PH4	×	○	○	×				
	ADTRG1# (入力)	P21	○	○	○	×	○	○	○	○
		PA5	○	○	×	○	○	○	×	×
		P95	×	×	×	×	○	○	○	○
	ADST1 (出力)	P00	○	○	○	○	○	○	○	○
	PGAVSS1 (入力)	PH4	×	○	○	×				
	AN200 (入力)	P52	○	○	○	×	○	○	○	○
	AN201 (入力)	P53	○	○	○	×	○	○	○	○
	AN202 (入力)	P54	○	○	○	×	○	○	○	×
	AN203 (入力)	P55	○	○	×	×	○	○	×	×
	AN204 (入力)	P50	○	×	×	×	○	○	×	×
	AN205 (入力)	P51	○	×	×	×	○	○	×	×
	AN206 (入力)	P60	○	×	×	×	○	○	×	×
	AN207 (入力)	P61	○	×	×	×	○	×	×	×
	AN208 (入力)	P62	○	○	×	○	○	×	×	○
	AN209 (入力)	P63	○	×	×	×	○	×	×	×
	AN210 (入力)	P64	○	○	○	○	○	○	○	×
	AN211 (入力)	P65	○	○	○	○	○	○	○	×
	AN216 (入力)	P20	○	○	○	×	○	○	○	○
	AN217 (入力)	P21	○	○	○	×	○	○	○	○

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
12 ビット A/D コンバー タ	ADTRG2# (入力)	P22	○	○	○	×	○	○	○	×
		PB0	○	○	○	○	○	○	○	○
	ADST2 (出力)	P01	○	○	○	×	○	○	○	×
12 ビット D/A コンバー タ	DA0 (出力)	P64	○	○	○	○	○	○	○	×
	DA1 (出力)	P65	○	○	○	○	○	○	○	×
クロック周波 数精度測定 回路	CACREF (入力)	P00	○	○	○	○	○	○	○	○
		P23	○	×	×	×	○	×	×	×
		PB3	○	○	○	○	○	○	○	○
コンパレータ	COMP0 (出力)	P00	○	○	○	○	○	○	○	○
		P24	○	×	×	×	○	×	×	×
	COMP1 (出力)	P01	○	○	○	×	○	○	○	×
		P23	○	×	×	×	○	×	×	×
	COMP2 (出力)	P22	○	○	○	×	○	○	○	×
	COMP3 (出力)	P30	○	○	×	×	○	○	×	×
		P80	○	×	×	×	○	×	×	×
	COMP4 (出力)	P20	○	○	○	×	○	○	○	○
		P81	○	×	×	×	○	×	×	×
	COMP5 (出力)	P21	○	○	○	×	○	○	○	○
		P82	○	×	×	×	○	×	×	×
	CVREFC0 (入力)	P53	×	×	×	×	○	○	○	○
	CVREFC1 (入力)	P54	×	×	×	×	○	○	○	×
	CMPC00 (入力)	P40	○	○	○	○	○	○	○	○
	CMPC01 (入力)	P40	○	○	○	○	○	○	○	○
	CMPC02 (入力)	P52	○	○	○	×	○	○	○	○
	CMPC03 (入力)	P60	○	×	×	×	○	○	×	×
	CMPC10 (入力)	P41	○	○	○	○	○	○	○	○
	CMPC11 (入力)	P41	○	○	○	○	○	○	○	○
	CMPC12 (入力)	P53	○	○	○	×	○	○	○	○
	CMPC13 (入力)	P61	○	×	×	×	○	×	×	×
	CMPC20 (入力)	P42	○	○	○	○	○	○	○	○
	CMPC21 (入力)	P42	○	○	○	○	○	○	○	○
	CMPC22 (入力)	P54	○	○	○	×	○	○	○	×
	CMPC23 (入力)	P63	○	×	×	×	○	×	×	×
	CMPC30 (入力)	P44	○	○	○	○	○	○	○	○
	CMPC31 (入力)	P44	○	○	○	○	○	○	○	○
	CMPC32 (入力)	P55	○	○	×	×	○	○	×	×
	CMPC33 (入力)	P64	○	○	○	○	○	○	○	×
	CMPC40 (入力)	P45	○	○	○	×	○	○	○	×
	CMPC41 (入力)	P45	○	○	○	×	○	○	○	×
	CMPC42 (入力)	P50	○	×	×	×	○	○	×	×
	CMPC43 (入力)	P62	○	○	×	○	○	×	×	○
	CMPC50 (入力)	P46	○	○	○	×	○	○	○	×
	CMPC51 (入力)	P46	○	○	○	×	○	○	○	×
	CMPC52 (入力)	P51	○	×	×	×	○	○	×	×
	CMPC53 (入力)	P65	○	○	○	○	○	○	○	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
汎用 PWM タイマ	GTIOC7A (入出力)	PD5					○	○	○	○
	GTIOC7B (入出力)	PD3					○	○	○	○
	GTCPP00 (出力)	P11					○	○	○	○
		P33					○	×	×	×
		P70					○	○	○	×
		PB4					○	○	○	○
	GTCPP04 (出力)	P96					○	○	○	×
		PA1					○	×	×	×
	GTIU (入力)	P00					○	○	○	○
		P21					○	○	○	○
		P31					○	○	×	×
		PB3					○	○	○	○
		PD7					○	○	○	○
	GTIV (入力)	P10					○	○	×	○
		P22					○	○	○	×
		P30					○	○	×	×
		PB2					○	○	○	○
		PE0					○	×	×	×
	GTIW (入力)	P01					○	○	○	×
		P20					○	○	○	○
		PB1					○	○	○	○
		PD6					○	○	○	×
	GTOULO (出力)	P74					○	○	○	○
		P92					○	○	○	○
	GTOUUP (出力)	P71					○	○	○	○
		P95					○	○	○	○
	GTOVLO (出力)	P75					○	○	○	○
		P91					○	○	○	○
	GTOVUP (出力)	P72					○	○	○	○
		P94					○	○	○	○
	GTOWLO (出力)	P76					○	○	○	○
		P90					○	○	○	×
	GTOWUP (出力)	P73					○	○	○	○
		P93					○	○	○	○
コンペア マッチタイマ W	TOC0 (出力)	PB6					○	○	○	○
	TIC0 (入力)	PB5					○	○	○	○
	TOC1 (出力)	PB3					○	○	○	○
	TIC1 (入力)	PB2					○	○	○	○
	TOC2 (出力)	PB1					○	○	○	○
	TIC2 (入力)	PB0					○	○	○	○
	TOC3 (出力)	P11					○	○	○	○
	TIC3 (入力)	P00					○	○	○	○
		P10					○	○	×	○
シリアル コミュニケー ションインタ フェース	RXD008 (入力) / SMISO008 (入出力)/ SSCL008 (入出力)	P20					○	○	○	○
		P22					○	○	○	×
		P95					○	○	○	○
		PA5					○	○	×	×
		PD1					○	×	×	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアル コミュニケー ションインタ フェース	TXD008 (出力) / TXDA008 (出力) / SMOSI008 (入出力)/ SSDA008 (入出力)	P21					○	○	○	○
		P23					○	×	×	×
		PA4					○	×	×	×
		PB0					○	○	○	○
		PD0					○	×	×	×
		PD7					○	○	○	○
	SCK008 (入出力)	P11					○	○	○	○
		P22					○	○	○	×
		P24					○	×	×	×
		P30					○	○	×	×
		P94					○	○	○	○
		PA3					○	○	×	×
		PD2					○	○	×	×
	TXDB008 (出力)	P22					○	○	○	×
		P94					○	○	○	○
		PA3					○	○	×	×
		PD2					○	○	×	×
	CTS008# (入力) / RTS008# (出力) / SS008# (入力)	P20					○	○	○	○
		P24					○	×	×	×
		P30					○	○	×	×
		P96					○	○	○	×
	DE008 (出力)	P20					○	○	○	○
		P24					○	×	×	×
		P30					○	○	×	×
		P96					○	○	○	×
	RXD009 (入力) / SMISO009 (入出力)/ SSCL009 (入出力)	P00					○	○	○	○
		PA2					○	×	×	×
	TXD009 (出力) / TXDA009 (出力) / SMOSI009 (入出力)/ SSDA009 (入出力)	P01					○	○	○	×
		P10					○	○	×	○
		P93					○	○	○	○
		P94					○	○	○	○
		PA1					○	×	×	×
		PA3					○	○	×	×
	SCK009 (入出力)	P11					○	○	○	○
		P92					○	○	○	○
		PA0					○	×	×	×
		PD7					○	○	○	○
		PE4					○	○	×	×
		PE5					○	×	×	×
	TXDB009 (出力)	P11					○	○	○	○
		P92					○	○	○	○
		PA0					○	×	×	×
		PD7					○	○	○	○
		PE4					○	○	×	×
		PE5					○	×	×	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアル コミュニケー ションインタ フェース	CTS009# (入力) / RTS009# (出力) / SS009# (入力)	P70					○	○	○	×
		PB3					○	○	○	○
		PE3					○	○	×	×
		PE5					○	×	×	×
	DE009 (出力)	P70					○	○	○	×
		PB3					○	○	○	○
		PE3					○	○	×	×
	RXD011 (入力) / SMISO011 (入出力)/ SSCL011 (入出力)	P93					○	○	○	○
		PA1					○	×	×	×
		PB6					○	○	○	○
		PD5					○	○	○	○
	TXD011 (出力)/ TXDA011 (出力)/ SMOSI011 (入出力)/ SSDA011 (入出力)	P92					○	○	○	○
		PA0					○	×	×	×
		PB5					○	○	○	○
		PD3					○	○	○	○
	SCK011 (入出力)	PB4					○	○	○	○
		PB7					○	×	×	×
		PD4					○	○	○	×
	TXDB011 (出力)	PB4					○	○	○	○
		PB7					○	×	×	×
		PD4					○	○	○	×
	CTS011# (入力)/ RTS011# (出力)/ SS011# (入力)	PB0					○	○	○	○
		PB4					○	○	○	○
		PD6					○	○	○	×
	DE011 (出力)	PB0					○	○	○	○
		PD6					○	○	○	×
I ² C バスイン タフェース	SCL00 (入出力)	PB1					○	○	○	○
	SDA00 (入出力)	PB2					○	○	○	○
CAN FD モジュール	CTX0 (出力)	P23					○	×	×	×
		PA0					○	×	×	×
		PB5					○	○	○	○
		PD7					○	○	○	○
		P92					○	○	○	○
		PB3					○	○	○	○
	CRX0 (入力)	P22					○	○	○	×
		PA1					○	×	×	×
		PB6					○	○	○	○
		PE0					○	×	×	×
		P93					○	○	○	○
		PB4					○	○	○	○
シリアル ペリフェラル インタフェー ス	RSPCK0 (入出力)	P20					○	○	○	○
		P24					○	×	×	×
		P27					○	○	×	×
		P70					○	○	○	×
		P91					○	○	○	○
		P96					○	○	○	×
		PA4					○	×	×	×
		PB5					○	○	○	○
		PD0					○	×	×	×

モジュール/ 機能	端子機能	割り 当て ポート	RX66T(MPC)				RX26T(MPC)			
			100 ピン	80 ピン	64 ピン	48 ピン	100 ピン	80 ピン	64 ピン	48 ピン
シリアル ペリフェラル インタフェー ス	MOSI0 (入出力)	P21					○	○	○	○
		P23					○	×	×	×
		P72					○	○	○	○
		P93					○	○	○	○
		PB0					○	○	○	○
		PD2					○	○	×	×
		PD3					○	○	○	○
	MISO0 (入出力)	P22					○	○	○	×
		P71					○	○	○	○
		P92					○	○	○	○
		P95					○	○	○	○
		PA5					○	○	×	×
		PB6					○	○	○	○
		PD1					○	×	×	×
	SSL00 (入出力)	P30					○	○	×	×
		P73					○	○	○	○
		P94					○	○	○	○
		PA3					○	○	×	×
		PD5					○	○	○	○
		PD6					○	○	○	×
	SSL01 (出力)	P31					○	○	×	×
		P74					○	○	○	○
		P90					○	○	○	×
		PA2					○	×	×	×
		PB4					○	○	○	○
		PD7					○	○	○	○
	SSL02 (出力)	P32					○	×	×	×
		P75					○	○	○	○
		P93					○	○	○	○
		P95					○	○	○	○
		PA1					○	×	×	×
		PD4					○	○	○	×
		PE0					○	×	×	×
	SSL03 (出力)	P33					○	×	×	×
		P76					○	○	○	○
		P92					○	○	○	○
		P96					○	○	○	×
		PA0					○	×	×	×
		PB7					○	×	×	×
		PE1					○	×	×	×

注 1. この端子は、RAM 容量 128K バイトの製品にのみあります。

表 2.32 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX66T (n = 0, 1)	RX26T (n = 0, 1)
P00PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9A 000011b : MTIOC9A# 000111b : CACREF 001001b : ADST1 001010b : RXD9/SMISO9/SSCL9 001100b : RXD12/SMISO12/SSCL12/ RXDX12 011110b : COMP0	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9A 000011b : MTIOC9A# 000111b : CACREF 001001b : ADST1 001100b : RXD12/SMISO12/SSCL12/ RXDX12 011000b : GTIU 011101b : TIC3 011110b : COMP0 101100b : RXD009/SMISO009/ SSCL009
P01PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000011b : MTIOC9C# 000111b : POE12# 001001b : ADST2 001010b : TXD9/SMOSI9/SSDA9 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG 010111b : GTETRGD 011110b : COMP1	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000011b : MTIOC9C# 000111b : POE12# 001001b : ADST2 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG 010111b : GTETRGD 011000b : GTIW 011110b : COMP1 101100b : TXD009/TXDA009/ SMOSI009/SSDA009
P0nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (48/64/80/100/112/144 ピン) P01 : IRQ4 (64/80/100/112/144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (32/48/64/80/100 ピン) P01 : IRQ4 (64/80/100 ピン)

表 2.33 P1n 端子機能制御レジスタ(P1nPFS)の比較

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0, 1)
P10PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000010b : MTCLKD 000011b : MTIOC9B# 000100b : MTCLKD# 000101b : TMRI3 000111b : POE12# 001010b : CTS6#/RTS6#/SS6# 010101b : GTETRGB 010111b : GTETRGD	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000010b : MTCLKD 000011b : MTIOC9B# 000100b : MTCLKD# 000101b : TMRI3 000111b : POE12# 001010b : CTS6#/RTS6#/SS6# 010100b : GTIOC3A 010101b : GTETRGB 010110b : GTIOC3A# 010111b : GTETRGD 011000b : GTIV 011101b : TIC3 101100b : TXD009/TXDA009/ SMOSI009/SSDA009
P11PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKC 000011b : MTIOC3A# 000100b : MTCLKC# 000101b : TMO3 000111b : POE9# 001000b : MTIOC9D 010100b : GTIOC3B 010101b : GTETRGA 010110b : GTIOC3B# 010111b : GTETRGC	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKC 000011b : MTIOC3A# 000100b : MTCLKC# 000101b : TMO3 000111b : POE9# 001000b : MTIOC9D 010100b : GTIOC3B 010101b : GTETRGA 010110b : GTIOC3B# 010111b : GTETRGC 011000b : GTCPP00 011101b : TOC3 101100b : SCK009 101101b : SCK008 101110b : TXDB009
P12PFS	—	P12 端子機能選択レジスタ	—
P13PFS	—	P13 端子機能選択レジスタ	—
P14PFS	—	P14 端子機能選択レジスタ	—
P15PFS	—	P15 端子機能選択レジスタ	—
P16PFS	—	P16 端子機能選択レジスタ	—
P17PFS	—	P17 端子機能選択レジスタ	—

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0, 1)
P1nPFS	ISEL	<p>割り込み入力機能選択ビット</p> <p>0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する</p> <p>P10 : IRQ0-DS (48/80/100/112/144 ピン)</p> <p>P11 : IRQ1-DS (48/64/80/100/112/144 ピン)</p> <p>P12 : IRQ9 (112/144 ピン) P13 : IRQ10 (112/144 ピン) P14 : IRQ11 (112/144 ピン) P15 : IRQ12 (112/144 ピン) P16 : IRQ13 (112/144 ピン) P17 : IRQ14 (112/144 ピン)</p>	<p>割り込み入力機能選択ビット</p> <p>0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する</p> <p>P10 : IRQ0 (48/80/100 ピン)</p> <p>P11 : IRQ1 (48/64/80/100 ピン)</p>

表 2.34 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~4, 7)
P20PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000010b : MTCLKB 000011b : MTIOC9C# 000100b : MTCLKB# 000101b : TMRI4 001001b : ADTRG0# 001010b : CTS8#/RTS8#/SS8# 001011b : SCK8 001101b : RSPCKA 011110b : COMP4	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000010b : MTCLKB 000011b : MTIOC9C# 000100b : MTCLKB# 000101b : TMRI4 000110b : TMO2 001001b : ADTRG0# 001101b : RSPCKA 001110b : RSPCK0 011000b : GTIW 011110b : COMP4 101100b : CTS008#/RTS008#/SS008# 101101b : RXD008/SMISO008/ SSCL008 101110b : DE008
P21PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9A 000010b : MTCLKA 000011b : MTIOC9A# 000100b : MTCLKA# 000101b : TMCi4 001001b : ADTRG1# 001010b : TXD8/SMOSI8/SSDA8 001100b : TXD12/SMISO12/SSDA12/ TXDX12/SIOX12 001101b : MOSIA 011110b : COMP5	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9A 000010b : MTCLKA 000011b : MTIOC9A# 000100b : MTCLKA# 000101b : TMCi4 000110b : TMO6 001001b : ADTRG1# 001100b : TXD12/SMISO12/SSDA12/ TXDX12/SIOX12 001101b : MOSIA 001110b : MOSI0 011000b : GTIU 011110b : COMP5 101100b : TXD008/TXDA008/ SMOSI008/SSDA008

レジスタ	ビット	RX66T (n = 0 ~ 7)	RX26T (n = 0 ~ 4, 7)
P22PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIC5W 000010b : MTCLKD 000011b : MTIC5W# 000100b : MTCLKD# 000101b : TMRI2 000110b : TMO4 001000b : MTIOC9B 001001b : ADTRG2# 001010b : RXD8/SMISO8/SSCL8 001100b : RXD12/SMISO12/SSCL12/ RXDX12 001101b : MISOA 010000b : CRX0 011110b : COMP2	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIC5W 000010b : MTCLKD 000011b : MTIC5W# 000100b : MTCLKD# 000101b : TMRI2 000110b : TMO4 001000b : MTIOC9B 001001b : ADTRG2# 001100b : RXD12/SMISO12/SSCL12/ RXDX12 001101b : MISOA 001110b : MISO0 010000b : CRX0 011000b : GTIV 011110b : COMP2 101100b : RXD008/SMISO008/ SSCL008 101101b : SCK008 101110b : TXDB008
P23PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIC5V 000011b : MTIC5V# 000101b : TMO2 000111b : CACREF 001010b : TXD8/SMOSI8/SSDA8 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001101b : MOSIA 010000b : CTX0 011110b : COMP1	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIC5V 000011b : MTIC5V# 000101b : TMO2 000111b : CACREF 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001101b : MOSIA 001110b : MOSI0 010000b : CTX0 011110b : COMP1 101100b : TXD008/TXDA008/ SMOSI008/SSDA008

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~4, 7)
P24PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIC5U 000011b : MTIC5U# 000101b : TMCi2 000110b : TMO6 001010b : CTS8#/RTS8#/SS8# 001011b : SCK8 001101b : RSPCKA 011110b : COMP0	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIC5U 000011b : MTIC5U# 000101b : TMCi2 000110b : TMO6 001101b : RSPCKA 001110b : RSPCK0 011110b : COMP0 101100b : CTS008#/RTS008#/ SS008# 101101b : SCK008 101110b : DE008
P25PFS	—	P25 端子機能制御レジスタ	—
P26PFS	—	P26 端子機能制御レジスタ	—
P27PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC1A 000010b : MTIOC0C 000011b : MTIOC1A# 000100b : MTIOC0C# 000111b : POE9#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC1A 000010b : MTIOC0C 000011b : MTIOC1A# 000100b : MTIOC0C# 000101b : TMO2 000110b : TMO6 000111b : POE9# 001101b : RSPCKA 001110b : RSPCK0
P2nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ7-DS (64/80/100/112/144 ピン) P21 : IRQ6-DS (64/80/100/112/144 ピン) P22 : IRQ10 (64/80/100/112/144 ピン) P23 : IRQ11 (100/112/144 ピン) P24 : IRQ4 (100/112/144 ピン) P25 : IRQ10 (144 ピン) P26 : IRQ11 (144 ピン) P27 : IRQ15 (80/100 (注1)/112/144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ7 (48/64/80/100 ピン) P21 : IRQ6 (48/64/80/100 ピン) P22 : IRQ10 (64/80/100 ピン) P23 : IRQ11 (100 ピン) P24 : IRQ4 (100 ピン) P27 : IRQ15 (80/100 ピン)
	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P20 : AN216 (64/80/100/112/144 ピン) P21 : AN217 (64/80/100/112/144 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P20 : AN216 (48/64/80/100 ピン) P21 : AN217 (48/64/80/100 ピン)

注 1. PGA 疑似差動入力あり製品のみ対応

表 2.35 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX66T (n = 0~5)	RX26T (n = 0~3, 6, 7)
P30PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKD 000011b : MTIOC0B# 000100b : MTCLKD# 000101b : TMCi6 001010b : SCK8 001011b : CTS8#/RTS8#/SS8# 001101b : SSLA0 011110b : COMP3	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000010b : MTCLKD 000011b : MTIOC0B# 000100b : MTCLKD# 000101b : TMCi6 001101b : SSLA0 001110b : SSL00 011000b : GTIV 011110b : COMP3 101100b : SCK008 101101b : CTS008#/RTS008#SS008# 101110b : DE008
P31PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTCLKC 000011b : MTIOC0A# 000100b : MTCLKC# 000101b : TMRi6 001101b : SSLA1	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTCLKC 000011b : MTIOC0A# 000100b : MTCLKC# 000101b : TMRi6 001101b : SSLA1 001110b : SSL01 011000b : GTIU
P32PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTCLKB 000011b : MTIOC3C# 000100b : MTCLKB# 000101b : TMO6 001101b : SSLA2 010100b : GTIOC3A 010110b : GTIOC3A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3C 000010b : MTCLKB 000011b : MTIOC3C# 000100b : MTCLKB# 000101b : TMO6 001101b : SSLA2 001110b : SSL02 010100b : GTIOC3A 010101b : GTIOC7A 010110b : GTIOC3A# 010111b : GTIOC7A#

レジスタ	ビット	RX66T (n = 0~5)	RX26T (n = 0~3, 6, 7)
P33PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000011b : MTIOC3A# 000100b : MTCLKA# 000101b : TMO0 001101b : SSLA3 010100b : GTIOC3B 010110b : GTIOC3B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000011b : MTIOC3A# 000100b : MTCLKA# 000101b : TMO0 001101b : SSLA3 001110b : SSL03 010100b : GTIOC3B 010101b : GTIOC7B 010110b : GTIOC3B# 010111b : GTIOC7B# 011000b : GTCPP00
P34PFS	—	P34 端子機能制御レジスタ	—
P35PFS	—	P35 端子機能制御レジスタ	—
P36PFS	—	—	P36 端子機能制御レジスタ
P37PFS	—	—	P37 端子機能制御レジスタ
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (80/100/112/144 ピン) P31 : IRQ6 (80/100/112/144 ピン) P32 : IRQ12-DS (100/112/144 ピン) P33 : IRQ13-DS (100/112/144 ピン) P34 : IRQ3 (144 ピン) P35 : IRQ6 (144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (80/100 ピン) P31 : IRQ6 (80/100 ピン) P32 : IRQ12 (100 ピン) P33 : IRQ13 (100 ピン)

表 2.36 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX66T (n = 0~6)	RX26T (n = 0~6)
P70PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000111b : POE0# 001010b : CTS9#/RTS9#/SS9# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG C 010111b : GTETRG D	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000010b : MTCLKC 000011b : MTIOC0A# 000100b : MTCLKC# 000101b : TMRI6 000111b : POE0# 001010b : SCK5 001101b : SSLA0 001110b : RSPCK0 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG C 010111b : GTETRG D 011000b : GTCPP00 101100b : CTS009#/RTS009#/SS009# 101110b : DE009
P71PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3B 000011b : MTIOC3B# 010100b : GTIOC0A 010101b : GTIOC4A 010110b : GTIOC0A# 010111b : GTIOC4A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3B 000011b : MTIOC3B# 001110b : MISO0 010100b : GTIOC0A 010101b : GTIOC4A 010110b : GTIOC0A# 010111b : GTIOC4A# 011000b : GTOUUP
P72PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4A 000011b : MTIOC4A# 010100b : GTIOC1A 010101b : GTIOC5A 010110b : GTIOC1A# 010111b : GTIOC5A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4A 000011b : MTIOC4A# 001110b : MOSI0 010100b : GTIOC1A 010101b : GTIOC5A 010110b : GTIOC1A# 010111b : GTIOC5A# 011000b : GTOVUP

レジスタ	ビット	RX66T (n = 0~6)	RX26T (n = 0~6)
P73PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4B 000011b : MTIOC4B# 010100b : GTIOC2A 010101b : GTIOC6A 010110b : GTIOC2A# 010111b : GTIOC6A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4B 000011b : MTIOC4B# 001110b : SSL00 010100b : GTIOC2A 010101b : GTIOC6A 010110b : GTIOC2A# 010111b : GTIOC6A# 011000b : GTOWUP
P74PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3D 000011b : MTIOC3D# 010100b : GTIOC0B 010101b : GTIOC4B 010110b : GTIOC0B# 010111b : GTIOC4B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3D 000011b : MTIOC3D# 001110b : SSL01 010100b : GTIOC0B 010101b : GTIOC4B 010110b : GTIOC0B# 010111b : GTIOC4B# 011000b : GTOULO
P75PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4C 000011b : MTIOC4C# 010100b : GTIOC1B 010101b : GTIOC5B 010110b : GTIOC1B# 010111b : GTIOC5B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4C 000011b : MTIOC4C# 001110b : SSL02 010100b : GTIOC1B 010101b : GTIOC5B 010110b : GTIOC1B# 010111b : GTIOC5B# 011000b : GTOVLO
P76PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4D 000011b : MTIOC4D# 010100b : GTIOC2B 010101b : GTIOC6B 010110b : GTIOC2B# 010111b : GTIOC6B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4D 000011b : MTIOC4D# 001110b : SSL03 010100b : GTIOC2B 010101b : GTIOC6B 010110b : GTIOC2B# 010111b : GTIOC6B# 011000b : GTOWLO

レジスタ	ビット	RX66T (n = 0~6)	RX26T (n = 0~6)
P7nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P70 : IRQ5- DS (64/80/100/112/144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P70 : IRQ5 (64/80/100 ピン)

表 2.37 P9n 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX66T (n = 0~6)	RX26T (n = 0~6)
P90PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC7D 000011b : MTIOC7D# 010100b : GTIOC6B 010101b : GTIOC9B 010110b : GTIOC6B# 010111b : GTIOC9B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC7D 000011b : MTIOC7D# 001010b : TXD5/SMOSI5/SSDA5 001110b : SSL01 010100b : GTIOC6B 010110b : GTIOC6B# 011000b : GTOWLO
P91PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC7C 000011b : MTIOC7C# 010100b : GTIOC5B 010101b : GTIOC8B 010110b : GTIOC5B# 010111b : GTIOC8B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC7C 000011b : MTIOC7C# 001010b : RXD5/SMISO5/SSCL5 001110b : RSPCK0 010100b : GTIOC5B 010110b : GTIOC5B# 011000b : GTOVLO

レジスタ	ビット	RX66T (n = 0~6)	RX26T (n = 0~6)
P96PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000111b : POE4# 001010b : CTS8#/RTS8#/SS8# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG C 010111b : GTETRGD	端子機能選択ビット b5 b0 000000b : Hi-Z 000111b : POE4# 001110b : SSL03 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG C 010111b : GTETRGD 011000b : GTCPP04 101100b : CTS008#/RTS008#/SS008# 101110b : DE008 110011b : RSPCK0
P9nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P96 : IRQ4- DS (64/80/100/112/144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P93 : IRQ14 (48/64/80/100 ピン) P95 : IRQ1 (48/64/80/100 ピン) P96 : IRQ4 (64/80/100 ピン)

表 2.38 PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX66T (n = 0～7)	RX26T (n = 0～5)
PA0PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC6C 000011b : MTIOC6C# 000101b : TMO2 001010b : SCK9 001011b : TXD11/SMOSI11 001101b : SSLA3 010000b : CTX0 010001b : USB0_EXICEN 010010b : USB0_VBUSEN	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC6C 000011b : MTIOC6C# 000101b : TMO2 001101b : SSLA3 001110b : SSL03 010000b : CTX0 101100b : SCK009 101101b : TXD011/TXDA011/ SMOSI011/SSDA011 101110b : TXDB009
PA1PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC6A 000011b : MTIOC6A# 000101b : TMO4 001001b : ADTRG0# 001010b : TXD9/SMOSI9/SSDA9 001011b : RXD11/SMISO11/SSCL11 001101b : SSLA2 010000b : CRX0 010001b : USB0_ID 010010b : USB0_OVRCURA	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC6A 000011b : MTIOC6A# 000101b : TMO4 001001b : ADTRG0# 001101b : SSLA2 001110b : SSL02 010000b : CRX0 011000b : GTCPP04 101100b : TXD009/TXDA009/ SMOSI009/SSDA009 101101b : RXD011/SMISO011/ SSCL011

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~5)
PA2PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC2B 000011b : MTIOC2B# 000101b : TMO7 001010b : CTS6#/RTS6#/SS6# 001011b : RXD9/SMISO9/SSCL9 001100b : SCK11 001101b : SSLA1 010100b : GTADSM1	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC2B 000011b : MTIOC2B# 000101b : TMO7 001010b : CTS6#/RTS6#/SS6# 001101b : SSLA1 001110b : SSL01 010100b : GTADSM1 101101b : RXD009/SMISO009/ SSCL009
PA3PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC2A 000011b : MTIOC2A# 000101b : TMR17 001010b : TXD9/SMOSI9/SSDA9 001011b : SCK8 001101b : SSLA0 010100b : GTADSM0	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC2A 000011b : MTIOC2A# 000101b : TMR17 001101b : SSLA0 001110b : SSL00 010100b : GTADSM0 101100b : TXD009/TXDA009/ SMOSI009/SSDA009 101101b : SCK008 101110b : TXDB008
PA4PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC1B 000011b : MTIOC1B# 000101b : TMC17 001001b : ADTRG0# 001010b : SCK6 001011b : TXD8/SMOSI8/SSDA8 001101b : RSPCKA	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC1B 000011b : MTIOC1B# 000101b : TMC17 001001b : ADTRG0# 001010b : SCK6 001101b : RSPCKA 001110b : RSPCK0 101101b : TXD008/TXDA008/ SMOSI008/SSDA008

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~5)
PA5PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC1A 000011b : MTIOC1A# 000101b : TMCi3 001001b : ADTRG1# 001010b : RXD6/SMISO6/SSCL6 001011b : RXD8/SMISO8/SSCL8 001101b : MISOA	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC1A 000011b : MTIOC1A# 000101b : TMCi3 001001b : ADTRG1# 001010b : RXD6/SMISO6/SSCL6 001101b : MISOA 001110b : MISO0 101101b : RXD008/SMISO008/SSCL008
PA6PFS	—	PA6 端子機能制御レジスタ	—
PA7PFS	—	PA7 端子機能制御レジスタ	—
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA1 : IRQ14- DS (100/112/144 ピン) PA5 : IRQ1 (48/80/100/112/144 ピン) PA6 : IRQ7 (144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA1 : IRQ14 (100 ピン) PA5 : IRQ1 (80/100 ピン)

表 2.39 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PB0PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0D 000011b : MTIOC0D# 000101b : TMO0 001001b : ADTRG2# 001010b : TXD6/SMOSI6/SSDA6 001011b : CTS11#/RTS11#/SS11# 001101b : MOSIA	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0D 000011b : MTIOC0D# 000101b : TMO0 001001b : ADTRG2# 001010b : TXD6/SMOSI6/SSDA6 001101b : MOSIA 001110b : MOSIO 011101b : TIC2 101100b : TXD008/TXDA008/ SMOSI008/SSDA008 101101b : CTS011#/RTS011#/ SS011# 101110b : DE011
PB1PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0C 000011b : MTIOC0C# 000101b : TMCI0 001001b : ADSM1 001010b : RXD6/SMISO6/SSCL6 001111b : SCL0 010100b : GTADSM1	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0C 000011b : MTIOC0C# 000101b : TMCI0 001001b : ADSM1 001010b : RXD6/SMISO6/SSCL6 001111b : SCL0 010100b : GTADSM1 010101b : GTIOC7B 010111b : GTIOC7B# 011000b : GTIW 011101b : TOC2 110010b : SCL00
PB2PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000011b : MTIOC0B# 000101b : TMRI0 001001b : ADSM0 001010b : TXD6/SMOSI6/SSDA6 001111b : SDA0 010100b : GTADSM0	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000011b : MTIOC0B# 000101b : TMRI0 001001b : ADSM0 001010b : TXD6/SMOSI6/SSDA6 001111b : SDA0 010100b : GTADSM0 010101b : GTIOC7A 010111b : GTIOC7A# 011000b : GTIV 011101b : TIC1 110010b : SDA00

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PB3PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000011b : MTIOC0A# 000111b : CACREF 001010b : SCK6 001101b : RSPCKA	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000011b : MTIOC0A# 000111b : CACREF 001010b : SCK6 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001101b : RSPCKA 010000b : CTX0 011000b : GTIU 011101b : TOC1 101100b : CTS009#/RTS009#/ SS009# 101110b : DE009
PB4PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000111b : POE8# 001010b : CTS5#/RTS5#/SS5# 001011b : SCK11 001100b : CTS11#/RTS11#/SS11# 010001b : USB0_OVRCURB 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRGD 010111b : GTETRGC	端子機能選択ビット b5 b0 000000b : Hi-Z 000111b : POE8# 001010b : CTS5#/RTS5#/SS5# 001100b : RXD12/SMISO12/SSCL12/ RXDX12 001101b : MISOA 001110b : SSL01 010000b : CRX0 010100b : GTETRGA 010101b : GTETRGC 010110b : GTETRGC 010111b : GTETRGC 011000b : GTCPP00 101100b : CTS011#/RTS011#/SS011# 101101b : SCK011 101110b : TXDB011

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PB5PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : TXD5/SMOSI5/SSDA5 001011b : TXD11/SMOSI11/SSDA11 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 010000b : CTX0 010001b : USB0_VBUSEN 010100b : GTIOC2B 010110b : GTIOC2B#	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : TXD5/SMOSI5/SSDA5 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001110b : RSPCK0 010000b : CTX0 010100b : GTIOC2B 010101b : GTIOC3B 010110b : GTIOC2B# 010111b : GTIOC3B# 011101b : TIC0 101101b : TXD011/TXDA011/ SMOSI011/SSDA011
PB6PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : RXD5/SMISO5/SSCL5 001011b : RXD11/SMISO11/SSCL11 001100b : RXD12/SMISO12/SSCL12/ RXDX12 010000b : CRX0 010001b : USB0_OVRCURA 010100b : GTIOC2A 010110b : GTIOC2A#	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : RXD5/SMISO5/SSCL5 001100b : RXD12/SMISO12/SSCL12/ RXDX12 001110b : MISO0 010000b : CRX0 010100b : GTIOC2A 010101b : GTIOC3A 010110b : GTIOC2A# 010111b : GTIOC3A# 011101b : TOC0 101101b : RXD011/SMISO011/ SSCL011
PB7PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : SCK5 001011b : SCK11 001100b : SCK12 010001b : USB0_OVRCURB 010100b : GTIOC1B 010110b : GTIOC1B#	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : SCK5 001100b : SCK12 001110b : SSL03 010100b : GTIOC1B 010110b : GTIOC1B# 101101b : SCK011 101110b : TXDB011

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ8 (48/64/80/100/112/144 ピン) PB1 : IRQ4 (48/64/80/100/112/144 ピン) PB3 : IRQ9 (48/64/80/100/112/144 ピン) PB4 : IRQ3-DS (48/64/80/100/112/144 ピン) PB6 : IRQ2 (48/64/80/100/112/144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ8 (48/64/80/100 ピン) PB1 : IRQ4 (32/48/64/80/100 ピン) PB3 : IRQ9 (32/48/64/80/100 ピン) PB4 : IRQ3 (48/64/80/100 ピン) PB6 : IRQ2 (48/64/80/100 ピン)

表 2.40 PCn 端子機能制御レジスタ (PCnPFS) の比較

レジスタ	ビット	RX66T	RX26T
PCnPFS	—	PCn 端子機能制御レジスタ (n = 0~6)	—

表 2.41 PDn 端子機能制御レジスタ (PDnPFS) の比較

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PD0PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO6 001011b : TXD8/SMOSI8/SSDA8 001101b : RSPCKA 010100b : GTIOC3B 010101b : GTIOC1A 010110b : GTIOC3B# 010111b : GTIOC1A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO6 001101b : RSPCKA 001110b : RSPCK0 010100b : GTIOC3B 010101b : GTIOC1A 010110b : GTIOC3B# 010111b : GTIOC1A# 101101b : TXD008/TXDA008/ SMOSI008/SSDA008

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PD1PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO2 001011b : RXD8/MISO8/SSCL8 001101b : MISOA 010100b : GTIOC3A 010101b : GTIOC0B 010110b : GTIOC3A# 010111b : GTIOC0B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO2 001101b : MISOA 001110b : MISO0 010100b : GTIOC3A 010101b : GTIOC0B 010110b : GTIOC3A# 010111b : GTIOC0B# 101101b : RXD008/SMISO008/ SSCL008
PD2PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMC11 000110b : TMO4 001010b : SCK5 001011b : SCK8 001101b : MOSIA 010001b : USB0_VBUS 010100b : GTIOC2B 010101b : GTIOC0A 010110b : GTIOC2B# 010111b : GTIOC0A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMC11 000110b : TMO4 001010b : SCK5 001101b : MOSIA 001110b : MOSI0 010100b : GTIOC2B 010101b : GTIOC0A 010110b : GTIOC2B# 010111b : GTIOC0A# 101101b : SCK008 101110b : TXDB008
PD3PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO0 001010b : TXD1/SMOSI1/SSDA1 001011b : TXD11/SMOSI11/SSDA11 010100b : GTIOC2A 010101b : GTETRGC 010110b : GTIOC2A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO0 001010b : TXD1/SMOSI1/SSDA1 001110b : MOSI0 010100b : GTIOC2A 010101b : GTETRGC 010110b : GTIOC2A# 010111b : GTIOC7B 101101b : TXD011/TXDA011/ SMOSI011/SSDA011

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PD4PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMCIO 000110b : TMCi6 001010b : SCK1 001011b : SCK11 010100b : GTIOC1B 010101b : GTETRGB 010110b : GTIOC1B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMCIO 000110b : TMCi6 001010b : SCK1 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001110b : SSL02 010100b : GTIOC1B 010101b : GTETRGB 010110b : GTIOC1B# 101101b : SCK011 101110b : TXDB011
PD5PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMRIO 000110b : TMRi6 001010b : RXD1/SMISO1/SSCL1 001011b : RXD11/SMISO11/SSCL11 010100b : GTIOC1A 010101b : GTETRGA 010110b : GTIOC1A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMRIO 000110b : TMRi6 001010b : RXD1/SMISO1/SSCL1 001110b : SSL00 010100b : GTIOC1A 010101b : GTETRGA 010110b : GTIOC1A# 010111b : GTIOC7A 101101b : RXD011/SMISO011/ SSCL011
PD6PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000011b : MTIOC9C# 000101b : TMO1 001001b : ADST0 001010b : CTS1#/RTS1#/SS1# 001011b : CTS11#/RTS11#/SS11# 001101b : SSLA0 010100b : GTIOC0B 010101b : GTIOC3B 010110b : GTIOC0B# 010111b : GTIOC3B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9C 000011b : MTIOC9C# 000101b : TMO1 001001b : ADST0 001010b : CTS1#/RTS1#/SS1# 001100b : RXD12/SMISO12/ SSCL12/RXDX12 001101b : SSLA0 001110b : SSL00 010100b : GTIOC0B 010101b : GTIOC3B 010110b : GTIOC0B# 010111b : GTIOC3B# 011000b : GTIW 101101b : CTS011#/RTS011#/ SS011# 101110b : DE011

レジスタ	ビット	RX66T (n = 0~7)	RX26T (n = 0~7)
PD7PFS	PSEL[5:0]	端子機能選択ビット <div style="text-align: center;">b5 b0</div> 000000b : Hi-Z 000001b : MTIOC9A 000011b : MTIOC9A# 000101b : TMR1I 000110b : TMR1S 001010b : TXD5/SMOSI5/SSDA5 001101b : SSLA1 010000b : CTX0 010100b : GTIOC0A 010101b : GTIOC3A 010110b : GTIOC0A# 010111b : GTIOC3A#	端子機能選択ビット <div style="text-align: center;">b5 b0</div> 000000b : Hi-Z 000001b : MTIOC9A 000011b : MTIOC9A# 000101b : TMR1I 000110b : TMR1S 001010b : TXD5/SMOSI5/SSDA5 001101b : SSLA1 001110b : SSL01 010000b : CTX0 010100b : GTIOC0A 010101b : GTIOC3A 010110b : GTIOC0A# 010111b : GTIOC3A# 011000b : GTIU 101100b : SCK009 101101b : TXD008/TXDA008/ SMOSI008/SSDA008 101110b : TXDB009

表 2.42 PEn 端子機能制御レジスタ (PEnPFS) の比較

レジスタ	ビット	RX66T (n = 0~6)	RX26T (n = 0~5)
PE0PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000011b : MTIOC9B# 000101b : TMC11 000110b : TMC15 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA2 010000b : CRX0 010001b : USB0_OVRCURB	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000011b : MTIOC9B# 000101b : TMC11 000110b : TMC15 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA2 001110b : SSL02 010000b : CRX0 011000b : GTIV
PE1PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9D 000011b : MTIOC9D# 000101b : TMO5 001010b : CTS5#/RTS5#SS5# 001100b : CTS12#/RTS12#/SS12# 001101b : SSLA3	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9D 000011b : MTIOC9D# 000101b : TMO5 001010b : CTS5#/RTS5#SS5# 001100b : CTS12#/RTS12#/SS12# 001101b : SSLA3 001110b : SSL03
PE3PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000010b : MTCLKD 000100b : MTCLKD# 000111b : POE11# 001010b : CTS9#/RTS9#/SS9# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG 010111b : GTETRGD	端子機能選択ビット b5 b0 000000b : Hi-Z 000010b : MTCLKD 000100b : MTCLKD# 000111b : POE11# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG 010111b : GTETRGD 101100b : CTS009#/RTS009#/ SS009# 101110b : DE009

レジスタ	ビット	RX66T (n = 0~6)	RX26T (n = 0~5)
PE4PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000010b : MTCLKC 000100b : MTCLKC# 000111b : POE10# 001010b : SCK9 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRCG 010111b : GTETRGD	端子機能選択ビット b5 b0 000000b : Hi-Z 000010b : MTCLKC 000100b : MTCLKC# 000111b : POE10# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRCG 010111b : GTETRGD 101100b : SCK009 101110b : TXDB009
PE5PFS	PSEL[5:0]	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9D 000011b : MTIOC9D# 001001b : ADST0 001010b : SCK9 001011b : CTS9#/RTS9#/SS9# 010100b : GTIOC3A 010101b : GTETRGB 010110b : GTIOC3A# 010111b : GTETRGD	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9D 000011b : MTIOC9D# 001001b : ADST0 010100b : GTIOC3A 010101b : GTETRGB 010110b : GTIOC3A# 010111b : GTETRGD 101100b : SCK009 101101b : CTS009#/RTS009#/ SS009# 101110b : TXDB009
PE6PFS	—	PE6 端子機能制御レジスタ	—
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ7 (100/112/144 ピン) PE1 : IRQ15 (100/112/144 ピン) PE3 : IRQ2-DS (80/100/112/144 ピン) PE4 : IRQ1 (80/100/112/144 ピン) PE5 : IRQ0 (100/112/144 ピン) PE6 : IRQ3 (144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ7 (100 ピン) PE1 : IRQ15 (100 ピン) PE2 : IRQ0 (32/48/64/80/100 ピン) PE3 : IRQ2 (80/100 ピン) PE4 : IRQ1 (80/100 ピン) PE5 : IRQ0 (100 ピン)

表 2.43 PFn 端子機能制御レジスタ (PFnPFS) の比較

レジスタ	ビット	RX66T	RX26T
PFnPFS	—	PFn 端子機能制御レジスタ (n = 0~3)	—

表 2.44 PGn 端子機能制御レジスタ (PGnPFS) の比較

レジスタ	ビット	RX66T	RX26T
PGnPFS	—	PGn 端子機能制御レジスタ (n = 0~2)	—

表 2.45 PHn 端子機能制御レジスタ (PHnPFS) の比較

レジスタ	ビット	RX66T	RX26T
PHnPFS	—	PHn 端子機能制御レジスタ (n = 0~7)	—

表 2.46 PKn 端子機能制御レジスタ (PKnPFS) の比較

レジスタ	ビット	RX66T	RX26T
PKnPFS	—	PKn 端子機能制御レジスタ (n = 0~2)	—

表 2.47 PN7 端子機能制御レジスタ (PN7PFS) の比較

レジスタ	ビット	RX66T	RX26T
PN7PFS	—	—	PN7 端子機能制御レジスタ

表 2.48 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット	RX66T(MPC)	RX26T(MPC)
PFCSE	—	CS 出力許可レジスタ	—
PFCSS0	—	CS 出力端子選択レジスタ 0	—
PFAOE0	—	アドレス出力許可レジスタ 0	—
PFAOE1	—	アドレス出力許可レジスタ 1	—
PFBCR0	—	外部バス制御レジスタ 0	—
PFBCR1	—	外部バス制御レジスタ 1	—
PFBCR2	—	外部バス制御レジスタ 2	—
PFBCR3	—	外部バス制御レジスタ 3	—
PFBCR4	—	外部バス制御レジスタ 4	—

2.15 ポートアウトプットイネーブル 3

表 2.49 にポートアウトプットイネーブル 3 の概要比較を、表 2.50 にポートアウトプットイネーブル 3 レジスタ比較を示します。

表 2.49 ポートアウトプットイネーブル 3 の概要比較

項目	RX66T(POE3B)	RX26T(POE3D)
出力停止時の端子の状態	<ul style="list-style-type: none"> ● ハイインピーダンス ● 汎用入出力ポート 	<ul style="list-style-type: none"> ● ハイインピーダンス ● 汎用入出力ポート
出力停止制御対象端子	<ul style="list-style-type: none"> ● MTU の出力端子 <ul style="list-style-type: none"> - MTU0 端子(MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) - MTU3 端子(MTIOC3B, MTIOC3D) - MTU4 端子(MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) - MTU6 端子(MTIOC6B, MTIOC6D) - MTU7 端子(MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D) - MTU9 端子(MTIOC9A, MTIOC9B, MTIOC9C, MTIOC9D) ● GPTW の出力端子 <ul style="list-style-type: none"> - GPTW0 端子(GTIOC0A, GTIOC0B) - GPTW1 端子(GTIOC1A, GTIOC1B) - GPTW2 端子(GTIOC2A, GTIOC2B) - GPTW3 端子(GTIOC3A, GTIOC3B) - GPTW4 端子(GTIOC4A, GTIOC4B) - GPTW5 端子(GTIOC5A, GTIOC5B) - GPTW6 端子(GTIOC6A, GTIOC6B) - GPTW7 端子(GTIOC7A, GTIOC7B) - GPTW8 端子(GTIOC8A, GTIOC8B) - GPTW9 端子(GTIOC9A, GTIOC9B) 	<ul style="list-style-type: none"> ● MTU の出力端子 <ul style="list-style-type: none"> - MTU0 端子(MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) - MTU3 端子(MTIOC3B, MTIOC3D) - MTU4 端子(MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) - MTU6 端子(MTIOC6B, MTIOC6D) - MTU7 端子(MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D) - MTU9 端子(MTIOC9A, MTIOC9B, MTIOC9C, MTIOC9D) ● GPTW の出力端子 <ul style="list-style-type: none"> - GPTW0 端子(GTIOC0A, GTIOC0B) - GPTW1 端子(GTIOC1A, GTIOC1B) - GPTW2 端子(GTIOC2A, GTIOC2B) - GPTW3 端子(GTIOC3A, GTIOC3B) - GPTW4 端子(GTIOC4A, GTIOC4B) - GPTW5 端子(GTIOC5A, GTIOC5B) - GPTW6 端子(GTIOC6A, GTIOC6B) - GPTW7 端子(GTIOC7A, GTIOC7B)

項目	RX66T(POE3B)	RX26T(POE3D)
出力停止要求発生条件	<ul style="list-style-type: none"> 入力端子の変化 : POE0#, POE4#, POE8#, POE9#, POE10#, POE11#, POE12#, POE13#, POE14#端子に信号が入力されたとき 出力端子の短絡 : 以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D 【GPTW 出力端子】 - GTIOC0A と GTIOC0B - GTIOC1A と GTIOC1B - GTIOC2A と GTIOC2B - GTIOC4A と GTIOC4B - GTIOC5A と GTIOC5B - GTIOC6A と GTIOC6B - GTIOC7A と GTIOC7B - GTIOC8A と GTIOC8B - GTIOC9A と GTIOC9B SPOER レジスタを設定したとき メインクロック発生回路の発振停止を検出したとき コンパレータ C(CMPC)の出力を検出したとき 	<ul style="list-style-type: none"> 入力端子の変化 : POE0#, POE4#, POE8#, POE10#, POE11#, POE12#, POE9#端子に信号が入力されたとき 出力端子の短絡 : 以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D 【GPTW 出力端子】 - GTIOC0A と GTIOC0B - GTIOC1A と GTIOC1B - GTIOC2A と GTIOC2B - GTIOC4A と GTIOC4B - GTIOC5A と GTIOC5B - GTIOC6A と GTIOC6B - GTIOC7A と GTIOC7B SPOER レジスタを設定したとき メインクロック発生回路の発振停止を検出したとき コンパレータ C(CMPC)の出力を検出したとき
機能	<ul style="list-style-type: none"> POE0#, POE4#, POE8#, POE9#, POE10#, POE11#, POE12#, POE13#, POE14#端子のそれぞれに立ち下がりエッジ検出または Low レベル検出の設定が可能です。Low レベル検出の場合、サンプリングクロックは PCLK/1, PCLK/2, PCLK/4, PCLK/8, PCLK/16, PCLK/128 から、サンプリング回数は 4 回、8 回、16 回から選択できます POE0#, POE4#, POE8#, POE9#, POE10#, POE11#, POE12#, POE13#, POE14#端子への入力の立ち下がりエッジ検出、または Low レベル検出によって、すべての制御対象端子の出力を停止できます クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます 	<ul style="list-style-type: none"> POE0#, POE4#, POE8#, POE10#, POE11#, POE12#, POE9#端子のそれぞれに立ち下がりエッジ検出、立ち上がりエッジ検出、Low レベル検出、High レベル検出のいずれかを選択できます。レベル検出の場合、サンプリングクロックは PCLK/1, PCLK/2, PCLK/4, PCLK/8, PCLK/16, PCLK/128 から、サンプリング回数は 4 回、8 回~16 回のいずれかから選択できます POE0#, POE4#, POE8#, POE10#, POE11#, POE12#, POE9#端子への入力のエッジ検出、またはレベル検出によって、すべての制御対象端子の出力を停止できます クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます

項目	RX66T(POE3B)	RX26T(POE3D)
機能	<ul style="list-style-type: none"> ● GPTW 出力端子(GPTW0～2、GPTW4～6、GPTW7～9 端子)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、GPTW 出力端子の出力を停止できます ● コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力を停止できます ● POE のレジスタの設定により、すべての制御対象端子の出力を停止できます ● 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です 	<ul style="list-style-type: none"> ● GPTW 出力端子(GPTW0～GPTW2、GPTW4～GPTW6、GPTW7 端子)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、GPTW 出力端子の出力を停止できます ● コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力を停止できます ● POE のレジスタの設定により、すべての制御対象端子の出力を停止できます ● 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です ● MTU 出力端子(MTU0～4、MTU6、MTU7、MTU9)、GPTW 出力端子(GPTW0～7)から出力される信号によって、POE0#、POE4#、POE8#、POE10#、POE11#、POE12#、POE9# 端子および COMP0～COMP5 レベル検出信号による出力停止要求をマスクすることができます

表 2.50 ポートアウトプットイネーブル 3 レジスタ比較

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ICSR1	POE0M[3:0]	<p>POE0 モード選択ビット</p> <p>b3 b0</p> <p>0000: POE0#端子入力の立ち下がリエッジで要求を受け付け</p> <p>0001: POE0#端子入力のレベルを PCLK/8 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0010: POE0#端子入力のレベルを PCLK/16 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0011: POE0#端子入力のレベルを PCLK/128 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0100: POE0#端子入力のレベルを PCLK でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0101: POE0#端子入力のレベルを PCLK/2 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0110: POE0#端子入力のレベルを PCLK/4 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>	<p>POE0 モード選択ビット</p> <p>b3 b0</p> <p>0000: POE0#端子入力の立ち下がリエッジまたは立ち上がりエッジで要求を受け付け</p> <p>0001: POE0#端子からの入力を PCLK/8 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0010: POE0#端子からの入力を PCLK/16 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0011: POE0#端子からの入力を PCLK/128 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0100: POE0#端子からの入力を PCLK でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0101: POE0#端子からの入力を PCLK/2 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0110: POE0#端子からの入力を PCLK/4 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>
	POE0M2[3:0]	<p>POE0 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0000: 16 回</p> <p>0001: 4 回</p> <p>0010: 8 回</p> <p>上記以外は設定しないでください</p>	<p>POE0 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0000: 16 回</p> <p>0001: 4 回</p> <p>0010: 8 回</p> <p>0011: 9 回</p> <p>0100: 10 回</p> <p>0101: 11 回</p> <p>0110: 12 回</p> <p>0111: 13 回</p> <p>1000: 14 回</p> <p>1001: 15 回</p> <p>上記以外は設定しないでください</p>
	INV	—	POE0#端子入力反転ビット

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ICSR2	POE4M[3:0]	<p>POE4 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE4#端子入力の立ち下がりエッジで要求を受け付け</p> <p>0 0 0 1 : POE4#端子入力のレベルを PCLK/8 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 0 1 0 : POE4#端子入力のレベルを PCLK/16 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 0 1 1 : POE4#端子入力のレベルを PCLK/128 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 0 0 : POE4#端子入力のレベルを PCLK でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 0 1 : POE4#端子入力のレベルを PCLK/2 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 1 0 : POE4#端子入力のレベルを PCLK/4 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>	<p>POE4 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE4#端子入力の立ち下がりエッジまたは立ち上がりエッジで要求を受け付け</p> <p>0 0 0 1 : POE4#端子からの入力を PCLK/8 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 0 1 0 : POE4#端子からの入力を PCLK/16 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 0 1 1 : POE4#端子からの入力を PCLK/128 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 0 0 : POE4#端子からの入力を PCLK でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 0 1 : POE4#端子からの入力を PCLK/2 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 1 0 : POE4#端子からの入力を PCLK/4 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>
	POE4M2[3:0]	<p>POE4 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>上記以外は設定しないでください</p>	<p>POE4 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>0 0 1 1 : 9 回</p> <p>0 1 0 0 : 10 回</p> <p>0 1 0 1 : 11 回</p> <p>0 1 1 0 : 12 回</p> <p>0 1 1 1 : 13 回</p> <p>1 0 0 0 : 14 回</p> <p>1 0 0 1 : 15 回</p> <p>上記以外は設定しないでください</p>
	INV	—	POE4#端子入力反転ビット

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ICSR3	POE8M[3:0]	<p>POE8 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE8#端子入力の立ち下がりエッジで要求を受け付け</p> <p>0 0 0 1 : POE8#端子入力のレベルを PCLK/8 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 0 1 0 : POE8#端子入力のレベルを PCLK/16 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 0 1 1 : POE8#端子入力のレベルを PCLK/128 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 0 0 : POE8#端子入力のレベルを PCLK でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 0 1 : POE8#端子入力のレベルを PCLK/2 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 1 0 : POE8#端子入力のレベルを PCLK/4 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>	<p>POE8 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE8#端子入力の立ち下がりエッジまたは立ち上がりエッジで要求を受け付け</p> <p>0 0 0 1 : POE8#端子からの入力を PCLK/8 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 0 1 0 : POE8#端子からの入力を PCLK/16 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 0 1 1 : POE8#端子からの入力を PCLK/128 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 0 0 : POE8#端子からの入力を PCLK でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 0 1 : POE8#端子からの入力を PCLK/2 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 1 0 : POE8#端子からの入力を PCLK/4 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>
	POE8M2[3:0]	<p>POE8 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>上記以外は設定しないでください</p>	<p>POE8 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>0 0 1 1 : 9 回</p> <p>0 1 0 0 : 10 回</p> <p>0 1 0 1 : 11 回</p> <p>0 1 1 0 : 12 回</p> <p>0 1 1 1 : 13 回</p> <p>1 0 0 0 : 14 回</p> <p>1 0 0 1 : 15 回</p> <p>上記以外は設定しないでください</p>
	INV	—	POE8#端子入力反転ビット

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ICSR4	POE10M[3:0]	<p>POE10 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE10#端子入力の立ち下が リエッジで要求を受け付け</p> <p>0 0 0 1 : POE10#端子入力のレベルを PCLK/8 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0 0 1 0 : POE10#端子入力のレベルを PCLK/16 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0 0 1 1 : POE10#端子入力のレベルを PCLK/128 でサンプリング し、指定回数連続で Low だっ た場合、要求を受け付け</p> <p>0 1 0 0 : POE10#端子入力のレベルを PCLK でサンプリングし、指 定回数連続で Low だった場 合、要求を受け付け</p> <p>0 1 0 1 : POE10#端子入力のレベルを PCLK/2 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0 1 1 0 : POE10#端子入力のレベルを PCLK/4 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>	<p>POE10 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE10#端子入力の立ち下 がりエッジまたは立ち上 りエッジで要求を受け付け</p> <p>0 0 0 1 : POE10#端子からの入力を PCLK/8 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0 0 1 0 : POE10#端子からの入力を PCLK/16 でサンプリング し、Low または High レベル が指定回数連続で検出され た場合、要求を受け付け</p> <p>0 0 1 1 : POE10#端子からの入力を PCLK/128 でサンプリング し、Low または High レベル が指定回数連続で検出され た場合、要求を受け付け</p> <p>0 1 0 0 : POE10#端子からの入力を PCLK でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0 1 0 1 : POE10#端子からの入力を PCLK/2 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0 1 1 0 : POE10#端子からの入力を PCLK/4 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>
	POE10M2[3:0]	<p>POE10 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>上記以外は設定しないでください</p>	<p>POE10 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>0 0 1 1 : 9 回</p> <p>0 1 0 0 : 10 回</p> <p>0 1 0 1 : 11 回</p> <p>0 1 1 0 : 12 回</p> <p>0 1 1 1 : 13 回</p> <p>1 0 0 0 : 14 回</p> <p>1 0 0 1 : 15 回</p> <p>上記以外は設定しないでください</p>
	INV	—	POE10#端子入力反転ビット

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ICSR5	POE11M[3:0]	<p>POE11 モード選択ビット</p> <p>b3 b0</p> <p>0000: POE11#端子入力の立ち下が リエッジで要求を受け付け</p> <p>0001: POE11#端子入力のレベルを PCLK/8 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0010: POE11#端子入力のレベルを PCLK/16 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0011: POE11#端子入力のレベルを PCLK/128 でサンプリング し、指定回数連続で Low だっ た場合、要求を受け付け</p> <p>0100: POE11#端子入力のレベルを PCLK でサンプリングし、指 定回数連続で Low だった場 合、要求を受け付け</p> <p>0101: POE11#端子入力のレベルを PCLK/2 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0110: POE11#端子入力のレベルを PCLK/4 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>	<p>POE11 モード選択ビット</p> <p>b3 b0</p> <p>0000: POE11#端子入力の立ち下 がりエッジまたは立ち上 りエッジで要求を受け付け</p> <p>0001: POE11#端子からの入力を PCLK/8 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0010: POE11#端子からの入力を PCLK/16 でサンプリング し、Low または High レベル が指定回数連続で検出され た場合、要求を受け付け</p> <p>0011: POE11#端子からの入力を PCLK/128 でサンプリング し、Low または High レベル が指定回数連続で検出され た場合、要求を受け付け</p> <p>0100: POE11#端子からの入力を PCLK でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0101: POE11#端子からの入力を PCLK/2 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0110: POE11#端子からの入力を PCLK/4 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>
	POE11M2[3:0]	<p>POE11 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0000: 16 回</p> <p>0001: 4 回</p> <p>0010: 8 回</p> <p>上記以外は設定しないでください</p>	<p>POE11 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0000: 16 回</p> <p>0001: 4 回</p> <p>0010: 8 回</p> <p>0011: 9 回</p> <p>0100: 10 回</p> <p>0101: 11 回</p> <p>0110: 12 回</p> <p>0111: 13 回</p> <p>1000: 14 回</p> <p>1001: 15 回</p> <p>上記以外は設定しないでください</p>
	INV	—	POE11#端子入力反転ビット

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ICSR7	POE12M[3:0]	<p>POE12 モード選択ビット</p> <p>b3 b0</p> <p>0000: POE12#端子入力の立ち下が リエッジで要求を受け付け</p> <p>0001: POE12#端子入力のレベルを PCLK/8 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0010: POE12#端子入力のレベルを PCLK/16 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0011: POE12#端子入力のレベルを PCLK/128 でサンプリング し、指定回数連続で Low だっ た 場合、要求を受け付け</p> <p>0100: POE12#端子入力のレベルを PCLK でサンプリングし、指 定回数連続で Low だった場 合、要求を受け付け</p> <p>0101: POE12#端子入力のレベルを PCLK/2 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>0110: POE12#端子入力のレベルを PCLK/4 でサンプリングし、 指定回数連続で Low だった 場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>	<p>POE12 モード選択ビット</p> <p>b3 b0</p> <p>0000: POE12#端子入力の立ち下 がりエッジまたは立ち上 りエッジで要求を受け付け</p> <p>0001: POE12#端子からの入力を PCLK/8 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0010: POE12#端子からの入力を PCLK/16 でサンプリング し、Low または High レベル が指定回数連続で検出され た場合、要求を受け付け</p> <p>0011: POE12#端子からの入力を PCLK/128 でサンプリング し、Low または High レベル が指定回数連続で検出され た場合、要求を受け付け</p> <p>0100: POE12#端子からの入力を PCLK でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0101: POE12#端子からの入力を PCLK/2 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>0110: POE12#端子からの入力を PCLK/4 でサンプリングし、 Low または High レベルが 指定回数連続で検出された 場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>
	POE12M2[3:0]	<p>POE12 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0000: 16 回</p> <p>0001: 4 回</p> <p>0010: 8 回</p> <p>上記以外は設定しないでください</p>	<p>POE12 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0000: 16 回</p> <p>0001: 4 回</p> <p>0010: 8 回</p> <p>0011: 9 回</p> <p>0100: 10 回</p> <p>0101: 11 回</p> <p>0110: 12 回</p> <p>0111: 13 回</p> <p>1000: 14 回</p> <p>1001: 15 回</p> <p>上記以外は設定しないでください</p>
	INV	—	POE12#端子入力反転ビット

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ICSR8	POE9M[3:0]	<p>POE9 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE9#端子入力の立ち下がりエッジで要求を受け付け</p> <p>0 0 0 1 : POE9#端子入力のレベルを PCLK/8 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 0 1 0 : POE9#端子入力のレベルを PCLK/16 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 0 1 1 : POE9#端子入力のレベルを PCLK/128 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 0 0 : POE9#端子入力のレベルを PCLK でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 0 1 : POE9#端子入力のレベルを PCLK/2 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>0 1 1 0 : POE9#端子入力のレベルを PCLK/4 でサンプリングし、指定回数連続で Low だった場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>	<p>POE9 モード選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : POE9#端子入力の立ち下がりエッジまたは立ち上がりエッジで要求を受け付け</p> <p>0 0 0 1 : POE9#端子からの入力を PCLK/8 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 0 1 0 : POE9#端子からの入力を PCLK/16 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 0 1 1 : POE9#端子からの入力を PCLK/128 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 0 0 : POE9#端子からの入力を PCLK でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 0 1 : POE9#端子からの入力を PCLK/2 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>0 1 1 0 : POE9#端子からの入力を PCLK/4 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け</p> <p>上記以外は設定しないでください</p>
	POE9M2[3:0]	<p>POE9 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>上記以外は設定しないでください</p>	<p>POE9 サンプリング回数選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : 16 回</p> <p>0 0 0 1 : 4 回</p> <p>0 0 1 0 : 8 回</p> <p>0 0 1 1 : 9 回</p> <p>0 1 0 0 : 10 回</p> <p>0 1 0 1 : 11 回</p> <p>0 1 1 0 : 12 回</p> <p>0 1 1 1 : 13 回</p> <p>1 0 0 0 : 14 回</p> <p>1 0 0 1 : 15 回</p> <p>上記以外は設定しないでください</p>
	INV	—	POE9#端子入力反転ビット
ICSR9	—	入力レベルコントロール/ ステータスレジスタ 9	—
ICSR10	—	入力レベルコントロール/ ステータスレジスタ 10	—

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
ALR5	OLSG1A	GTIOC8A 端子アクティブレベル設定ビット	—
	OLSG1B	GTIOC8B 端子アクティブレベル設定ビット	—
	OLSG2A	GTIOC9A 端子アクティブレベル設定ビット	—
	OLSG2B	GTIOC9B 端子アクティブレベル設定ビット	—
SPOER	GPT79HIZ	GPTW7~GPTW9 端子出力停止許可ビット 0 : 端子の出力を停止しない 1 : 端子の出力を停止する	GPTW7 端子出力停止許可ビット 0 : 端子の出力を停止しない 1 : 端子の出力を停止する
POECR3	GPT8ABZE	GTIOC8A/GTIOC8B 端子 ハインピーダンス許可ビット	—
	GPT9ABZE	GTIOC9A/GTIOC9B 端子 ハインピーダンス許可ビット	—
POECR4	IC9ADDMT34ZE	MTU3、MTU4 出力停止条件 POE13F 追加ビット	—
	IC10ADDMT34ZE	MTU3、MTU4 出力停止条件 POE14F 追加ビット	—
POECR4B	IC9ADDMT67ZE	MTU6、MTU7 出力停止条件 POE13F 追加ビット	—
	IC10ADDMT67ZE	MTU6、MTU7 出力停止条件 POE14F 追加ビット	—
POECR5	IC9ADDMT0ZE	MTU0 出力停止条件 POE13F 追加ビット	—
	IC10ADDMT0ZE	MTU0 出力停止条件 POE14F 追加ビット	—
POECR6	IC9ADDGPT01ZE	GPTW0、GPTW1 出力停止条件 POE13F 追加ビット	—
	IC10ADDGPT01ZE	GPTW0、GPTW1 出力停止条件 POE14F 追加ビット	—
POECR6B	IC9ADDGPT23ZE	GPTW2、GPTW3 出力停止条件 POE13F 追加ビット	—
	IC10ADDGPT23ZE	GPTW2、GPTW3 出力停止条件 POE14F 追加ビット	—
POECR8	IC9ADDMT9ZE	MTU9 出力停止条件 POE13F 追加ビット	—
	IC10ADDMT9ZE	MTU9 出力停止条件 POE14F 追加ビット	—
POECR9	IC9ADDGPT02ZE	GPTW0~GPTW2 出力停止条件 POE13F 追加ビット	—
	IC10ADDGPT02ZE	GPTW0~GPTW2 出力停止条件 POE14F 追加ビット	—
POECR10	—	ポートアウトプットイネーブル コントロールレジスタ 10 リセット後の初期値が異なります	ポートアウトプットイネーブル コントロールレジスタ 10
	IC9ADDGPT46ZE	GPTW4~GPTW6 出力停止条件 POE13F 追加ビット	—
	IC10ADDGPT46ZE	GPTW4~GPTW6 出力停止条件 POE14F 追加ビット	—

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
POECR11	—	ポートアウトプットイネーブル コントロールレジスタ 11 リセット後の初期値が異なります	ポートアウトプットイネーブル コントロールレジスタ 11
	CMADDGPT79ZE	GPTW7～GPTW9 出力停止条件 CFLAG 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 CFLAG 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC1ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE0F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 POE0F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC2ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE4F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 POE4F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC3ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE8F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 POE8F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC4ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE10F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 POE10F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC5ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE11F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 POE11F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC6ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE12F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 POE12F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC8ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE9F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする	GPTW7 出力停止条件 POE9F 追加ビット 0：出力停止制御条件に追加しない 1：出力停止制御条件に追加にする
	IC9ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE13F 追加ビット	—
	IC10ADDGPT79ZE	GPTW7～GPTW9 出力停止条件 POE14F 追加ビット	—
PMMCR3	—	ポートモードマスクコントロール レジスタ 3	—

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
M0SELR1	M0ASEL[3:0]	MTU0-A (MTIOC0A)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC0A 端子も出力 停止制御を行わない 0 0 0 1 : PB3 を MTIOC0A 端子として 出力停止制御を行う 0 0 1 0 : P31 を MTIOC0A 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU0-A (MTIOC0A)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC0A 端子も出力 停止制御を行わない 0 0 0 1 : PB3 を MTIOC0A 端子として 出力停止制御を行う 0 0 1 0 : P31 を MTIOC0A 端子として 出力停止制御を行う 0 0 1 1 : P70 を MTIOC0A 端子として 出力停止制御を行う 上記以外は設定しないでください
	M0BSEL[3:0]	MTU0-B (MTIOC0B)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC0B 端子も出力 停止制御を行わない 0 0 0 1 : PB2 を MTIOC0B 端子として 出力停止制御を行う 0 0 1 0 : P30 を MTIOC0B 端子として 出力停止制御を行う 0 0 1 1 : PC0 を MTIOC0B 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU0-B (MTIOC0B)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC0B 端子も出力 停止制御を行わない 0 0 0 1 : PB2 を MTIOC0B 端子として 出力停止制御を行う 0 0 1 0 : P30 を MTIOC0B 端子として 出力停止制御を行う 上記以外は設定しないでください
M0SELR2	M0CSEL[3:0]	MTU0-C (MTIOC0C)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC0C 端子も出力 停止制御を行わない 0 0 0 1 : PB1 を MTIOC0C 端子として 出力停止制御を行う 0 0 1 0 : P27 を MTIOC0C 端子として 出力停止制御を行う 0 0 1 1 : PC1 を MTIOC0C 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU0-C (MTIOC0C)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC0C 端子も出力 停止制御を行わない 0 0 0 1 : PB1 を MTIOC0C 端子として 出力停止制御を行う 0 0 1 0 : P27 を MTIOC0C 端子として 出力停止制御を行う 上記以外は設定しないでください
	M0DSEL[3:0]	MTU0-D (MTIOC0D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC0D 端子も出力 停止制御を行わない 0 0 0 1 : PB0 を MTIOC0D 端子として 出力停止制御を行う 0 0 1 1 : PC2 を MTIOC0D 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU0-D (MTIOC0D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC0D 端子も出力 停止制御を行わない 0 0 0 1 : PB0 を MTIOC0D 端子として 出力停止制御を行う 上記以外は設定しないでください

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
M3SELR	M3BSEL[3:0]	MTU3-B (MTIOC3B)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC3B 端子も出力 停止制御を行わない 0 0 0 1 : P71 を MTIOC3B 端子として 出力停止制御を行う 0 0 1 0 : P12 を MTIOC3B 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU3-B (MTIOC3B)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC3B 端子も出力 停止制御を行わない 0 0 0 1 : P71 を MTIOC3B 端子として 出力停止制御を行う 上記以外は設定しないでください
	M3DSEL[3:0]	MTU3-D (MTIOC3D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC3D 端子も出力 停止制御を行わない 0 0 0 1 : P74 を MTIOC3D 端子として 出力停止制御を行う 0 0 1 0 : P15 を MTIOC3D 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU3-D (MTIOC3D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC3D 端子も出力 停止制御を行わない 0 0 0 1 : P74 を MTIOC3D 端子として 出力停止制御を行う 上記以外は設定しないでください
M4SELR1	M4ASEL[3:0]	MTU4-A (MTIOC4A)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC4A 端子も出力 停止制御を行わない 0 0 0 1 : P72 を MTIOC4A 端子として 出力停止制御を行う 0 0 1 0 : P13 を MTIOC4A 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU4-A (MTIOC4A)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC4A 端子も出力 停止制御を行わない 0 0 0 1 : P72 を MTIOC4A 端子として 出力停止制御を行う 上記以外は設定しないでください
	M4CSEL[3:0]	MTU4-C (MTIOC4C)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC4C 端子も出力 停止制御を行わない 0 0 0 1 : P75 を MTIOC4C 端子として 出力停止制御を行う 0 0 1 0 : P16 を MTIOC4C 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU4-C (MTIOC4C)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC4C 端子も出力 停止制御を行わない 0 0 0 1 : P75 を MTIOC4C 端子として 出力停止制御を行う 上記以外は設定しないでください
M4SELR2	M4BSEL[3:0]	MTU4-B (MTIOC4B)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC4B 端子も出力 停止制御を行わない 0 0 0 1 : P73 を MTIOC4B 端子として 出力停止制御を行う 0 0 1 0 : P14 を MTIOC4B 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU4-B (MTIOC4B)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC4B 端子も出力 停止制御を行わない 0 0 0 1 : P73 を MTIOC4B 端子として 出力停止制御を行う 上記以外は設定しないでください

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
M4SELR2	M4DSEL[3:0]	MTU4-D (MTIOC4D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC4D 端子も出力 停止制御を行わない 0 0 0 1 : P76 を MTIOC4D 端子として 出力停止制御を行う 0 0 1 0 : P17 を MTIOC4D 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU4-D (MTIOC4D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC4D 端子も出力 停止制御を行わない 0 0 0 1 : P76 を MTIOC4D 端子として 出力停止制御を行う 上記以外は設定しないでください
M9SELR1	M9ASEL[3:0]	MTU9-A (MTIOC9A)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC9A 端子も出力 停止制御を行わない 0 0 0 1 : PD7 を MTIOC9A 端子として 出力停止制御を行う 0 0 1 0 : P21 を MTIOC9A 端子として 出力停止制御を行う 0 0 1 1 : P00 を MTIOC9A 端子として 出力停止制御を行う 0 1 0 0 : P26 を MTIOC9A 端子として 出力停止制御を行う 0 1 0 1 : P35 を MTIOC9A 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU9-A (MTIOC9A)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC9A 端子も出力 停止制御を行わない 0 0 0 1 : PD7 を MTIOC9A 端子として 出力停止制御を行う 0 0 1 0 : P21 を MTIOC9A 端子として 出力停止制御を行う 0 0 1 1 : P00 を MTIOC9A 端子として 出力停止制御を行う 上記以外は設定しないでください
	M9BSEL[3:0]	MTU9-B (MTIOC9B)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC9B 端子も出力 停止制御を行わない 0 0 0 1 : PE0 を MTIOC9B 端子として 出力停止制御を行う 0 0 1 0 : PC4 を MTIOC9B 端子として 出力停止制御を行う 0 0 1 1 : P10 を MTIOC9B 端子として 出力停止制御を行う 0 1 0 0 : P22 を MTIOC9B 端子として 出力停止制御を行う 0 1 0 1 : P34 を MTIOC9B 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU9-B (MTIOC9B)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC9B 端子も出力 停止制御を行わない 0 0 0 1 : PE0 を MTIOC9B 端子として 出力停止制御を行う 0 0 1 1 : P10 を MTIOC9B 端子として 出力停止制御を行う 0 1 0 0 : P22 を MTIOC9B 端子として 出力停止制御を行う 上記以外は設定しないでください

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
M9SELR2	M9CSEL[3:0]	MTU9-C (MTIOC9C)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC9C 端子も出力 停止制御を行わない 0 0 0 1 : PD6 を MTIOC9C 端子として 出力停止制御を行う 0 0 1 0 : P20 を MTIOC9C 端子として 出力停止制御を行う 0 0 1 1 : P01 を MTIOC9C 端子として 出力停止制御を行う 0 1 0 0 : P25 を MTIOC9C 端子として 出力停止制御を行う 0 1 0 1 : PC6 を MTIOC9C 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU9-C (MTIOC9C)端子選択ビット b3 b0 0 0 0 0 : どの MTIOC9C 端子も出力 停止制御を行わない 0 0 0 1 : PD6 を MTIOC9C 端子として 出力停止制御を行う 0 0 1 0 : P20 を MTIOC9C 端子として 出力停止制御を行う 0 0 1 1 : P01 を MTIOC9C 端子として 出力停止制御を行う 上記以外は設定しないでください
	M9DSEL[3:0]	MTU9-D (MTIOC9D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC9D 端子も出力 停止制御を行わない 0 0 0 1 : PE1 を MTIOC9D 端子として 出力停止制御を行う 0 0 1 0 : PC3 を MTIOC9D 端子として 出力停止制御を行う 0 0 1 1 : PE5 を MTIOC9D 端子として 出力停止制御を行う 0 1 0 0 : P11 を MTIOC9D 端子として 出力停止制御を行う 0 1 0 1 : PC5 を MTIOC9D 端子として 出力停止制御を行う 上記以外は設定しないでください	MTU9-D (MTIOC9D)端子選択ビット b7 b4 0 0 0 0 : どの MTIOC9D 端子も出力 停止制御を行わない 0 0 0 1 : PE1 を MTIOC9D 端子として 出力停止制御を行う 0 0 1 0 : PN7 を MTIOC9D 端子として 出力停止制御を行う 0 0 1 1 : PE5 を MTIOC9D 端子として 出力停止制御を行う 0 1 0 0 : P11 を MTIOC9D 端子として 出力停止制御を行う 上記以外は設定しないでください
G0SELR	G0ASEL[3:0]	GPTW0-A (GTIOC0A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC0A 端子も出力 停止制御を行わない 0 0 0 1 : P71 を GTIOC0A 端子として 出力停止制御を行う 0 0 1 0 : PD7 を GTIOC0A 端子として 出力停止制御を行う 0 0 1 1 : P12 を GTIOC0A 端子として 出力停止制御を行う 0 1 0 0 : PD2 を GTIOC0A 端子として 出力停止制御を行う 0 1 0 1 : PG1 を GTIOC0A 端子として 出力停止制御を行う 上記以外は設定しないでください	GPTW0-A (GTIOC0A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC0A 端子も出力 停止制御を行わない 0 0 0 1 : P71 を GTIOC0A 端子として 出力停止制御を行う 0 0 1 0 : PD7 を GTIOC0A 端子として 出力停止制御を行う 0 1 0 0 : PD2 を GTIOC0A 端子として 出力停止制御を行う 上記以外は設定しないでください

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
G0SELR	G0BSEL[3:0]	GPTW0-B (GTIOC0B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC0B 端子も出力停止制御を行わない 0 0 0 1 : P74 を GTIOC0B 端子として出力停止制御を行う 0 0 1 0 : PD6 を GTIOC0B 端子として出力停止制御を行う 0 0 1 1 : P15 を GTIOC0B 端子として出力停止制御を行う 0 1 0 0 : PD1 を GTIOC0B 端子として出力停止制御を行う 0 1 0 1 : PG2 を GTIOC0B 端子として出力停止制御を行う 上記以外は設定しないでください	GPTW0-B (GTIOC0B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC0B 端子も出力停止制御を行わない 0 0 0 1 : P74 を GTIOC0B 端子として出力停止制御を行う 0 0 1 0 : PD6 を GTIOC0B 端子として出力停止制御を行う 0 1 0 0 : PD1 を GTIOC0B 端子として出力停止制御を行う 上記以外は設定しないでください
G1SELR	G1ASEL[3:0]	GPTW1-A (GTIOC1A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC1A 端子も出力停止制御を行わない 0 0 0 1 : P72 を GTIOC1A 端子として出力停止制御を行う 0 0 1 0 : PD5 を GTIOC1A 端子として出力停止制御を行う 0 0 1 1 : P13 を GTIOC1A 端子として出力停止制御を行う 0 1 0 0 : PD0 を GTIOC1A 端子として出力停止制御を行う 0 1 0 1 : PK2 を GTIOC1A 端子として出力停止制御を行う 上記以外は設定しないでください	GPTW1-A (GTIOC1A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC1A 端子も出力停止制御を行わない 0 0 0 1 : P72 を GTIOC1A 端子として出力停止制御を行う 0 0 1 0 : PD5 を GTIOC1A 端子として出力停止制御を行う 0 1 0 0 : PD0 を GTIOC1A 端子として出力停止制御を行う 上記以外は設定しないでください
	G1BSEL[3:0]	GPTW1-B (GTIOC1B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC1B 端子も出力停止制御を行わない 0 0 0 1 : P75 を GTIOC1B 端子として出力停止制御を行う 0 0 1 0 : PD4 を GTIOC1B 端子として出力停止制御を行う 0 0 1 1 : P16 を GTIOC1B 端子として出力停止制御を行う 0 1 0 0 : PB7 を GTIOC1B 端子として出力停止制御を行う 0 1 0 1 : PG0 を GTIOC1B 端子として出力停止制御を行う 上記以外は設定しないでください	GPTW1-B (GTIOC1B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC1B 端子も出力停止制御を行わない 0 0 0 1 : P75 を GTIOC1B 端子として出力停止制御を行う 0 0 1 0 : PD4 を GTIOC1B 端子として出力停止制御を行う 0 1 0 0 : PB7 を GTIOC1B 端子として出力停止制御を行う 上記以外は設定しないでください

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
G2SELR	G2ASEL[3:0]	GPTW2-A (GTIOC2A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC2A 端子も出力 停止制御を行わない 0 0 0 1 : P73 を GTIOC2A 端子として 出力停止制御を行う 0 0 1 0 : PD3 を GTIOC2A 端子として 出力停止制御を行う 0 0 1 1 : P14 を GTIOC2A 端子として 出力停止制御を行う 0 1 0 0 : PB6 を GTIOC2A 端子として 出力停止制御を行う 0 1 0 1 : PK0 を GTIOC2A 端子として 出力停止制御を行う 上記以外は設定しないでください	GPTW2-A (GTIOC2A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC2A 端子も出力 停止制御を行わない 0 0 0 1 : P73 を GTIOC2A 端子として 出力停止制御を行う 0 0 1 0 : PD3 を GTIOC2A 端子として 出力停止制御を行う 0 1 0 0 : PB6 を GTIOC2A 端子として 出力停止制御を行う 上記以外は設定しないでください
	G2BSEL[3:0]	GPTW2-B (GTIOC2B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC2B 端子も出力 停止制御を行わない 0 0 0 1 : P76 を GTIOC2B 端子として 出力停止制御を行う 0 0 1 0 : PD2 を GTIOC2B 端子として 出力停止制御を行う 0 0 1 1 : P17 を GTIOC2B 端子として 出力停止制御を行う 0 1 0 0 : PB5 を GTIOC2B 端子として 出力停止制御を行う 0 1 0 1 : PK1 を GTIOC2B 端子として 出力停止制御を行う 上記以外は設定しないでください	GPTW2-B (GTIOC2B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC2B 端子も出力 停止制御を行わない 0 0 0 1 : P76GTIOC2B 端子として 出力停止制御を行う 0 0 1 0 : PD2 を GTIOC2B 端子として 出力停止制御を行う 0 1 0 0 : PB5 を GTIOC2B 端子として 出力停止制御を行う 上記以外は設定しないでください
G3SELR	G3ASEL[3:0]	GPTW3-A (GTIOC3A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC3A 端子も出力 停止制御を行わない 0 0 0 1 : P32 を GTIOC3A 端子として 出力停止制御を行う 0 0 1 0 : PD1 を GTIOC3A 端子として 出力停止制御を行う 0 0 1 1 : PE5 を GTIOC3A 端子として 出力停止制御を行う 0 1 0 0 : PD7 を GTIOC3A 端子として 出力停止制御を行う 上記以外は設定しないでください	PTW3-A (GTIOC3A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC3A 端子も出力 停止制御を行わない 0 0 0 1 : P32 を GTIOC3A 端子として 出力停止制御を行う 0 0 1 0 : PD1 を GTIOC3A 端子として 出力停止制御を行う 0 0 1 1 : PE5 を GTIOC3A 端子として 出力停止制御を行う 0 1 0 0 : PD7 を GTIOC3A 端子として 出力停止制御を行う 0 1 0 1 : PB6 を GTIOC3A 端子として 出力停止制御を行う 0 1 1 0 : P10 を GTIOC3A 端子として 出力停止制御を行う 上記以外は設定しないでください

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
G3SELR	G3BSEL[3:0]	GPTW3-B (GTIOC3B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC3B 端子も出力 停止制御を行わない 0 0 0 1 : P33 を GTIOC3B 端子として 出力停止制御を行う 0 0 1 0 : PD0 を GTIOC3B 端子として 出力停止制御を行う 0 0 1 1 : P11 を GTIOC3B 端子として 出力停止制御を行う 0 1 0 0 : PD6 を GTIOC3B 端子として 出力停止制御を行う 上記以外は設定しないでください	GPTW3-B (GTIOC3B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC3B 端子も出力 停止制御を行わない 0 0 0 1 : P33 を GTIOC3B 端子として 出力停止制御を行う 0 0 1 0 : PD0 を GTIOC3B 端子として 出力停止制御を行う 0 0 1 1 : P11 を GTIOC3B 端子として 出力停止制御を行う 0 1 0 0 : PD6 を GTIOC3B 端子として 出力停止制御を行う 0 1 0 1 : PB5 を GTIOC3B 端子として 出力停止制御を行う 上記以外は設定しないでください
G7SELR	G7BSEL[3:0]	GPTW7-A (GTIOC7A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC7A 端子も出力 停止制御を行わない 0 0 0 1 : P95 を GTIOC7A 端子として 出力停止制御を行う 0 0 1 0 : P12 を GTIOC7A 端子として 出力停止制御を行う 上記以外は設定しないでください	GPTW7-A (GTIOC7A)端子選択ビット b3 b0 0 0 0 0 : どの GTIOC7A 端子も出力 停止制御を行わない 0 0 0 1 : P95 を GTIOC7A 端子として 出力停止制御を行う 0 0 1 0 : PB2 を GTIOC7A 端子として 出力停止制御を行う 0 0 1 1 : P32 を GTIOC7A 端子として 出力停止制御を行う 0 1 0 0 : PD5 を GTIOC7A 端子として 出力停止制御を行う 上記以外は設定しないでください
	G7ASEL[3:0]	GPTW7-B (GTIOC7B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC7B 端子も出力 停止制御を行わない 0 0 0 1 : P92 を GTIOC7B 端子として 出力停止制御を行う 0 0 1 0 : P15 を GTIOC7B 端子として 出力停止制御を行う 上記以外は設定しないでください	GPTW7-B (GTIOC7B)端子選択ビット b7 b4 0 0 0 0 : どの GTIOC7B 端子も出力 停止制御を行わない 0 0 0 1 : P92 を GTIOC7B 端子として 出力停止制御を行う 0 0 1 0 : PB1 を GTIOC7B 端子として 出力停止制御を行う 0 0 1 1 : P33 を GTIOC7B 端子として 出力停止制御を行う 0 1 0 0 : PD3 を GTIOC7B 端子として 出力停止制御を行う 上記以外は設定しないでください
G8SELR	—	GPTW8 端子選択レジスタ	—
G9SELR	—	GPTW9 端子選択レジスタ	—
IMCR0	—	—	入力信号マスク制御レジスタ 0
IMCR1	—	—	入力信号マスク制御レジスタ 1
IMCR2	—	—	入力信号マスク制御レジスタ 2
IMCR3	—	—	入力信号マスク制御レジスタ 3
IMCR4	—	—	入力信号マスク制御レジスタ 4
IMCR5	—	—	入力信号マスク制御レジスタ 5
IMCR6	—	—	入力信号マスク制御レジスタ 6

レジスタ	ビット	RX66T(POE3B)	RX26T(POE3D)
IMCR9	—	—	入力信号マスク制御レジスタ 9
IMCR10	—	—	入力信号マスク制御レジスタ 10
IMCR11	—	—	入力信号マスク制御レジスタ 11
IMCR12	—	—	入力信号マスク制御レジスタ 12
IMCR13	—	—	入力信号マスク制御レジスタ 13
IMCR14	—	—	入力信号マスク制御レジスタ 14

2.16 汎用 PWM タイマ

表 2.51 に汎用 PWM タイマの概要比較を、表 2.52 に汎用 PWM タイマのレジスタ比較を示します。

表 2.51 汎用 PWM タイマの概要比較

項目	RX66T(GPTW)	RX26T(GPTW ^a)
機能	<ul style="list-style-type: none"> 32 ビット× 10 チャンネル 各カウンタは、アップカウントもしくはダウンカウント(のこぎり波)、アップダウンカウント(三角波) チャンネルごとに独立したクロックソースを選択可能 チャンネルごとに 2 本の入出力端子 チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 チャンネルごとにフレーム周期用レジスタを搭載(オーバフロー /アンダフローで割り込み可能) PWM 動作の際にデッドタイム生成が可能 任意のチャンネルのカウントを同時スタート/ストップ/クリア可能 ELC 設定により、最大 8 つの ELC イベントによるカウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 2 本の入力信号の状態を検出し、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 最大 4 本の外部トリガにより、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 POEG からの出力停止要求による出力ネゲート制御機能 A/D 変換開始トリガ生成機能 コンペアマッチ A~F イベント信号、オーバフロー /アンダフローイベント信号を ELC へ出力可能 インプットキャプチャ入力にはノイズフィルタ機能を選択可能 	<ul style="list-style-type: none"> 32 ビット× 8 チャンネル 各カウンタは、アップカウントもしくはダウンカウント(のこぎり波)、アップダウンカウント(三角波) チャンネルごとに独立したクロックソースを選択可能 チャンネルごとに 2 本の入出力端子 チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 チャンネルごとにフレーム周期用レジスタを搭載(オーバフロー /アンダフローで割り込み可能) PWM 動作の際にデッドタイム生成が可能 PWM 出力 100%/0%近傍のデューティを高精度に生成可能 アウトプットコンペア動作時にコンペアレジスタの設定を即時反映し、デッドタイムを確保した PWN 波形を生成可能 任意のチャンネルのカウントを同時スタート/ストップ/クリア可能 ELC 設定により、最大 8 つの ELC イベントによるカウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 2 本の入力信号の状態を検出し、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 最大 4 本の外部トリガにより、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 デッドタイムエラー、POEG からの出力停止要求による出力ネゲート制御機能 A/D 変換開始トリガ生成機能 コンペアマッチ A~F イベント信号、オーバフロー /アンダフローイベント信号を ELC へ出力可能 インプットキャプチャ入力にはノイズフィルタ機能を選択可能

項目	RX66T(GPTW)	RX26T(GPTW _a)
機能	<ul style="list-style-type: none"> バスクロック : PCLKA、 GPTW カウント基準クロック : PCLKC 周波数比 PCLKA : PCLKC = 1 : N (N = 1/2) 	<ul style="list-style-type: none"> 周期カウント機能 外部入力のパルス幅測定機能 チャンネル間でコンペアマッチ出力の論理演算が可能 チャンネル間で同期セット/クリア/インプット キャプチャが可能 バスクロック : PCLKA、 GPTW_a カウント基準クロック : PCLKC 周波数比 PCLKA : PCLKC = 1 : N (N = 1/2)

表 2.52 汎用 PWM タイマのレジスタ比較

レジスタ	ビット	RX66T(GPTW)	RX26T(GPTW _a)
GTSTR	CSTR8	チャンネル 8 カウントスタートビット	—
	CSTR9	チャンネル 9 カウントスタートビット	—
GTSTP	CSTOP8	チャンネル 8 カウントストップビット	—
	CSTOP9	チャンネル 9 カウントストップビット	—
GTCLR	CCLR8	チャンネル 8 カウンタクリアビット	—
	CCLR9	チャンネル 9 カウンタクリアビット	—
GTSSR	—	汎用 PWM タイマスタート要因 セレクトレジスタ(n = 0~9)	汎用 PWM タイマスタート要因 セレクトレジスタ(n = 0~7)
GTPSR	—	汎用 PWM タイマストップ要因 セレクトレジスタ(n = 0~9)	汎用 PWM タイマストップ要因 セレクトレジスタ(n = 0~7)
GTCSR	—	汎用 PWM タイマクリア要因 セレクトレジスタ(n = 0~9)	汎用 PWM タイマクリア要因 セレクトレジスタ(n = 0~7)
	CSCMSC[2:0]	—	コンペアマッチ/インプットキャプチャ /同期クリアクリア要因カウンタ クリア許可ビット
	CP1CCE	—	相補 PWM モード 1 山要因カウンタ クリア許可ビット
GTUPSR	—	汎用 PWM タイマカウントアップ要因 セレクトレジスタ(n = 0~9)	汎用 PWM タイマカウントアップ要 因セレクトレジスタ(n = 0~7)
	USILVL[3:0]	—	外部入力レベル要因カウントアップ 許可ビット
GTDNSR	—	汎用 PWM タイマカウントダウン 要因セレクトレジスタ(n = 0~9)	汎用 PWM タイマカウントダウン 要因セレクトレジスタ(n = 0~7)
	DSILVL[3:0]	—	外部入力レベル要因カウントダウン 許可ビット
GTICASR	—	汎用 PWM タイマインプット キャプチャ要因セレクトレジスタ A (n = 0~9)	汎用 PWM タイマインプット キャプチャ要因セレクトレジスタ A (n = 0~7)
	ASOC	—	他チャンネル要因 GTCCRA インプット キャプチャ許可ビット
GTICBSR	—	汎用 PWM タイマインプット キャプチャ要因セレクトレジスタ B (n = 0~9)	汎用 PWM タイマインプット キャプチャ要因セレクトレジスタ B (n = 0~7)
	BSOC	—	他チャンネル要因 GTCCRB インプット キャプチャ許可ビット
GTCR	ICDS	—	カウント停止時インプットキャ プチャ動作選択ビット
	SCGTIOC	—	GTIOC 入力要因同期クリア許 可ビット

レジスタ	ビット	RX66T(GPTW)	RX26T(GPTW _a)
GTCR	SSOGRP[1:0]	—	同期セット/クリアグループ選択ビット
	SSCEN	—	同期セット/リセット許可ビット
	MD[2:0](RX66T) MD[3:0](RX26T)	<p>モード選択ビット</p> <p>b18 b16</p> <p>0 0 0 : のこぎり波 PWM モード (シングル/ダブルバッファ可能)</p> <p>0 0 1 : のこぎり波ワンショット パルスモード (バッファ動作固定)</p> <p>0 1 0 : 設定しないでください</p> <p>0 1 1 : 設定しないでください</p> <p>1 0 0 : 三角波 PWM モード 1 (谷 32 ビット転送) (シングル/ダブルバッファ可能)</p> <p>1 0 1 : 三角波 PWM モード 2 (山/谷 32 ビット転送) (シングル/ダブルバッファ可能)</p> <p>1 1 0 : 三角波 PWM モード 3 (谷 64 ビット転送) (バッファ動作固定)</p> <p>1 1 1 : 設定しないでください</p>	<p>モード選択ビット</p> <p>b19 b16</p> <p>0 0 0 0 : のこぎり波 PWM モード 1(シングル/ ダブルバッファ可能)</p> <p>0 0 0 1 : のこぎり波ワンショット パルスモード (バッファ動作固定)</p> <p>0 0 1 0 : のこぎり波 PWM モード 2(シングル/ ダブルバッファ可能)</p> <p>0 0 1 1 : 設定しないでください</p> <p>0 1 0 0 : 三角波 PWM モード 1 (谷 32 ビット転送) (シングル/ダブル バッファ可能)</p> <p>0 1 0 1 : 三角波 PWM モード 2 (山/谷 32 ビット転送) (シングル/ダブル バッファ可能)</p> <p>0 1 1 0 : 三角波 PWM モード 3 (谷 64 ビット転送) (バッファ動作固定)</p> <p>0 1 1 1 : 設定しないでください</p> <p>1 0 0 0 : 設定しないでください</p> <p>1 0 0 1 : 設定しないでください</p> <p>1 0 1 0 : 設定しないでください</p> <p>1 0 1 1 : 設定しないでください</p> <p>1 1 0 0 : 相補 PWM モード 1 (山転送)</p> <p>1 1 0 1 : 相補 PWM モード 2 (谷転送)</p> <p>1 1 1 0 : 相補 PWM モード 3 (山/谷転送)</p> <p>1 1 1 1 : 相補 PWM モード 4 (即時転送)</p>

レジスタ	ビット	RX66T(GPTW)	RX26T(GPTW _a)
GTCR	TPCS[3:0]	タイマプリスケラ選択ビット b26 b23 0 0 0 0 : PCLKC 0 0 0 1 : PCLKC/2 0 0 1 0 : PCLKC/4 0 0 1 1 : PCLKC/8 0 1 0 0 : PCLKC/16 0 1 0 1 : PCLKC/32 0 1 1 0 : PCLKC/64 0 1 1 1 : 設定しないでください 1 0 0 0 : PCLKC/256 1 0 0 1 : 設定しないでください 1 0 1 0 : PCLKC/1024 1 0 1 1 : 設定しないでください 1 1 0 0 : GTETRGA (POEG 経由) 1 1 0 1 : GTETRGA (POEG 経由) 1 1 1 0 : GTETRG (POEG 経由) 1 1 1 1 : GTETRGD (POEG 経由)	タイマプリスケラ選択ビット b26 b23 0 0 0 0 : PCLKC 0 0 0 1 : PCLKC/2 0 0 1 0 : PCLKC/4 0 0 1 1 : PCLKC/8 0 1 0 0 : PCLKC/16 0 1 0 1 : PCLKC/32 0 1 1 0 : PCLKC/64 0 1 1 1 : PCLKC/128 1 0 0 0 : PCLKC/256 1 0 0 1 : PCLKC/512 1 0 1 0 : PCLKC/1024 1 0 1 1 : 設定しないでください 1 1 0 0 : GTETRGA (POEG 経由) 1 1 0 1 : GTETRGA (POEG 経由) 1 1 1 0 : GTETRG (POEG 経由) 1 1 1 1 : GTETRGD (POEG 経由)
	CKEG[1:0]	—	クロックエッジ選択ビット
GTUDDTYC	—	汎用 PWM タイマカウンタ方向、 デューティ設定レジスタ(n = 0~9)	汎用 PWM タイマカウンタ方向、 デューティ設定レジスタ(n = 0~7)
GTIOR	—	汎用 PWM タイマ I/O 制御レジスタ (n = 0~9)	汎用 PWM タイマ I/O 制御レジスタ (n = 0~7)
	CPSCIR	—	相補 PWM モード同期クリア初期 出力抑止ビット
	OAEODC	—	GTCCRA レジスタコンペアマッチ時 周期の終わり出力設定無効ビット
	PSYE	—	PWM 周期同期出力許可ビット
GTINTAD	GTINTA	GTCCRA レジスタコンペアマッチ/ インプットキャプチャ割り込み許可 ビット	—
	GTINTB	GTCCRB レジスタコンペアマッチ/ インプットキャプチャ割り込み許可 ビット	—
	GTINTC	GTCCRC レジスタコンペアマッチ 割り込み許可ビット	—
	GTINTD	GTCCRD レジスタコンペアマッチ 割り込み許可ビット	—
	GTINTE	GTCCRE レジスタコンペアマッチ 割り込み許可ビット	—
	GTINTF	GTCCRF レジスタコンペアマッチ 割り込み許可ビット	—
	GTINTPR[1:0]	GTPR レジスタコンペアマッチ 割り込み許可ビット	—
	SCFA	—	GTCCRA レジスタコンペアマッチ/ インプットキャプチャ要因同期クリア 許可ビット
	SCFB	—	GTCCRB レジスタコンペアマッチ/ インプットキャプチャ要因同時クリア 許可ビット

レジスタ	ビット	RX66T(GPTW)	RX26T(GPTW _a)
GTINTAD	SCFC	—	GTCCRC レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFD	—	GTCCRD レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFE	—	GTCCRE レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFF	—	GTCCRF レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFPO	—	オーバフロー要因同時クリア許可 ビット
	SCFPU	—	アンダフロー要因同時クリア許可 ビット
	GTINTPC	—	サイクルカウント機能終了割り込み 許可ビット
GTST	TCFA	—	コンペアマッチ/インプットキャプチャ フラグ A
	TCFB	—	コンペアマッチ/インプットキャプチャ フラグ B
	TCFC	—	コンペアマッチフラグ C
	TCFD	—	コンペアマッチフラグ D
	TCFE	—	コンペアマッチフラグ E
	TCFF	—	コンペアマッチフラグ F
	TCFPO	—	オーバフローフラグ
	TCFPU	—	アンダフローフラグ
	PCF	—	周期カウント機能終了フラグ
GTBER	DBRTSCA	—	GTCCRA レジスタのダブルバッファ リピート動作期間選択ビット
	DBRTSCB	—	GTCCRB レジスタのダブルバッファ リピート動作期間選択ビット
	DBRTEADA	—	GTADTRA レジスタのダブルバッファ リピート動作許可ビット
	DBRTSADA	—	GTADTRA レジスタのダブルバッファ リピート期間選択ビット
	DBRTEADB	—	GTADTRB レジスタのダブルバッファ リピート動作許可ビット
	DBRTSADB	—	GTADTRB レジスタのダブルバッファ リピート期間選択ビット

レジスタ	ビット	RX66T(GPTW)	RX26T(GPTW _a)
GTBER	ADTTA[1:0]	GTADTRA レジスタのバッファ転送 タイミング選択ビット <ul style="list-style-type: none"> 三角波の場合 b25 b24 0 0: 転送しない 0 1: (山)で転送 1 0: (谷)で転送 1 1: (谷/山)両方で転送 のこぎり波の場合 b25 b24 0 0: 転送しない 0 0 以外: アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで 転送 	GTADTRA レジスタのバッファ転送 タイミング選択ビット <ul style="list-style-type: none"> 三角波、相補 PWM モードの場合 b25 b24 0 0: 転送しない 0 1: (山)で転送 1 0: (谷)で転送 1 1: (谷/山)両方で転送 のこぎり波の場合 b25 b24 0 0: 転送しない 0 0 以外: アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで 転送
	ADTTB[1:0]	GTADTRB レジスタのバッファ転送 タイミング選択ビット <ul style="list-style-type: none"> 三角波の場合 b29 b28 0 0: 転送しない 0 1: (山)で転送 1 0: (谷)で転送 1 1: (谷/山)両方で転送 のこぎり波の場合 b29 b28 0 0: 転送しない 0 0 以外: アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで 転送 	GTADTRB レジスタのバッファ転送 タイミング選択ビット <ul style="list-style-type: none"> 三角波、相補 PWM モードの場合 b29 b28 0 0: 転送しない 0 1: (山)で転送 1 0: (谷)で転送 1 1: (谷/山)両方で転送 のこぎり波の場合 b29 b28 0 0: 転送しない 0 0 以外: アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで 転送
GTICLF	—	—	汎用 PWM タイマチャンネル間論理演算レジスタ
GTPC	—	—	汎用 PWM タイマサイクルカウントレジスタ
GTADCMSC	—	—	汎用 PWM タイマ A/D 変換開始要求コンペアマッチ間引き設定レジスタ
GTADCMSS	—	—	汎用 PWM タイマ A/D 変換開始要求コンペアマッチ間引き設定レジスタ
GTSECSR	SECSEL8	チャンネル 8 動作許可ビット同時制御 チャンネル選択ビット	—
	SECSEL9	チャンネル 9 動作許可ビット同時制御 チャンネル選択ビット	—
GTSECR	SPCE	—	周期カウント機能同時許可ビット
	SSCE	—	同期セット/クリア同時許可ビット
	SPCD	—	周期カウント機能同時禁止ビット
	SSCD	—	同期セット/クリア同時禁止ビット

レジスタ	ビット	RX66T(GPTW)	RX26T(GPTW ^a)
GTBER2	—	—	汎用 PWM タイマバッファ イネーブルレジスタ 2
GTOLBR	—	—	汎用 PWM タイマ出力レベル バッファレジスタ
GTICCR	—	—	汎用 PWM タイマのチャネル間連携 インプットキャプチャ制御レジスタ
OPSCR	—	—	出力位相スイッチ制御レジスタ

2.17 高分解能 PWM 波形生成回路

表 2.53 に高分解能 PWM 波形生成回路の概要比較を示します。

表 2.53 高分解能 PWM 波形生成回路の概要比較

項目	RX66T(HRPWM)	RX26T(HRPWM)
機能	<ul style="list-style-type: none"> 最大 4 チャンネルの相補 PWM 波形を高分解能化 DLL (Delay Locked Loop)回路により、PCLKC 周期の 1/32 (最小約 195ps)の高分解能を実現 PWM 波形の立ち上がり、および立ち下がりタイミングを個別に調整可能 HRPWM をバイパスして GPTW が生成した波形をそのまま出力することも可能 	<ul style="list-style-type: none"> 最大 4 チャンネルの相補 PWM 波形を高分解能化 DLL (Delay Locked Loop)回路により、PCLKC 周期の 1/32 (最小約 260ps)の高分解能を実現 PWM 波形の立ち上がり、および立ち下がりタイミングを個別に調整可能 HRPWM をバイパスして GPTW が生成した波形をそのまま出力することも可能
動作周波数($f(\text{PCLKC})$)	80~ 160 MHz	80~120MHz

2.18 ウォッチドッグタイマ

表 2.54 にウォッチドッグタイマのレジスタ比較を示します。

表 2.54 ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX66T(WDTA)	RX26T(WDTA)
WDTRCR	RSTIRQS	リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求出力を許可 1 : リセット出力を許可	リセット割り込み要求選択ビット 0 : ノンマスクابل割り込み要求、またはマスクابل割り込み要求を出力 1 : リセット信号を出力

2.19 GPTWa 用ポートアウトプットイネーブル

表 2.55 に GPTWa 用ポートアウトプットイネーブルの概要比較を、表 2.56 に GPTWa 用ポートアウトプットイネーブルのレジスタ比較を示します。

表 2.55 GPTWa 用ポートアウトプットイネーブルの概要比較

項目	RX66T(POEG)	RX26T(POEG)
入力レベルまたはエッジ検出による停止要求	<ul style="list-style-type: none"> GTETRn 端子(n = A~D)の入力レベル検出によって、POEGn.PIDF フラグがセットされた場合、GPTW に出力停止要求を発行 GTETRn 端子の入力レベル検出から直接 GPTW に出力停止要求を発行 	<ul style="list-style-type: none"> GTETRn 端子(n = A~D)の入力レベル またはエッジ検出によって、POEGn.PIDF フラグがセットされた場合、GPTWa に出力停止要求を発行 GTETRn 端子の入力レベル検出から直接 GPTWa に出力停止要求を発行
GPTW(RX66T)、GPTWa(RX26T)からの出力停止信号による停止要求	<ul style="list-style-type: none"> GPTW が GTIOCA と GTIOCB 端子の同時アクティブレベル(High レベル、Low レベル)を検出し、POEGn.IOCF フラグがセットされた場合、GPTW に出力停止要求を発行 GPTW がデッドタイムエラーを検出し、POEGn.IOCF フラグがセットされた場合、GPTW に出力停止要求を発行 	<ul style="list-style-type: none"> GPTWa が GTIOCA と GTIOCB 端子の同時アクティブレベル(High レベル、Low レベル)を検出し、POEGn.IOCF フラグがセットされた場合、GPTWa に出力停止要求を発行 GPTWa がデッドタイムエラーを検出し、POEGn.IOCF フラグがセットされた場合、GPTWa に出力停止要求を発行
コンパレータ検出による停止要求	<ul style="list-style-type: none"> コンパレータエッジ検出によって、POEGn.IOCF フラグがセットされた場合、GPTW に出力停止要求を発行 コンパレータレベル検出から直接 GPTW に出力停止要求を発行 	<ul style="list-style-type: none"> コンパレータエッジ検出によって、POEGn.IOCF フラグがセットされた場合、GPTWa に出力停止要求を発行 コンパレータレベル検出から直接 GPTWa に出力停止要求を発行 POEGICRn.MSEL[4:0]によって選択した GPTW からの PWM 出力レベルによって、出力禁止要求の有効/無効を制御
発振停止検出による停止要求	メインクロック用発振停止検出回路が停止検出し、POEGn.OSTPF フラグがセットされた場合、GPTW に出力停止要求を発行	メインクロック用発振停止検出回路が停止検出し、POEGn.OSTPF フラグがセットされた場合、GPTWa に出力停止要求を発行
ソフトウェアによる停止要求	ソフトウェアで POEGn.SSF フラグをセットすることによって、GPTW に出力停止要求を発行	ソフトウェアで POEGn.SSF フラグをセットすることによって、GPTWa に出力停止要求を発行
割り込み	<ul style="list-style-type: none"> POEGn.PIDF フラグによる停止要求で割り込みを発生 POEGn.IOCF フラグによる停止要求で割り込みを発生 	<ul style="list-style-type: none"> POEGn.PIDF フラグによる停止要求で割り込みを発生 POEGn.IOCF フラグによる停止要求で割り込みを発生
GPTW(RX66T)、GPTWa(RX26T)に対する外部トリガ出力	GTETRn 端子を GPTW へ外部トリガとして出力	GTETRn 端子を GPTWa へ外部トリガとして出力
ノイズ除去	<ul style="list-style-type: none"> GTETRn 端子にデジタルノイズフィルタを内蔵 4 種類のサンプリングクロックを選択可能 	<ul style="list-style-type: none"> GTETRn 端子にデジタルノイズフィルタを内蔵 8 種類のサンプリングクロックを選択可能 サンプリング回数を 3 回~6 回の範囲で設定可能

表 2.56 GPTWa 用ポートアウトプットイネーブルのレジスタ比較

レジスタ	ビット	RX66T(POEG)	RX26T(POEG)
POEGGn	NFPSC	—	ノイズフィルタクロック選択ビット
	ELSEL	—	GTETRn 入力エッジ・レベル検出 選択ビット
	NFSN[1:0]	—	ノイズフィルタサンプリング回数 選択ビット
	NFCS[1:0]	ノイズフィルタクロック選択ビット b31 b30 0 0 : GTETRn 端子の入力レベルを PCLKB/1 クロックごとに 3 回 サンプリング 0 1 : GTETRn 端子の入力レベルを PCLKB/8 クロックごとに 3 回 サンプリング 1 0 : GTETRn 端子の入力レベルを PCLKB/32 クロックごとに 3 回 サンプリング 1 1 : GTETRn 端子の入力レベルを PCLKB/128 クロックごとに 3 回 サンプリング	ノイズフィルタクロック選択ビット <NFPSC ビット= 0 の場合> b31 b30 0 0 : GTETRn 端子の入力レベルを PCLK_GPTn/1 クロックごとに サンプリング 0 1 : GTETRn 端子の入力レベルを PCLK_GPTn/8 クロックごとに サンプリング 1 0 : GTETRn 端子の入力レベルを PCLK_GPTn/32 クロックごとに サンプリング 1 1 : GTETRn 端子の入力レベルを PCLK_GPTn/128 クロックごとに サンプリング <NFPSC ビット= 1 の場合> b31 b30 0 0 : GTETRn 端子の入力レベルを PCLK_GPTn/2 クロックごとに サンプリング 0 1 : GTETRn 端子の入力レベルを PCLK_GPTn/4 クロックごとに サンプリング 1 0 : GTETRn 端子の入力レベルを PCLK_GPTn/16 クロックごとに サンプリング 1 1 : GTETRn 端子の入力レベルを PCLK_GPTn/64 クロックごとに サンプリング
POEGICRn	—	—	POEG グループ n 入力制御レジスタ (n = A~D)
GTONCCRn	MSEL[4:0]	—	ネゲート制御無効化信号選択ビット

2.20 独立ウォッチドッグタイマ

表 2.57 に独立ウォッチドッグタイマの概要比較を、表 2.58 に独立ウォッチドッグタイマのレジスタ比較を示します。

表 2.57 独立ウォッチドッグタイマの概要比較

項目	RX66T(IWDTa)	RX26T(IWDTa)
カウントソース	IWDT 専用クロック(IWDTCLK)	IWDT 専用クロック(IWDTCLK)
カウント分周比	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによるダウンカウント	14 ビットのカウンタによるダウンカウント
カウント開始条件	<ul style="list-style-type: none"> オートスタートモード：リセット解除後、自動的にカウント開始 レジスタスタートモード：リフレッシュ動作(IWDTRR レジスタに“00h”を書き込み後、“FFh”を書き込む)により、カウント開始 	<ul style="list-style-type: none"> オートスタートモード：リセット解除後、自動的にカウント開始 レジスタスタートモード：リフレッシュ動作(IWDTRR レジスタに“00h”を書き込み後、“FFh”を書き込む)により、カウント開始
カウント停止条件	<ul style="list-style-type: none"> リセット(ダウンカウンタ、レジスタは初期値に戻る) 低消費電力状態(レジスタ設定による) アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ) 	<ul style="list-style-type: none"> リセット(ダウンカウンタ、レジスタは初期値に戻る) 低消費電力状態(レジスタ設定による) アンダフロー、リフレッシュエラー発生時(レジスタスタートモード時のみ)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能(リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能(リフレッシュ許可/禁止期間)
リセット出力要因	<ul style="list-style-type: none"> ダウンカウンタがアンダフローしたとき リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー) 	<ul style="list-style-type: none"> カウンタがアンダフローしたとき リフレッシュ許可期間以外でリフレッシュを行ったとき(リフレッシュエラー)
ノンマスカブル割り込み/割り込み要因(RX66T) ノンマスカブル割り込み/ マスカブル割り込み要因 (RX26T)	<ul style="list-style-type: none"> ダウンカウンタがアンダフローしたとき リフレッシュ許可期間以外でリフレッシュを行った場合(リフレッシュエラー) 	<ul style="list-style-type: none"> カウンタがアンダフローしたとき リフレッシュ許可期間以外でリフレッシュを行ったとき(リフレッシュエラー)
カウンタの読み出し	IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能	IWDTSR レジスタを読み出すことで、カウンタのカウント値の読み出しが可能
イベントリンク機能(出力)	<ul style="list-style-type: none"> ダウンカウンタのアンダフローイベント出力 リフレッシュエラーイベント出力 	<ul style="list-style-type: none"> カウンタのアンダフローイベント出力 リフレッシュエラーイベント出力
出力信号(内部信号)	<ul style="list-style-type: none"> リセット出力 割り込み要求出力 スリープモードカウント停止制御出力 	<ul style="list-style-type: none"> リセット出力 割り込み要求出力 スリープモードカウント停止制御出力

項目	RX66T(IWDTa)	RX26T(IWDTa)
オートスタートモード (オプション機能選択 レジスタ 0 (OFS0)制御)	<ul style="list-style-type: none"> リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDTRPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット) 	<ul style="list-style-type: none"> リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDTRPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) 低消費電力状態でのカウンタ動作/停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタートモード (IWDT レジスタ制御)	<ul style="list-style-type: none"> リフレッシュ動作後のクロック分周比の選択 (IWDTCCR.CKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCCR.TOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCCR.RPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCCR.RPES[1:0]ビット) リセット出力、または割り込み要求出力の選択 (IWDTCCR.RSTIRQS ビット) スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCCSTPR.SLCSTP ビット) 	<ul style="list-style-type: none"> リフレッシュ動作後のクロック分周比の選択 (IWDTCCR.CKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCCR.TOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCCR.RPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCCR.RPES[1:0]ビット) リセット出力、または割り込み要求出力の選択 (IWDTCCR.RSTIRQS ビット) 低消費電力状態でのカウンタ動作/停止の選択 (IWDTCCSTPR.SLCSTP ビット)

表 2.58 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX66T(IWDTa)	RX26T(IWDTa)
IWDTCSTPR	SLCSTP	スリープモードカウント停止制御 ビット 0：カウント停止無効 1：スリープモード、ソフトウェア スタンバイモード、 ディープソフト ウェアスタンバイモード 、 および全モジュールクロック ストップモード遷移時のカウント 停止有効	スリープモードカウント停止制御 ビット 0：カウント停止無効 1：スリープモード、ソフトウェア スタンバイモード、および 全モジュールクロックストップ モード遷移時のカウント停止有効

2.21 シリアルコミュニケーションインタフェース

表 2.59 にシリアルコミュニケーションインタフェースの概要比較を、表 2.60 にシリアルコミュニケーションインタフェースのチャネル比較を、表 2.61 シリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.59 シリアルコミュニケーションインタフェースの概要比較

項目		RX66T(SCIj, SCII, SCIH)	RX26T(SCIk, SCIH)
シリアル通信方式		<ul style="list-style-type: none"> 調歩同期式 クロック同期式 スマートカードインタフェース 簡易 I²C バス 簡易 SPI バス 	<ul style="list-style-type: none"> 調歩同期式 クロック同期式 スマートカードインタフェース 簡易 I²C バス 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		<ul style="list-style-type: none"> 送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能 	<ul style="list-style-type: none"> 送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
入出力信号レベル反転		—	入力信号、出力信号のレベルをそれぞれ独立して反転可能(SCI1, SCI5, SCI6)
割り込み要因		<ul style="list-style-type: none"> 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ(SCI11)、データ一致(SCI1, SCI5, SCI6, SCI8, SCI9, SCI11) 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用) 	<ul style="list-style-type: none"> 送信終了、送信データエンプティ、受信データフル、受信エラー、データ一致(SCI1, SCI5, SCI6) 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用)
消費電力低減機能		チャネルごとにモジュールストップ状態への遷移が可能	チャネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS#端子、RTSn#端子を用いた送受信制御が可能	CTS#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	送信 16 段、受信 16 段の FIFO を利用可能(SCI11)	—
	データ一致検出	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI1, SCI5, SCI6, SCI8, SCI9, SCI11)	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI1, SCI5, SCI6)
	スタートビット検出	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能
受信データサンプリングタイミング調整		—	受信データのサンプリングポイントをデータの中央を基点に前後に変更可能(SCI1, SCI5, SCI6)

項目		RX66T(SCIj, SCli, SCih)	RX26T(SCIk, SCIlh)
調歩同期式モード	送信号変化タイミング調整	—	送信データの立ち下がりエッジまたは立ち上がりエッジのいずれかを遅延させることが可能(SCI1, SCI5, SCI6)
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出すことでブレークを検出可能
	クロックソース	<ul style="list-style-type: none"> 内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12) 	<ul style="list-style-type: none"> 内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12)
	倍速モード	ポーレートジェネレータ倍速モードを選択可能	ポーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去機能	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	送信 16 段、受信 16 段の FIFO を利用可能(SCI11)	—
スマートカードインタフェースモード	エラー処理	<ul style="list-style-type: none"> 受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信 	<ul style="list-style-type: none"> 受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	<ul style="list-style-type: none"> SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能 	<ul style="list-style-type: none"> SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード (SCI12 のみ対応)	Start Frame 送信	<ul style="list-style-type: none"> Break Field Low width の出力が可能/出力完了割り込み機能あり バス衝突検出機能あり/検出割り込み機能あり 	<ul style="list-style-type: none"> Break Field Low width の出力が可能/出力完了割り込み機能あり バス衝突検出機能あり/検出割り込み機能あり

項目	RX66T(SCIj, SCIi, SCIH)	RX26T(SCIk, SCIH)
拡張シリアルモード (SCI12 のみ対応)	Start Frame 受信 <ul style="list-style-type: none"> Break Field Low width の検出が可能/検出完了割り込み機能あり Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 Control Field 1 にプライオリティインタラプトビットを設定可能 Break Field がない Start Frame にも対応可能 Control Field 0 がない Start Frame にも対応可能 ビットレート測定機能あり 	Start Frame 受信 <ul style="list-style-type: none"> Break Field Low width の検出が可能/検出完了割り込み機能あり Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 Control Field 1 にプライオリティインタラプトビットを設定可能 Break Field がない Start Frame にも対応可能 Control Field 0 がない Start Frame にも対応可能 ビットレート測定機能あり
入出力制御機能	<ul style="list-style-type: none"> TXDX12/RXDX12 信号の極性選択が可能 RXDX12 信号にデジタルフィルタ機能を設定可能 RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 RXDX12 端子受信データサンプリングタイミング選択可能 	<ul style="list-style-type: none"> TXDX12/RXDX12 信号の極性選択が可能 RXDX12 信号にデジタルフィルタ機能を設定可能 RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 RXDX12 端子受信データサンプリングタイミング選択可能
タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能	内蔵ポーレートジェネレータの出力補正により誤差を低減可能	内蔵ポーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5 のみ対応)	<ul style="list-style-type: none"> エラー(受信エラー・エラーシグナル検出)イベント出力 受信データフルイベント出力 送信データエンプティイベント出力 送信終了イベント出力 	<ul style="list-style-type: none"> エラー(受信エラー・エラーシグナル検出)イベント出力 受信データフルイベント出力 送信データエンプティイベント出力 送信終了イベント出力

表 2.60 シリアルコミュニケーションインタフェースのチャネル比較

項目	RX66T(SCIj, SCIi, SCIH)	RX26T(SCIk, SCIH)
調歩同期式モード	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12	SCI1, SCI5, SCI6, SCI12
クロック同期式モード	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12	SCI1, SCI5, SCI6, SCI12
スマートカードインタフェースモード	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12	SCI1, SCI5, SCI6, SCI12
簡易 I ² C モード	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12	SCI1, SCI5, SCI6, SCI12
簡易 SPI モード	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11, SCI12	SCI1, SCI5, SCI6, SCI12
FIFO モード	SCI11	—
データ一致検出	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5, SCI6, SCI12	SCI5, SCI6, SCI12
イベントリンク機能	SCI5	SCI5
周辺モジュールクロック	PCLKB : SCI1, SCI5, SCI6, SCI8, SCI9, SCI12 PCLKA : SCI11	PCLKB

表 2.61 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX66T(SCIj, SCli, SClh)	RX26T(SCIk, SClh)
FRDR	—	受信FIFOデータレジスタ	—
FTDR	—	送信FIFOデータレジスタ	—
SEMR	ITE	—	即時送信許可ビット ^(注1)
FCR	—	FIFO コントロールレジスタ	—
FDR	—	FIFO データカウントレジスタ	—
LSR	—	ラインステータスレジスタ	—
SPTR	RXDMON	RXDラインモニタフラグ 0 : RXDn端子はLow 1 : RXDn端子はHigh	RXDラインモニタフラグ RINVビットが“0”のとき 0 : RXDn端子はLow 1 : RXDn端子はHigh RINVビットが“1”のとき 0 : RXDn端子はHigh 1 : RXDn端子はLow
	SPB2DT SPB2IO	シリアルポートブレイクデータ ビット シリアルポートブレイク入出力 ビット SCR.TEビット、SPB2DTビット、 SPB2IOビットを組み合わせ、 TXDn端子を制御します。	シリアルポートブレイクデータ ビット シリアルポートブレイク入出力 ビット SCR.TEビット、SPB2DTビット、 SPB2IOビット、 TINVビット を 組み合わせ、TXDn端子を制御 します。
	RINV	—	受信入力反転ビット
	TINV	—	送信出力反転ビット
	RTADJ	—	受信データサンプリングタイミング 調整ビット
	TTADJ	—	送信信号変化タイミング調整ビット
	TMGR	—	送受信タイミング選択レジスタ
PRDFR0	—	—	製品機能選択レジスタ0

注 1. SCI12 では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。

2.22 CAN モジュール/CAN FD モジュール

表 2.62 に CAN モジュール/CAN FD モジュールの概要比較、表 2.63 に CAN モジュール/CAN FD モジュールのレジスタ比較を示します。

表 2.62 CAN モジュール/CAN FD モジュールの概要比較

項目	RX66T(CAN)	RX26T(CANFD)
プロトコル	ISO 11898-1 規格準拠 (標準フレーム/拡張フレーム)	ISO 11898-1:2015 仕様に準拠
ビットレート (RX66T) データ転送レート (RX26T)	1Mbps 以下のビットレートをプログラム 可能 (fCAN ≥ 8MHz) fCAN : CAN クロックソース	アービトレーションフェーズ : 最高 1 Mbps データフェーズ : 最高 8 Mbps (注1)
動作周波数	PCLKB : 60MHz (max) CANMCLK : 24MHz (max)	レジスタ部 : 最高 60 MHz (PCLKB) メッセージバッファ RAM : 最高 120 MHz (PCLKA)
データリンク層動作 クロック(DLL クロック)	—	最高 60 MHz (CANFDMCLK と CANFDCLK のいずれかを選択可能)
メッセージボックス (RX66T) メッセージバッファ (RX26T)	32 メールボックス : 2 種類のメールボックス モードを選択可能 <ul style="list-style-type: none"> 通常メールボックスモード : 32 メールボックスを送信または受信用に 設定可能 FIFO メールボックスモード : 24 メールボックスを送信または受信用に 設定可能 残りのメールボックスを送信用に 4 段、 受信用に 4 段の FIFO を設定可能 	<ul style="list-style-type: none"> 受信メッセージバッファ : 32 個 送信メッセージバッファ : 4 個 送信キュー : 1 個 送信キューへのメッセージ自動転送を サポート
フレームタイプ	<ul style="list-style-type: none"> 標準フォーマット(11 ビット ID) データフレーム 拡張フォーマット(29 ビット ID) データフレーム 標準フォーマット(11 ビット ID) リモートフレーム 拡張フォーマット(29 ビット ID) リモートフレーム 	Classic CAN (CAN 2.0) <ul style="list-style-type: none"> 標準フォーマット(11 ビット ID) データフレーム 拡張フォーマット(29 ビット ID) データフレーム 標準フォーマット(11 ビット ID) リモートフレーム 拡張フォーマット(29 ビット ID) リモートフレーム CAN FD (注1) <ul style="list-style-type: none"> 標準フォーマット(11 ビット ID) データフレーム 拡張フォーマット(29 ビット ID) データフレーム

項目	RX66T(CAN)	RX26T(CAN ^{FD})
受信	<ul style="list-style-type: none"> データフレームとリモートフレームを受信可能 受信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 ワンショット受信機能を選択可能 オーバーライトモード（メッセージ上書き）かオーバーランモード（メッセージ破棄）を選択可能 受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能 	<ul style="list-style-type: none"> データフレームとリモートフレームを受信可能 受信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 受信メッセージバッファ割り込みの許可/禁止をメッセージバッファごとに個別に設定可能
データ長	0～8 バイト	Classic CAN : 0～8 バイト CAN FD : 0～8、12、16、20、24、32、48、64 バイト ^(注 1)
アクセプタンスフィルタ	<ul style="list-style-type: none"> 8 つのアクセプタンスマスク（4 メールボックスごとに個別のマスク） メールボックスはマスクの有効/無効を個別に設定可能 	以下のフィールドでフィルタリング可能 <ul style="list-style-type: none"> IDE ビット(標準フォーマット/拡張フォーマット/両方) ID フィールド RTR ビット(データフレーム/リモートフレーム) (Classic CAN のみ) DLC フィールド(データ長) ペイロードサイズ超過時の保護機能あり 通信中にアクセプタンスフィルタリスト(AFL)のエントリを更新可能
送信	<ul style="list-style-type: none"> データフレームとリモートフレームを送信可能 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 ワンショット送信機能を選択可能 ID 優先送信モードかメールボックス番号優先送信モードを選択可能 送信要求をアボート可能（フラグでアボート完了を確認可能） 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能 	<ul style="list-style-type: none"> データフレームとリモートフレームを送信可能 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ）を選択可能 ワンショット送信機能を選択可能 ID 優先送信モードかメッセージバッファ番号優先送信モードを選択可能 送信要求をアボート可能（フラグでアボート完了を確認可能） チャネル送信割り込みの許可/禁止を設定可能
FIFO	<ul style="list-style-type: none"> 24 メールボックスを送信または受信用に設定可能 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能 	FIFO サイズはプログラマブル <ul style="list-style-type: none"> 受信 FIFO : 2 個 共通 FIFO : 1 個(受信 FIFO として使用するか送信 FIFO として使用するかを選択可能)
送信間隔自動調整	—	共通 FIFO を送信 FIFO として使用しているときに有効 FIFO から送信されるメッセージの送信間隔を調整可能

項目	RX66T(CAN)	RX26T(CAN ^{FD})
バスオフ復帰方法	バスオフ状態からの復帰方法を選択可能 <ul style="list-style-type: none"> ISO 11898-1 規格準拠 バスオフ開始で自動的に CAN Halt モードへ移行 バスオフ終了で自動的に CAN Halt モードへ移行 プログラムにより CAN Halt モードへ移行 プログラムによりエラーアクティブ状態へ遷移 	バスオフ状態からの復帰方法を選択可能 <ul style="list-style-type: none"> ノーマルモード(ISO 11898-1 準拠) バスオフ開始時に自動的に CH_HALT モードに入ります。 バスオフ終了時に自動的に CH_HALT モードに入ります。 ソフトウェアにより CH_HALT モード(バスオフリカバリ期間中)に入ります。 プログラムによりエラーアクティブ状態へ遷移
タイムスタンプ機能	<ul style="list-style-type: none"> 16 ビットカウンタによるタイムスタンプ機能 基準クロックは、1、2、4、8 ビット タイムから選択可能 	送信時、受信時のタイムスタンプ機能
割り込み機能	<ul style="list-style-type: none"> 5 種類の割り込み要因 (受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み) 	受信 FIFO 割り込み グローバルエラー割り込み チャンネル送信割り込み チャンネルエラー割り込み 共通 FIFO 受信割り込み 受信メッセージバッファ割り込み
CAN スリープモード	CAN クロックを停止することで消費電流を低減可能	CAN ノードのモジュール起動停止機能(CH_SLEEP モードと GL_SLEEP モード)
エラー状態の監視	<ul style="list-style-type: none"> CAN バスエラー (スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー) を監視可能 エラー状態の遷移を検出可能 (エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰) エラーカウンタを読み出し可能 	—
ソフトウェアサポート	—	受信メッセージにラベル情報を自動付加
ソフトウェアサポートユニット	3 つのソフトウェアサポートユニット <ul style="list-style-type: none"> アクセプタンスフィルタサポート メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索) チャンネル検索サポート 	—
テストモード	ユーザ評価用に 3 つのテストモードを用意 <ul style="list-style-type: none"> リッスンオンリモード セルフテストモード 0 (外部ループバック) セルフテストモード 1 (内部ループバック) 	<ul style="list-style-type: none"> 基本テストモード リッスンオンリモード セルフテストモード 0 (外部ループバックモード) セルフテストモード 1 (内部ループバックモード)
消費電力低減機能 (RX66T) パワーダウン機能 (RX26T)	モジュールストップ状態への設定が可能	CAN ノードのモジュール起動停止機能 (CH_SLEEP モードと GL_SLEEP モード) モジュールストップ状態への遷移が可能
RAM	—	RAM ECC 保護

注 1. CAN FD プロトコル対応製品のみ

表 2.63 CAN モジュール/CAN FD モジュールのレジスタ比較

レジスタ	ビット	RX66T(CAN)	RX26T(CANFD)
CTLR	—	制御レジスタ	—
BCR	—	ビットコンフィギュレーション レジスタ	—
MKRk	—	マスクレジスタ k(k = 0~7)	—
FIDCR0 FIDCR1	—	FIFO 受信 ID 比較レジスタ 0、1	—
MKIVLR	—	マスク無効レジスタ	—
MBj	—	メールボックスレジスタ j (j = 0~31)	—
MIER	—	メールボックス割り込み許可レジスタ	—
MCTLj	—	メッセージ制御レジスタ j (j = 0~31)	—
RFCR	—	受信 FIFO 制御レジスタ	—
RFPCR	—	受信 FIFO ポインタ制御レジスタ	—
TFCR	—	送信 FIFO 制御レジスタ	—
TFPCR	—	送信 FIFO ポインタ制御レジスタ	—
STR	—	ステータスレジスタ	—
MSMR	—	メールボックスサーチモードレジスタ	—
MSSR	—	メールボックスサーチステータス レジスタ	—
CSSR	—	チャンネルサーチサポートレジスタ	—
AFSR	—	アクセプタンスフィルタサポート レジスタ	—
EIER	—	エラー割り込み許可レジスタ	—
EIFR	—	エラー割り込み要因判定レジスタ	—
RECR	—	受信エラーカウントレジスタ	—
TECR	—	送信エラーカウントレジスタ	—
ECSR	—	エラーコード格納レジスタ	—
TSR	—	タイムスタンプレジスタ	—
TCR	—	テスト制御レジスタ	—
NBCR	—	—	公称ビットレート設定レジスタ
CHCR	—	—	チャンネル制御レジスタ
CHSR	—	—	チャンネルステータスレジスタ
CHESR	—	—	チャンネルエラーステータスレジスタ
DBCR	—	—	データビットレート設定レジスタ
FDCFG	—	—	CAN FD 設定レジスタ
FDCTR	—	—	CAN FD 制御レジスタ
FDSTS	—	—	CAN FD ステータスレジスタ
FDCRC	—	—	CAN FD CRC レジスタ
GCFG	—	—	グローバル設定レジスタ
GCR	—	—	グローバル制御レジスタ
GSR	—	—	グローバルステータスレジスタ
GESR	—	—	グローバルエラーステータスレジスタ
TISR	—	—	送信割り込みステータスレジスタ
TSCR	—	—	タイムスタンプカウンタレジスタ
AFCR	—	—	アクセプタンスフィルタリスト制御 レジスタ
AFCFG	—	—	アクセプタンスフィルタリスト設定 レジスタ

レジスタ	ビット	RX66T(CAN)	RX26T(CAN ^{FD})
AFLn.IDR	—	—	アクセプタンスフィルタリストn ID レジスタ(n = 0~15)
AFLn.MASK	—	—	アクセプタンスフィルタリストn マスクレジスタ(n = 0~15)
AFLn.PTR0	—	—	アクセプタンスフィルタリストn ポインタレジスタ0(n = 0~15)
AFLn.PTR1	—	—	アクセプタンスフィルタリストn ポインタレジスタ 1 (n = 0~15)
RMCR	—	—	受信メッセージバッファ設定レジスタ
RMNDR	—	—	受信メッセージバッファ新データ レジスタ
RFCRn	—	—	受信 FIFO n 設定レジスタ(n = 0, 1)
RFSRn	—	—	受信 FIFO n ステータスレジスタ (n = 0, 1)
RFPCRn	—	—	受信 FIFO n ポインタ制御レジスタ (n = 0, 1)
CFCR0	—	—	共通 FIFO 0 設定レジスタ
CFSR0	—	—	共通 FIFO 0 ステータスレジスタ
CFPCR0	—	—	共通 FIFO 0 ポインタ制御レジスタ
FESR	—	—	FIFO エンプティステータスレジスタ
FFSR	—	—	FIFO フルステータスレジスタ
FMLSR	—	—	FIFO メッセージロストステータス レジスタ
RFISR	—	—	受信 FIFO 割り込みステータス レジスタ
DTCR	—	—	DMA 転送制御レジスタ
DTSR	—	—	DMA 転送ステータスレジスタ
TMCRn	—	—	送信メッセージバッファn 制御レジスタ(n = 0~3)
TMSRn	—	—	送信メッセージバッファn ステータスレジスタ(n = 0~3)
TMTRSR0	—	—	送信メッセージバッファ送信要求 ステータスレジスタ 0
TMARSR0	—	—	送信メッセージバッファ送信アポート 要求ステータスレジスタ 0
TMTCSR0	—	—	送信メッセージバッファ送信完了 ステータスレジスタ 0
TMTASR0	—	—	送信メッセージバッファ送信アポート ステータスレジスタ 0
TMIER0	—	—	送信メッセージバッファ割り込み 許可レジスタ 0
TQCR0	—	—	送信キュー 0 設定レジスタ
TQSR0	—	—	送信キュー 0 ステータスレジスタ
TQPCR0	—	—	送信キュー 0 ポインタ制御レジスタ
THCR	—	—	送信履歴設定レジスタ
THSR	—	—	送信履歴ステータスレジスタ
THACR0	—	—	送信履歴アクセスレジスタ 0
THACR1	—	—	送信履歴アクセスレジスタ 1
THPCR	—	—	送信履歴ポインタ制御レジスタ
GRCR	—	—	グローバルリセット制御レジスタ
GTMCR	—	—	グローバルテストモード設定レジスタ
GTMER	—	—	グローバルテストモード許可レジスタ

レジスタ	ビット	RX66T(CAN)	RX26T(CAN ^{FD})
GFDCFG	—	—	グローバル CAN FD 設定レジスタ
GTMLKR	—	—	グローバルテストモードロックキーレジスタ
RTPARK	—	—	RAM テストページアクセスレジスタ k(k = 0~63)
AFIGSR	—	—	アクセプタンスフィルタ無効エントリ 設定レジスタ
AFIGER	—	—	アクセプタンスフィルタ無効エントリ 許可レジスタ
RMIER	—	—	受信メッセージバッファ割り込み許可 レジスタ
ECCSR	—	—	ECC 制御 / ステータスレジスタ
ECTMR	—	—	ECC テストモードレジスタ
ECTDR	—	—	ECC デコーダテストデータレジスタ
ECEAR	—	—	ECC エラーアドレスレジスタ

2.23 シリアルペリフェラルインタフェース

表 2.64 にシリアルペリフェラルインタフェースの概要比較を、表 2.65 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.64 シリアルペリフェラルインタフェースの概要比較

項目	RX66T(RSPIc)	RX26T(RSPId)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	<ul style="list-style-type: none"> • MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock) 信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能 	<ul style="list-style-type: none"> • MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock) 信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 通信モード：全二重または単方向(送信のみ、受信のみ(スレープモード時))を選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	<ul style="list-style-type: none"> • MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) • 送受信データをバイト単位でスワップ可能 	<ul style="list-style-type: none"> • MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) • 送受信データをバイト単位でスワップ可能 • 送受信データのロジックレベルを反転可能
ビットレート	<ul style="list-style-type: none"> • マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) <ul style="list-style-type: none"> - High 幅：PCLK の 2 サイクル、 - Low 幅：PCLK の 2 サイクル 	<ul style="list-style-type: none"> • マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) <ul style="list-style-type: none"> - High 幅：PCLK の 2 サイクル、 - Low 幅：PCLK の 2 サイクル
バッファ構成	<ul style="list-style-type: none"> • 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット 	<ul style="list-style-type: none"> • 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	<ul style="list-style-type: none"> • モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出 	<ul style="list-style-type: none"> • モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出

項目	RX66T(RSPIc)	RX26T(RSPId)
SSL 制御機能	<ul style="list-style-type: none"> 1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 マルチマスタ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 スレーブ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK SSL 極性変更機能 	<ul style="list-style-type: none"> 1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 マルチマスタ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 スレーブ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK SSL 極性変更機能
マスタ転送時の制御方式	<ul style="list-style-type: none"> 最大 8 コマンドで構成された転送を連続してループ実行可能 各コマンドに以下の項目を設定可能 - SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 送信バッファへのライトで転送を起動可能 SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能 	<ul style="list-style-type: none"> 最大 8 コマンドで構成された転送を連続してループ実行可能 各コマンドに以下の項目を設定可能 - SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 送信バッファへのライトで転送を起動可能 SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能 バースト転送時のデータバイト間遅延を短縮可能
割り込み要因	<ul style="list-style-type: none"> 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - エラー割り込み(モードフォルト、オーバーラン、アンダラン、パリティエラー) - アイドル割り込み 	<ul style="list-style-type: none"> 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - エラー割り込み(モードフォルト、オーバーラン、アンダラン、パリティエラー) - アイドル割り込み - 通信完了割り込み
イベントリンク機能(出力)	<ul style="list-style-type: none"> 以下のイベントをイベントリンクコントロールへ出力可能(RSPI0) - 受信バッファフルイベント - 送信バッファエンプティイベント - エラーイベント(モードフォルト、オーバーラン、アンダラン、パリティエラー) - アイドルイベント - 送信完了イベント 	<ul style="list-style-type: none"> 以下のイベントをイベントリンクコントロールへ出力可能(RSPI0) - 受信バッファフルイベント - 送信バッファエンプティイベント - エラーイベント(モードフォルト、オーバーラン、アンダラン、パリティエラー) - アイドルイベント - 通信完了イベント
その他の機能	<ul style="list-style-type: none"> RSPI 初期化機能 ループバックモード機能 	<ul style="list-style-type: none"> RSPI 初期化機能 ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.65 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX66T(RSPIC)	RX26T(RSPId)
SPSR	SPCF	—	通信完了フラグ
SPDCR2	DINV	—	転送データ反転ビット
SPCR3	—	—	RSPI 制御レジスタ 3

2.24 12 ビット A/D コンバータ

表 2.66 に 12 ビット A/D コンバータの概要比較を、表 2.67 に 12 ビット A/D コンバータのレジスタ比較を、表 2.68 に ADSTRGR レジスタに設定する A/D 起動要因比較を、表 2.69 に ADGCTRGR レジスタ、ADGCTRGR2 レジスタに設定する A/D 起動要因比較を示します。

表 2.66 12 ビット A/D コンバータの概要比較

項目	RX66T(S12ADH)	RX26T(S12ADH ^a)
ユニット数	3 ユニット(S12AD, S12AD1, S12AD2)	3 ユニット(S12AD, S12AD1, S12AD2) (RAM 容量が 64K バイトの製品) 2 ユニット(S12AD, S12AD2) (RAM 容量が 48K バイトの製品)
入力チャンネル	S12AD : 8 チャンネル、 S12AD1 : 8 チャンネル、 S12AD2 : 14 チャンネル	S12AD : 4 チャンネル、 S12AD1 : 4 チャンネル、 S12AD2 : 14 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧(S12AD2 のみ)	温度センサ出力、内部基準電圧(S12AD2 のみ)
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネルあたり 0.9μs (A/D 変換クロック ADCLK = 60MHz 動作時)	1 チャンネルあたり 0.9μs (A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック	<ul style="list-style-type: none"> 周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLKB : ADCLK 周波数比 = 1 : 1、2 : 1、4 : 1、1 : 2 ADCLK の設定はクロック発生回路で行います。 A/D 変換クロック ADCLK は最大 60MHz、最低 8MHz まで動作可能 	<ul style="list-style-type: none"> 周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLKB : ADCLK 周波数比 = 1 : 1、2 : 1、4 : 1、1 : 2 ADCLK の設定はクロック発生回路で行います。 A/D 変換クロック ADCLK は最大 60MHz、最低 8MHz まで動作可能

項目	RX66T(S12ADH)	RX26T(S12ADHa)
データレジスタ	<ul style="list-style-type: none"> アナログ入力用 30 本(S12AD : 8 本、S12AD1 : 8 本、S12AD2 : 14 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット 温度センサ用 1 本(S12AD2) 内部基準電圧用 1 本(S12AD2) 自己診断用 1 本/ユニット A/D 変換結果を 12 ビット A/D データレジスタに保持 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット/4 ビットで A/D データレジスタに保持 ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) <ul style="list-style-type: none"> 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 ダブルトリガモード拡張動作(特定トリガ種別で有効) <ul style="list-style-type: none"> 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持 	<ul style="list-style-type: none"> アナログ入力用 22 本(S12AD : 4 本、S12AD1 : 4 本、S12AD2 : 14 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガ拡張モード時の A/D 変換データ二重化用 2 本/各ユニット 温度センサ用 1 本(S12AD2) 内部基準電圧用 1 本(S12AD2) 自己診断用 1 本/ユニット A/D 変換結果を 12 ビット A/D データレジスタに保持 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット/4 ビットで A/D データレジスタに保持 ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) <ul style="list-style-type: none"> 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 ダブルトリガ拡張モード(特定トリガ種別で有効) <ul style="list-style-type: none"> 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

項目	RX66T(S12ADH)	RX26T(S12ADH _a)
動作モード	<p>動作モードは3ユニット個別で設定可能です。</p> <ul style="list-style-type: none"> ● シングルスキャンモード： <ul style="list-style-type: none"> - 任意に選択したチャンネルのアナログ入力を1回のみ A/D 変換 - 温度センサ出力(S12AD2)を1回のみ A/D 変換 - 内部基準電圧を1回のみ A/D 変換 (S12AD2) ● 連続スキャンモード： <ul style="list-style-type: none"> - 任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換 ● グループスキャンモード： <ul style="list-style-type: none"> - 使用するグループの数は2つ (グループ A、B)と3つ (グループ A、B、C)が選択可能 (グループの数が2つの場合、グループ A、グループ B の組み合わせのみ選択可能) - 任意に選択したチャンネルのアナログ入力、温度センサ出力(S12AD2)、内部基準電圧(S12AD2)をグループ A とグループ B またはグループ A、B、C に分け、グループ単位で選択したアナログ入力を1回のみ A/D 変換 - グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード (グループ優先制御選択時) <ul style="list-style-type: none"> - 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A (高) > グループ B > グループ C (低)。 - 優先グループのスキャン終了後、低優先グループのスキャンを再実行 (再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能。 	<p>動作モードは3ユニット個別で設定可能です。</p> <ul style="list-style-type: none"> ● シングルスキャンモード： <ul style="list-style-type: none"> - 任意に選択したチャンネルのアナログ入力を1回のみ A/D 変換 - 温度センサ出力(S12AD2)を1回のみ A/D 変換 - 内部基準電圧を1回のみ A/D 変換 (S12AD2) ● 連続スキャンモード： <ul style="list-style-type: none"> - 任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換 ● グループスキャンモード： <ul style="list-style-type: none"> - 使用するグループの数は2つ (グループ A、B)と3つ (グループ A、B、C)が選択可能 (グループの数が2つの場合、グループ A、グループ B の組み合わせのみ選択可能) - 任意に選択したチャンネルのアナログ入力、温度センサ出力(S12AD2)、内部基準電圧(S12AD2)をグループ A とグループ B またはグループ A、B、C に分け、グループ単位で選択したアナログ入力を1回のみ A/D 変換 - グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード (グループ優先制御選択時) <ul style="list-style-type: none"> - 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A (高) > グループ B > グループ C (低)。 - 優先グループのスキャン終了後、低優先グループのスキャンを再実行 (再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能。
A/D 変換開始条件	<ul style="list-style-type: none"> ● ソフトウェアトリガ ● 同期トリガ <ul style="list-style-type: none"> - マルチファンクションタイマパルスユニット(MTU)、8ビットタイマ(TMR)、イベントリンクコントローラ(ELC)からのトリガ ● 非同期トリガ <ul style="list-style-type: none"> - 外部トリガ ADTRG0# (S12AD)、ADTRG1# (S12AD1)、ADTRG2# (S12AD2)端子による A/D 変換動作の開始が可能(3ユニット個別) 	<ul style="list-style-type: none"> ● ソフトウェアトリガ ● 同期トリガ <ul style="list-style-type: none"> - マルチファンクションタイマパルスユニット(MTU)、汎用 PWM タイマ (GPTW)、8ビットタイマ(TMR)、イベントリンクコントローラ(ELC)からのトリガ ● 非同期トリガ <ul style="list-style-type: none"> - 外部トリガ ADTRG0# (S12AD)、ADTRG1# (S12AD1)、ADTRG2# (S12AD2)端子による A/D 変換動作の開始が可能(3ユニット個別)

項目	RX66T(S12ADH)	RX26T(S12ADH _a)
機能	<ul style="list-style-type: none"> ● チャンネル専用サンプル&ホールド機能 (3 チャンネル : S12AD、 3 チャンネル : S12AD1) (常時サンプリング設定可能) ● サンプリング時間可変機能 (チャンネルごとに設定可能) ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが 選択可能 ● アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● A/D データレジスタオートクリア機能 ● コンペア機能 (ウィンドウ A、ウィンドウ B) ● 各ユニットでのチャンネル変換順序を 設定可能 ● プログラマブルゲインアンプによる 入力信号増幅機能(ユニットごとにそれぞれ 3 チャンネル、シングルエンド入力または疑似 差動入力を選択可能) 	<ul style="list-style-type: none"> ● チャンネル専用サンプル&ホールド機能 (3 チャンネル : S12AD、 3 チャンネル : S12AD1) (常時サンプリング設定可能) ● サンプリング時間可変機能 (チャンネルごとに設定可能) ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが 選択可能 ● アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● A/D データレジスタオートクリア機能 ● コンペア機能 (ウィンドウ A、ウィンドウ B) ● 各ユニットでのチャンネル変換順序を 設定可能 ● プログラマブルゲインアンプによる 入力信号増幅機能(ユニットごとにそれぞれ 3 チャンネル)
割り込み要因	<ul style="list-style-type: none"> ● ダブルトリガモードとグループスキャン モードを除き、1 回のスキャン終了でスキャン 終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生(3 ユニット個別) ● ダブルトリガモードの設定では、2 回のス キャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2)が発生 (3 ユニット個別) ● グループスキャンモードの設定では、グ ループ A のスキャン終了でスキャン終了割 り込み要求(S12ADI, S12ADI1, S12ADI2)が 発生。グループ B のスキャン終了でグル ープ B スキャン終了割り込み要求(S12GBADI, S12GBADI1, S12GBADI2)が発生。グループ C のスキャン終了でグループ C スキャン終 了割り込み要求(S12GCADI, S12GCADI1, S12GCADI2)が発生 ● グループスキャンモードでダブルトリガ モード選択時は、グループ A の 2 回のス キャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2)が発生。グ ループ B とグループ C のスキャン終了で、 それぞれ専用のスキャン終了割り込み要求 (S12GBADI / S12GCADI, S12GBADI1 / S12GCADI1, S12GBADI2 / S12GCADI2)が 発生 	<ul style="list-style-type: none"> ● ダブルトリガモードとグループスキャン モードを除き、1 回のスキャン終了でスキャン 終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生(3 ユニット個別) ● ダブルトリガモードでは、2 回のスキャン終 了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生 (3 ユニット個別) ● グループスキャンモードでは、グループ A のスキャン終了でスキャン終了割り込み要 求(S12ADI, S12ADI1, S12ADI2)が発生。グ ループ B のスキャン終了でグループ B ス キャン終了割り込み要求(S12GBADI, S12GBADI1, S12GBADI2)が発生。グループ C のスキャン終了でグループ C スキャン終 了割り込み要求(S12GCADI, S12GCADI1, S12GCADI2)が発生 ● グループスキャンモードでダブルトリガ モード選択時は、グループ A の 2 回のス キャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2)が発生。グ ループ B とグループ C のスキャン終了で、 それぞれ専用のスキャン終了割り込み要求 (S12GBADI / S12GCADI, S12GBADI1 / S12GCADI1, S12GBADI2 / S12GCADI2)が 発生

項目	RX66T(S12ADH)	RX26T(S12ADH _a)
割り込み要因	<ul style="list-style-type: none"> デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPAI1, S12CMPAI2, S12CMPBI, S12CMPBI1, S12CMPBI2)が発生 S12ADI / S12ADI1 / S12ADI2, S12GBADI / S12GBADI1 / S12GBADI2, S12GCADI / S12GCADI1 / S12GCADI2 割り込みで DMA コントローラ(DMAC)、データ転送ファクトローラ(DTC)を起動可能 	<ul style="list-style-type: none"> デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPAI1, S12CMPAI2, S12CMPBI, S12CMPBI1, S12CMPBI2)が発生 S12ADI / S12ADI1 / S12ADI2, S12GBADI / S12GBADI1 / S12GBADI2, S12GCADI / S12GCADI1 / S12GCADI2 割り込みで DMA コントローラ(DMAC)、データ転送ファクトローラ(DTC)を起動可能
イベントリンク機能	<ul style="list-style-type: none"> すべてのスキャン終了時にイベント出力 シングルスキャンモードでのコンペア機能ウィンドウの条件に応じてイベント出力 ELC からのトリガによりスキャン開始可能 	<ul style="list-style-type: none"> すべてのスキャン終了時にイベント出力 シングルスキャンモードでのコンペア機能ウィンドウの条件に応じてイベント出力 ELC からのトリガによりスキャン開始可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.67 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX66T(S12ADH)	RX26T(S12ADHa)
ADDRy	—	A/D データレジスタ y (y = 0~7 : S12AD, y = 0~7 : S12AD1, y = 0~11, 16, 17 : S12AD2)	A/D データレジスタ y (y = 0~6 : S12AD, y = 0~3 : S12AD1, y = 0~11, 16, 17 : S12AD2)
ADCSR	DBLANS[4:0]	ダブルトリガ対象チャネル 選択ビット ダブルトリガ対象のアナログ入力を 1 チャネル選択します。ダブル トリガモード選択時のみ有効です • S12AD (ユニット 0) b4 b0 0 0 0 0 0 : AN000 0 0 0 0 1 : AN001 0 0 0 1 0 : AN002 0 0 0 1 1 : AN003 0 0 1 0 0 : AN004 0 0 1 0 1 : AN005 0 0 1 1 0 : AN006 0 0 1 1 1 : AN007 • S12AD 1(ユニット 1) b4 b0 0 0 0 0 0 : AN100 0 0 0 0 1 : AN101 0 0 0 1 0 : AN102 0 0 0 1 1 : AN103 0 0 1 0 0 : AN104 0 0 1 0 1 : AN105 0 0 1 1 0 : AN106 0 0 1 1 1 : AN107 • S12AD2 (ユニット 2) b4 b0 0 0 0 0 0 : AN200 0 0 0 0 1 : AN201 0 0 0 1 0 : AN202 0 0 0 1 1 : AN203 0 0 1 0 0 : AN204 0 0 1 0 1 : AN205 0 0 1 1 0 : AN206 0 0 1 1 1 : AN207 0 1 0 0 0 : AN208 0 1 0 0 1 : AN209 0 1 0 1 0 : AN210 0 1 0 1 1 : AN211 1 0 0 0 0 : AN216 1 0 0 0 1 : AN217	ダブルトリガ対象チャネル 選択ビット ダブルトリガ対象のアナログ入力を 1 チャネル選択します。ダブル トリガモード選択時のみ有効です • S12AD (ユニット 0) b4 b0 0 0 0 0 0 : AN000 0 0 0 0 1 : AN001 0 0 0 1 0 : AN002 0 0 0 1 1 : AN003 0 0 1 0 0 : AN004 0 0 1 0 1 : AN005 0 0 1 1 0 : AN006 • S12AD 1(ユニット 1) b4 b0 0 0 0 0 0 : AN100 0 0 0 0 1 : AN101 0 0 0 1 0 : AN102 0 0 0 1 1 : AN103 • S12AD2 (ユニット 2) b4 b0 0 0 0 0 0 : AN200 0 0 0 0 1 : AN201 0 0 0 1 0 : AN202 0 0 0 1 1 : AN203 0 0 1 0 0 : AN204 0 0 1 0 1 : AN205 0 0 1 1 0 : AN206 0 0 1 1 1 : AN207 0 1 0 0 0 : AN208 0 1 0 0 1 : AN209 0 1 0 1 0 : AN210 0 1 0 1 1 : AN211 1 0 0 0 0 : AN216 1 0 0 0 1 : AN217
S12AD.ADANSA0	ANSA007	A/D 変換チャネル選択ビット	—

レジスタ	ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
S12AD1.ADANSA0	ANSA004	A/D 変換チャンネル選択ビット	—
	ANSA005		
	ANSA006		
	ANSA007		
S12AD. ADANSB0	ANSB007	A/D 変換チャンネル選択ビット	—
S12AD1. ADANSB0	ANSB004	A/D 変換チャンネル選択ビット	—
	ANSB005		
	ANSB006		
	ANSB007		
S12AD. ADANSC0	ANSC007	A/D 変換チャンネル選択ビット	—
S12AD1. ADANSC0	ANSC004	A/D 変換チャンネル選択ビット	—
	ANSC005		
	ANSC006		
	ANSC007		
S12AD.ADSCSn	—	A/D チャンネル変換順序設定レジスタ n(n = 0~7)	A/D チャンネル変換順序設定レジスタ n(n = 0~6)
S12AD1.ADSCSn	—	A/D チャンネル変換順序設定レジスタ n(n = 0~7)	A/D チャンネル変換順序設定レジスタ n(n = 0~3)
S12AD. ADADS0	ADS007	A/D 変換値加算/平均チャンネル選択 ビット	—
S12AD1. ADADS0	ADS004	A/D 変換値加算/平均チャンネル選択 ビット	—
	ADS005		
	ADS006		
	ADS007		
ADCER	ASE	—	A/D データレジスタ自動セッ イネーブルビット
ADSTRGR	TRSB[5:0] (RX66T) TRSB[6:0] (RX26T)	グループ B A/D 変換開始トリガ選択 ビット	グループ B A/D 変換開始トリガ選択 ビット
	TRSA[5:0] (RX66T) TRSA[6:0] (RX26T)	A/D 変換開始トリガ選択ビット	A/D 変換開始トリガ選択ビット
ADGCTRGR	TRSC[5:0]	グループ スキャンモードで グループ C の A/D 変換開始トリガを 選択します	ADGCTRGR2.TRSC6 ビットと合わ せて、グループ スキャンモードで グループ C の A/D 変換開始トリガを 選択します
ADGCTRGR2	—	—	A/DグループCトリガ選択レジスタ2
ADSSTRn	—	A/Dサンプリングステート レジスタn (n = 0~7 : S12AD, n = 0~7 : S12AD1, n = n = 0~11, L, T, O : S12AD2)	A/Dサンプリングステート レジスタn (n = 0~6 : S12AD, n = 0~3 : S12AD1, n = n = 0~11, L, T, O : S12AD2)
S12AD. ADCMPANSR0	CMPCHA007	コンペアウィンドウ A チャンネル 選択ビット	—
S12AD1. ADCMPANSR0	CMPCHA004	コンペアウィンドウ A チャンネル 選択ビット	—
	CMPCHA005		
	CMPCHA006		
	CMPCHA007		

レジスタ	ビット	RX66T(S12ADH)	RX26T(S12ADH ^a)
S12AD. ADCMPLR0	CMPLCHA007	コンペアウィンドウ A コンペア 条件選択ビット	—
S12AD1. ADCMPLR0	CMPLCHA004	コンペアウィンドウ A コンペア 条件選択ビット	—
	CMPLCHA005		
	CMPLCHA006		
	CMPLCHA007		
S12AD. ADCMPSR0	CMPSTCHA007	コンペアウィンドウ A フラグ	—
S12AD1. ADCMPSR0	CMPSTCHA004	コンペアウィンドウ A フラグ	—
	CMPSTCHA005		
	CMPSTCHA006		
	CMPSTCHA007		
S12AD. ADCMPBNSR	CMPCHB[5:0]	コンペアウィンドウ B チャンネル選択ビット コンペアウィンドウ B の条件で比較 を行うチャンネルを選択します b5 b0 0 0 0 0 0 : AN000 0 0 0 0 1 : AN001 0 0 0 1 0 : AN002 : : 0 0 0 1 1 0 : AN006 0 0 0 1 1 1 : AN007 上記以外は設定しないでください	コンペアウィンドウB チャンネル選択ビット コンペアウィンドウBの条件で比較 を行うチャンネルを選択します b5 b0 0 0 0 0 0 : AN000 0 0 0 0 1 : AN001 0 0 0 1 0 : AN002 : : 0 0 0 1 1 0 : AN006 上記以外は設定しないでください
S12AD1. ADCMPBNSR	CMPCHB[5:0]	コンペアウィンドウ B チャンネル選択ビット コンペアウィンドウ B の条件で比較 を行うチャンネルを選択します b5 b0 0 0 0 0 0 : AN100 0 0 0 0 1 : AN101 0 0 0 1 0 : AN102 : : 0 0 0 1 1 0 : AN106 0 0 0 1 1 1 : AN107 上記以外は設定しないでください	コンペアウィンドウB チャンネル選択ビット コンペアウィンドウBの条件で比較 を行うチャンネルを選択します b5 b0 0 0 0 0 0 : AN100 0 0 0 0 1 : AN101 0 0 0 1 0 : AN102 0 0 0 1 1 : AN103 上記以外は設定しないでください

レジスタ	ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
S12AD. ADPGAGS0	P000GAIN[3:0] P001GAIN[3:0] P002GAIN[3:0]	P000アンプゲイン設定ビット P001アンプゲイン設定ビット P002アンプゲイン設定ビット • 疑似差動入力が無効 (ADPGADCR0.PxDEN ビット = 0)の場合 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないでください • 疑似差動入力有効 (ADPGADCR0.PxDEN ビット= 1 かつ ADPGACR.PxCR[2]ビット = 1)の場合 0 0 0 1 : × 1.500 1 0 0 0 : × 4.000 1 0 1 1 : × 7.000 1 1 0 1 : × 12.333 上記以外は設定しないでください	P000アンプゲイン設定ビット P001アンプゲイン設定ビット P002アンプゲイン設定ビット 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないでください

レジスタ	ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
S12AD1. ADPGAGS0	P100GAIN[3:0] P101GAIN[3:0] P102GAIN[3:0]	P100アンプゲイン設定ビット P101アンプゲイン設定ビット P102アンプゲイン設定ビット <ul style="list-style-type: none"> 疑似差動入力が無効 (ADPGADCR0.PxDEN ビット = 0)の場合 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないでください <ul style="list-style-type: none"> 疑似差動入力有効 (ADPGADCR0.PxDEN ビット= 1 かつ ADPGACR.PxCR[2] ビット= 1)の場合 0 0 0 1 : × 1.500 1 0 0 0 : × 4.000 1 0 1 1 : × 7.000 1 1 0 1 : × 12.333 上記以外は設定しないでください	P100アンプゲイン設定ビット P101アンプゲイン設定ビット P102アンプゲイン設定ビット 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないでください
ADPGADCR0	—	A/D プログラマブルゲインアンプ 差動入力コントロールレジスタ	—

表 2.68 ADSTRGR レジスタに設定する A/D 起動要因比較

ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
TRSB[5:0] (RX66T)	グループ B A/D 変換開始トリガ選択ビット	グループ B A/D 変換開始トリガ選択ビット
TRSB[6:0] (RX26T)	b5 b0 111111 : トリガ要因非選択状態 000001 : TRGA0N 000010 : TRGA1N 000011 : TRGA2N 000100 : TRGA3N 000101 : TRGA4N 000110 : TRGA6N 000111 : TRGA7N 001000 : TRG0N 001001 : TRG4AN 001010 : TRG4BN 001011 : TRG4AN または TRG4BN 001100 : TRG4ABN 001101 : TRG7AN 001110 : TRG7BN 001111 : TRG7AN または TRG7BN 010000 : TRG7ABN 010011 : TRGA9N 010100 : TRG9N 011001 : TRGA0N または TRG0N 011010 : TRGA9N または TRG9N 011011 : TRGA0N または TRGA9N 011100 : TRG0N または TRG9N 100001 : TRG9AEN 100010 : TRG0AEN 100011 : TRGA09N 100100 : TRG09N	b6 b0 0111111 : トリガ要因非選択状態 1111111 : トリガ要因非選択状態 0000001 : TRGA0N 0000010 : TRGA1N 0000011 : TRGA2N 0000100 : TRGA3N 0000101 : TRGA4N 0000110 : TRGA6N 0000111 : TRGA7N 0001000 : TRG0N 0001001 : TRG4AN 0001010 : TRG4BN 0001011 : TRG4AN または TRG4BN 0001100 : TRG4ABN 0001101 : TRG7AN 0001110 : TRG7BN 0001111 : TRG7AN または TRG7BN 0010000 : TRG7ABN 0010011 : TRGA9N 0010100 : TRG9N 0011001 : TRGA0N または TRG0N 0011010 : TRGA9N または TRG9N 0011011 : TRGA0N または TRGA9N 0011100 : TRG0N または TRG9N 0100001 : TRG9AEN 0100010 : TRG0AEN 0100011 : TRGA09N 0100100 : TRG09N 1000000 : GTADTRA0N 1000001 : GTADTRB0N 1000010 : GTADTRA1N 1000011 : GTADTRB1N 1000100 : GTADTRA2N 1000101 : GTADTRB2N 1000110 : GTADTRA3N 1000111 : GTADTRB3N 1001000 : GTADTRA0N または GTADTRB0N 1001001 : GTADTRA1N または GTADTRB1N 1001010 : GTADTRA2N または GTADTRB2N 1001011 : GTADTRA3N または GTADTRB3N 1001100 : GTADTRA4N 1001101 : GTADTRB4N 1001110 : GTADTRA5N 1001111 : GTADTRB5N 1010000 : GTADTRA6N 1010001 : GTADTRB6N 1010010 : GTADTRA7N 1010011 : GTADTRB7N

ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
TRSB[5:0] (RX66T) TRSB[6:0] (RX26T)		1010100 : GTADTRA4N または GTADTRB4N 1010101 : GTADTRA5N または GTADTRB5N 1010110 : GTADTRA6N または GTADTRB6N 1010111 : GTADTRA7N または GTADTRB7N
	011101 : TMTRG0AN_0	0011101 : TMTRG0AN_0
	011110 : TMTRG0AN_1	0011110 : TMTRG0AN_1
	011111 : TMTRG0AN_2	0011111 : TMTRG0AN_2
	100000 : TMTRG0AN_3	0100000 : TMTRG0AN_3
	110010 : ELCTRG00N (注 1)	0110010 : ELCTRG00N(注 1)
	ELCTRG10N (注 2)	ELCTRG10N(注 2)
	ELCTRG20N (注 3)	ELCTRG20N(注 3)
	110011 : ELCTRG01N (注 1)	0110011 : ELCTRG01N(注 1)
	ELCTRG11N (注 2)	ELCTRG11N(注 2)
	ELCTRG21N (注 3)	ELCTRG21N(注 3)
	111010 : ELCTRG00N または ELCTRG01N(注 1)	0111010 : ELCTRG00N または ELCTRG01N(注 1)
	ELCTRG10N または ELCTRG11N(注 2)	ELCTRG10N または ELCTRG11N(注 2)
	ELCTRG20N または ELCTRG21N(注 3)	ELCTRG20N または ELCTRG21N(注 3)

ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
TRSA[5:0] (RX66T)	A/D 変換開始トリガ選択ビット	A/D 変換開始トリガ選択ビット
TRSA[6:0] (RX26T)	b13 b8 111111 : トリガ要因非選択状態 000000 : ADTRGn# 000001 : TRGA0N 000010 : TRGA1N 000011 : TRGA2N 000100 : TRGA3N 000101 : TRGA4N 000110 : TRGA6N 000111 : TRGA7N 001000 : TRG0N 001001 : TRG4AN 001010 : TRG4BN 001011 : TRG4AN または TRG4BN 001100 : TRG4ABN 001101 : TRG7AN 001110 : TRG7BN 001111 : TRG7AN または TRG7BN 010000 : TRG7ABN 010011 : TRGA9N 010100 : TRG9N 011001 : TRGA0N または TRG0N 011010 : TRGA9N または TRG9N 011011 : TRGA0N または TRGA9N 011100 : TRG0N または TRG9N 100001 : TRG9AEN 100010 : TRG0AEN 100011 : TRGA09N 100100 : TRG09N	b14 b8 0111111 : トリガ要因非選択状態 1111111 : トリガ要因非選択状態 0000000 : ADTRGn# 0000001 : TRGA0N 0000010 : TRGA1N 0000011 : TRGA2N 0000100 : TRGA3N 0000101 : TRGA4N 0000110 : TRGA6N 0000111 : TRGA7N 0001000 : TRG0N 0001001 : TRG4AN 0001010 : TRG4BN 0001011 : TRG4AN または TRG4BN 0001100 : TRG4ABN 0001101 : TRG7AN 0001110 : TRG7BN 0001111 : TRG7AN または TRG7BN 0010000 : TRG7ABN 0010011 : TRGA9N 0010100 : TRG9N 0011001 : TRGA0N または TRG0N 0011010 : TRGA9N または TRG9N 0011011 : TRGA0N または TRGA9N 0011100 : TRG0N または TRG9N 0100001 : TRG9AEN 0100010 : TRG0AEN 0100011 : TRGA09N 0100100 : TRG09N 1000000 : GTADTRA0N 1000001 : GTADTRB0N 1000010 : GTADTRA1N 1000011 : GTADTRB1N 1000100 : GTADTRA2N 1000101 : GTADTRB2N 1000110 : GTADTRA3N 1000111 : GTADTRB3N 1001000 : GTADTRA0N または GTADTRB0N 1001001 : GTADTRA1N または GTADTRB1N 1001010 : GTADTRA2N または GTADTRB2N 1001011 : GTADTRA3N または GTADTRB3N 1001100 : GTADTRA4N 1001101 : GTADTRB4N 1001110 : GTADTRA5N 1001111 : GTADTRB5N 1010000 : GTADTRA6N 1010001 : GTADTRB6N 1010010 : GTADTRA7N 1010011 : GTADTRB7N

ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
TRSA[5:0] (RX66T) TRSA[6:0] (RX26T)	011101 : TMTRG0AN_0/ 011110 : TMTRG0AN_1 011111 : TMTRG0AN_2 100000 : TMTRG0AN_3 110010 : ELCTRG00N (注 1) ELCTRG10N (注 2) ELCTRG20N (注 3) 110011 : ELCTRG01N (注 1) ELCTRG11N (注 2) ELCTRG21N (注 3) 111010 : ELCTRG00N または ELCTRG01N(注 1) ELCTRG10N または ELCTRG11N(注 2) ELCTRG20N または ELCTRG21N(注 3)	1010100 : GTADTRA4N または GTADTRB4N 1010101 : GTADTRA5N または GTADTRB5N 1010110 : GTADTRA6N または GTADTRB6N 1010111 : GTADTRA7N または GTADTRB7N 0011101 : TMTRG0AN_0 0011110 : TMTRG0AN_1 0011111 : TMTRG0AN_2 0100000 : TMTRG0AN_3 0110010 : ELCTRG00N(注 1) ELCTRG10N(注 2) ELCTRG20N(注 3) 0110011 : ELCTRG01N(注 1) ELCTRG11N(注 2) ELCTRG21N(注 3) 0111010 : ELCTRG00N または ELCTRG01N(注 1) ELCTRG10N または ELCTRG11N(注 2) ELCTRG20N または ELCTRG21N(注 3)

注 1. ユニット 0

注 2. ユニット 1

注 3. ユニット 2

表 2.69 ADGCTRGR レジスタ、ADGCTRGR2 レジスタに設定する A/D 起動要因比較

ビット	RX66T(S12ADH)	RX26T(S12ADH _a)
TRSC[5:0] (RX66T) TRSC[5:0]、 TRSC6 (RX26T)	グループ B A/D 変換開始トリガ選択ビット b5 b0 111111 : トリガ要因非選択状態 000001 : TRGA0N 000010 : TRGA1N 000011 : TRGA2N 000100 : TRGA3N 000101 : TRGA4N 000110 : TRGA6N 000111 : TRGA7N 001000 : TRG0N 001001 : TRG4AN 001010 : TRG4BN 001011 : TRG4AN または TRG4BN 001100 : TRG4ABN 001101 : TRG7AN 001110 : TRG7BN 001111 : TRG7AN または TRG7BN 010000 : TRG7ABN 010011 : TRGA9N 010100 : TRG9N 011001 : TRGA0N または TRG0N 011010 : TRGA9N または TRG9N 011011 : TRGA0N または TRGA9N 011100 : TRG0N または TRG9N 100001 : TRG9AEN 100010 : TRG0AEN 100011 : TRGA09N 100100 : TRG09N	グループ C A/D 変換開始トリガ選択ビット グループ C A/D 変換開始トリガ選択ビット 6 b6 b0 0111111 : トリガ要因非選択状態 1111111 : トリガ要因非選択状態 0000001 : TRGA0N 0000010 : TRGA1N 0000011 : TRGA2N 0000100 : TRGA3N 0000101 : TRGA4N 0000110 : TRGA6N 0000111 : TRGA7N 0001000 : TRG0N 0001001 : TRG4AN 0001010 : TRG4BN 0001011 : TRG4AN または TRG4BN 0001100 : TRG4ABN 0001101 : TRG7AN 0001110 : TRG7BN 0001111 : TRG7AN または TRG7BN 0010000 : TRG7ABN 0010011 : TRGA9N 0010100 : TRG9N 0011001 : TRGA0N または TRG0N 0011010 : TRGA9N または TRG9N 0011011 : TRGA0N または TRGA9N 0011100 : TRG0N または TRG9N 0100001 : TRG9AEN 0100010 : TRG0AEN 0100011 : TRGA09N 0100100 : TRG09N 1000000 : GTADTRA0N 1000001 : GTADTRB0N 1000010 : GTADTRA1N 1000011 : GTADTRB1N 1000100 : GTADTRA2N 1000101 : GTADTRB2N 1000110 : GTADTRA3N 1000111 : GTADTRB3N 1001000 : GTADTRA0N または GTADTRB0N 1001001 : GTADTRA1N または GTADTRB1N 1001010 : GTADTRA2N または GTADTRB2N 1001011 : GTADTRA3N または GTADTRB3N 1001100 : GTADTRA4N 1001101 : GTADTRB4N 1001110 : GTADTRA5N 1001111 : GTADTRB5N 1010000 : GTADTRA6N 1010001 : GTADTRB6N

ビット	RX66T(S12ADH)	RX26T(S12ADH ^a)
TRSC[5:0] (RX66T) TRSC[5:0]、 TRSC6 (RX26T)	011101 : TMTRG0AN_0 011110 : TMTRG0AN_1 011111 : TMTRG0AN_2 100000 : TMTRG0AN_3 110010 : ELCTRG00N ^(注 1) ELCTRG10N ^(注 2) ELCTRG20N ^(注 3) 110011 : ELCTRG01N ^(注 1) ELCTRG11N ^(注 2) ELCTRG21N ^(注 3) 111010 : ELCTRG00N または ELCTRG01N ^(注 1) ELCTRG10N または ELCTRG11N ^(注 2) ELCTRG20N または ELCTRG21N ^(注 3)	1010010 : GTADTRA7N 1010011 : GTADTRB7N 1010100 : GTADTRA4N または GTADTRB4N 1010101 : GTADTRA5N または GTADTRB5N 1010110 : GTADTRA6N または GTADTRB6N 1010111 : GTADTRA7N または GTADTRB7N 0011101 : TMTRG0AN_0 0011110 : TMTRG0AN_1 0011111 : TMTRG0AN_2 0100000 : TMTRG0AN_3 0110010 : ELCTRG00N ^(注 1) ELCTRG10N ^(注 2) ELCTRG20N ^(注 3) 0110011 : ELCTRG01N ^(注 1) ELCTRG11N ^(注 2) ELCTRG21N ^(注 3) 0111010 : ELCTRG00N または ELCTRG01N ^(注 1) ELCTRG10N または ELCTRG11N ^(注 2) ELCTRG20N または ELCTRG21N ^(注 3)

注 1. ユニット 0

注 2. ユニット 1

注 3. ユニット 2

2.25 コンパレータ C

表 2.70 にコンパレータ C のレジスタ比較を示します。

表 2.70 コンパレータ C のレジスタ比較

レジスタ	ビット	RX66T(CMPC)	RX26T(CMPCa)
CMPCTL2	—	—	コンパレータ制御レジスタ2

2.26 データ演算回路

表 2.71 にデータ演算回路の概要比較を、表 2.72 にデータ演算回路のレジスタ比較示します。

表 2.71 データ演算回路の概要比較

項目	RX66T(DOC)	RX26T(DOCA)
データ演算機能	16 ビットデータの比較、加算、または減算	<ul style="list-style-type: none"> 16 または 32 ビットデータの比較 (一致/不一致、大小、範囲内外) 16 または 32 ビットデータの加算、または減算
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能
割り込み	<ul style="list-style-type: none"> データ比較の結果が検出条件に合致したとき データ加算の結果が“FFFFh”より大きくなったとき(オーバフロー) データ減算の結果が“0000h”より小さくなったとき(アンダフロー) 	<ul style="list-style-type: none"> データ比較の結果が検出条件に合致したとき データ加算の結果が “FFFFh” (DOCR.DOPSZ = 0 の場合)、または “FFFF FFFFh” (DOCR.DOPSZ = 1 の場合)より大きくなったとき(オーバフロー) データ減算の結果が “0000h” (DOCR.DOPSZ = 0 の場合)、または “0000 0000h” (DOCR.DOPSZ = 1 の場合)より小さくなったとき(アンダフロー)
イベントリンク機能(出力)	<ul style="list-style-type: none"> データ比較の結果が検出条件に合致したとき データ加算の結果が“FFFFh”より大きくなったとき(オーバフロー) データ減算の結果が“0000h”より小さくなったとき(アンダフロー) 	<ul style="list-style-type: none"> データ比較の結果が検出条件に合致したとき データ加算の結果が “FFFFh” (DOCR.DOPSZ = 0 の場合)、または “FFFF FFFFh” (DOCR.DOPSZ = 1 の場合)より大きくなったとき(オーバフロー) データ減算の結果が “0000h” (DOCR.DOPSZ = 0 の場合)、または “0000 0000h” (DOCR.DOPSZ = 1 の場合)より小さくなったとき(アンダフロー)

表 2.72 データ演算回路のレジスタ比較

レジスタ	ビット	RX66T(DOC)	RX26T(DOCA)
DOCR	DCSEL (RX66T) DCSEL[2:0] (RX26T)	検出条件選択ビット b2 0 : 不一致を検出する 1 : 一致を検出する	検出条件選択ビット b6 b4 0 0 0 : 不一致(DODIR \neq DODSR0) 0 0 1 : 一致(DODIR = DODSR0) 0 1 0 : 小さい(DODIR < DODSR0) 0 1 1 : 大きい(DODIR > DODSR0) 1 0 0 : 範囲内(DODSR0 < DODIR < DODSR1) 1 0 1 : 範囲外(DODIR < DODSR0, DODSR1 < DODIR) 上記以外 : 設定禁止
	DOPSZ	—	データ演算サイズ選択ビット
	DOPCIE	データ演算回路割り込み許可ビット b4 0 : 割り込み禁止 1 : 割り込み許可	データ演算回路割り込み許可ビット b7 0 : 割り込み禁止 1 : 割り込み許可
	DOPCF	データ演算結果フラグ	—
	DOPCFCL	データ演算結果クリアビット	—
DOSR	—	—	DOC ステータスレジスタ
DOSCR	—	—	DOC ステータスクリアレジスタ
DODIR	—	DOC データインプットレジスタ	DOC データインプットレジスタ
		16ビットの読み書き可能なレジスタ	32ビットの読み書き可能なレジスタ
DODSR0	—	DOC データセッティングレジスタ 0	DOC データセッティングレジスタ 0
		16ビットの読み書き可能なレジスタ	32ビットの読み書き可能なレジスタ
DODSR1	—	—	DOC データセッティングレジスタ 1

2.27 RAM

表 2.73 に RAM の概要比較を、表 2.74 に RAM のレジスタ比較を示します。

表 2.73 RAM の概要比較

項目	RX66T		RX26T(RAM)
	ECC 誤り訂正機能なし (RAM)	ECC 誤り訂正機能あり (ECCRAM)	
容量	64K バイト 128K バイト	16K バイト	48K バイト 64K バイト
アドレス	<ul style="list-style-type: none"> RAM 容量が 64K バイトの場合 - 0000 0000h ~ 0000 FFFFh RAM 容量が 128K バイトの場合 - 0000 0000h ~ 0001 FFFFh 	<ul style="list-style-type: none"> 00FF C000h ~ 00FF FFFFh 	<ul style="list-style-type: none"> RAM 容量が 48K バイトの場合 - 0000 0000h ~ 0000 BFFFh RAM 容量が 64K バイトの場合 - 0000 0000h ~ 0000 FFFFh
メモリバス	メモリバス 1	メモリバス 3	メモリバス 1

項目	RX66T		RX26T(RAM)
	ECC 誤り訂正機能なし (RAM)	ECC 誤り訂正機能あり (ECCRAM)	
アクセス	<ul style="list-style-type: none"> リード/ライトともに 1 サイクルで動作 RAM 有効/無効選択可能 	<ul style="list-style-type: none"> ECC 機能有効/無効選択可能 【MEMWAIT = 0 を設定したとき】 ECC 機能無効の場合 <ul style="list-style-type: none"> リード/ライトともに 2 サイクルで動作 ECC 機能有効の場合 (エラーなしのとき) <ul style="list-style-type: none"> リード/ライトともに 2 サイクルで動作 ECC 機能有効の場合 (エラーありのとき) <ul style="list-style-type: none"> リード/ライトともに 3 サイクルで動作 【MEMWAIT = 1 を設定したとき】 ECC 機能無効の場合 <ul style="list-style-type: none"> リード/ライトともに 3 サイクルで動作 ECC 機能有効の場合 (エラーなしのとき) <ul style="list-style-type: none"> リードは 3 サイクル、ライトは 4 サイクルで動作 ECC 機能有効の場合 (エラー発生時) <ul style="list-style-type: none"> リード/ライトともに 5 サイクルで動作 	<ul style="list-style-type: none"> 読み出し/書き込みともに 1 サイクルで動作 RAM 有効/無効選択可能
データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機能なし		—
消費電力低減機能	RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能		モジュールストップ状態への遷移が可能
エラーチェック機能	<ul style="list-style-type: none"> 1 ビット誤り検出 エラー発生時、ノンマスカブル割り込み、または割り込みを発生 	<ul style="list-style-type: none"> ECC 誤り訂正機能 <ul style="list-style-type: none"> 1 ビット誤り訂正、2 ビット誤り検出 エラー発生時、ノンマスカブル割り込み、または割り込みを発生 	<ul style="list-style-type: none"> パリティチェック : 1 ビット誤り検出 エラー発生時、ノンマスカブル割り込み、または割り込みを発生

表 2.74 RAM のレジスタ比較

レジスタ	ビット	RX66T(RAM, ECCRAM)	RX26T(RAM)
ECCRAMMODE	—	ECCRAM動作モード制御レジスタ	—
ECCRAM2STS	—	ECCRAM2ビットエラーステータスレジスタ	—

レジスタ	ビット	RX66T(RAM, ECCRAM)	RX26T(RAM)
ECCRAM1STSEN	—	ECCRAM1ビットエラー 情報更新許可レジスタ	—
ECCRAM1STS	—	ECCRAM1ビットエラー ステータスレジスタ	—
ECCRAMPRCR	—	ECCRAMプロテクトレジスタ	—
ECCRAM2ECAD	—	ECCRAM2ビットエラー アドレスキャプチャレジスタ	—
ECCRAM1ECAD	—	ECCRAM1ビットエラー アドレスキャプチャレジスタ	—
ECCRAMPRCR2	—	ECCRAMプロテクトレジスタ2	—
ECCRAMETST	—	ECCRAMテスト制御レジスタ	—

2.28 フラッシュメモリ

表 2.75 にフラッシュメモリの概要比較を、表 2.76 にフラッシュメモリのレジスタ比較を示します。

表 2.75 フラッシュメモリの概要比較

項目	RX66T		RX26T	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
メモリ空間	<ul style="list-style-type: none"> ユーザ領域 : 最大 1M バイト ユーザブート領域 : 32K バイト 	<ul style="list-style-type: none"> データ領域 : 32K バイト 	<ul style="list-style-type: none"> 最大 512K バイト 	<ul style="list-style-type: none"> 16K バイト
ROM キャッシュ	<ul style="list-style-type: none"> 容量 : 8K バイト マッピング方式 : ダイレクトマップ ラインサイズ : 16 バイト 	—	—	—
リード サイクル	<ul style="list-style-type: none"> ROM キャッシュ 動作許可時 : キャッシュヒット 時、1 サイクル キャッシュミス時、 - ICLK ≤ 120MHz の とき、1~2 サイクル - ICLK > 120MHz の とき、2~3 サイクル ROM キャッシュ動作 禁止時 : - ICLK ≤ 120MHz の とき、1 サイクル - ICLK > 120MHz の とき、2 サイクル 	16 ビット、8 ビット アクセス時には FCLK 8 サイクルで リード	1 サイクル	16 ビット、8 ビット アクセス時には FCLK 8 サイクルでリード
イレーズ後の 値	FFh	不定値	FFh	不定値
プログラム/ イレーズ方式	<ul style="list-style-type: none"> FACI コマンド発行領域(007E 0000h)に設定 した FACI コマンドで、コードフラッシュ メモリ/データフラッシュメモリのプログラム/ イレーズが可能 フラッシュメモリプログラマによるシリアル インタフェース通信を介したプログラム/ イレーズ(シリアルプログラミング) ユーザプログラムによるフラッシュメモリの プログラム/イレーズ(セルフプログラミング)) 		<ul style="list-style-type: none"> FACI コマンド発行領域(007E 0000h)に設定 した FACI コマンドで、コードフラッシュ メモリ/データフラッシュメモリのプログラム/ イレーズが可能 フラッシュメモリプログラマによるシリアル インタフェース通信を介したプログラム/ イレーズ(シリアルプログラミング) ユーザプログラムによるフラッシュメモリの プログラム/イレーズ(セルフプログラミング)) 	
セキュリティ 機能	フラッシュメモリの不正改ざん/不正リードを防止		フラッシュメモリの不正改ざん/不正リードを防止	
プロテクショ ン機能	フラッシュメモリの誤書き換えを防止		フラッシュメモリの誤書き換えを防止	

項目	RX66T		RX26T	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
デュアル バンク機能	—	—	デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能 <ul style="list-style-type: none"> リニアモード： コードフラッシュメモリを1領域として使用するモード デュアルモード： コードフラッシュメモリを2領域に分割して使用するモード 	—
Trusted Memory (TM)機能	コードフラッシュメモリのブロック 8, 9 に対する不正リードを防止		コードフラッシュメモリに対する不正リード防止 <ul style="list-style-type: none"> リニアモード： ブロック 8、9 デュアルモード： ブロック 8、9、30、31 	—
BGO(バック グラウンド オペレーション) 機能	データ領域プログラム/イレーズ中のユーザ領域リードが可能		<ul style="list-style-type: none"> コードフラッシュメモリのプログラム/イレーズ中にコードフラッシュメモリのリードが可能 コードフラッシュメモリのプログラム/イレーズ中にデータフラッシュメモリのリードが可能 データフラッシュメモリのプログラム/イレーズ中にコードフラッシュメモリのリードが可能 	
プログラム/ イレーズ単位	<ul style="list-style-type: none"> ユーザ領域およびユーザブート領域へのプログラム： 256 バイト ユーザ領域のイレーズ：ブロック単位 	<ul style="list-style-type: none"> データ領域へのプログラム： 4 バイト データ領域のイレーズ：ブロック単位 	<ul style="list-style-type: none"> プログラム： 128 バイト イレーズ： ブロック単位 	<ul style="list-style-type: none"> プログラム： 4 バイト イレーズ： ブロック単位
その他の機能	セルフプログラミング中の割り込み受け付け可能		セルフプログラミング中の割り込み受け付け可能	

項目	RX66T		RX26T	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
オンボード プログラミング (シリアルプロ グラミング/セ ルフプログラ ミング)	<ul style="list-style-type: none"> ブートモード (SCI インタフェース) によるプログラム/イレーズ <ul style="list-style-type: none"> 調歩同期式シリアルインターフェース(SCI1)を使用 通信速度は自動調整 ユーザブート領域もプログラム/イレーズ可能 ブートモード (USB インタフェース) によるプログラム/イレーズ <ul style="list-style-type: none"> USB0 を使用 特別なハードウェアが不要で、PC と直結可能 ブートモード (FINE インタフェース) によるプログラム/イレーズ <ul style="list-style-type: none"> FINE を使用 ユーザブートモードによるプログラム/イレーズ <ul style="list-style-type: none"> ユーザ独自のブートプログラムを作成可能 シングルチップモード、内蔵 ROM 有効拡張モードによるプログラム/イレーズ <ul style="list-style-type: none"> ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレーズが可能 		<ul style="list-style-type: none"> ブートモード (SCI インタフェース) によるプログラム/イレーズ <ul style="list-style-type: none"> 調歩同期式シリアルインターフェース(SCI1)を使用 通信速度は自動調整 ブートモード (FINE インタフェース) によるプログラム/イレーズ <ul style="list-style-type: none"> FINE を使用 シングルチップモードによるプログラム/イレーズ <ul style="list-style-type: none"> ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレーズが可能 	
オフボード プログラミング (パラレルプロ グラマによる プログラム/イ レーズ)	パラレルプログラマを使用して、ユーザ領域/ユーザブート領域のプログラム/イレーズが可能	パラレルプログラマを使用したデータ領域のプログラム/イレーズはできません	—	—
ユニーク ID	本 MCU 個体ごとの 12 バイト長の ID コード		本 MCU 個体ごとの 12 バイト長の ID コード	

表 2.76 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX66T	RX26T
ROMCE	—	ROM キャッシュ許可レジスタ	—
ROMCIV	—	ROM キャッシュ無効化レジスタ	—
NCRGn	—	ノンキャッシュابل領域 n アドレスレジスタ (n = 0, 1)	—
NCRCn	—	ノンキャッシュابل領域 n 設定レジスタ (n = 0, 1)	—
FWEPROR	FLWE[1:0]	フラッシュライトイレース許可ビット b1 b0 0 0 : プログラム/イレース、 ロック ビットのプログラム/リード、 ブランクチェックの禁止 0 1 : プログラム/イレース、 ロック ビットのプログラム/リード、 ブランクチェックの許可 1 0 : プログラム/イレース、 ロック ビットのプログラム/リード、 ブランクチェックの禁止 1 1 : プログラム/イレース、 ロック ビットのプログラム/リード、 ブランクチェックの禁止	フラッシュライトイレース許可ビット b1 b0 0 0 : プログラム、ブロックイレース、 ブランクチェックの禁止 0 1 : プログラム、ブロックイレース、 ブランクチェックの許可 1 0 : プログラム、ブロックイレース、 ブランクチェックの禁止 1 1 : プログラム、ブロックイレース、 ブランクチェックの禁止
FSTATR	FRDY	フラッシュレディフラグ 0 : プログラム、ブロックイレース、 P/E サスペンド、 P/E レジューム、強制終了、 ブランクチェック、 コンフィギュレーション設定、 ロックビットプログラム、ロック ビットリード のコマンド処理中 1 : 上記の処理を実行していない	フラッシュレディフラグ 0 : プログラム、ブロックイレース、 P/E サスペンド、 P/E レジューム、強制終了、 ブランクチェック、 コンフィギュレーション設定の コマンド処理中 1 : 上記の処理を実行していない
FPROTR	—	フラッシュプロテクトレジスタ	—
FLKSTAT	—	ロックビットステータスレジスタ	—
FPESTAT	PEERRST [7:0]	P/E エラーステータスフラグ 00h : エラーなし 01h : ロックビットでプロテクトされた 領域に対するプログラムエラー 02h : ロックビット以外の原因による プログラムエラー 11h : ロックビットでプロテクトされた 領域に対するイレースエラー 12h : ロックビット以外の原因による イレースエラー	P/E エラーステータスフラグ 00h : エラーなし 02h : プログラムエラー 12h : イレースエラー
FAWMON	—	—	フラッシュアクセスウィンドウモニタ レジスタ
FSUACR	—	—	スタートアップ領域コントロール レジスタ

2.29 パッケージ

表 2.77 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.77 パッケージ

パッケージタイプ	RX66T	RX26T
144 ピン LFQFP	○	×
112 ピン LQFP	○	×
80 ピン LQFP	○	×
64 ピン HWQFN	×	○
48 ピン HWQFN	×	○
32 ピン HWQFN	×	○

○ : パッケージあり(RENESAS Code は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 100 ピンパッケージ

表 3.1 に 100 ピンパッケージ端子機能の比較を示します。

表 3.1 100 ピンパッケージ端子機能の比較

100 ピン	RX66T	RX26T
1	PE5/ BCLK /MTIOC9D/MTIOC9D#/GTIOC3A/GTETRGB/GTIOC3A#/GTETRGD/ SCK9 / CTS9 / RTS9 / SS9 /IRQ0/ADST0	PE5/MTIOC9D/MTIOC9D#/GTIOC3A/GTETRGB/GTIOC3A#/GTETRGD/ SCK009 / CTS009 / RTS009 / SS009 / TXDB009 /IRQ0/ADST0
2	EMLE	EMLE/ PN7 /MTIOC9D/MTIOC9D#/IRQ5/ADST0
3	VSS	VSS
4	UB /P00/ A11 /MTIOC9A/MTIOC9A#/CACREF/ RXD9 / SMISO9 / SSCL9 /RXD12/SMISO12/SSCL12/RDX12/IRQ2/ADST1/COMP0	P00/MTIOC9A/MTIOC9A#/CACREF/ GTIU / TIC3 /RXD12/SMISO12/SSCL12/RDX12/ RXD009 / SMISO009 / SSCL009 /IRQ2/ADST1/COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED/ PN6
7	P01/ A10 /MTIOC9C/MTIOC9C#/GTETRGA/GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9 / SMOSI9 / SSDA9 /TXD12/SMOSI12/SSDA12/TXD12/SIOX12/IRQ4/ADST2/COMP1	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRGA/GTETRGB/GTETRGC/GTETRGD/ GTIW /TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ TXD009 / TXDA009 / SMOSI009 / SSDA009 /IRQ4/ADST2/COMP1
8	PE4/ A9 /MTCLKC/MTCLKC#/GTETRGA/GTETRGB/GTETRGC/GTETRGD/POE10#/ SCK9 /IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/GTETRGA/GTETRGB/GTETRGC/GTETRGD/ SCK009 / TXDB009 /IRQ1
9	PE3/ A8 /MTCLKD/MTCLKD#/GTETRGA/GTETRGB/GTETRGC/GTETRGD/POE11#/ CTS9 / RTS9 / SS9 /IRQ2-DS	PE3/MTCLKD/MTCLKD#/POE11#/GTETRGA/GTETRGB/GTETRGC/GTETRGD/ CTS009 / RTS009 / SS009 / DE009 /IRQ2
10	RES#	RES#
11	XTAL/P37	XTAL/P37/ RXD5 / SMISO5 / SSCL5
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36/ TXD5 / SMOSI5 / SSDA5
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI/ IRQ0
16	PE1/ WR0 / WR /MTIOC9D/MTIOC9D#/TMO5/CTS5#/RTS5#/SS5#/CTS12#/RTS12#/SS12#/SSLA3/IRQ15	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/RTS5#/SS5#/CTS12#/RTS12#/SS12#/SSLA3/ SSL03 /IRQ15
17	PE0/ WR1 / BC1 / WAIT /MTIOC9B/MTIOC9B#/TMC11/TMC15/RXD5/SMISO5/SSCL5/SSLA2/CRX0/IRQ7	PE0/MTIOC9B/MTIOC9B#/TMC11/TMC15/ GTIV /RXD5/SMISO5/SSCL5/SSLA2/ SSL02 /CRX0/IRQ7
18	TRST#/PD7/MTIOC9A/MTIOC9A#/GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/TMR11/TMR15/TXD5/SMOSI5/SSDA5/SSLA1/CTX0/IRQ8	TRST#/PD7/MTIOC9A/MTIOC9A#/TMR11/TMR15/GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTIU /TXD5/SMOSI5/SSDA5/ SCK009 / TXD008 / TXDA008 / SMOSI008 / SSDA008 / TXDB009 /SSLA1/ SSL01 /CTX0/IRQ8

100 ピン	RX66T	RX26T
19	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/CTS1#/ RTS1#/SS1#/ CTS11# / RTS11# / SS11# /SSLA0/ IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIW /CTS1#/RTS1#/SS1#/ RXD12 / SMISO12 / SSCL12 / RDX12 / CTS011# / RTS011# / SS011# / DE011 /SSLA0/ SSL00 /IRQ5/ADST0
20	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ RXD11 / SMISO11 / SSCL11 /IRQ6	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/ GTIOC7A /RXD1/SMISO1/SSCL1/ RXD011 / SMISO011 / SSCL011 / SSL00 /IRQ6
21	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCi0/TMCi6/SCK1/ SCK11 /IRQ2	TCK/PD4/TMCi0/TMCi6/GTIOC1B/GTETRGB/ GTIOC1B#/SCK1/ TXD12 / SMOSI12 / SSDA12 / TXDX12 / SIOX12 / SCK011 / TXDB011 / SSL02 /IRQ2
22	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/ TXD11 / SMOSI11 / SSDA11	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/ GTIOC7B /TXD1/SMOSI1/SSDA1/ TXD011 / TXDA011 / SMOSI011 / SSDA011 / MOSI0
23	TRCLK /PD2/ A7 /GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/TMCi1/TMO4/SCK5/ SCK8 /MOSIA	PD2/TMCi1/TMO4/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/SCK5/ SCK008 / TXDB008 /MOSIA/ MOSI0
24	TRDATA3 /PD1/ A6 /GTIOC3A/GTIOC0B/ GTIOC3A#/GTIOC0B#/TMO2/ RXD8 / SMISO8 / SSCL8 /MISOA	PD1/TMO2/GTIOC3A/GTIOC0B/GTIOC3A#/ GTIOC0B#/ RXD008 / SMISO008 / SSCL008 / MISOA/ MISO0
25	TRDATA2 /PD0/ A5 /GTIOC3B/GTIOC1A/ GTIOC3B#/GTIOC1A#/TMO6/ TXD8 / SMOSI8 / SSDA8 /RSPCKA	PD0/TMO6/GTIOC3B/GTIOC1A/GTIOC3B#/ GTIOC1A#/ TXD008 / TXDA008 / SMOSI008 / SSDA008 /RSPCKA/ RSPCK0
26	TRDATA1 /PB7/ A4 /GTIOC1B/GTIOC1B#/SCK5/ SCK11 /SCK12	PB7/GTIOC1B/GTIOC1B#/SCK5/SCK12/ SCK011 / TXDB011 / SSL03
27	TRDATA0 /PB6/ A3 /GTIOC2A/GTIOC2A#/ RXD5/SMISO5/SSCL5/ RXD11 / SMISO11 / SSCL11 /RXD12/SMISO12/SSCL12/RDX12/ CRX0/IRQ2	PB6/GTIOC2A/ GTIOC3A /GTIOC2A#/ GTIOC3A #/ TOC0 /RXD5/SMISO5/SSCL5/ RXD12/SMISO12/SSCL12/RDX12/ RXD011 / SMISO011 / SSCL011 / MISO0 /CRX0/IRQ2
28	TRSYNC /PB5/ A2 /GTIOC2B/GTIOC2B#/ TXD5/SMOSI5/SSDA5/ TXD11 / SMOSI11 / SSDA11 /TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/CTX0	PB5/GTIOC2B/ GTIOC3B /GTIOC2B#/ GTIOC3B #/ TIC0 /TXD5/SMOSI5/SSDA5/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ TXD011 / TXDA011 / SMOSI011 / SSDA011 / RSPCK0 /CTX0
29	VCC	VCC
30	PB4/ A1 /GTETRGA/GTETRGB/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/ SCK11 / CTS11# / RTS11# / SS11# /IRQ3-DS	PB4/POE8#/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/ GTCPPO0 /CTS5#/RTS5#/SS5#/ RXD12 / SMISO12 / SSCL12 / RDX12 / CTS011# / RTS011# / SS011# / SCK011 / TXDB011 /MISOA/ SSL01 /CRX0/IRQ3
31	VSS	VSS
32	PB3/ A7 (注1)/MTIOC0A/MTIOC0A#/CACREF/ SCK6/RSPCKA/IRQ9	PB3/MTIOC0A/MTIOC0A#/CACREF/ GTIU / TOC1 /SCK6/ TXD12 / SMOSI12 / SSDA12 / TXDX12 / SIOX12 / CTS009# / RTS009# / SS009# / DE009 /RSPCKA/ CTX0 /IRQ9
33	PB2/ A6 (注1)/MTIOC0B/MTIOC0B#/GTADSM0/ TMRI0/TXD6/SMOSI6/SSDA6/SDA0/ADSM0	PB2/MTIOC0B/MTIOC0B#/TMRI0/GTADSM0/ GTIOC7A / GTIOC7A #/ GTIV / TIC1 /TXD6/ SMOSI6/SSDA6/SDA0/ SDA00 /ADSM0
34	PB1/ A5 (注1)/MTIOC0C/MTIOC0C#/GTADSM1/ TMCi0/RXD6/SMISO6/SSCL6/SCL0/IRQ4/ ADSM1	PB1/MTIOC0C/MTIOC0C#/TMCi0/GTADSM1/ GTIOC7B / GTIOC7B #/ GTIW / TOC2 /RXD6/ SMISO6/SSCL6/SCL0/ SCL00 /IRQ4/ADSM1

100 ピン	RX66T	RX26T
35	PB0/A0/A4 ^(注1) /BC0#/MTIOC0D/MTIOC0D#/ TMO0/TXD6/SMOSI6/SSDA6/CTS11#/RTS11#/ SS11#/MOSIA/IRQ8/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/ TXD6/SMOSI6/SSDA6/TXD008/TXDA008/ SMOSI008/SSDA008/CTS011#/RTS011#/ SS011#/DE011/MOSIA/MOSI0/IRQ8/ADTRG2#
36	PA5/A3 ^(注1) /MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/RXD8/SMISO8/SSCL8/ MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/SSCL008/ MISOA/MISO0/IRQ1/ADTRG1#
37	PA4/A2 ^(注1) /MTIOC1B/MTIOC1B#/TMC17/SCK6/ TXD8/SMOSI8/SSDA8/RSPCKA/ADTRG0#	PA4/MTIOC1B/MTIOC1B#/TMC17/SCK6/ TXD008/TXDA008/SMOSI008/SSDA008/ RSPCKA/RSPCK0/ADTRG0#
38	PA3/A1 ^(注1) /MTIOC2A/MTIOC2A#/GTADSM0/ TMR17/TXD9/SMOSI9/SSDA9/SCK8/SSLA0	PA3/MTIOC2A/MTIOC2A#/TMR17/GTADSM0/ TXD009/TXDA009/SMOSI009/SSDA009/SCK008/ TXDB008/SSLA0/SSL00
39	PA2/A0/BC0#/MTIOC2B/MTIOC2B#/GTADSM1/ TMO7/CTS6#/RTS6#/SS6#/RXD9/SMISO9/ SSCL9/SCK11 ^(注1) /SSLA1	PA2/MTIOC2B/MTIOC2B#/TMO7/GTADSM1/ CTS6#/RTS6#/SS6#/RXD009/SMISO009/ SSCL009/SSLA1/SSL01
40	PA1/MTIOC6A/MTIOC6A#/TMO4/TXD9/ SMOSI9/SSDA9/RXD11/SMISO11/SSCL11/ SSLA2/CRX0/IRQ14-DS/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/GTCPPO4/ TXD009/TXDA009/SMOSI009/SSDA009/ RXD011/SMISO011/SSCL011/SSLA2/SSL02/ CRX0/IRQ14/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK9/ TXD11/SMOSI11/SSDA11/SSLA3/CTX0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK009/ TXD011/TXDA011/SMOSI011/SSDA011/ TXDB009/SSLA3/SSL03/CTX0
42	VCC	VCC
43	P96/CS0#/WAIT#/GTETRGA/GTETRGB/ GTETRGC/GTETRGD/POE4#/CTS8#/ RTS8#/SS8#/IRQ4-DS	P96/POE4#/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/GTCPPO4/CTS008#/RTS008#/ SS008#/DE008/SSL03/IRQ4/RSPCK0
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#/GTIOC4A/ GTIOC7A/GTIOC4A#/GTIOC7A#	P95/MTIOC6B/MTIOC1A/MTIOC6B#/ MTIOC1A#/TMC13/GTIOC4A/GTIOC7A/ GTIOC4A#/GTIOC7A#/GTIOUUP/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/ SSCL008/MISOA/SSL02/IRQ1/ADTRG1#/MISO0
46	P94/MTIOC7A/MTIOC7A#/GTIOC5A/ GTIOC8A/GTIOC5A#/GTIOC8A#	P94/MTIOC7A/MTIOC2A/MTIOC7A#/ MTIOC2A#/TMR17/GTIOC5A/GTADSM0/ GTIOC5A#/GTIOUUP/TXD009/TXDA009/ SMOSI009/SSDA009/SCK008/TXDB008/ SSLA0/SSL00
47	P93/MTIOC7B/MTIOC7B#/GTIOC6A /GTIOC9A/GTIOC6A#/GTIOC9A#	P93/MTIOC7B/MTIOC6A/MTIOC7B#/ MTIOC6A#/TMO4/GTIOC6A/GTIOC6A#/ GTOWUP/TXD009/TXDA009/SMOSI009/ SSDA009/RXD011/SMISO011/SSCL011/ SSLA2/SSL02/MOSI0/CRX0/IRQ14/ADTRG0#
48	P92/MTIOC6D/MTIOC6D#/GTIOC4B/ GTIOC7B/GTIOC4B#/GTIOC7B#	P92/MTIOC6D/MTIOC6C/MTIOC6D#/ MTIOC6C#/TMO2/GTIOC4B/GTIOC7B/ GTIOC4B#/GTIOC7B#/GTIOULO/SCK009/ TXD011/TXDA011/SMOSI011/SSDA011/ TXDB009/SSLA3/SSL03/MISO0/CTX0
49	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC8B/ GTIOC5B#/GTIOC8B#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTIOULO/RXD5/SMISO5/SSCL5/ RSPCK0
50	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC9B/ GTIOC6B#/GTIOC9B#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/ SSL01

100 ピン	RX66T	RX26T
51	P76/D0[A0/D0]/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/GTIOC2B#/GTIOC6B#/GTOWLO/SSL03
52	P75/D1[A1/D1]/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#/GTOVLO/SSL02
53	P74/D2[A2/D2]/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#/GTOULO/SSL01
54	P73/D3[A3/D3]/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/GTIOC2A#/GTIOC6A#/GTOWUP/SSL00
55	P72/D4[A4/D4]/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/GTIOC1A#/GTIOC5A#/GTOVUP/MOSI0
56	P71/D5[A5/D5]/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/GTIOC0A#/GTIOC4A#/GTOUUP/MISO0
57	P70/D6[A6/D6]/GTETRGA/GTETRGA/GTETRGC/GTETRGD/POE0#/CTS9#/RTS9#/SS9#/IRQ5-DS	P70/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/TMR16/POE0#/GTETRGA/GTETRGA/GTETRGC/GTETRGD/GTCTRPO0/SCK5/CTS009#/RTS009#/SS009#/DE009/SSLA0/RSPCK0/IRQ5
58	P33/D7[A7/D7]/MTIOC3A/MTCLKA/MTIOC3A#/MTCLKA#/GTIOC3B/GTIOC3B#/TMO0/SSLA3/IRQ13-DS	P33/MTIOC3A/MTCLKA/MTIOC3A#/MTCLKA#/TMO0/GTIOC3B/GTIOC7B/GTIOC3B#/GTIOC7B#/GTCTRPO0/SSLA3/SSL03/IRQ13
59	P32/D8[A8/D8]/MTIOC3C/MTCLKB/MTIOC3C#/MTCLKB#/GTIOC3A/GTIOC3A#/TMO6/SSLA2/IRQ12-DS	P32/MTIOC3C/MTCLKB/MTIOC3C#/MTCLKB#/TMO6/GTIOC3A/GTIOC7A/GTIOC3A#/GTIOC7A#/SSLA2/SSL02/IRQ12
60	VCC	VCC
61	P31/D9[A9/D9]/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/TMR16/SSLA1/IRQ6	P31/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/TMR16/GTIU/SSLA1/SSL01/IRQ6
62	VSS	VSS
63	P30/D10[A10/D10]/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/TMC16/SCK8/CTS8#/RTS8#/SS8#/SSLA0/IRQ7/COMP3	P30/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/TMC16/GTIV/SCK008/CTS008#/RTS008#/SS008#/DE008/SSLA0/SSL00/IRQ7/COMP3
64	P24/D11[A11/D11]/MTIC5U/MTIC5U#/TMC12/TMO6/CTS8#/RTS8#/SS8#/SCK8/RSPCKA/IRQ4/COMP0	P27/MTIOC1A/MTIOC0C/MTIOC1A#/MTIOC0C#/TMO2/TMO6/POE9#/RSPCKA/RSPCK0/IRQ15
65	P23/D12[A12/D12]/MTIC5V/MTIC5V#/TMO2/CACREF/TXD8/SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/MOSIA/CTX0/IRQ11/COMP1	P24/MTIC5U/MTIC5U#/TMC12/TMO6/CTS008#/RTS008#/SS008#/SCK008/DE008/RSPCKA/RSPCK0/IRQ4/COMP0
66	P22/D13[A13/D13]/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/MTIOC9B/TMR12/TMO4/RXD8/SMISO8/SSCL8/RXD12/SMISO12/SSCL12/RXDX12/MISOA/CRX0/IRQ10/ADTRG2#/COMP2	P23/MTIC5V/MTIC5V#/TMO2/CACREF/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/TXD008/TXDA008/SMOSI008/SSDA008/MOSIA/MOSI0/CTX0/IRQ11/COMP1
67	P21/D14[A14/D14]/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/TMC14/TXD8/SMOSI8/SSDA8/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/MOSIA/IRQ6-DS/AN217/ADTRG1#/COMP5	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/TMR12/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/SSCL12/RXDX12/RXD008/SMISO008/SSCL008/SCK008/TXDB008/MISOA/MISO0/CRX0/IRQ10/ADTRG2#/COMP2
68	P20/D15[A15/D15]/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/TMR14/CTS8#/RTS8#/SS8#/SCK8/RSPCKA/IRQ7-DS/AN216/ADTRG0#/COMP4	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/TMC14/TMO6/GTIU/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/TXD008/TXDA008/SMOSI008/SSDA008/MOSIA/MOSI0/IRQ6/AN217/ADTRG1#/COMP5

100 ピン	RX66T	RX26T
69	P65/A12/IRQ9/AN211/CMPC53/DA1	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/TMO2/GTIW/CTS008#/RTS008#/SS008#/ RXD008/SMISO008/SSCL008/DE008/RSPCKA/ RSPCK0/IRQ7/AN216/ADTRG0#/COMP4
70	P64/A13/IRQ8/AN210/CMPC33/DA0	P65/IRQ9/AN211/CMPC53/DA1
71	AVCC2	P64/IRQ8/AN210/CMPC33/DA0
72	AVCC2	AVCC2
73	AVSS2	AVSS2
74	P63/A12 ^(注1) /A14/IRQ7/AN209/CMPC23	P63/IRQ7/AN209/CMPC23
75	P62/A13 ^(注1) /A15/IRQ6/AN208/CMPC43	P62/IRQ6/AN208/CMPC43
76	P61/A14 ^(注1) /A16/IRQ5/AN207/CMPC13	P61/IRQ5/AN207/CMPC13
77	P60/A15 ^(注1) /A17/IRQ4/AN206/CMPC03	P60/IRQ4/AN206/CMPC03
78	P55/A16 ^(注1) /A18/IRQ3/AN203/CMPC32	P55/IRQ3/AN203/CMPC32
79	P54/A17 ^(注1) /A19/IRQ2/AN202/CMPC22	P54/IRQ2/AN202/CMPC22/CVREFC1
80	P53/A18 ^(注1) /A20/IRQ1/AN201/CMPC12	P53/IRQ1/AN201/CMPC12/CVREFC0
81	P52/IRQ0/AN200/CMPC02	P52/IRQ0/AN200/CMPC02
82	P51/AN205/CMPC52	P51/AN205/CMPC52
83	P50/AN204/CMPC42	P50/AN204/CMPC42
84	P47/AN103	P47/AN103
85	P46/AN102/CMPC50/CMPC51	P46/AN102/CMPC50/CMPC51
86	P45/AN101/CMPC40/CMPC41	P45/AN101/CMPC40/CMPC41
87	P44/AN100/CMPC30/CMPC31	P44/AN100/CMPC30/CMPC31
88	P43/AN003	P43/AN003
89	P42/AN002/CMPC20/CMPC21	P42/AN002/CMPC20/CMPC21
90	P41/AN001/CMPC10/CMPC11	P41/AN001/CMPC10/CMPC11
91	P40/AN000/CMPC00/CMPC01	P40/AN000/CMPC00/CMPC01
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/ALE/WAIT#/MTIC5U/MTIC5U#/TMO4/SCK6/ SCK12/IRQ3/COMP5	P82/MTIC5U/MTIC5U#/TMO4/SCK6/SCK12/ IRQ3/COMP5
97	P81/CS2#/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/COMP4	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/SMOSI6/ SSDA6/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/COMP4
98	P80/CS1#/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6/RXD12/SMISO12/SSCL12/ RXDX12/IRQ5/COMP3	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/SMISO6/ SSCL6/RXD12/SMISO12/SSCL12/RXDX12/ IRQ5/COMP3
99	P11/RD#/MTIOC3A/MTCLKC/MTIOC3A#/ MTCLKC#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/TMO3/POE9#/IRQ1-DS	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTICPP00/TOC3/SCK009/ SCK008/TXDB009/IRQ1
100	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ GTETRGB/GTETRGD/TMRI3/POE12#/CTS6#/ RTS6#/SS6#/IRQ0-DS	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ TMRI3/POE12#/GTIOC3A/GTETRGB/GTIOC3A#/ GTETRGD/GTIV/TIC3/CTS6#/RTS6#/SS6#/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ0

注 1. RAM 容量が 128K バイトの製品のみ

3.2 80 ピンパッケージ

表 3.2 に 80 ピンパッケージ端子機能の比較を示します。

表 3.2 80 ピンパッケージ端子機能の比較

80 ピン	RX66T (80 ピン LQFP、80 ピン LFQFP)	RX26T (80 ピン LFQFP)
1	EMLE	EMLE/PN7/MTIOC9D/MTIOC9D#/IRQ5/ADST0
2	VSS	VSS
3	UB/P00/MTIOC9A/MTIOC9A#/CACREF/RXD9/ SMISO9/SSCL9/RXD12/SMISO12/SSCL12 /RXDX12/IRQ2/ADST1/COMP0	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXDX12/RXD009/ SMISO009/SSCL009/IRQ2/ADST1/COMP0
4	VCL	VCL
5	MD/FINED	MD/FINED/PN6
6	P01/MTIOC9C/MTIOC9C#/GTETRGA/GTETRGA/ GTETRGC/GTETRGC/POE12#/TXD9/SMOSI9/ SSDA9/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/IRQ4/ADST2/COMP1	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRGA/ GTETRGA/GTETRGC/GTETRGC/POE12#/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD009/ TXDA009/SMOSI009/SSDA009/IRQ4/ADST2/ COMP1
7	PE4/MTCLKC/MTCLKC#/GTETRGA/GTETRGA/ GTETRGC/GTETRGC/POE10#/SCK9/IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/GTETRGA/ GTETRGA/GTETRGC/GTETRGC/POE10#/SCK009/ TXDB009/IRQ1
8	PE3/MTCLKD/MTCLKD#/GTETRGA/GTETRGA/ GTETRGC/GTETRGC/POE11#/CTS9#RTS9#/ SS9#IRQ2-DS	PE3/MTCLKD/MTCLKD#/POE11#/GTETRGA/ GTETRGA/GTETRGC/GTETRGC/POE11#/CTS009#/ RTS009#/SS009#/DE009/IRQ2
9	RES#	RES#
10	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
11	VSS	VSS
12	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
13	VCC	VCC
14	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
15	TRST#/PD7/MTIOC9A/MTIOC9A#/GTIOC0A/ GTIOC3A/GTIOC0A#/GTIOC3A#/TMRI1/TMRI5/ TXD5/SMOSI5/SSDA5/SSLA1/CTX0/IRQ8	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/GTIU/ TXD5/SMOSI5/SSDA5/SCK009/TXD008/ TXDA008/SMOSI008/SSDA008/TXDB009/ SSLA1/SSL01/CTX0/IRQ8
16	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/CTS1#/ RTS1#/SS1#/CTS11#RTS11#SS11#SSLA0/ IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIU/CTS1#/RTS1#/SS1#/RXD12/SMISO12/ SSCL12/RXDX12/CTS011#RTS011#SS011#/ DE011/SSLA0/SSL00/IRQ5/ADST0
17	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/TMRI0/ TMRI6/RXD1/SMISO1/SSCL1/RXD11/SMISO11/ SSCL11/IRQ6	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/GTIOC7A/RXD1/SMISO1/SSCL1/ RXD011/SMISO011/SSCL011/SSL00/IRQ6
18	TCK/PD4/GTIOC1B/GTETRGA/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2	TCK/PD4/TMCI0/TMCI6/GTIOC1B/GTETRGA/ GTIOC1B#/SCK1/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SCK011/TXDB011/SSL02/IRQ2
19	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/SMOSI11/ SSDA11	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011/TXDA011/SMOSI011/SSDA011/MOSI0
20	PD2/GTIOC2B/GTIOC0A/GTIOC2B#/GTIOC0A#/ TMCI1/TMO4/SCK5/SCK8/MOSIA	PD2/TMCI1/TMO4/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/SCK5/SCK008/TXDB008/ MOSIA/MOSI0
21	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/RXD11/SMISO11/SSCL11/RXD12/ SMISO12/SSCL12/RXDX12/CRX0/IRQ2	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/GTIOC3A#/ TOC0/RXD5/SMISO5/SSCL5/RXD12/SMISO12/ SSCL12/RXDX12/RXD011/SMISO011/SSCL011/ MISO0/CRX0/IRQ2

80 ピン	RX66T (80 ピン LQFP、80 ピン LFQFP)	RX26T (80 ピン LFQFP)
22	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5/TXD11/SMOSI11/SSDA11/TXD12/ SMOSI12/SSDA12/TXD12/SIOX12/CTX0	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/GTIOC3B#/ TIC0/TXD5/SMOSI5/SSDA5/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/TXD011/TXDA011/ SMOSI011/SSDA011/RSPCK0/CTX0
23	VCC	VCC
24	PB4/GTETRGA/GTETRGA#/GTETRGD/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/SCK11/ CTS11#/RTS11#/SS11#/IRQ3-DS	PB4/POE8#/GTETRGA/GTETRGA#/GTETRGD/ GTETRGD/GTCCPO0/CTS5#/RTS5#/SS5#/ RXD12/SMISO12/SSCL12/RXD12/CTS011#/ RTS011#/SS011#/SCK011/TXDB011/MISOA/ SSL01/CRX0/IRQ3
25	VSS	VSS
26	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA/IRQ9	PB3/MTIOC0A/MTIOC0A#/CACREF/GTIU/ TOC1/SCK6/TXD12/SMOSI12/SSDA12/TXD12/ SIOX12/CTS009#/RTS009#/SS009#/DE009/ RSPCKA/CTX0/IRQ9
27	PB2/MTIOC0B/MTIOC0B#/GTADSM0/TMRI0/ TXD6/SMOSI6/SSDA6/SDA0/ADSM0	PB2/MTIOC0B/MTIOC0B#/TMRI0/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/SMOSI6/ SSDA6/SDA0/SDA00/ADSM0
28	PB1/MTIOC0C/MTIOC0C#/GTADSM1/TMC10/ RXD6/SMISO6/SSCL6/SCL0/IRQ4/ADSM1	PB1/MTIOC0C/MTIOC0C#/TMC10/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00/IRQ4/ADSM1
29	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/CTS11#/RTS11#/SS11#/ MOSIA/IRQ8/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/TXD6/ SMOSI6/SSDA6/TXD008/TXDA008/SMOSI008/ SSDA008/CTS011#/RTS011#/SS011#/DE011/ MOSIA/MOSI0/IRQ8/ADTRG2#
30	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/RXD8/SMISO8/SSCL8/ MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/SSCL008/ MISOA/MISO0/IRQ1/ADTRG1#
31	PA3/MTIOC2A/MTIOC2A#/GTADSM0/TMRI7/ TXD9/SMOSI9/SSDA9/SCK8/SSLA0	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/ TXD009/TXDA009/SMOSI009/SSDA009/SCK008/ TXDB008/SSLA0/SSL00
32	VCC	VCC
33	P96/GTETRGA/GTETRGA#/GTETRGD/ GTETRGD/POE4#/CTS8#/RTS8#/SS8#/ IRQ4-DS	P96/POE4#/GTETRGA/GTETRGA#/GTETRGD/ GTETRGD/GTCCPO4/CTS008#/RTS008#/ SS008#/DE008/SSL03/IRQ4/RSPCK0
34	VSS	VSS
35	P95/MTIOC6B/MTIOC6B#/GTIOC4A/GTIOC7A/ GTIOC4A#/GTIOC7A#	P95/MTIOC6B/MTIOC1A/MTIOC6B#/MTIOC1A#/ TMC13/GTIOC4A/GTIOC7A/GTIOC4A#/ GTIOC7A#/GTIOUUP/RXD6/SMISO6/SSCL6/ RXD008/SMISO008/SSCL008/MISOA/SSL02/ MISO0/IRQ1/ADTRG1#
36	P94/MTIOC7A/MTIOC7A#/GTIOC5A/GTIOC8A/ GTIOC5A#/GTIOC8A#	P94/MTIOC7A/MTIOC2A/MTIOC7A#/MTIOC2A#/ TMRI7/GTIOC5A/GTADSM0/GTIOC5A#/ GTIOUUP/TXD009/TXDA009/SMOSI009/ SSDA009/SCK008/TXDB008/SSLA0/SSL00
37	P93/MTIOC7B/MTIOC7B#/GTIOC6A/GTIOC9A/ GTIOC6A#/GTIOC9A#	P93/MTIOC7B/MTIOC6A/MTIOC7B#/MTIOC6A#/ TMO4/GTIOC6A/GTIOC6A#/GTOWUP/TXD009/ TXDA009/SMOSI009/SSDA009/RXD011/ SMISO011/SSCL011/SSLA2/SSL02/MOSI0/ CRX0/IRQ14/ADTRG0#
38	P92/MTIOC6D/MTIOC6D#/GTIOC4B/GTIOC7B/ GTIOC4B#/GTIOC7B#	P92/MTIOC6D/MTIOC6C/MTIOC6D#/MTIOC6C#/ TMO2/GTIOC4B/GTIOC7B/GTIOC4B#/ GTIOC7B#/GTIOULO/SCK009/TXD011/TXDA011/ SMOSI011/SSDA011/TXDB009/SSLA3/SSL03/ MISO0/CTX0
39	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC8B/ GTIOC5B#/GTIOC8B#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTIOULO/RXD5/SMISO5/SSCL5/RSPCK0

80 ピン	RX66T (80 ピン LQFP、80 ピン LFQFP)	RX26T (80 ピン LFQFP)
40	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC9B/ GTIOC6B#/GTIOC9B#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/SSL01
41	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03
42	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOVLO/SSL02
43	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOWLO/SSL01
44	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00
45	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOUUP/MOSI0
46	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOUUP/MISO0
47	P70/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/POE0#/CTS9#/RTS9#/SS9#/IRQ5-DS	P70/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/POE0#/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/GTCTPP00/SCK5/CTS009#/RTS009#/ SS009#/DE009/SSLA0/RSPCK0/IRQ5
48	VCC	VCC
49	P31/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/SSLA1/IRQ6	P31/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/GTIU/SSLA1/SSL01/IRQ6
50	VSS	VSS
51	P30/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/ TMCi6/SCK8/CTS8#/RTS8#/SS8#/SSLA0/IRQ7/ COMP3	P30/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/ TMCi6/GTIV/SCK008/CTS008#/RTS008#/ SS008#/DE008/SSLA0/SSL00/IRQ7/COMP3
52	P27/MTIOC1A/MTIOC0C/MTIOC1A#/MTIOC0C#/ POE9#/IRQ15	P27/MTIOC1A/MTIOC0C/MTIOC1A#/MTIOC0C#/ TMO2/TMO6/POE9#/RSPCKA/RSPCK0/IRQ15
53	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ MTIOC9B/TMRI2/TMO4/RXD8/SMISO8/SSCL8/ RXD12/SMISO12/SSCL12/RXDX12/MISOA/ CRX0/IRQ10/ADTRG2#/COMP2	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ TMRI2/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/ SSCL12/RXDX12/RXD008/SMISO008/SSCL008/ SCK008/TXDB008/MISOA/MISO0/CRX0/IRQ10/ ADTRG2#/COMP2
54	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMCi4/TXD8/SMOSI8/SSDA8/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/MOSIA/IRQ6-DS/ AN217/ADTRG1#/COMP5	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMCi4/TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008/TXDA008/SMOSI008/ SSDA008/MOSIA/MOSI0/IRQ6/AN217/ADTRG1#/ COMP5
55	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/CTS8#/RTS8#/SS8#/SCK8/RSPCKA/ IRQ7-DS/AN216/ADTRG0#/COMP4	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/TMO2/GTIU/CTS008#/RTS008#/SS008#/ RXD008/SMISO008/SSCL008/DE008/RSPCKA/ RSPCK0/IRQ7/AN216/ADTRG0#/COMP4
56	P65/IRQ9/AN211/CMPC53/DA1	P65/IRQ9/AN211/CMPC53/DA1
57	P64/IRQ8/AN210/CMPC33/DA0	P64/IRQ8/AN210/CMPC33/DA0
58	AVCC2	AVCC2
59	AVSS2	AVSS2
60	P62/IRQ6/AN208/CMPC43	P60/IRQ4/AN206/CMPC03
61	P55/IRQ3/AN203/CMPC32	P55/IRQ3/AN203/CMPC32
62	P54/IRQ2/AN202/CMPC22	P54/IRQ2/AN202/CMPC22/CVREFC1
63	P53/IRQ1/AN201/CMPC12	P53/IRQ1/AN201/CMPC12/CVREFC0
64	P52/IRQ0/AN200/CMPC02	P52/IRQ0/AN200/CMPC02
65	P47/AN103	P51/AN205/CMPC52
66	P46/AN102/CMPC50/CMPC51	P50/AN204/CMPC42
67	P45/AN101/CMPC40/CMPC41	P47/AN103
68	P44/AN100/CMPC30/CMPC31	P46/AN102/CMPC50/CMPC51
69	PH4/AN107/PGAVSS1	P45/AN101/CMPC40/CMPC41
70	P43/AN003	P44/AN100/CMPC30/CMPC31

80 ピン	RX66T (80 ピン LQFP、80 ピン LFQFP)	RX26T (80 ピン LFQFP)
71	P42/AN002/CMPC20/CMPC21	P43/AN003
72	P41/AN001/CMPC10/CMPC11	P42/AN002/CMPC20/CMPC21
73	P40/AN000/CMPC00/CMPC01	P41/AN001/CMPC10/CMPC11
74	PH0/AN007/PGAVSS0	P40/AN000/CMPC00/CMPC01
75	AVCC1	AVCC1
76	AVCC0	AVCC0
77	AVSS0	AVSS0
78	AVSS1	AVSS1
79	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ MTIOC9D/GTIOC3B/GTETRGA/GTIOC3B#/ GTETRGC/TMO3/POE9#/IRQ1-DS	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCTPO0/TOC3/SCK009/ SCK008/TXDB009/IRQ1
80	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ GTETRGB/GTETRGD/TMRI3/POE12#/CTS6#/ RTS6#/SS6#/IRQ0-DS	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ TMRI3/POE12#/GTIOC3A/GTETRGB/GTIOC3A#/ GTETRGD/GTIV/TIC3/CTS6#/RTS6#/SS6#/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ0

3.3 64 ピンパッケージ

表 3.3 に 64 ピンパッケージ端子機能の比較を示します。

表 3.3 64 ピンパッケージ端子機能の比較

64 ピン	RX66T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、 64 ピン HWQFN)
1	EMLE	EMLE/PN7/MTIOC9D/MTIOC9D#/IRQ5/ADST0
2	UB/P00/MTIOC9A/MTIOC9A#/CACREF/RXD9/ SMISO9/SSCL9/RXD12/SMISO12/SSCL12/ RXDX12/IRQ2/ADST1/COMP0	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXDX12/RXD009 ^(注1) / SMISO009 ^(注1) /SSCL009 ^(注1) /IRQ2/ADST1 ^(注1) / COMP0
3	VCL	VCL
4	MD/FINED	MD/FINED/PN6
5	P01/MTIOC9C/MTIOC9C#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/POE12#/ TXD9/SMOSI9/SSDA9/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/IRQ4/ADST2/COMP1	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/GTIW/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD009 ^(注1) / TXDA009 ^(注1) /SMOSI009 ^(注1) /SSDA009 ^(注1) /IRQ4/ ADST2/COMP1
6	RES#	RES#
7	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
8	VSS	VSS
9	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
10	VCC	VCC
11	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
12	TRST#/PD7/MTIOC9A/MTIOC9A#/GTIOC0A/ GTIOC3A/GTIOC0A#/GTIOC3A#/TMRI1/TMRI5/ TXD5/SMOSI5/SSDA5/SSLA1/CTX0/IRQ8	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTIU/TXD5/SMOSI5/SSDA5/SCK009 ^(注1) / TXD008 ^(注1) /TXDA008 ^(注1) /SMOSI008 ^(注1) / SSDA008 ^(注1) /TXDB009 ^(注1) /SSLA1/SSL01 ^(注1) / CTX0/IRQ8
13	TMS/PD6/MTIOC9C/MTIOC9C#/GTIOC0B/ GTIOC3B/GTIOC0B#/GTIOC3B#/TMO1/CTS1#/ RTS1#/SS1#/CTS11#/RTS11#/SS11#/SSLA0/ IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIW/CTS1#/RTS1#/SS1#/RXD12/SMISO12/ SSCL12/RXDX12/CTS011 ^(注1) /RTS011 ^(注1) / SS011 ^(注1) /DE011 ^(注1) /SSLA0/SSL00 ^(注1) / IRQ5/ADST0
14	TDI/PD5/GTIOC1A/GTETRGA/GTIOC1A#/ TMRI0/TMRI6/RXD1/SMISO1/SSCL1/RXD11/ SMISO11/SSCL11/IRQ6	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/GTIOC7A/RXD1/SMISO1/SSCL1/ RXD011 ^(注1) /SMISO011 ^(注1) /SSCL011 ^(注1) / SSL00 ^(注1) /IRQ6
15	TCK/PD4/GTIOC1B/GTETRGB/GTIOC1B#/ TMCI0/TMCI6/SCK1/SCK11/IRQ2	TCK/PD4/TMCI0/TMCI6/GTIOC1B/GTETRGB/ GTIOC1B#/SCK1/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SCK011 ^(注1) /TXDB011 ^(注1) / SSL02 ^(注1) /IRQ2
16	TDO/PD3/GTIOC2A/GTETRGC/GTIOC2A#/ TMO0/TXD1/SMOSI1/SSDA1/TXD11/SMOSI11/ SSDA11	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011 ^(注1) /TXDA011 ^(注1) /SMOSI011 ^(注1) / SSDA011 ^(注1) /MOSIO
17	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/RXD11/SMISO11/SSCL11/RXD12/ SMISO12/SSCL12/RXDX12/CRX0/IRQ2	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/GTIOC3A#/ TOC0/RXD5/SMISO5/SSCL5/RXD12/SMISO12/ SSCL12/RXDX12/RXD011 ^(注1) /SMISO011 ^(注1) / SSCL011 ^(注1) /MISO0 ^(注1) /CRX0/IRQ2

64 ピン	RX66T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、64 ピン HWQFN)
18	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5/TXD11/SMOSI11/SSDA11/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/CTX0	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/GTIOC3B#/ TIC0/TXD5/SMOSI5/SSDA5/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/TXD011 ^(注1) / TXDA011 ^(注1) /SMOSI011 ^(注1) /SSDA011 ^(注1) / RSPCK0 ^(注1) /CTX0
19	PB4/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/SCK11/ CTS11#/RTS11#/SS11#/IRQ3-DS	PB4/POE8#/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/GTCTPP00/CTS5#/RTS5#/SS5#/ RXD12/SMISO12/SSCL12/RXDX12/CTS011#/ RTS011# ^(注1) /SS011# ^(注1) /SCK011 ^(注1) / TXDB011 ^(注1) /MISOA/SSL01 ^(注1) /CRX0/IRQ3
20	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA/IRQ9	PB3/MTIOC0A/MTIOC0A#/CACREF/GTIU/TOC1/ SCK6/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/CTS009# ^(注1) /RTS009# ^(注1) /SS009# ^(注1) / DE009 ^(注1) /RSPCKA/CTX0/IRQ9
21	PB2/MTIOC0B/MTIOC0B#/GTADSM0/TMRI0/ TXD6/SMOSI6/SSDA6/SDA0/ADSM0	PB2/MTIOC0B/MTIOC0B#/TMRI0/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/SMOSI6/ SSDA6/SDA0/SDA00 ^(注1) /ADSM0
22	PB1/MTIOC0C/MTIOC0C#/GTADSM1/TMCIO/ RXD6/SMISO6/SSCL6/SCL0/IRQ4/ADSM1	PB1/MTIOC0C/MTIOC0C#/TMCIO/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00 ^(注1) /IRQ4/ADSM1
23	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/CTS11#/RTS11#/SS11#/ MOSIA/IRQ8/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/TXD6/ SMOSI6/SSDA6/TXD008 ^(注1) /TXDA008 ^(注1) / SMOSI008 ^(注1) /SSDA008 ^(注1) /CTS011# ^(注1) / RTS011# ^(注1) /SS011# ^(注1) /DE011 ^(注1) /MOSIA/ MOSI0 ^(注1) /IRQ8/ADTRG2#
24	VCC	VCC
25	P96/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/POE4#/CTS8#/RTS8#/SS8#/IRQ4-DS	P96/POE4#/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/GTCTPP04/CTS008# ^(注1) /RTS008# ^(注1) / SS008# ^(注1) /DE008 ^(注1) /SSL03 ^(注1) /RSPCK0 ^(注1) / IRQ4
26	VSS	VSS
27	P95/MTIOC6B/MTIOC6B#/GTIOC4A/GTIOC7A/ GTIOC4A#/GTIOC7A#	P95/MTIOC6B/MTIOC1A/MTIOC6B#/MTIOC1A#/ TMC13/GTIOC4A/GTIOC7A/GTIOC4A#/ GTIOC7A#/GTOWUP/RXD6/SMISO6/SSCL6/ RXD008 ^(注1) /SMISO008 ^(注1) /SSCL008 ^(注1) /MISOA/ SSL02 ^(注1) /MISO0 ^(注1) /IRQ1/ADTRG1# ^(注1)
28	P94/MTIOC7A/MTIOC7A#/GTIOC5A/GTIOC8A/ GTIOC5A#/GTIOC8A#	P94/MTIOC7A/MTIOC2A/MTIOC7A#/MTIOC2A#/ TMRI7/GTIOC5A/GTADSM0/GTIOC5A#/ GTOWUP/TXD009 ^(注1) /TXDA009 ^(注1) /SMOSI009 ^(注1) / SSDA009 ^(注1) /SCK008 ^(注1) /TXDB008 ^(注1) / SSLA0/SSL00
29	P93/MTIOC7B/MTIOC7B#/GTIOC6A/GTIOC9A/ GTIOC6A#/GTIOC9A#	P93/MTIOC7B/MTIOC6A/MTIOC7B#/MTIOC6A#/ TMO4/GTIOC6A/GTIOC6A#/GTOWUP/ TXD009 ^(注1) /TXDA009 ^(注1) /SMOSI009 ^(注1) / SSDA009 ^(注1) /RXD011 ^(注1) /SMISO011 ^(注1) / SSCL011 ^(注1) /SSLA2/SSL02 ^(注1) /MOSI0 ^(注1) / CRX0/IRQ14/ADTRG0#

64 ピン	RX66T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、64 ピン HWQFN)
30	P92/MTIOC6D/MTIOC6D#/GTIOC4B/GTIOC7B/ GTIOC4B#/GTIOC7B#	P92/MTIOC6D/MTIOC6C/MTIOC6D#/MTIOC6C#/ TMO2/GTIOC4B/GTIOC7B/GTIOC4B#/ GTIOC7B#/GTOULO/SCK009 ^(注1) /TXD011 ^(注1) / TXDA011 ^(注1) /SMOSI011 ^(注1) /SSDA011 ^(注1) / TXDB009 ^(注1) /SSLA3/SSL03 ^(注1) /MISO0 ^(注1) /CTX0
31	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC8B/ GTIOC5B#/GTIOC8B#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTOVLO/RXD5/SMISO5/SSCL5/RSPCK0 ^(注1)
32	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC9B/ GTIOC6B#/GTIOC9B#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/SSL01 ^(注1)
33	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03 ^(注1)
34	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOVLO/SSL02 ^(注1)
35	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOULO/SSL01 ^(注1)
36	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00 ^(注1)
37	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOVUP/MOSI0 ^(注1)
38	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOUUP/MISO0 ^(注1)
39	P70/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/POE0#/CTS9#/RTS9#/SS9#/IRQ5-DS	P70/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMR16/POE0#/GTETRGA/GTETRGA#/GTETRGC/ GTETRGD/GTCLPPO0/SCK5/CTS009 ^(注1) / RTS009 ^(注1) /SS009 ^(注1) /DE009 ^(注1) /SSLA0/ RSPCK0 ^(注1) /IRQ5
40	VCC	VCC
41	VSS	VSS
42	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ MTIOC9B/TMR12/TMO4/RXD8/SMISO8/SSCL8/ RXD12/SMISO12/SSCL12/RXDX12/MISOA/ CRX0/IRQ10/ADTRG2#/COMP2	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ TMR12/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/ SSCL12/RXDX12/RXD008 ^(注1) /SMISO008 ^(注1) / SSCL008 ^(注1) /SCK008 ^(注1) /TXDB008 ^(注1) / MISOA/MISO0 ^(注1) /CRX0/IRQ10/ADTRG2#/ COMP2
43	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMC14/TXD8/SMOSI8/SSDA8/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/MOSIA/ IRQ6-DS/AN217/ADTRG1#/COMP5	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMC14/TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008 ^(注1) /TXDA008 ^(注1) / SMOSI008 ^(注1) /SSDA008 ^(注1) /MOSIA/MOSI0 ^(注1) / IRQ6/AN217/ADTRG1# ^(注1) /COMP5
44	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMR14/CTS8#/RTS8#/SS8#/SCK8/RSPCKA/ IRQ7-DS/AN216/ADTRG0#/COMP4	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMR14/TMO2/GTIW/CTS008 ^(注1) /RTS008 ^(注1) / SS008 ^(注1) /RXD008 ^(注1) /SMISO008 ^(注1) / SSCL008 ^(注1) /DE008 ^(注1) /RSPCKA/RSPCK0/ IRQ7/AN216/ADTRG0#/COMP4
45	P65/IRQ9/AN211/CMPC53/DA1	P65/IRQ9/AN211/CMPC53/DA1
46	P64/IRQ8/AN210/CMPC33/DA0	P64/IRQ8/AN210/CMPC33/CMPX52 ^(注2) /DA0
47	AVCC2	AVCC2
48	AVSS2	AVSS2
49	P54/IRQ2/AN202/CMPC22	P54/IRQ2/AN202/CMPC22/CVREFC1
50	P53/IRQ1/AN201/CMPC12	P53/IRQ1/AN201/CMPC12/CVREFC0
51	P52/IRQ0/AN200/CMPC02	P52/IRQ0/AN200/CMPC02

64 ピン	RX66T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、 64 ピン HWQFN)
52	P46/AN102/CMPC50/CMPC51	P47/AN103 ^(注1) /AN206 ^(注2) /CMPC03 ^(注2)
53	P45/AN101/CMPC40/CMPC41	P46/AN102 ^(注1) /AN006 ^(注2) /CMPC50 ^(注1) / CMPC51 ^(注1) /CMPC21 ^(注2)
54	P44/AN100/CMPC30/CMPC31	P45/AN101 ^(注1) /AN005 ^(注2) /CMPC40 ^(注1) / CMPC41 ^(注1) /CMPC11 ^(注2)
55	PH4/AN107/PGAVSS1	P44/AN100 ^(注1) /AN004 ^(注2) /CMPC30 ^(注1) / CMPC31 ^(注1) /CMPC01 ^(注2)
56	P42/AN002/CMPC20/CMPC21	P43/AN003/CMPC23 ^(注2) /CMPC50 ^(注2)
57	P41/AN001/CMPC10/CMPC11	P42/AN002/CMPC20/CMPC21 ^(注1)
58	P40/AN000/CMPC00/CMPC01	P41/AN001/CMPC10/CMPC11 ^(注1)
59	PH0/AN007/PGAVSS0	P40/AN000/CMPC00/CMPC01 ^(注1) /CMPC13 ^(注2)
60	AVCC1	AVCC1 ^(注1) /NC ^(注2)
61	AVCC0	AVCC0
62	AVSS0	AVSS0
63	AVSS1	AVSS1 ^(注1) /NC ^(注2)
64	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ MTIOC9D/GTIOC3B/GTETRGA/GTIOC3B#/ GTETRGC/TMO3/POE9#/IRQ1-DS	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCCP00/TOC3/ SCK009 ^(注1) /SCK008 ^(注1) /TXDB009 ^(注1) /IRQ1

注 1.RAM サイズが 48KB の製品には存在しません。

注 2.RAM サイズが 64KB の製品には存在しません。

3.4 48 ピンパッケージ

表 3.4 に 48 ピンパッケージ端子機能の比較を示します。

表 3.4 48 ピンパッケージ端子機能の比較

48 ピン	RX66T (48 ピン LFQFP)	RX26T (48 ピン LFQFP、48 ピン HWQFN)
1	UB/P00/MTIOC9A/MTIOC9A#/CACREF/RXD9/ SMISO9/SSCL9/RXD12/SMISO12/SSCL12/ RXDX12/IRQ2/ADST1/COMP0	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXDX12/RXD009 ^(注1) / SMISO009 ^(注1) /SSCL009 ^(注1) /IRQ2/ADST1 ^(注1) / COMP0
2	VCL	VCL
3	MD/FINED	MD/FINED/PN6
4	RES#	RES#
5	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
6	VSS	VSS
7	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
8	VCC	VCC
9	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
10	PD7/MTIOC9A/MTIOC9A#/GTIOC0A/GTIOC3A/ GTIOC0A#/GTIOC3A#/TMRI1/TMRI5/TXD5/ SMOSI5/SSDA5/SSLA1/CTX0/IRQ8	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTIU/TXD5/SMOSI5/SSDA5/SCK009 ^(注1) / TXD008 ^(注1) /TXDA008 ^(注1) /SMOSI008 ^(注1) / SSDA008 ^(注1) /TXDB009 ^(注1) /SSLA1/SSL01 ^(注1) / CTX0/IRQ8
11	PD5/GTIOC1A/GTETRGA/GTIOC1A#/TMRI0/ TMRI6/RXD1/SMISO1/SSCL1/RXD11/SMISO11/ SSCL11/IRQ6	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/GTIOC7A/RXD1/SMISO1/SSCL1/ RXD011 ^(注1) /SMISO011 ^(注1) /SSCL011 ^(注1) / SSL00 ^(注1) /IRQ6
12	PD3/GTIOC2A/GTETRGC/GTIOC2A#/TMO0/ TXD1/SMOSI1/SSDA1/TXD11/SMOSI11/SSDA11	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011 ^(注1) /TXDA011 ^(注1) /SMOSI011 ^(注1) / SSDA011 ^(注1) /MOSI0 ^(注1)
13	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/RXD11/SMISO11/SSCL11/RXD12/ SMISO12/SSCL12/RXDX12/CRX0/IRQ2	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/GTIOC3A#/ TOC0/RXD5/SMISO5/SSCL5/RXD12/SMISO12/ SSCL12/RXDX12/RXD011 ^(注1) /SMISO011 ^(注1) / SSCL011 ^(注1) /MISO0 ^(注1) /CRX0/IRQ2
14	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5/TXD11/SMOSI11/SSDA11/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/CTX0	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/GTIOC3B#/ TIC0/TXD5/SMOSI5/SSDA5/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/TXD011 ^(注1) / TXDA011 ^(注1) /SMOSI011 ^(注1) /SSDA011 ^(注1) / RSPCK0 ^(注1) /CTX0
15	PB4/GTETRGA/GTETRGA/GTETRGC/ GTETRGD/POE8#/CTS5#/RTS5#/SS5#/SCK11/ CTS11#/RTS11#/SS11#/IRQ3-DS	PB4/POE8#/GTETRGA/GTETRGA/GTETRGC/ GTETRGD/GTCCP00/CTS5#/RTS5#/SS5#/ RXD12/SMISO12/SSCL12/RXDX12/CTS011 ^(注1) / RTS011 ^(注1) /SS011 ^(注1) /SCK011 ^(注1) / TXDB011 ^(注1) /MISOA/SSL01 ^(注1) /CRX0/IRQ3
16	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA/IRQ9	PB3/MTIOC0A/MTIOC0A#/CACREF/GTIU/TOC1/ SCK6/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/CTS009 ^(注1) /RTS009 ^(注1) /SS009 ^(注1) / DE009 ^(注1) /RSPCKA/CTX0/IRQ9
17	PB2/MTIOC0B/MTIOC0B#/GTADSM0/TMRI0/ TXD6/SMOSI6/SSDA6/SDA0/ADSM0	PB2/MTIOC0B/MTIOC0B#/TMRI0/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/SMOSI6/ SSDA6/SDA0/SDA00 ^(注1) /ADSM0

48 ピン	RX66T (48 ピン LFQFP)	RX26T (48 ピン LFQFP、48 ピン HWQFN)
18	PB1/MTIOC0C/MTIOC0C#/GTADSM1/TMCIO/ RXD6/SMISO6/SSCL6/SCL0/IRQ4/ADSM1	PB1/MTIOC0C/MTIOC0C#/TMCIO/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00 ^(注1) /IRQ4/ADSM1
19	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/SMOSI6/ SSDA6/CTS11#/RTS11#/SS11#/MOSIA/IRQ8/ ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/TXD6/ SMOSI6/SSDA6/TXD008 ^(注1) /TXDA008 ^(注1) / SMOSI008 ^(注1) /SSDA008 ^(注1) /CTS011 ^(注1) / RTS011 ^(注1) /SS011 ^(注1) /DE011 ^(注1) /MOSIA/ MOSI0 ^(注1) /IRQ8/ADTRG2#
20	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	P95/MTIOC6B/MTIOC1A/MTIOC6B#/MTIOC1A#/ TMC13/GTIOC4A/GTIOC7A/GTIOC4A#/ GTIOC7A#/GTOWUP/RXD6/SMISO6/SSCL6/ RXD008 ^(注1) /SMISO008 ^(注1) /SSCL008 ^(注1) /MISOA/ SSL02 ^(注1) /MISO0 ^(注1) /IRQ1/ADTRG1# ^(注1)
21	PA3/MTIOC2A/MTIOC2A#/GTADSM0/TMRI7/ TXD9/SMOSI9/SSDA9/SSLA0	P94/MTIOC7A/MTIOC2A/MTIOC7A#/MTIOC2A#/ TMRI7/GTIOC5A/GTADSM0/GTIOC5A#/ GTOWUP/TXD009 ^(注1) /TXDA009 ^(注1) /SMOSI009 ^(注1) / SSDA009 ^(注1) /SCK008 ^(注1) /TXDB008 ^(注1) / SSLA0/SSL00 ^(注1)
22	VCC	P93/MTIOC7B/MTIOC6A/MTIOC7B#/MTIOC6A#/ TMO4/GTIOC6A/GTIOC6A#/GTOWUP/ TXD009 ^(注1) /TXDA009 ^(注1) /SMOSI009 ^(注1) / SSDA009 ^(注1) /RXD011 ^(注1) /SMISO011 ^(注1) / SSCL011 ^(注1) /SSLA2/SSL02 ^(注1) /MOSI0 ^(注1) / CRX0/IRQ14/ADTRG0#
23	VSS	P92/MTIOC6D/MTIOC6C/MTIOC6D#/MTIOC6C#/ TMO2/GTIOC4B/GTIOC7B/GTIOC4B#/ GTIOC7B#/GTOWLO/SCK009 ^(注1) /TXD011 ^(注1) / TXDA011 ^(注1) /SMOSI011 ^(注1) /SSDA011 ^(注1) / TXDB009 ^(注1) /SSLA3/SSL03 ^(注1) /MISO0 ^(注1) /CTX0
24	P94/MTIOC7A/MTIOC7A#/GTIOC5A/GTIOC8A/ GTIOC5A#/GTIOC8A#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTOWLO/RXD5/SMISO5/SSCL5/RSPCK0 ^(注1)
25	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03 ^(注1)
26	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOWLO/SSL02 ^(注1)
27	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOWLO/SSL01 ^(注1)
28	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00 ^(注1)
29	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOWUP/MOSI0 ^(注1)
30	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOWUP/MISO0 ^(注1)
31	VCC	VCC
32	VSS	VSS
33	P65/IRQ9/AN211/CMPC53/DA1	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMC14/TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008 ^(注1) /TXDA008 ^(注1) / SMOSI008 ^(注1) /SSDA008 ^(注1) /MOSIA/MOSI0 ^(注1) / IRQ6/AN217/ADTRG1# ^(注1) /COMP5

48 ピン	RX66T (48 ピン LFQFP)	RX26T (48 ピン LFQFP、48 ピン HWQFN)
34	P64/IRQ8/AN210/CMPC33/DA0	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/TMO2/GTIW/CTS008# ^(注1) /RTS008# ^(注1) / SS008# ^(注1) /RXD008 ^(注1) /SMISO008 ^(注1) / SSCL008 ^(注1) /DE008 ^(注1) /RSPCKA/RSPCK0 ^(注1) / IRQ7/AN216/ADTRG0#/COMP4
35	AVCC2	AVCC2
36	AVSS2	AVSS2
37	P62/IRQ6/AN208/CMPC43	P62/IRQ6/AN208/CMPC43
38	P44/AN100/CMPC30/CMPC31	P53/IRQ1/AN201/CMPC12/CVREFC0
39	P43/AN003	P52/IRQ0/AN200/CMPC02
40	P42/AN002/CMPC20/CMPC21	P44/AN004 ^(注2) /AN100 ^(注1) /CMPC01 ^(注1) / CMPC30 ^(注1) /CMPC31 ^(注1)
41	P41/AN001/CMPC10/CMPC11	P43/AN003/CMPC23 ^(注2) /CMPC50 ^(注2)
42	P40/AN000/CMPC00/CMPC01	P42/AN002/CMPC20/CMPC21 ^(注1)
43	AVCC1	P41/AN001/CMPC10/CMPC11 ^(注1)
44	AVCC0	P40/AN000/CMPC00/CMPC01 ^(注1)
45	AVSS0	AVCC0/AVCC1 ^(注1)
46	AVSS1	AVSS0/AVSS1 ^(注1)
47	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ MTIOC9D/GTIOC3B/GTETRGA/GTIOC3B#/ GTETRGC/TMO3/POE9#/IRQ1-DS	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCTPP00/TOC3/ SCK009 ^(注1) /SCK008 ^(注1) /TXDB009 ^(注1) /IRQ1
48	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ GTETRGB/GTETRGD/TMRI3/POE12#/CTS6#/ RTS6#/SS6#/IRQ0-DS	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ TMRI3/POE12#/GTIOC3A/GTETRGB/GTIOC3A#/ GTETRGD/GTIV/TIC3/CTS6#/RTS6#/SS6#/ TXD009 ^(注1) /TXDA009 ^(注1) /SMOSI009 ^(注1) / SSDA009 ^(注1) /IRQ0

注 1.RAM サイズが 48KB の製品には存在しません。

注 2.RAM サイズが 64KB の製品には存在しません。

4. 移行の際の留意点

RX66T グループと RX26T グループの相違について、いくつかの留意点があります。

ハードウェアに関する留意点を「4.1 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「4.2 機能設計の留意点」で説明します。

4.1 端子設計の留意点

4.1.1 モード設定端子

リセット解除時のモード設定端子は、RX66T グループでは MD 端子と UB 端子(P00 と兼用)ですが、RX26T グループでは MD 端子となっています。

4.1.2 アナログ電源端子に接続するコンデンサ

A/D 変換クロックを 40 MHz より高くする場合、0.1 μ F のコンデンサと電源端子の間に表 4.1 に記載したコンデンサを追加してください。

表 4.1 コンデンサ容量の比較

RX66T		RX26T
RAM 64KB	RAM 128KB	
0.1 μ F に 1000 pF のコンデンサを追加してください。	0.1 μ F に 0.01 μ F のコンデンサを追加してください。	0.1 μ F に 0.01 μ F のコンデンサを追加してください。

4.2 機能設計の留意点

RX66T グループで動作するソフトウェアは RX26T グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なるため、十分に評価してください。

以下は RX66T グループと RX26T グループで異なる機能の設定に関し、ソフトウェアでの留意点について掲載しております。

モジュールおよび機能の相違点については「2 仕様の概要比較」を参照してください。詳細は「5 参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.2.1 フラッシュアクセスウィンドウ設定レジスタ (FAW)

RX26T グループでは、フラッシュアクセスウィンドウ設定レジスタ (FAW) のアクセスウィンドウプロテクトビット (FSPR) を、いったん “0” に設定すると “1” に戻すことができません。

詳細につきましては、「5 参考ドキュメント」の RX26T グループ ユーザーズマニュアル ハードウェア編を参照してください。

4.2.2 クロック周波数設定

RX66T グループと RX26T グループでは、クロック周波数設定制限が異なります。詳細は表 4.2 を参照してください。

表 4.2 クロック周波数設定制限の比較

項目	RX66T	RX26T
クロック周波数 設定制限	$ICLK \geq BCLK$ $PCLKC \geq PCLKA \geq PCLKB$	$PCLKC \geq PCLKA \geq PCLKB$
CANFD 使用時の クロック周波数 設定制限	—	$PCLKA : PCLKB = 2 : 1$ $PCLKB \geq CANFDCLK$ $PCLKB \geq CANFDMCLK$
クロック周波数 比制限	$ICLK : FCLK = N : 1$ or $1 : N$ $ICLK : PCLKA = N : 1$ or $1 : N$ $ICLK : PCLKB = N : 1$ or $1 : N$ $ICLK : PCLKC = N : 1$ or $1 : N$ $ICLK : PCLKD = N : 1$ or $1 : N$ $PCLKA : PCLKC = 1 : 1$ or $1 : 2$ $PCLKB : PCLKD = 1 : 1$ or $2 : 1$ or 4 : 1 or $1 : 2$	$ICLK : FCLK = N : 1$ or $1 : N$ $ICLK : PCLKA = N : 1$ or $1 : N$ $ICLK : PCLKB = N : 1$ or $1 : N$ $ICLK : PCLKC = N : 1$ or $1 : N$ $ICLK : PCLKD = N : 1$ or $1 : N$ $PCLKA : PCLKC = 1 : 1$ or $1 : 2$ $PCLKB : PCLKD = 1 : 1$ or $2 : 1$ or 4 : 1 or $1 : 2$

4.2.3 レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX26T グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1) 診断対象のバンクに SAVE 命令でデータを書く
- (2) (1) のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3) (1) のバンクから RSTR 命令でデータを読む

4.2.4 ポートアウトプットイネーブル 3 出力停止要求発生時の制御

RX26T グループでは、出力停止要求が発生したとき、POECR1~POECR3、POECR7 レジスタの対応するビットを“1”にした端子はハイインピーダンスになり、PMMCR0~PMMCR2 レジスタの対応するビットを“1”にした端子は汎用入出力ポートに切り替わります。

同一端子に対して両方のビットを“1”にした場合は、POECR1~POECR3、POECR7 レジスタの設定が優先され、端子はハイインピーダンスになります。

汎用入出力ポートに切り替わった後は、PDR レジスタ、PODR レジスタの設定により端子の状態が決定します。

4.2.5 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX66T グループ ユーザーズマニュアル ハードウェア編 Rev1.21(R01UH0749JJ0121)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX26T グループ ユーザーズマニュアル ハードウェア編 Rev.1.20(R01UH0979JJ0120)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A0147B/J
- TN-RX*-A200A/J
- TN-RX*-A193A/J
- TN-RX*-A194A/J
- TN-RX*-A175A/J
- TN-RX*-A173A/J
- TN-RX*-A163A/J
- TN-RX*-A151A/J
- TN-RX*-A260A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Apr.12.23	—	初版発行
1.01	Sep.28.23	163～169	表 3.3、表 3.4 の誤記訂正と注記追加
1.10	Mar.31.25	4	表 1.1 RX66T/RX26T 搭載機能比較 変更
		21	表 2.13 割り込みコントローラの概要比較
		54	表 2.32 P0n 端子機能制御レジスタ (P0nPFS) の比較 変更
		74	表 2.39 PBn 端子機能制御レジスタ (PBnPFS) の比較 変更
		79	表 2.42 PEn 端子機能制御レジスタ (PEnPFS) の比較 変更
		82	表 2.49 ポートアウトプットイネーブル 3 の概要比較 変更
		91,92	表 2.50 ポートアウトプットイネーブル 3 レジスタ比較 レジスタ初期値変更に伴う表記の追加
		103	表 2.52 汎用 PWM タイマのレジスタ比較 CPSCD ビット削除
		104	表 2.52 汎用 PWM タイマのレジスタ比較 誤記修正
		109	表 2.54 ウォッチドッグタイマのレジスタ比較 追加
		112,113	表 2.57 独立ウォッチドッグタイマの概要比較 変更
		129,131	表 2.66 12 ビット A/D コンバータの概要比較 変更
		154	表 2.77 パッケージ 32 ピン HWQFN 表記追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。