

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7080 グループ

MTU2 のチャンネル 5 を使用した外部パルス幅測定機能

要旨

本アプリケーションノートは、MTU2 (マルチファンクションタイマパルスユニット 2) のチャンネル 5 を使用した外部パルス幅測定機能の動作について述べています。ユーザソフトウェア設計の際のご参考として役立ててください。

動作確認デバイス

SH7085

目次

1. 仕様	2
2. 適用条件	2
3. 使用機能の動作概要	3
4. 動作説明	8
5. ソフトウェア説明	9
6. フローチャート	20

1. 仕様

本応用例では、MTU2 のチャンネル 5 を使用した外部パルス幅測定機能を使用し、TIC5U 端子の入力信号の High レベルの時間を測定します。図 1 に、本タスク例の基本仕様を示します。

- MTU2 のチャンネル 5 は、外部パルス幅測定機能に設定し、TIC5U 端子の入力信号の High レベルの時間を測定します。タイマカウンタ TCNTU_5 は、入力信号が High レベルのときカウント動作し、Low レベルのとき停止します。
- MTU2 のチャンネル 3, 4 は、相補 PWM モードに設定し、6 相 PWM 波形出力と PWM 周期に同期したトグル波形を出力します。PWM 周期は 100us (キャリア周波数 10KHz) に設定します。
- チャンネル 3 のタイマカウンタ TCNT_3 がアップカウントからダウンカウントに変化するタイミングで、チャンネル 5 のキャプチャが 100us 周期ごとに発生します。
- チャンネル 5 のタイマカウンタ TCNTU_5 のキャプチャ値は、タイマジェネラルレジスタ TGRU_5 に格納されます。値は TIC5U 端子の High レベル期間のカウント時間になります。
- チャンネル 5 の TIC5U 端子には、ダミー入力として、TIOC3B 端子の相補 PWM 出力を入力します。

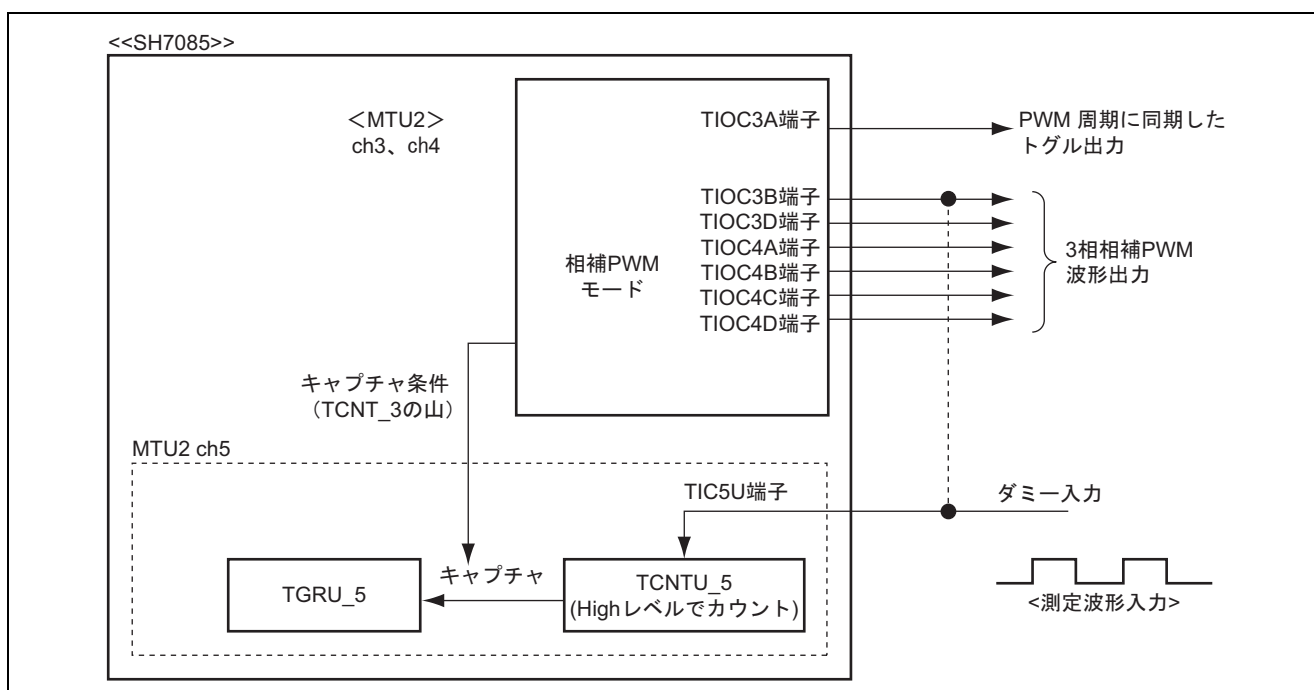


図 1 動作概要

2. 適用条件

- マイコン: SH7085 (R5F7085)
- 動作周波数:

内部クロック	80MHz
バスクロック	40MHz
周辺クロック	40MHz
MTU2 クロック	40MHz
MTU2S クロック	80MHz
- C コンパイラ: ルネサステクノロジ製 Ver.7.1.04

3. 使用機能の動作概要

本応用例では、MTU2 のチャンネル 5 を使用した外部パルス幅測定機能を使用し、TIC5U 端子の入力信号の High レベルの時間を測定します。

3.1 MTU2 (マルチファンクションタイマパルスユニット 2) のチャンネル 5

MTU2 のチャンネル 5 は、TIC5U 端子の入力信号の High レベル期間の時間を測定します。図 2 に使用機能の動作概要を示します。

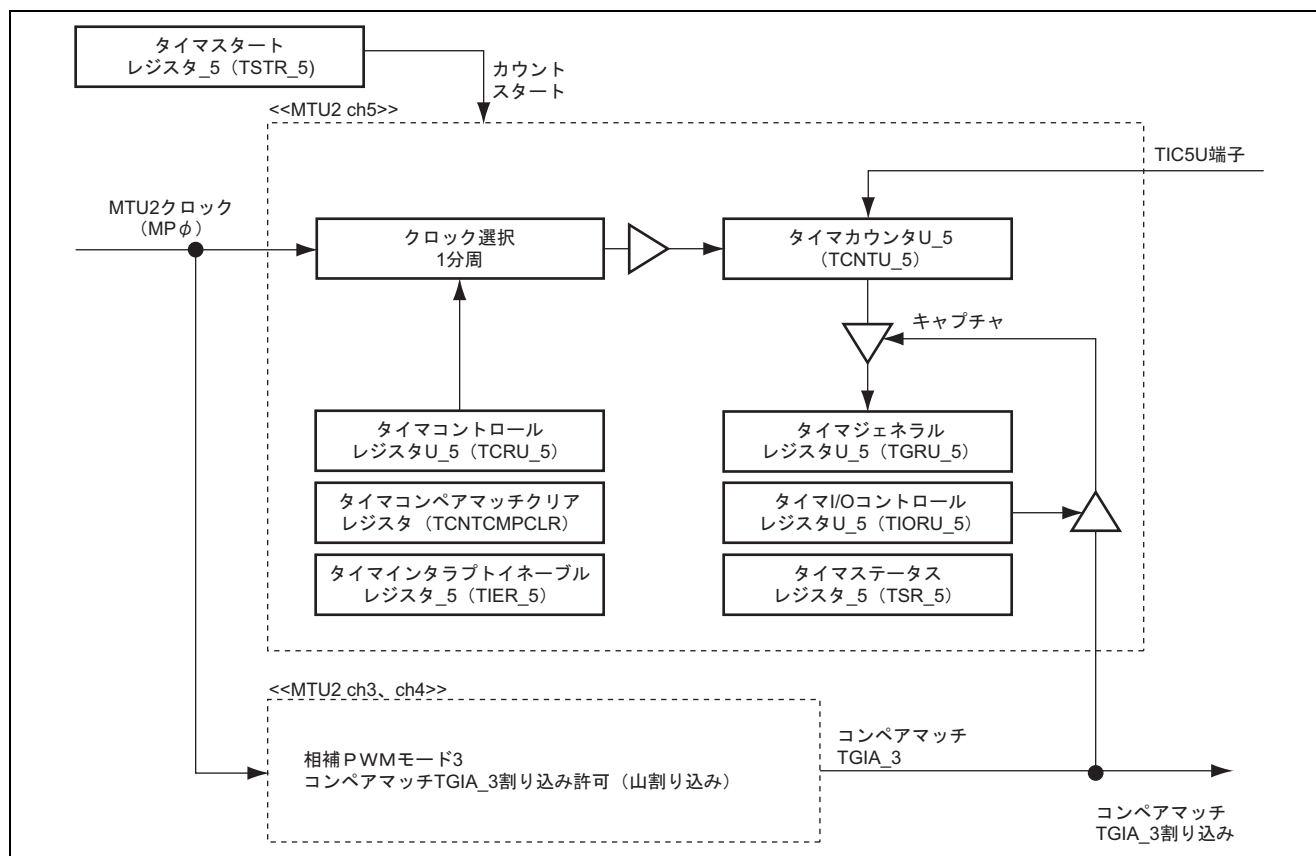


図 2 MTU2 チャンネル 5 のブロック図

- タイマカウンタ U_5 (TCNTU_5) は、16 ビットの読み出し/書き込み可能なカウンタです。TCNTU_5 は、MTU2 クロック (MP ϕ) を基準にカウント動作します。
- タイマコントロールレジスタ U_5 (TCRU_5) は、16 ビットのリード/ライト可能なレジスタです。TCNTU_5 のカウンタクロックを選択します
- タイマジェネラルレジスタ U_5 (TGRU_5) は、16 ビットの読み出し/書き込み可能なレジスタです。外部パルス幅測定兼用のレジスタとして動作します。TGRU_5 には、パルス幅時間のカウンタ値を格納します。
- タイマ I/O コントロールレジスタ U_5 (TIORU_5) は、読み出し/書き込み可能な 8 ビットのレジスタです。TGRU_5 レジスタの機能と TIC5U 端子の機能を設定します。
- タイマイントラプトイネーブルレジスタ_5 (TIER_5) は、読み出し/書き込み可能な 8 ビットのレジスタです。TIER_5 では、タイマチャンネル 5 の割り込み要求の許可/禁止を制御します。
- タイマスタートレジスタ_5 (TSTR_5) は、8 ビットの読み出し/書き込み可能なレジスタです。チャンネル 5 のタイマカウンタの動作/停止を選択します。
- タイマコンペアマッチクリアレジスタ (TCNTCMPCLR) は、8 ビットの読み出し/書き込み可能なレジスタです。タイマカウンタ TCNTU_5 のクリア要求を設定します。
- タイマステータスレジスタ_5 (TSR_5) は、8 ビットの読み出し/書き込み可能なレジスタです。チャンネル 5 のステータスの表示を行います。

3.2 MTU2 (マルチファンクションタイマパルスユニット 2) のチャンネル 3, 4

図 3 にチャンネル 5 の外部パルス幅測定機能使用時の MTU2 (ch3, ch4) の使用機能の動作概要を示します。

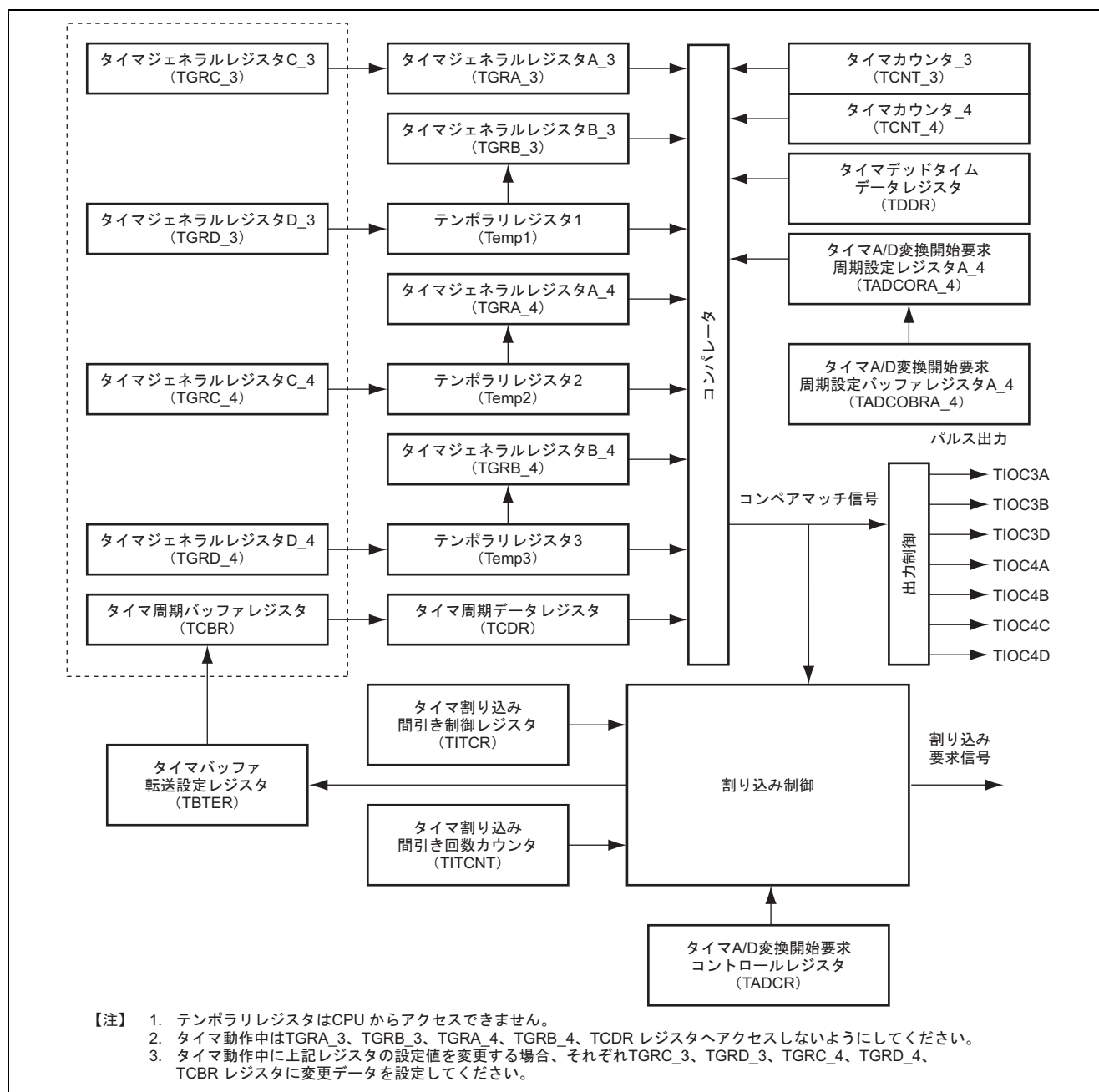


図 3 チャンネル 5 の外部パルス幅測定機能使用時 MTU2 (ch3, ch4) のブロック図

- タイマジェネラルレジスタ A_3 (TGRA_3) は、コンペアレジスタとして動作します。TGRA_3 には、PWM 周期の 1/2 となる値を設定します。また、タイマ動作中に設定値を変更する場合、タイマジェネラルレジスタ C_3 (TGRC_3) に変更する値を設定します。
- タイマジェネラルレジスタ B_3 (TGRB_3) は、コンペアレジスタとして動作します。TGRB_3 には、TIOC3B, TIOC3D 端子から出力する PWM 波形のデューティを設定します。また、タイマ動作中に設定値を変更する場合、タイマジェネラルレジスタ D_3 (TGRD_3) に変更する値を設定します。
- タイマジェネラルレジスタ C_3 (TGRC_3) は、TGRA_3 のバッファレジスタとして動作します。タイマ動作中は、TGRC_3 の設定値が TGRA_3 に反映されます。
- タイマジェネラルレジスタ D_3 (TGRD_3) は、TGRB_3 のバッファレジスタとして動作します。タイマ動作中に TGRD_3 の値を変更すると、テンポラリレジスタ (Temp1) に転送され、TGRB_3 に反映されます。
- タイマジェネラルレジスタ A_4 (TGRA_4) は、コンペアレジスタとして動作します。TGRA_4 には、TIOC4A, TIOC4C 端子から出力する PWM 波形のデューティを設定します。また、タイマ動作中に設定値を変更する場合、タイマジェネラルレジスタ C_4 (TGRC_4) に変更する値を設定します。
- タイマジェネラルレジスタ B_4 (TGRB_4) は、コンペアレジスタとして動作します。TGRB_4 には、TIOC4B, TIOC4D 端子から出力する PWM 波形のデューティを設定します。また、タイマ動作中に設定値を変更する場合、タイマジェネラルレジスタ D_4 (TGRD_4) に変更する値を設定します。
- タイマジェネラルレジスタ C_4 (TGRC_4) は、TGRA_4 のバッファレジスタとして動作します。タイマ動作中は、TGRC_4 の設定値が TGRA_4 に反映されます。
- タイマジェネラルレジスタ D_4 (TGRD_4) は、TGRB_4 のバッファレジスタとして動作します。タイマ動作中は、TGRD_4 の設定値が TGRB_4 に反映されます。
- テンポラリレジスタ 1, 2, 3 (Temp1, 2, 3) は、バッファレジスタとコンペアレジスタの間にあります。バッファレジスタに書き込んだデータは、テンポラリレジスタに転送され、コンペアレジスタへと転送されます。テンポラリレジスタは、CPU からアクセスできません。
- タイマカウンタ_3 (TCNT_3) は、16 ビットのリード/ライト可能なカウンタです。TCNT_3 は、TGRA_3 とのコンペアマッチでダウンカウントとなり、タイマデッドタイムデータレジスタ (TDDR) とのコンペアマッチでアップカウントとなります。
- タイマカウンタ_4 (TCNT_4) は、16 ビットのリード/ライト可能なカウンタです。TCNT_4 は、タイマ周期データレジスタ (TCDR) とのコンペアマッチでダウンカウントとなり、H'0000 になるとアップカウントとなります。
- タイマデッドタイムデータレジスタ (TDDR) は、16 ビットのリード/ライト可能なレジスタです。TDDR には、PWM 波形のデッドタイムを設定します。
- タイマ周期データレジスタ (TCDR) は、16 ビットのリード/ライト可能なレジスタです。TCDR には、PWM キャリア周期の 1/2 を設定します。
- タイマ周期バッファレジスタ (TCBR) は、TCDR のバッファレジスタとして動作します。タイマ動作中は、TCBR の設定値が TCDR に反映されます。
- タイマ割り込み間引き制御レジスタ (TITCR) は、割り込み間引きの禁止/許可および間引き回数を設定します。間引きが可能なのは、相補 PWM モード時の TCNT_3 のコンペアマッチ割り込み (TGIA_3) および TCNT_4 のアンダフロー割り込み割り込み (TCIV_4) です。間引き回数は、最大 7 回まで設定可能です。
- タイマ割り込み間引き回数カウンタ (TITCNT) は、間引きを行う割り込みの発生回数をカウントします。TITCNT のカウント値は、TITCR で設定した間引き回数と一致するとクリアされます。

- タイマバッファ転送設定レジスタ (TBTER) は、バッファレジスタからテンポラリレジスタへの転送を抑止する/しないを設定します。また、転送を抑止しない場合、割り込み間引き機能と連動する/しないを設定します。
- タイマ A/D 変換開始要求コントロールレジスタ (TADCR) は、16 ビットのリード/ライト可能なレジスタです。A/D 変換開始要求の許可/禁止および、割り込み間引き機能と連動する/しないを設定します。
- タイマ A/D 変換開始要求周期設定レジスタ A_4 (TADCORA_4) は、16 ビットのリード/ライト可能なレジスタです。TCNT_4 と一致したとき、対応する A/D 変換開始要求を発生します。
- タイマ A/D 変換開始要求周期設定バッファレジスタ A_4 (TADCOBRA_4) は、TADCORA_4 のバッファレジスタとして動作します。タイマ動作中は、TADCOBRA_4 の設定値が TADCORA_4 に反映されます。

4. 動作説明

図 4 に本応用例の動作説明を、表 1 にソフトウェアおよびハードウェア処理説明を示します。

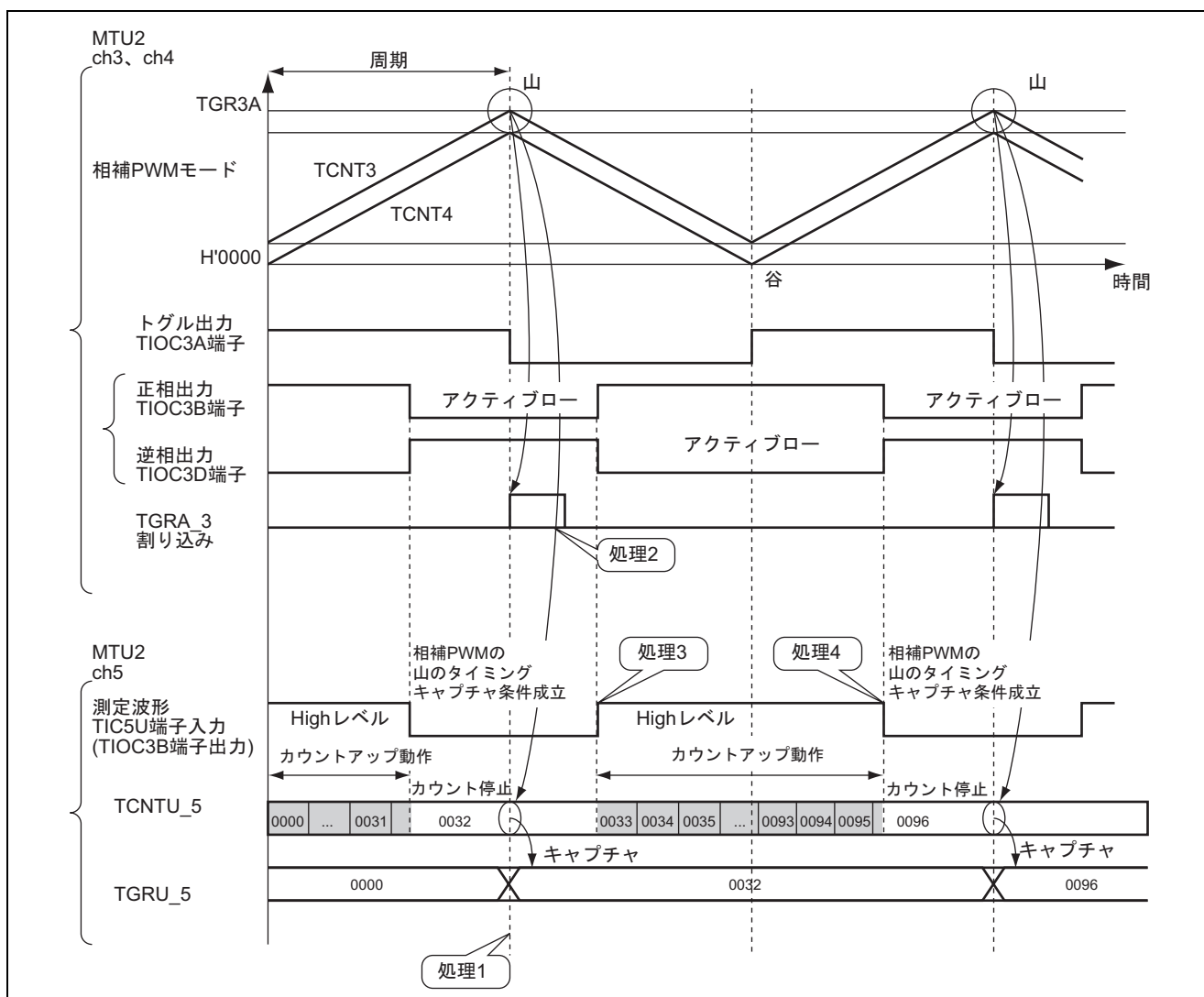


図 4 動作説明

表 1 ソフトウェアおよびハードウェア処理説明

	ソフトウェア処理	ハードウェア処理
処理 1	—	• TGRA_3 のコンペアマッチ発生 (山) • TGRU_5 のキャプチャ発生
処理 2	• 割り込みフラグ 0 クリア • ch5 のカウンタキャプチャ値を変数に格納	• TGRA_3 コンペアマッチ割り込み発生 (山)
処理 3	—	• TCNTU_5 カウンタのカウント開始 (TIC5U 端子入力が High レベルの期間カウント)
処理 4	—	• TCNTU_5 カウンタのカウント停止 (TIC5U 端子入力が Low レベルの期間停止)

5. ソフトウェア説明

5.1 モジュール説明

表 2 に本タスク例のモジュール説明を示します。

表 2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main()	MTU2 の相補 PWM (ch3, ch4) , および ch5 の初期設定。 MTU2 タイマ (ch3, ch4, および ch5) のスタート
TGRA_3 コンペアマッチ 割り込みルーチン	mtu2_tgra3()	MTU2 の ch3 のコンペアマッチ割り込み処理 パルス幅測定値の変数への取り込み

5.2 使用変数

表 3 に本タスク例で使用する変数の説明をします。

表 3 使用変数説明

変数, ラベル名	機能	使用モジュール
High_count	High レベル幅のカウント時間。 ch5 のタイマカウンタのキャプチャ値	TGRA_3 インพุットキャプチャ 割り込みルーチン

5.3 レジスタ設定

本応用例で使用するレジスタ設定を示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

5.3.1 クロック発振器 (CPG) の設定

1. 周波数制御レジスタ (FRQCR)

周波数の分周率を指定します。

設定値: H'0241

ビット	ビット名	値	内容
15	—	0	リザーブビット
14~12	IFC[2-0]	000	内部クロック (I ϕ) 周波数の分周率 000: $\times 1$ 倍, 入力クロック 10MHz のとき 80MHz
11~9	BFC[2-0]	001	バスクロック (B ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき 40MHz
8~6	PFC[2-0]	001	周辺クロック (P ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき 40MHz
5~3	MIFC[2-0]	000	MTU2S クロック (MI ϕ) 周波数の分周率 000: $\times 1$ 倍, 入力クロック 10MHz のとき 80MHz
2~0	MPFC[2-0]	001	MTU2 クロック (MP ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき 40MHz

5.3.2 低消費電力モードの設定

1. スタンバイコントロールレジスタ 4 (STBCR4)

低消費電力時の各モジュールの動作を制御します。

設定値: H'bf

ビット	ビット名	値	内容
7	MSTP23	1	1: MTU2S へのクロック供給を停止
6	MSTP22	0	0: MTU2 は動作
5	MSTP21	1	1: CMT へのクロック供給を停止
4~3	—	11	リザーブビット
2	MSTP18	1	1: A/D_2 へのクロック供給を停止
1	MSTP17	1	1: A/D_1 へのクロック供給を停止
0	MSTP16	1	1: A/D_0 へのクロック供給を停止

5.3.3 マルチファンクションタイマパルスユニット 2 (MTU2) チャンネル 3, 4 の設定

1. タイマコントロールレジスタ_3 (TCR_3)

チャンネル 3 の TCNT を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~5	CCLR[2-0]	000	TCNT のカウンタクリア要因を選択, 000: TCNT のクリア禁止
4~3	CKEG[1-0]	00	00: クロックの立ち上がりエッジでカウント
2~0	TPSC[2-0]	000	000: 内部クロック MP ϕ /1 でカウント

2. タイマコントロールレジスタ_4 (TCR_4)

チャンネル 4 の TCNT を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~5	CCLR[2-0]	000	TCNT のカウンタクリア要因を選択, 000: TCNT のクリア禁止
4~3	CKEG[1-0]	00	00: クロックの立ち上がりエッジでカウント
2~0	TPSC[2-0]	000	000: 内部クロック MP ϕ /1 でカウント

3. タイマカウンタ_3 (TCNT_3)

16 ビットのカウンタ。相補 PWM モードではデッドタイム時間を設定

設定値: (DEAD_TIME)

4. タイマカウンタ_4 (TCNT_4)

16 ビットのカウンタです。相補 PWM モードでは初期値として H'0000 を設定

設定値: H'0000

5. タイマジェネラルレジスタ B_3 (TGRB_3)

TIOC3B 端子 (正相) /TIOC3D 端子 (逆相) 出力の PWM のデューティを設定

設定値: (DUTY_OFFSET)

6. タイマジェネラルレジスタ D_3 (TGRD_3)

TGRB_3 のバッファレジスタ, TGRB_3 と同じ値を設定

設定値: (DUTY_OFFSET)

7. タイマジェネラルレジスタ A_4 (TGRA_4)

TIOC4A 端子 (正相) /TIOC4C 端子 (逆相) 出力の PWM のデューティを設定

設定値: (DUTY_OFFSET)

8. タイマジェネラルレジスタ C_4 (TGRC_4)

TGRA_4 のバッファレジスタ, TGRA_4 と同じ値を設定

設定値: (DUTY_OFFSET)

9. タイマジェネラルレジスタ B_4 (TGRB_4)

TIOC4B 端子 (正相) /TIOC4D 端子 (逆相) 出力の PWM のデューティを設定

設定値: (DUTY_OFFSET)

10. タイマジェネラルレジスタ D_4 (TGRD_4)

TGRB_4 のバッファレジスタ, TGRB_4 と同じ値を設定

設定値: (DUTY_OFFSET)

11. タイマデッドタイムデータレジスタ (TDDR)
相補 PWM モードにおいて、デッドタイム時間を設定
設定値: (DEAD_TIME)
12. タイマ周期データレジスタ (TCDR)
相補 PWM モードにおいて、キャリア周期 1/2 の時間を設定
設定値: (HALF_CARRER)
13. タイマ周期バッファレジスタ (TCBR)
タイマ周期データレジスタのバッファレジスタ
設定値: (HALF_CARRER)
14. タイマジェネラルレジスタ A_3 (TGRA_3)
TCNT_3 の上限値 キャリア周期 1/2 + デッドタイム) 設定
設定値: (HALF_CARRER+DEAD_TIME)
15. ジェネラルレジスタ C_3 (TGRC_3)
TGRA_3 のバッファレジスタ, TGRA_3 と同じ値を設定
設定値: (HALF_CARRER+DEAD_TIME)
16. タイマアウトプットコントロールレジスタ 1 (TOCR1)
相補 PWM モードにおいて、トグル出力, PWM 出力レベル制御を行います。
設定値: H'40

ビット	ビット名	値	内容
7	—	0	リザーブビット
6	PSYE	1	1: トグル出力を許可 (TIOC3A 端子)
5~4	—	00	リザーブビット
3	TOCL	0	0: TOCS ビット, OLSN ビット, OLSP ビットへの書き込みを許可
2	TOCS	0	相補 PWM モード/リセット PWM モードの出力レベルの設定を TOCR1 と TOCR2 のどちらの設定を有効にするか選択 0: TOCR1 の設定を有効にする
1	OLSN	0	0: 逆相の初期出力は High レベル, アクティブレベルは Low レベル
0	OLSP	0	0: 正相の初期出力は High レベル, アクティブレベルは Low レベル

17. タイマモードレジスタ_3 (TMDR_3)
チャンネル 3 の動作モードの設定を行います
設定値: H'3f

ビット	ビット名	値	内容
7	—	0	リザーブビット
6	—	0	リザーブビット (チャンネル 1, 2, 3, 4 ではリザーブビット)
5	BFB	1	1: TGRB と TGRD はバッファ動作
4	BFA	1	1: TGRA と TGRC はバッファ動作
3~0	MD[3-0]	1111	1111: 相補 PWM モード 3 (山, 谷で転送)

18 タイマアウトプットイネーブルレジスタ (TOER)

PWM 出力端子の出力の許可/禁止を行います。

設定値: H'ff

ビット	ビット名	値	内容
7~6	—	11	リザーブビット
5	OE4D	1	1: TIOC4D 端子の MTU 出力を許可
4	OE4C	1	1: TIOC4C 端子の MTU 出力を許可
3	OE3D	1	1: TIOC3D 端子の MTU 出力を許可
2	OE4B	1	1: TIOC4B 端子の MTU 出力を許可
1	OE4A	1	1: TIOC4A 端子の MTU 出力を許可
0	OE3B	1	1: TIOC3B 端子の MTU 出力を許可

19. タイマインタラプトイネーブルレジスタ_3 (TIER_3)

チャンネル 3 の割り込み要求の許可, 禁止を制御します。

設定値: H'01

ビット	ビット名	値	内容
7	TTGE	0	0: A/D 変換開始要求の発生を禁止
6	—	0	リザーブビット
5	—	0	リザーブビット
4	TCIEV	0	0: TCFV ビットによる割り込み要求 (TCIV) を禁止
3	TGIED	0	0: TGFD ビットによる割り込み要求 (TGID) を禁止
2	TGIEC	0	0: TGFC ビットによる割り込み要求 (TGIC) を禁止
1	TGIEB	0	0: TGFB ビットによる割り込み要求 (TGIB) を禁止
0	TGIEA	1	1: TGFA ビットによる割り込み要求 (TGIA) を許可

20. タイマスタートレジスタ (TSTR)

チャンネル 0~4 の TCNT の動作/停止を選択します。

設定値: H'C0

ビット	ビット名	値	内容
7	CTS4	1	1: TCNT_4 はカウント動作開始
6	CTS3	1	1: TCNT_3 はカウント動作開始
5~3	—	000	リザーブビット
2	CTS2	0	0: TCNT_2 のカウント動作は停止
1	CTS1	0	0: TCNT_1 のカウント動作は停止
0	CTS0	0	0: TCNT_0 のカウント動作は停止

5.3.4 マルチファンクションタイマパルスユニット 2 (MTU2) チャンネル 5 設定

1. タイマコントロールレジスタ U₅ (TCRU₅)

チャンネル 5 の TCNTU₅ を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~2	—	000000	リザーブビット
1~0	TPSC[1-0]	00	00: 内部クロック: MPφ/1 でカウント

2. タイマコントロールレジスタ V₅ (TCRV₅)

チャンネル 5 の TCNTV₅ を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~2	—	000000	リザーブビット
1~0	TPSC[1-0]	00	00: 内部クロック: MPφ/1 でカウント

3. タイマコントロールレジスタ W₅ (TCRW₅)

チャンネル 5 の TCNTW₅ を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~2	—	000000	リザーブビット
1~0	TPSC[1-0]	00	00: 内部クロック: MPφ/1 でカウント

4. タイマカウンタ U₅ (TCNTU₅)

16 ビットのカウンタです

設定値: H'0000

5. タイマカウンタ V₅ (TCNTV₅)

16 ビットのカウンタです。

設定値: H'0000

6. タイマカウンタ W₅ (TCNTW₅)

16 ビットのカウンタです。

設定値: H'0000

7. タイマジェネラルレジスタ U₅ (TGRU₅)

コンペアマッチ/インプットキャプチャ/外部パルス幅測定兼用のレジスタ

設定値: -

8. タイマジェネラルレジスタ V₅ (TGRV₅)

コンペアマッチ/インプットキャプチャ/外部パルス幅測定兼用のレジスタ

設定値: -

9. タイマジェネラルレジスタ W₅ (TGRW₅)

コンペアマッチ/インプットキャプチャ/外部パルス幅測定兼用のレジスタ

設定値: -

10. タイマ I/O コントロールレジスタ U_5 (TIORU_5)

TGRU_5 を制御します。

設定値: H'1e

ビット	ビット名	値	内容
7~5	—	000	リザーブビット
4~0	IOC[4-0]	11110	11110: TGRU_5 の機能はインプットキャプチャレジスタ TIC5U 端子の端子機能は、外部入力信号の High パルス幅測定用山でキャプチャ

11. タイマ I/O コントロールレジスタ V_5 (TIORV_5)

TGRV_5 を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~5	—	000	リザーブビット
4~0	IOC[4-0]	00000	00000: TGRV_5 の機能はコンペアマッチレジスタ TIC5V 端子の端子機能は、コンペアマッチ

12. タイマ I/O コントロールレジスタ W_5 (TIORW_5)

TGRW_5 を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~5	—	000	リザーブビット
4~0	IOC[4-0]	00000	00000: TGRW_5 の機能はコンペアマッチレジスタ TIC5W 端子の端子機能は、コンペアマッチ

13. タイマインタラプトイネーブルレジスタ_5 (TIER_5)

チャンネル 5 の割り込み要求の許可、禁止を制御します。

設定値: H'00

ビット	ビット名	値	内容
7~3	—	0	リザーブビット
2	TGIE5U	0	0: TGIE5U 割り込み要求を禁止
1	TGIE5V	0	0: TGIE5V 割り込み要求を禁止
0	TGIE5W	0	0: TGIE5W 割り込み要求を禁止

14. タイマコンペアクリアレジスタ (TCNTCMPCLR)

TCNTU_5, TCNTV_5, TCNTW_5 のクリア要求を設定

設定値: H'00

ビット	ビット名	値	内容
7~3	—	00000	リザーブビット
2	CMPCLR5U	0	0: TCNTU_5 と TGRU_5 のコンペアマッチ/インプットキャプチャによる、TCNTU_5 の H'0000 クリアを禁止
1	CMPCLR5V	0	0: TCNTV_5 と TGRV_5 のコンペアマッチ/インプットキャプチャによる、TCNTV_5 の H'0000 クリアを禁止
0	CMPCLR5W	0	0: TCNTW_5 と TGRW_5 のコンペアマッチ/インプットキャプチャによる、TCNTW_5 の H'0000 クリアを禁止

15. タイマスタートレジスタ_5 (TSTR_5)

チャンネル 5 の TCNT の動作/停止を選択します。

設定値: H'04

ビット	ビット名	値	内容
7~3	—	00000	リザーブビット
2	CSTU5	1	1: TCNTU_5 のカウンタ動作
1	CSTV5	0	0: TCNTV_5 のカウンタ動作は停止
0	CSTW5	0	0: TCNTW_5 のカウンタ動作は停止

5.3.5 ピンファンクションコントローラ (PFC) の設定 (SH7085 の場合)

1. ポート A コントロールレジスタ H3 (PACRH3)

ポート A (PA25~PA24) のマルチプレクス端子の機能を選びます。

設定値: H'0000

ビット	ビット名	値	内容
15~6	—	すべて 0	リザーブビット
5~4	PA25MD[1-0]	00	PA25 モードビット, 00: PA25 入出力 (ポ - ト)
3~2	—	00	リザーブビット
1~0	PA24MD[1-0]	00	PA24 モードビット, 00: PA24 入出力 (ポ - ト)

2. ポート A コントロールレジスタ H2 (PACRH2)

ポート A (PA23~PA20) のマルチプレクス端子の機能を選びます。

設定値: H'0030

ビット	ビット名	値	内容
15~14	—	00	リザーブビット
13~12	PA23MD[1-0]	00	PA23 モードビット, 00: PA23 入出力 (ポート)
11~10	—	00	リザーブビット
9~8	PA22MD[1-0]	00	PA22 モードビット, 00: PA22 入出力 (ポート)
7~6	—	00	リザーブビット
5~4	PA21MD[1-0]	11	PA21 モードビット, 11: TIC5U 入力 (MTU2)
3~2	—	00	リザーブビット
1~0	PA20MD[1-0]	00	PA20 モードビット, 00: PA20 入出力 (ポート)

3. ポート A コントロールレジスタ L1 (PACRL1)

ポート A (PA19~PA16) のマルチプレクス端子の機能を選びます。

設定値: H'0000

ビット	ビット名	値	内容
15~14	—	0	リザーブビット
13~12	PA19MD[1-0]	00	PA19 モードビット, 00: PA19 入出力 (ポート)
11~10	—	00	リザーブビット
9~8	PA18MD[1-0]	00	PA18 モードビット, 00: PA18 入出力 (ポート)
7~6	—	00	リザーブビット
5~4	PA17MD[1-0]	00	PA17 モードビット, 00: PA17 入出力 (ポート)
3	—	0	リザーブビット
2~0	PA16MD[2-0]	000	PA16 モードビット, 000: PA16 入出力 (ポート)

4. ポート A・I/O レジスタ H (PAIORH)

ポート A (PA25~PA16) にある端子の入出力方向を選びます。1: 出力, 0: 入力

設定値: H'0000

ビット	ビット名	値	内容
15~14	—	00	リザーブビット
13~10	—	0000	SH7085 では無効
9	PA25IOR	0	PA25 端子は入力設定
8	PA24IOR	0	PA24 端子は入力設定
7	PA23IOR	0	PA23 端子は入力設定
6	PA22IOR	0	PA22 端子は入力設定
5	PA21IOR	0	PA21 端子は入力設定
4	PA20IOR	0	PA20 端子は入力設定
3	PA19IOR	0	PA19 端子は入力設定
2	PA18IOR	0	PA18 端子は入力設定
1	PA17IOR	0	PA17 端子は入力設定
0	PA16IOR	0	PA16 端子は入力設定

5. ポート E コントロールレジスタ L4 (PECRL4)

ポート E (PE15~PE12) のマルチプレクス端子の機能を選びます。

設定値: H'1111

ビット	ビット名	値	内容
15	—	0	リザーブビット
14~12	PE15MD[2-0]	001	PE15 モードビット, 001: TIOC4D 入出力 (MTU2)
11	—	0	リザーブビット
10~8	PE14MD[2-0]	001	PE14 モードビット, 001: TIOC4C 入出力 (MTU2)
7~6	—	00	リザーブビット
5~4	PE13MD[1-0]	01	PE13 モードビット, 01: TIOC4B 入出力 (MTU2)
3	—	0	リザーブビット
2~0	PE12MD[2-0]	001	PE12 モードビット, 001: TIOC4A 入出力 (MTU2)

6. ポート E コントロールレジスタ L3 (PECRL3)

ポート E (PE11~PE8) のマルチプレクス端子の機能を選びます。

設定値: H'1011

ビット	ビット名	値	内容
15	—	0	リザーブビット
14~12	PE11MD[2-0]	001	PE11 モードビット, 001: TIOC3D 入出力 (MTU2)
11	—	0	リザーブビット
10~8	PE10MD[2-0]	000	PE10 モードビット, 000: PE10 入出力 (ポート)
7	—	0	リザーブビット
6~4	PE9MD[2-0]	001	PE9 モードビット, 001: TIOC3B 入出力 (MTU2)
3	—	0	リザーブビット
2~0	PE8MD[2-0]	001	PE8 モードビット, 001: TIOC3A 入出力 (MTU2)

7. ポート E コントロールレジスタ L2 (PECRL2)

ポート E (PE7~PE4) のマルチプレクス端子の機能を選びます。

設定値: H'0000

ビット	ビット名	値	内容
15	—	0	リザーブビット
14~12	PE7MD[2-0]	000	PE7 モードビット, 000: PE7 入出力 (ポート)
11	—	0	リザーブビット
10~8	PE6MD[2-0]	000	PE6 モードビット, 000: PE6 入出力 (ポート)
7	—	0	リザーブビット
6~4	PE5MD[2-0]	000	PE5 モードビット, 000: PE5 入出力 (ポート)
3	—	0	リザーブビット
2~0	PE4MD[2-0]	000	PE4 モードビット, 000: PE4 入出力 (ポート)

8. ポート E コントロールレジスタ L1 (PECRL1)

ポート E (PE3~PE0) のマルチプレクス端子の機能を選びます。

設定値: H'0000

ビット	ビット名	値	内容
15	—	0	リザーブビット
14~12	PE3MD[2-0]	000	PE3 モードビット, 000: PE3 入出力 (ポート)
11	—	0	リザーブビット
10~8	PE2MD[2-0]	000	PE2 モードビット, 000: PE2 入出力 (ポート)
7	—	0	リザーブビット
6~4	PE1MD[2-0]	000	PE1 モードビット, 000: PE1 入出力 (ポート)
3~2	—	00	リザーブビット
1~0	PE0MD[1-0]	00	PE0 モードビット, 00: PE0 入出力 (ポート)

9. ポート E・I/O レジスタ L (PEIORL)

ポート E (PE15~PE0) にある端子の入出力方向を選びます。1: 出力, 0: 入力

設定値: H'fb00

ビット	ビット名	値	内容
15	PE15IOR	1	PE15/TIOC4D 端子は出力設定
14	PE14IOR	1	PE14/TIOC4C 端子は出力設定
13	PE13IOR	1	PE13/TIOC4B 端子は出力設定
12	PE12IOR	1	PE12/TIOC4A 端子は出力設定
11	PE11IOR	1	PE11/TIOC3D 端子は出力設定
10	PE10IOR	0	PE10 端子は入力設定
9	PE9IOR	1	PE9/TIOC3B 端子は出力設定
8	PE8IOR	1	PE8/TIOC3A 端子は出力設定
7	PE7IOR	0	PE7 端子は入力設定
6	PE6IOR	0	PE6 端子は入力設定
5	PE5IOR	0	PE5 端子は入力設定
4	PE4IOR	0	PE4 端子は入力設定
3	PE3IOR	0	PE3 端子は入力設定
2	PE2IOR	0	PE2 端子は入力設定
1	PE1IOR	0	PE1 端子は入力設定
0	PE0IOR	0	PE0 端子は入力設定

5.3.6 割り込みコントローラ(INTC)の設定

1. インタラプトプライオリティレジスタ E (IPRE)

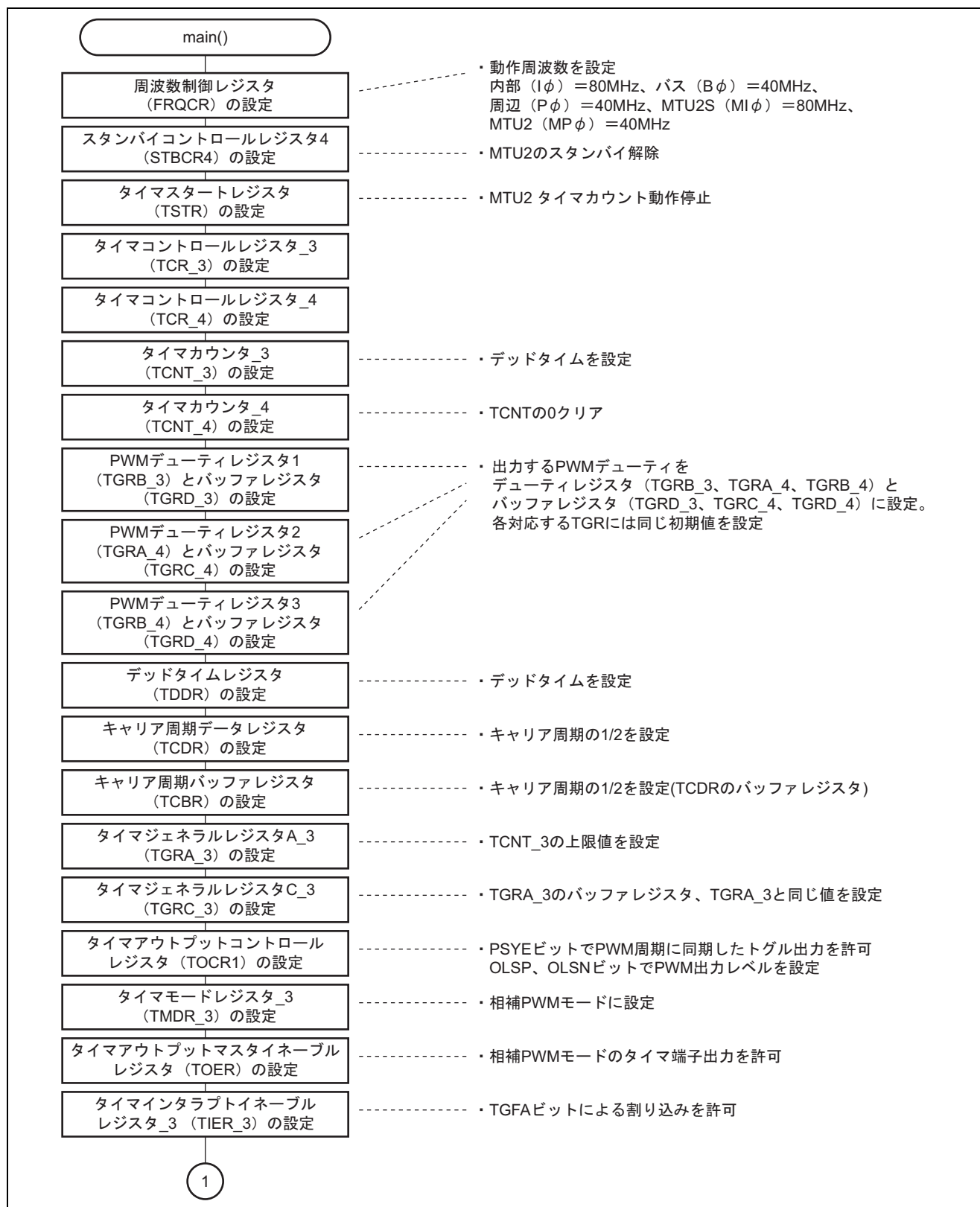
対応する割り込み要求の優先順位を設定します。

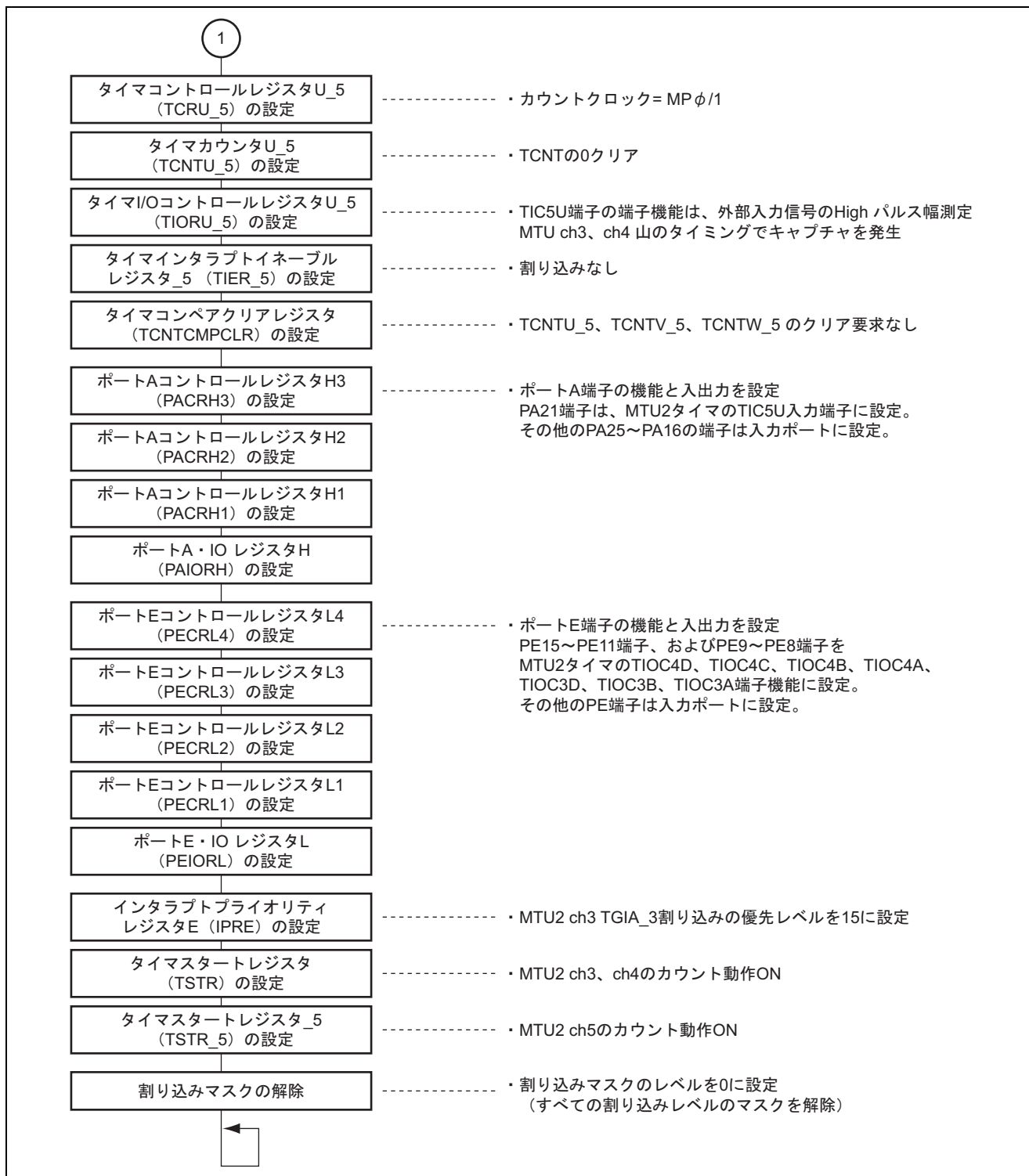
設定値: H'00f0

ビット	ビット名	値	内容
15~12	IPR[15-12]	0000	優先レベル 0
11~8	IPR[11- 8]	0000	優先レベル 0
7~4	IPR[7-4]	1111	優先レベル 15, MTU2 ch3 の TGIA_3 (TGIB_3) 割り込み
3~0	IPR[3- 0]	0000	優先レベル 0

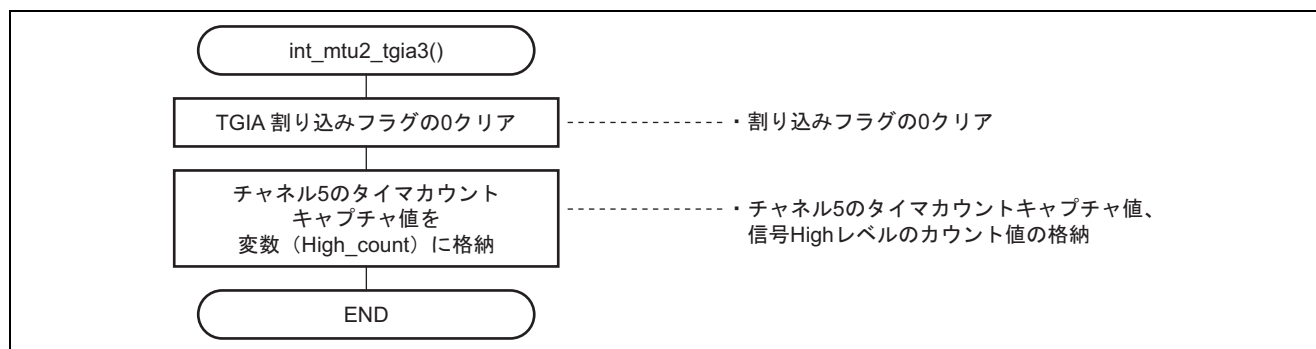
6. フローチャート

6.1 メインルーチン





6.2 TGRA_3 コンペアマッチ割り込みルーチン



改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.09.14	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。