

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300H Tiny シリーズ

内部発振器によるウォッチドッグタイマ

要旨

内部発振器によるウォッチドッグ動作を行います。

動作確認デバイス

H8/3664

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作説明	4
4. ソフトウェア説明	5
5. フローチャート	7
6. プログラムリスト	8

1. 仕様

1. 内部発振器によるウォッチドッグ動作を行います。
2. TCWD がオーバーフローすると、内部リセットが発生します。
3. 通常時、一定時間ごとに LED が点灯／消灯を繰り返し、TCWD はオーバーフロー前に、初期化します。
4. $\overline{\text{IRQ0}}$ スイッチ (SW) を ON すると、TCWD は初期化せず、TCWD のオーバーフロー時に、内部リセットが発生します。
5. LED は、ポート 7 の P74 出力端子に接続しているものとします。
6. $\overline{\text{IRQ0}}$ 入力端子のスイッチ接続例を図 1.1 に示します。

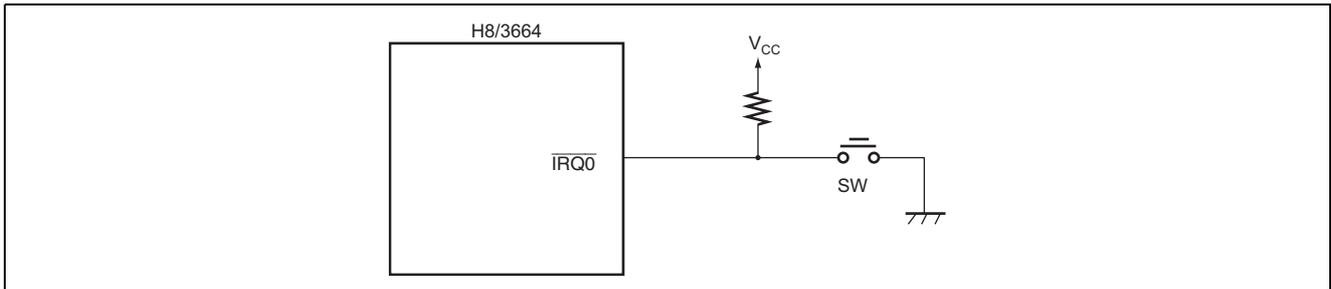


図 1.1 $\overline{\text{IRQ0}}$ 入力端子のスイッチ接続例

2. 使用機能説明

1. 本タスク例では、内部発振器によるウォッチドッグ動作を行います。ウォッチドッグタイマ機能のブロック図を図 2.1 に示します。以下にウォッチドッグタイマ機能のブロック図について説明します。

- 内部発振器
CR 回路による発振器で、TCWD の入力クロックです。TCWD が 0~255 までカウントアップし、内部リセットが発生するまでの時間は、定格値 0.4sec、最小値 0.2sec です。
- タイマコントロール/ステータスレジスタ WD (TCSRWD)
TCSRWD、TCWD の書き込み制御、ウォッチドッグタイマの動作制御、動作状態を示します。
- タイマカウンタ WD (TCWD)
8 ビットのリード/ライト可能なアップカウンタで、入力する内部クロックにより、カウントアップされます。本タスク例の入力クロックは、内部発振器に設定しています。
- タイマモードレジスタ WD (TMWD)
入力するクロックを選択します。本タスク例では、内部発振器でカウントします。

TCWD オーバフロー周期の計算例を、次に示します。

$$\begin{aligned}
 \text{TCWD オーバフロー周期} &= \frac{\text{内部発振器オーバフロー時間}}{256} \times (256 - \text{TCWD の再設定値}) \\
 &= \frac{0.2 \sim 0.4 \text{sec}}{256} \times (256 - 16) \\
 &= 187.5 \sim 375 \text{ms}
 \end{aligned}$$

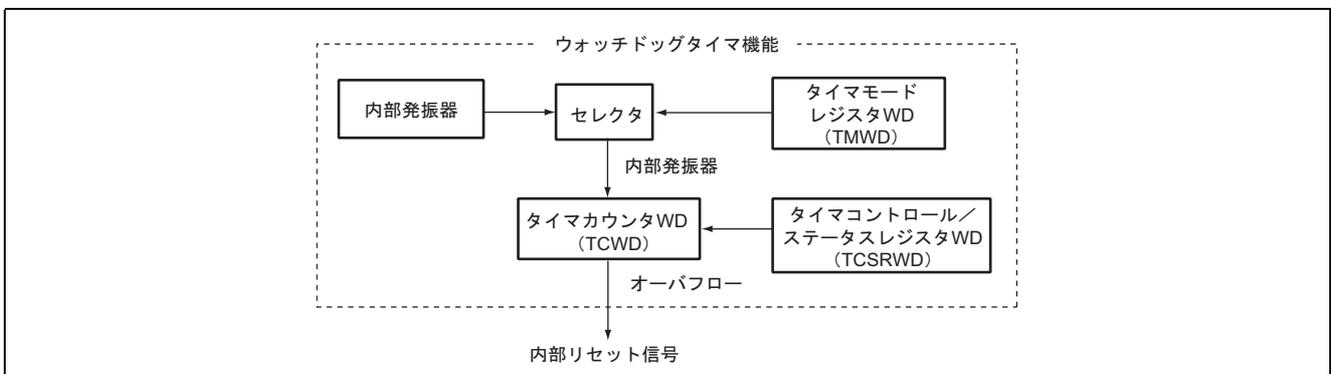


図 2.1 ウォッチドッグタイマ機能のブロック図

2. 本タスク例の機能割り付けを表 2.1 に示します。表 2.1 に示すように機能を割り付け、ウォッチドッグ動作を行います。

表 2.1 機能割り付け

機能	機能割り付け
内部発振器	TCWD の入力クロック
TCSRWD	ウォッチドッグタイマの動作制御、動作状態を示す
TCWD	ウォッチドッグタイマカウンタ
TMWD	入力クロックを内部発振器に設定
IRQ0	スイッチの入力端子
P74	LED 出力

3. 動作説明

動作説明を図 3.1 に示します。図 3.1 に示すようなハードウェア処理、およびソフトウェア処理により、内部発振器によるウォッチドッグ動作を行います。

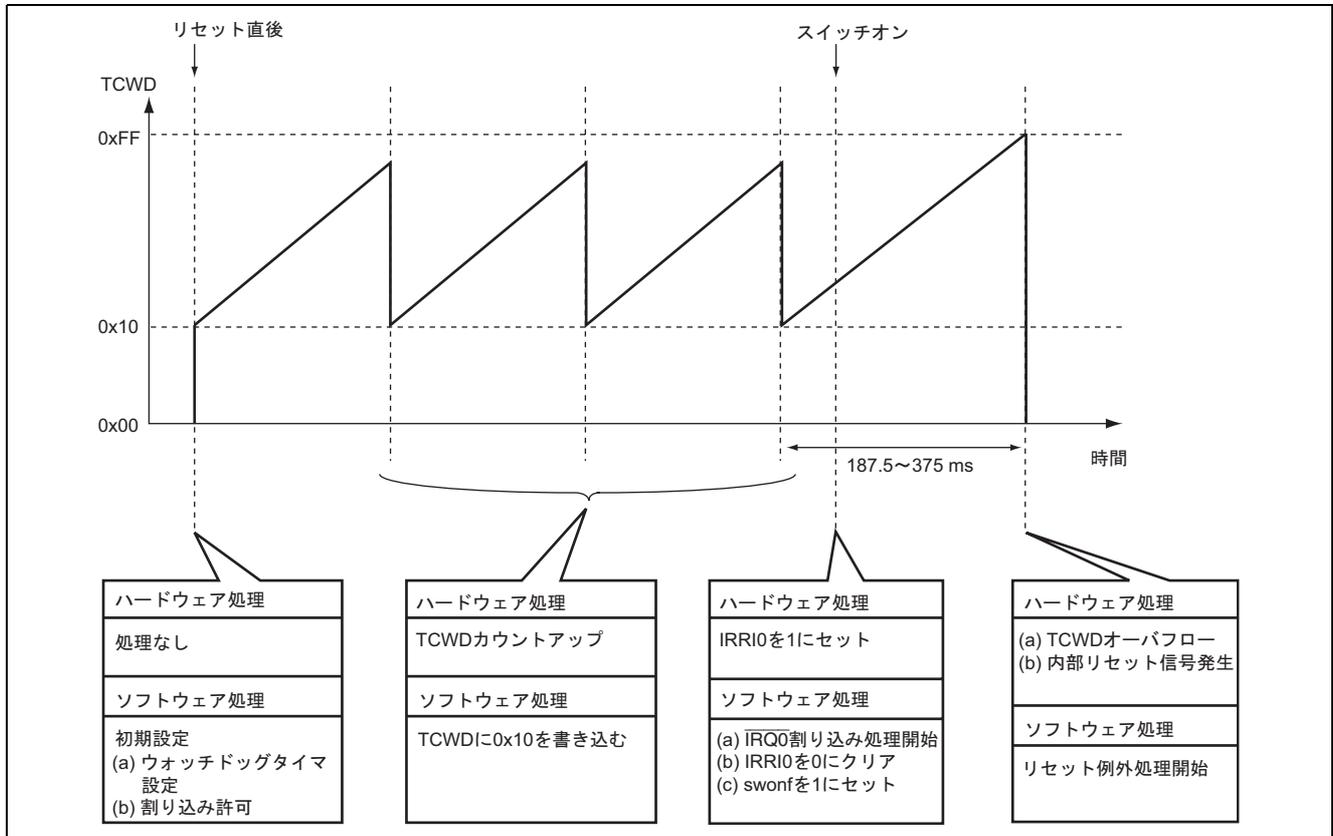


図 3.1 動作説明

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュールを表 4.1 に示します。

表 4.1 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	ウォッチドッグタイマ機能の設定、割り込みの許可、LED の制御、および IRQ0 に接続したスイッチの判定を行う
スイッチオン	irq0int	IRQ0 割り込み処理。 swonf を 1 にセット

4.2 引数の説明

本タスク例では、引数を使用しません

4.3 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。

- TCSRWD タイマコントロールステータスレジスタ WD アドレス：0xFFC0

ビット	ビット名	設定値	機能
7	B6WI	0	ビット 6 書き込み禁止 B6WI=0 : TCSRWD ビット 6 への書き込みを許可 B6WI=1 : TCSRWD ビット 6 への書き込みを禁止
6	TCWE	1	タイマカウンタ W 書き込み許可 TCWE=0 : TCWD への書き込みを禁止 TCWE=1 : TCWD への書き込みを許可
5	B4WI	0	ビット 4 書き込み禁止 B4WI=0 : TCSRWD ビット 4 への書き込みを許可 B4WI=1 : TCSRWD ビット 4 への書き込みを禁止
4	TCSRWE	1	タイマコントロール/ステータスレジスタ W 書き込み許可 TCSRWE=0 : TCSRWD ビット 2、ビット 0 への書き込みを禁止 TCSRWE=1 : TCSRWD ビット 2、ビット 0 への書き込みを許可
3	B2WI	1	ビット 2 書き込み禁止 B2WI=0 : TCSRWD ビット 2 への書き込みを許可 B2WI=1 : TCSRWD ビット 2 への書き込みを禁止
2	WDON	0	ウォッチドッグタイマオン WDON=0 : TCWD はカウントアップを停止 WDON=1 : TCWD はカウントアップを開始
1	B0WI	1	ビット 0 書き込み禁止 B0WI=0 : TCSRWD ビット 0 への書き込みを許可 B0WI=1 : TCSRWD ビット 0 への書き込みを禁止
0	WRST	0	ウォッチドッグタイマリセット WRST=0 : TCWD がオーバフローしていないことを示す WRST=1 : TCWD がオーバフローし内部リセット信号が発生したことを示す

- TCWD タイマカウンタ WD アドレス：0xFFC1
機能： 内部発振器を入力とする 8 ビットのカウンタ。TCWD がオーバフローすると内部リセット信号が発生する。
設定値： 0x10

- TMWD タイマモードレジスタ WD アドレス : 0xFFC2

ビット	ビット名	設定値	機 能
3	CKS3	CKS3=0	クロックセレクト 3~0 CKS3=0、CKS2=×、CKS1=×、CKS0=× : TCWD の入力クロックを内部発振器に設定 (× : Don't care)
2	CKS2	CKS2=×	
1	CKS1	CKS1=×	
0	CKS0	CKS0=×	

- PDR7 ポートデータレジスタ 7 アドレス : 0xFFDA

ビット	ビット名	設定値	機 能
4	P74	0	ポートデータレジスタ 74 P74=0 : P74 端子の出力レベルは Low P74=1 : P74 端子の出力レベルは High

- PMR1 ポートモードレジスタ 1 アドレス : 0xFFE0

ビット	ビット名	設定値	機 能
4	IRQ0	1	P14/IRQ0 端子の機能を選択 IRQ0=0 : P14/IRQ0 端子を P14 入出力端子に設定 IRQ0=1 : P14/IRQ0 端子を IRQ0 入力端子に設定

- PCR7 ポートコントロールレジスタ 7 アドレス : 0xFFEA

ビット	ビット名	設定値	機 能
4	PCR74	0	ポートコントロールレジスタ 74 PCR74=0 : P74 端子を P74 入力端子に設定 PCR74=1 : P74 端子を P74 出力端子に設定

- IEGR1 割り込みエッジセレクトレジスタ 1 アドレス : 0xFFFF2

ビット	ビット名	設定値	機 能
0	IEG0	0	IRQ0 エッジセレクト IEG0=0 : $\overline{\text{IRQ0}}$ 端子入力の検出エッジに立ち下がりエッジを選択 IEG0=1 : $\overline{\text{IRQ0}}$ 端子入力の検出エッジに立ち上がりエッジを選択

- IENR1 割り込みイネーブルレジスタ 1 アドレス : 0xFFFF4

ビット	ビット名	設定値	機 能
0	IEN0	1	IRQ0 割り込み要求イネーブル IEN0=0 : $\overline{\text{IRQ0}}$ 端子の割り込み要求を禁止 IEN0=1 : $\overline{\text{IRQ0}}$ 端子の割り込み要求を許可

- IRR1 割り込みフラグレジスタ 1 アドレス : 0xFFFF6

ビット	ビット名	設定値	機 能
0	IRRI0	0	IRQ0 割り込み要求フラグ IRRI0=0 : $\overline{\text{IRQ0}}$ 端子の割り込みが要求されていない IRRI0=1 : $\overline{\text{IRQ0}}$ 端子の割り込みが要求されている

4.4 使用 RAM 説明

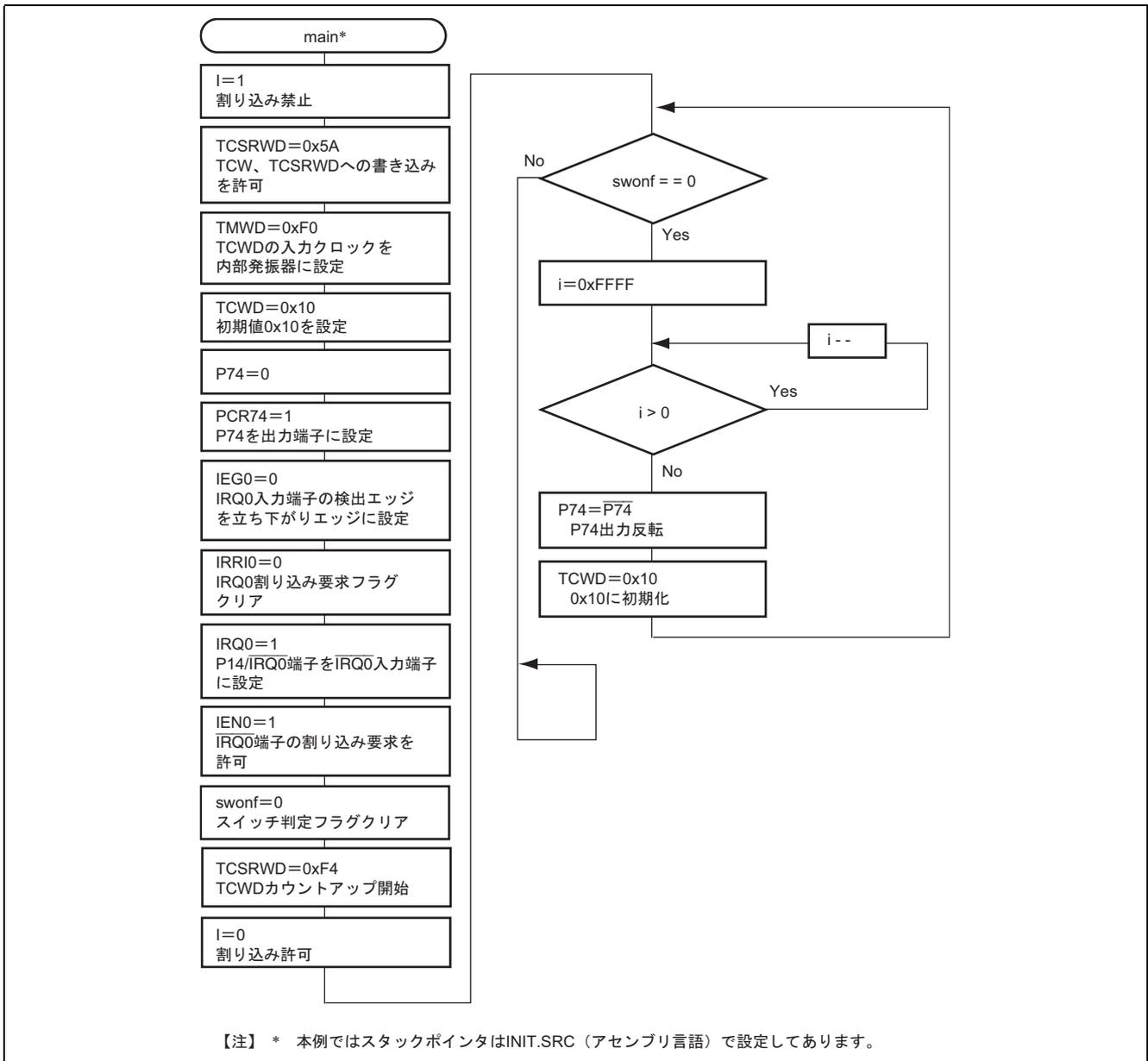
本タスク例の使用 RAM を表 4.2 に示します。

表 4.2 使用 RAM 説明

ラベル名	機 能	メモリ消費量	使用モジュール名
swonf	スイッチ入力の ON/OFF を判定するフラグ	1 バイト	メインルーチン スイッチオン

5. フローチャート

1. メインルーチン



2. スイッチオン



6. プログラムリスト

```

/*****
/*
/* H8/300HN Series -H8/3664-
/* Application Note
/*
/* 'Watchdog Timer by internal oscillator '
/*
/* Function
/* : Watchdog Timer
/*
/* External Clock : 16MHz
/* Internal Clock : 16MHz
/* Sub Clock : 32.768kHz
/*
*****/

#include <machine.h>

/*****
/* Symbol Definition
*****/

struct BIT {
    unsigned char b7:1; /* bit7 */
    unsigned char b6:1; /* bit6 */
    unsigned char b5:1; /* bit5 */
    unsigned char b4:1; /* bit4 */
    unsigned char b3:1; /* bit3 */
    unsigned char b2:1; /* bit2 */
    unsigned char b1:1; /* bit1 */
    unsigned char b0:1; /* bit0 */
};

#define TCSRWD *(volatile unsigned char *)0xFFC0 /* Timer control/status register WD */
#define TCSRWD_BIT (*(struct BIT *)0xFFC0) /* Timer control/status register WD */
#define B6WI TCSRWD_BIT.b7 /* Bit 6 Write Inhibit */
#define TCWE TCSRWD_BIT.b6 /* Timer Counter WD Write Enable */
#define B4WI TCSRWD_BIT.b5 /* Bit 4 Write Inhibit */
#define TCSRWE TCSRWD_BIT.b4 /* Timer Control/Status Register W
/* Write Enable

#define B2WI TCSRWD_BIT.b3 /* Bit 2 Write Inhibit */
#define WDON TCSRWD_BIT.b2 /* Watchdog Timer On */
#define B0WI TCSRWD_BIT.b1 /* Bit 0 Write Inhibit */
#define WRST TCSRWD_BIT.b0 /* Watchdog Timer Reset */
#define TCWD *(volatile unsigned char *)0xFFC1 /* Timer counter WD */
#define TMWD *(volatile unsigned char *)0xFFC2 /* Timer mode register WD */
#define PDR7_BIT (*(struct BIT *)0xFFDA) /* Port Data Register 7 */
#define P74 PDR7_BIT.b4 /* Port Data Register 7 bit4 */
#define PMR1_BIT (*(struct BIT *)0xFFE0) /* Port mode register 1 */
#define IRQ0 PMR1_BIT.b4 /* P14/IRQ0 Pin Function Switch */
#define PCR7_BIT (*(struct BIT *)0xFFEA) /* Port Control Register 7 */
#define PCR74 PCR7_BIT.b4 /* Port Control Register 7 bit4 */
#define IEGR1_BIT (*(struct BIT *)0xFFF2) /* Interrupt Edge Select Register 1 */
#define IEG0 IEGR1_BIT.b0 /* IRQ0 Edge Select */
#define IENR1_BIT (*(struct BIT *)0xFFF4) /* Interrupt Enable Register 1 */
#define IEN0 IENR1_BIT.b0 /* IRQ0 Interrupt Enable */
#define IRR1_BIT (*(struct BIT *)0xFFF6) /* Interrupt Request Register 1 */
#define IRR10 IRR1_BIT.b0 /* IRQ0 Interrupt Request Flag

```

```

#pragma interrupt (irq0int)

/*****
/* Function define */
/*****
extern void INIT ( void ); /* SP Set */
void main ( void );
void irq0int ( void );

/*****
/* RAM define */
/*****
volatile unsigned char swonf;

/*****
/* Vector Address */
/*****
#pragma section V1 /* VECTOR SECTOIN SET */
void (*const VEC_TBL1[])(void) = {
    INIT /* 00 Reset */
};
#pragma section V2 /* VECTOR SECTOIN SET */
void (*const VEC_TBL2[])(void) = {
    irq0int /* 1C IRQ0 Interrupt */
};

#pragma section /* P */
/*****
/* Main Program */
/*****
void main ( void )
{
    unsigned short i;

    set_imask_ccr(1); /* Interrupt Disable */

    TCSRWD = 0x5A; /* TCWD And TCSRWD Write Enable */
    TMWD = 0xF0; /* Clock Select internal oscillator */
    TCWD = 0x10; /* Initialize TCWD */

    P74 = 0; /* Set P74 Low Level */
    PCR74 = 1; /* P74 is Output Port */
    IEG0 = 0; /* IRQ0 pin input is Rising edge */
    IRRIO = 0; /* IRQ0 Flag Clear */
    IRQ0 = 1; /* Select IRQ0 pin */
    IEN0 = 1; /* IRQ0 Interrupt Enable */

    swonf = 0; /* Initialize swonf */
    TCSRWD = 0xF4; /* Watchdog Timer On */

    set_imask_ccr(0); /* Interrupt Enable */
    while(swonf == 0){ /* swonf = 0 ? */
        for(i=0xFFFF; i>0; i--);
        P74 = ~P74;
        TCWD = 0x10; /* Initialize TCWD */
    }

    while(1);
}

```

```

/*****
/*  IRQ0 Interrupt
*****/
void irq0int ( void )
{
    IRRIO = 0;                /* Clear IRRIO
    swonf = 1;                /* Set swonf
}

```

リンクアドレス指定

セクション名	アドレス
CV1	0x0000
CV2	0x001C
P	0x0100
P	0xFB80

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2003.09.24	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。