

RA ファミリ

R01AN5285JU0100

# RA2A1 16 ビット A/D コンバータ機能概要

 Rev.1.00  
2020.03.01

## 要旨

このアプリケーションノートは、RA2A1 グループに搭載された 16 ビット A/D コンバータの性能とキャリブレーション機能について説明します。

## 対象デバイス

RA2A1 グループ

## 条件

特に規定のない限り、代表的なデータは  $VCC = AVCC0 = AVCC1 = VREFH0 = 3.3 \text{ V}$ 、 $VSS = AVSS0 = AVSS1 = VREFL0 = 0 \text{ V}$ 、 $T_a = 25 \text{ }^\circ\text{C}$  に基づいています

## 目次

1. 概要.....	2
2. データシートのパラメータ値の活用.....	2
2.1 アナログ入力パラメータ .....	3
2.2 タイミングパラメータ.....	4
2.3 直線性パラメータ .....	6
2.4 動的パラメータ .....	7
2.4.1 A/D 変換結果の平均化による精度改善 .....	8
2.5 動作電流とスタンバイ電流 .....	10
3. キャリブレーション機能.....	10
3.1 キャリブレーションのフロー.....	11
改訂履歴.....	12

## 1. 概要

RA2A1 グループは、デジタルキャリブレーション機能を持つ 16 ビット A/D コンバータを搭載しています。入力モードとして、差動入力モード、またはシングルエンド入力モードを選択できます。実使用条件におけるオフセット誤差の補正値とゲイン誤差の補正値を計算するデジタルキャリブレーション機能により、高精度の A/D 変換を実現できます。

このアプリケーションノートは、16 ビット A/D コンバータのタイミングパラメータ、リニア特性、動特性、A/D 変換の消費電流、キャリブレーションの実施方法について説明します。

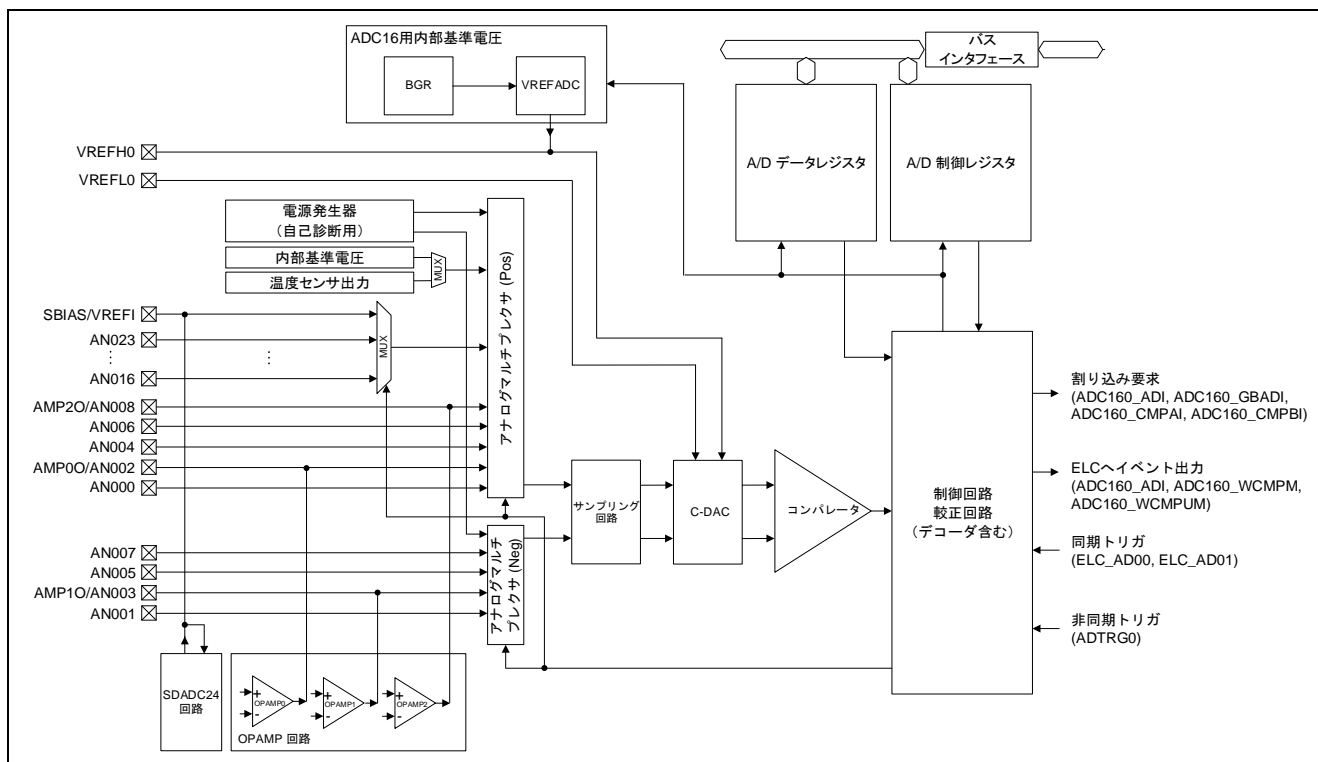


図 1 ADC16 のブロック図

表 1 ADC16 の I/O 端子

端子名	I/O	機能
AVCC0	入力	アナログ部の電源電圧端子
AVSS0	入力	アナログ部の電源グランド端子
VREFH0	入力*1	基準電源端子
	出力*2	VREFADC の出力電圧
VREFL0	入力	基準電源のグランド端子
AN000 ~ AN008、 AN016 ~ AN023	入力	00 ~ 08、および 16 ~ 23 のアナログ入力端子
ADTRG0	入力	A/D 変換開始のための外部トリガ入力端子
SBIAS/VREFI	I/O	SDADC24 用センサまたは外部 VREF 入力端子用の電源端子

注記:

1. VREFH0 を高電位基準電圧に印加したとき
2. VREFADC を高電位基準電圧に印加したとき

## 2. データシートのパラメータ値の活用

この章では、16 ビット A/D コンバータの電気的特性について説明します。

## 2.1 アナログ入力パラメータ

この 16 ビット A/D コンバータには、以下の特徴があります。

- $V_{REFH0} \leq 5.5 \text{ V}$  時に、最大  $V_{REFH0}$  のアナログ入力電圧に対応。
- 差動入力モードの場合、 $V_{REFL0} \sim V_{REFH0}$  のアナログ入力同相電圧範囲に対応。

アナログ入力信号の例を図 2 に示します。

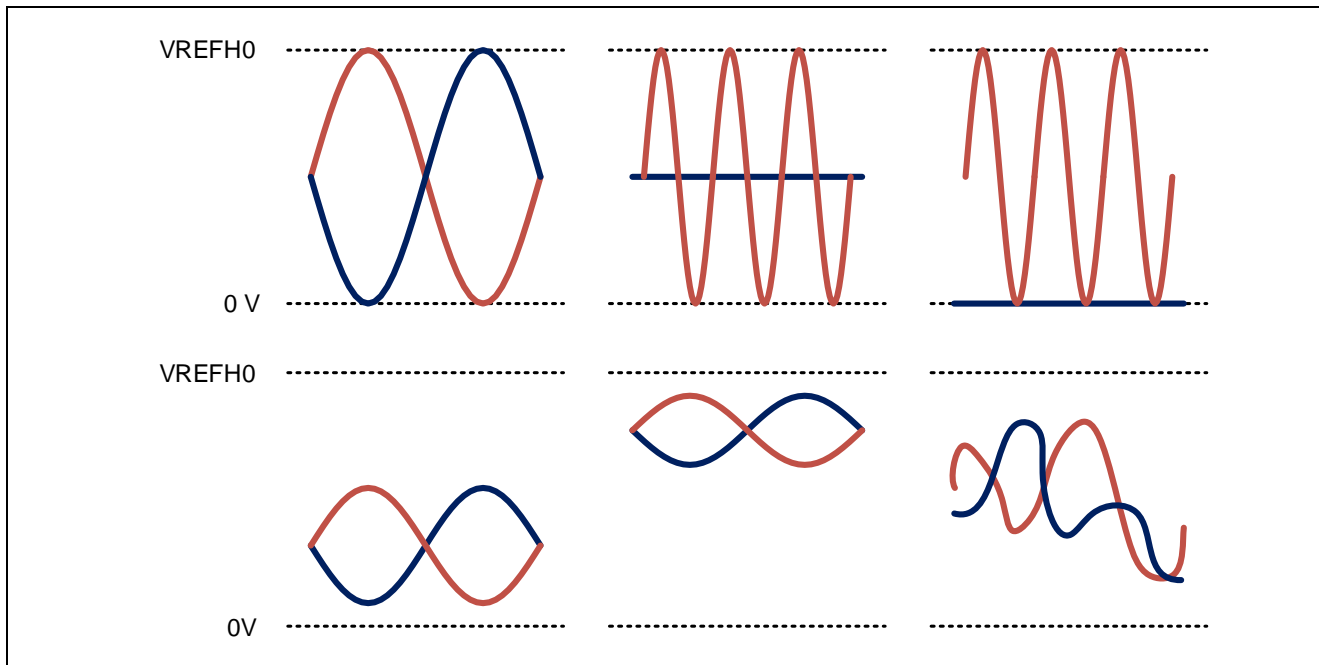


図 2 差動入力モードにおけるアナログ入力信号の例

## 2.2 タイミングパラメータ

表 2 に、16 ビット A/D コンバータのタイミングパラメータを示します。

**表 2 16 ビット A/D コンバータのタイミングパラメータ**

条件:  $V_{CC} = AV_{CC0} = AV_{CC1} = 1.7 \sim 5.5 \text{ V}$ 、 $V_{REFH0} = 1.7 \sim 5.5 \text{ V}$ 、 $V_{SS} = AV_{SS0} = AV_{SS1} = V_{REFL0} = 0 \text{ V}$ 、  
基準電圧範囲を  $V_{REFH0}$  および  $V_{REFL0}$  に印加

項目	シンボル	最小値	ティピカル値	最大値	単位	測定条件
周波数	ADCLK <sup>*2</sup>	1	-	32	MHz	$3.0 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$ 、 $3.0 \text{ V} \leq V_{REFH0}$
		1	-	24		$2.7 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$ 、 $2.7 \text{ V} \leq V_{REFH0}$
		1	-	16		$2.4 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$ 、 $1.5 \text{ V} \leq V_{REFH0}$
		1	-	8		$1.8 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$ 、 $1.5 \text{ V} \leq V_{REFH0}$
		1	-	4		$1.7 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$ 、 $1.5 \text{ V} \leq V_{REFH0}$
変換速度	Fs	-	-	$1/(t_{SPL} + 18/ADCLK)$	S/s	-
サンプリング時間*1	t <sub>SPL</sub>	0.25	-	-	μs	高精度チャネル、 $2.7 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$
		3	-	-		高精度チャネル、 $1.7 \text{ V} \leq AV_{CC0} < 2.7 \text{ V}$
		3	-	-		通常精度チャネル、 $2.7 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$
		10	-	-		通常精度チャネル、 $1.7 \text{ V} \leq AV_{CC0} < 2.7 \text{ V}$
安定時間	t <sub>START</sub>	-	-	1	μs	$2.7 \text{ V} \leq AV_{CC0} \leq 5.5 \text{ V}$
		-	-	3.2		$1.8 \text{ V} \leq AV_{CC0} < 2.7 \text{ V}$
		-	-	8.9		$1.7 \text{ V} \leq AV_{CC0} < 1.8 \text{ V}$

注記: 1. 許容信号源インピーダンス最大値 = 0.5 kΩ

2. ADCLK クロックは、PCLKD クロックと同一です。ADC16 を正常に動作させるために、このクロックは 32 MHz を超えてはなりません。ICLK (CPU クロック) と PCLKD は同じクロックソースを共有しており、ADC16 を最大の変換速度で動作させるには、CPU も 32 MHz で動作させる必要があります。また、この条件は、UCLK (USB クロック) は必須である 48 MHz を満たさないため、USB インタフェースを使用できません。CPU をその最大クロックレート (48 MHz) で動作させる必要がある場合や、USB インタフェースを使用する必要がある場合、PCLKD を 24 MHz に設定する必要がありますが、その結果、ADC16 の変換時間もそれに応じて変化します。

変換速度 (Fs) は、入力サンプリング時間 (t<sub>SPL</sub>) と、逐次比較法による変換時間 (t<sub>SAM</sub>) で構成されます。A/D 変換処理時間は、変換速度とゲイン補正時間 (t<sub>GAIN</sub>) の和です。ただし、サンプリングと並行してゲイン補正も実施されるので、単一スキュン、連続スキュン、グループスキュンの最初のサイクルに限り、ゲイン補正時間は A/D 変換の処理時間に影響を及ぼします。ゲイン補正時間 (t<sub>GAIN</sub>) は、2 番目以降のサイクルには影響を及ぼしません。t<sub>SPL</sub> は、A/D コンバータ内のサンプルアンドホールド回路の充電に使用します。t<sub>SPL</sub> の最小値は、表 2 で信号源のインピーダンスが 0.5 kΩ の条件で定義されています。

アナログ入力信号源のインピーダンスが大きいためサンプリング時間を十分確保できない場合は、ADSSTRn レジスタの値を大きくしてサンプリング時間を長くすることができます。同様に、A/D コンバータのクロック (ADCLK) が遅い場合は、ADSSTRn レジスタの値を小さくしてサンプリング時間を短くすることもできます。

t<sub>SAM</sub> は ADCLK の 18 ステート (サイクル) 分の長さ、t<sub>GAIN</sub> は ADCLK の 10 ステート分の長さです。

安定時間は、モジュールストップ状態が解除された後、A/D 変換が開始されるまでに必要な待ち時間です。安定時間をハードウェアで実現する場合は、サンプリング時間と安定時間の和に対応したステート値を ADSSTR レジスタに設定します。

図 3 に、AN004 ~ AN006 をシングルスキャンモードで選択した場合の A/D コンバータの動作例を示します。

1. モジュールストップ 状態が解除された後、A/D 変換を開始するまで、安定時間の間待ち機します。安定時間をハードウェアで実現する場合は、サンプリング時間と安定時間の和に対応したステート値を ADSSTR レジスタに設定します。
2. ソフトウェアトリガ、同期トリガ入力 (ELC)、非同期トリガ入力のいずれかによって ADCSR レジスタの ADST ビットを 1 に設定 (A/D 変換の開始) すると、ADANSA0 と ADANSA1 レジスタ で選択された AN<sub>n</sub> チャンネルに対して、番号 n が小さいチャンネルから順に A/D 変換が実施されます。
3. A/D コンバータは、ADSSTR<sub>n</sub> レジスタで設定した時間の間アナログ入力のサンプリングを行い、逐次比較法で変換を行います。そして次に、ゲイン補正を実施します。
4. A/D 変換とゲイン補正が完了するたびに、A/D 変換の結果はチャンネルに関連付けられた A/D データレジスタ y (ADDR<sub>y</sub>) に格納されます。連続スキャンモードとグループスキャンモードでも、同様の格納動作が実行されます。サンプリングと並行してゲイン補正も実施するので、単一スキャン、連続スキャン、グループスキャンの最初のサイクルに限りで、ゲイン補正時間は A/D 変換の処理時間に影響を及ぼします。ゲイン補正時間 (t<sub>GAIN</sub>) は、2 番目以降のサイクルに影響は及ぼしません。
5. 選択したチャンネルすべてで A/D 変換とゲイン補正が完了すると、ADC160\_ADI 割り込み要求が生成されます。
6. A/D 変換の実施中、ADST ビットは 1 (A/D 変換の開始) のままです。選択したチャンネルすべての A/D 変換とゲイン補正が完了した時点で自動的に 0 に設定されます。その時点で、ADC16 は待機状態に移行します。

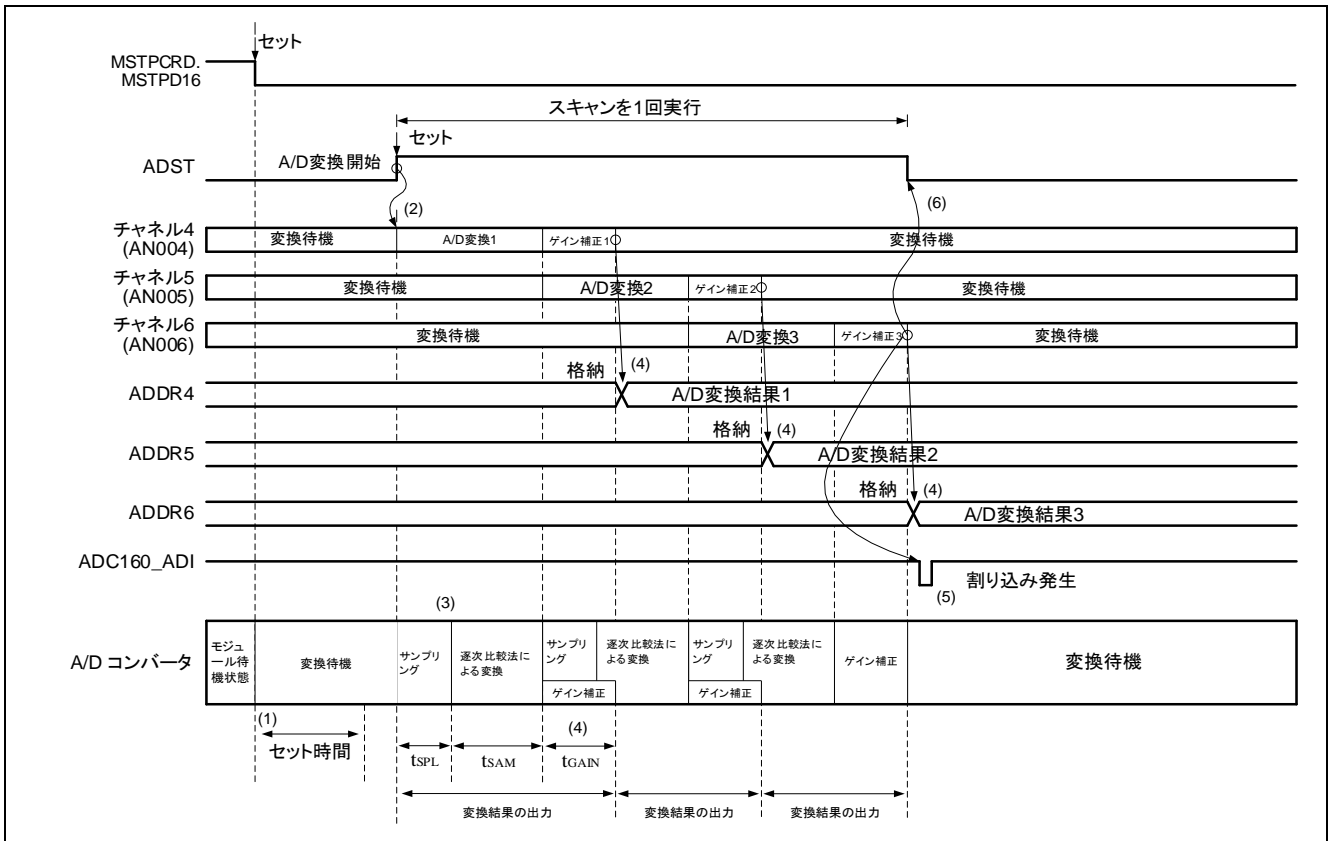


図 3 AN004 ~ AN006 をシングルスキャンモードで選択した場合の A/D コンバータの動作例

## 2.3 直線性パラメータ

A/D コンバータの精度と誤差に関する代表的な指標として、INL、DNL、オフセット誤差、ゲイン誤差を使用します。

**INL: 積分非直線性 (LSB 単位)**

測定したオフセットとフルスケール誤差を補正した状況で、理想的な直線と実際出力コードの間にある偏差の最大値です。

**DNL: 微分非直線性 (LSB 単位)**

理想的な A/D 変換特性に基づく 1 LSB 分の幅と、実際出力コードの 1 LSB 分の幅の間の差です。

**オフセット誤差 (LSB 単位)**

理想的な 0x0000h 出力コードの遷移ポイントと、実際出力コードの遷移ポイントの間の差です。

**ゲイン誤差 (LSB 単位)**

理想的な 0x7FFFh (または 0x8000h) 出力コードの遷移ポイントと、実際出力コードの 0x7FFFh (または 0x8000h) 出力コードの遷移ポイントの間の差です。

LSB の定義を式 1 と式 2 に示します。また、A/D 変換結果の出力範囲を表 3 に示します。

シングルエンド入力モード

$$\text{式 1: } 1\text{LSB} = \frac{(\text{VREFH0} - \text{VREFHL0})}{2^{15}}$$

差動入力モード

$$\text{式 2: } 1\text{LSB} = \frac{2 \times (\text{VREFH0} - \text{VREFHL0})}{2^{16}}$$

たとえば、VREFH0 = 3.3 V かつ VREFL0 = 0 V で、差動入力の場合、1 LSB は 100.7  $\mu$ V の幅に相当します。

**表 3 A/D 変換結果の出力範囲**

入力モード	A/D 変換	ADCER.ADINV (データ反転)	出力範囲
シングルエンド入力モード	温度センサ	x	0 ~ 2 <sup>15</sup> - 1 (0000h~7FFFh)
	内部基準電圧		
	AN008、AN016 ~ AN023、 SBIAS/VREFI		
	AN000、AN002、AN004、AN006	1	
	AN001、AN003、AN005、AN007	0	-2 <sup>15</sup> ~ 0 (8000h~0000h)
差動入力モード	AN000、AN001、AN002、AN003、 AN004、AN005、AN006、AN007	x	-2 <sup>15</sup> ~ 2 <sup>15</sup> - 1 (8000h~7FFFh)
-	自己診断	x	-2 <sup>15</sup> ~ 2 <sup>15</sup> - 1 (8000h~7FFFh)

x: Don't care

注記: シングルエンド入力モードで、AN000 ~ AN007 のうち奇数チャンネルの A/D 変換結果は、ADCER.ADINV ビットの設定値に応じて反転することが可能です。したがって、これらの A/D 変換結果を、AN000 ~ AN008 または AN016 ~ AN023 のうち偶数チャンネルと同じ出力範囲内の A/D データレジスタに格納することも可能です。

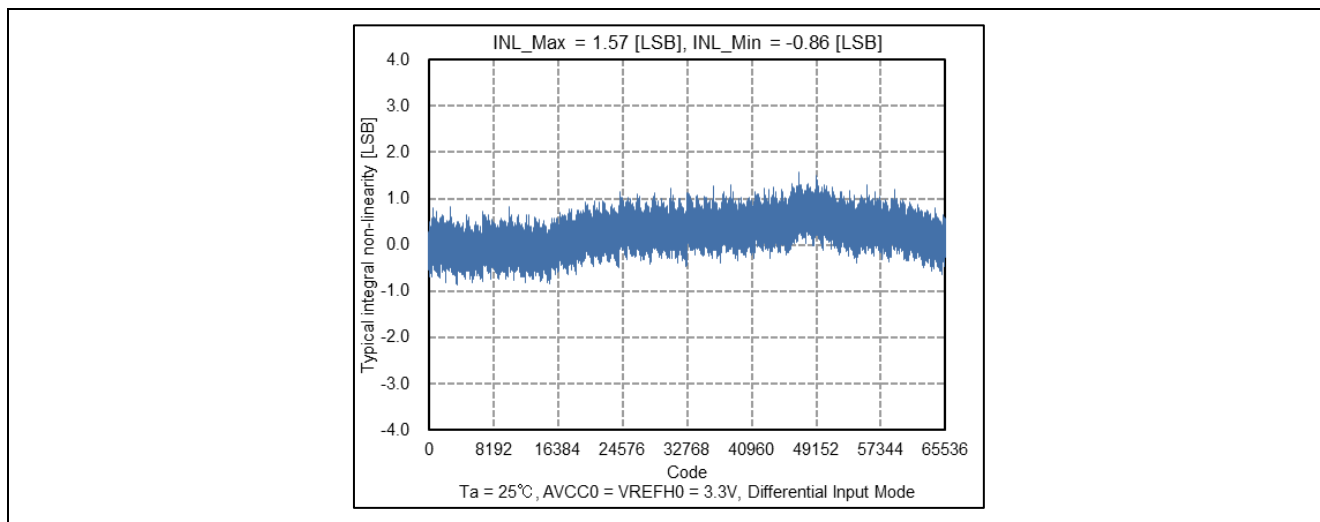


図 4 INL とコードの対比

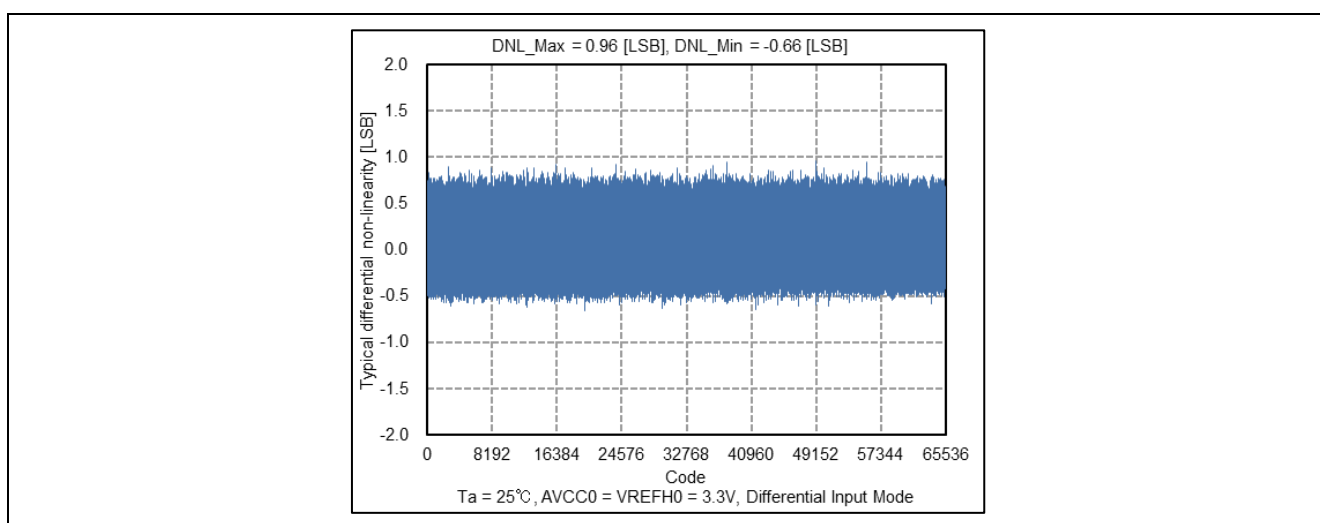


図 5 DNL とコードの対比

## 2.4 動的パラメータ

SINAD または ENOB は、多くのアプリケーションで非常に重要です。これらのパラメータはコンバータが検知できる入力信号の最小の変化量を表すからです。閉ループシステムで入力信号の小さい変化を検出できる場合、制御ループの性能を向上させることが可能です。

SINAD: 信号対ノイズ + 歪み比 (dB 単位)

入力信号の RMS (実効値) レベルを、DC 成分を除くノイズと歪みの RMS 値の総和で割った値

ENOB: 実効ビット数

$$\text{ENOB} = (\text{SINAD} - 1.76 \text{ dB}) / 6.02 \text{ dB}$$

THD: 全高調波歪み (dB 単位)

A/D コンバータで生じた高調波の実効値と、フルスケールに近い正弦波入力信号の実効値レベルの比率です。

THD は、最大 5 次の高調波歪みまでを計算します。THD = HD2 + HD3 + HD4 + HD5

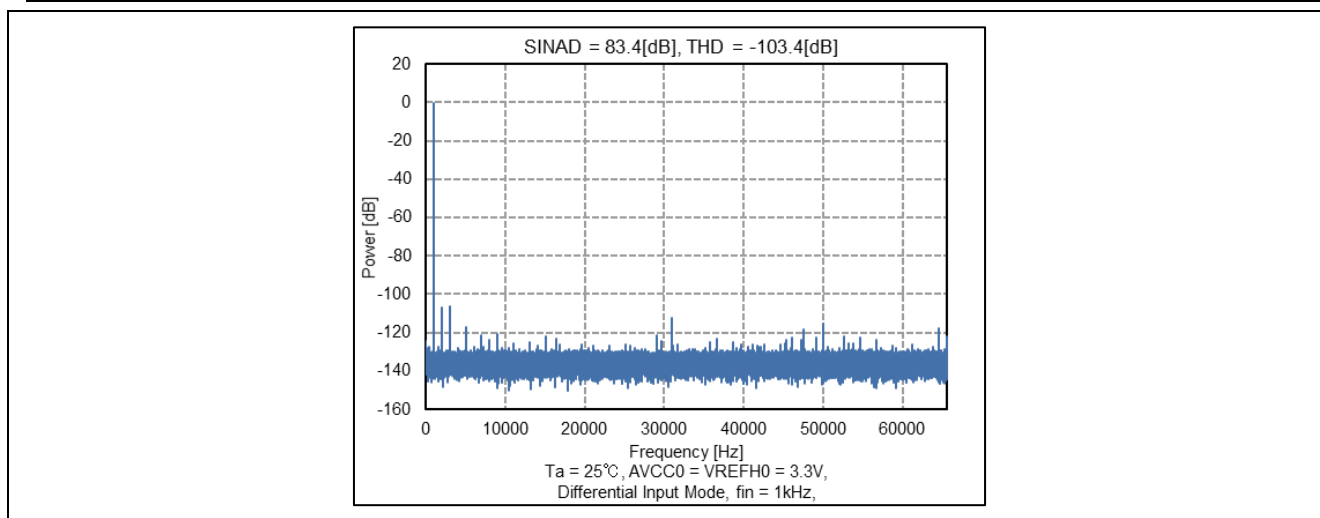
### 2.4.1 A/D 変換結果の平均化による精度改善

この 16 ビット A/D コンバータには、複数の A/D 変換結果の平均を求める機能があります。A/D 変換を連続的に複数回実行し、得られた結果の平均を求めます。この結果、突発的なノイズの影響を軽減し、変換結果の精度を改善することができます。

**表 4 16 ビット A/D コンバータの A/D 変換結果の平均化による SINAD と ENOB 特性評価結果**

条件: VCC = AVCC0 = AVCC1 = VREFH0 = 3.3 V または 5.0 V、VSS = AVSS0 = AVSS1 = VREFL0 = 0 V、  
Fin = 1 kHz、外部クロック入力を使用。

パラメータ	シンボル	代表値		単位	測定条件
		AVCC0 = 3.3 V	AVCC0 = 5.0 V		
信号対ノイズ + 歪み比	SINAD	83.4	85.3	dB	差動入力、平均化なし
		86.1	87.8		差動入力、2 回の変換結果の平均
		88.5	90.0		差動入力、4 回の変換結果の平均
		90.8	91.8		差動入力、8 回の変換結果の平均
		92.9	92.9		差動入力、16 回の変換結果の平均
		77.4	80.0		シングルエンド入力、平均化なし
		13.6	13.9		ビット
14.0	14.3	差動入力、2 回の変換結果の平均			
14.4	14.7	差動入力、4 回の変換結果の平均			
14.8	15.0	差動入力、8 回の変換結果の平均			
15.1	15.1	差動入力、16 回の変換結果の平均			
12.6	13.0	シングルエンド入力、平均化なし			



**図 6 ADC 出力の 1/8 デシメーションの FFT**



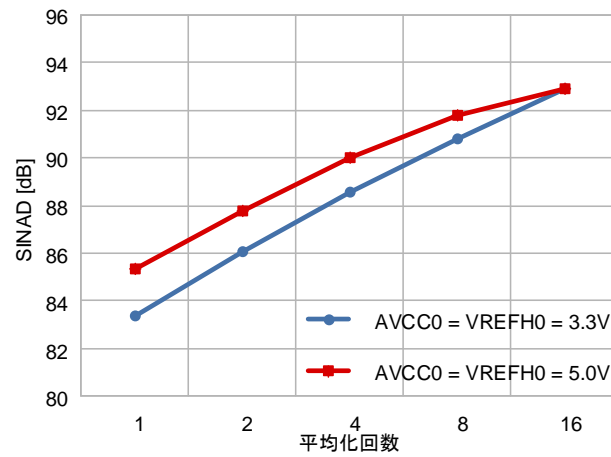


図 7 SINAD と平均化回数の対比

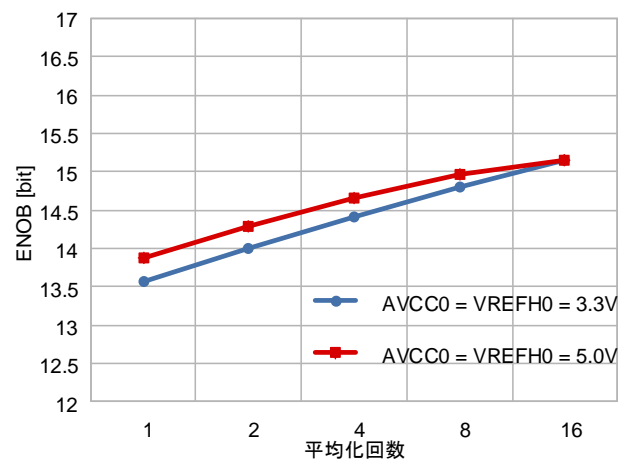


図 8 ENOB と平均化回数の対比

## 2.5 動作電流とスタンバイ電流

表 5 と表 6 に、A/D 変換待機状態と A/D 変換状態に対応する動作電流の評価結果を示します。

**表 5 A/D 変換待機状態における動作電流の評価結果**

条件: VCC = AVCC0 = AVCC1 = VREFH0 = 3.3 V、VSS = AVSS0 = AVSS1 = VREFL0 = 0 V、  
HOCO クロック発振周波数 = 32 MHz、PCLKD = 32 MHz、MSTPCRD.MSTPD16 = 0b、ADCSR.ADST = 0b

項目	シンボル	typ	単位	測定条件
アナログ電源の電源電流	I <sub>AVCC0</sub>	598	μA	-
基準電圧の電源電流	I <sub>VREFH0</sub>	17.2	μA	-

**表 6 A/D 変換状態における動作電流の評価結果**

条件: VCC = AVCC0 = AVCC1 = VREFH0 = 3.3 V、VSS = AVSS0 = AVSS1 = VREFL0 = 0 V、  
HOCO クロック発振周波数 = 32 MHz、PCLKD = 32 MHz、MSTPCRD.MSTPD16 = 0b、  
ADCSR.ADST = 1b

項目	シンボル	typ	max	単位	測定条件
アナログ電源の電源電流	I <sub>AVCC0</sub>	989	1204	μA	-
基準電圧の電源電流	I <sub>VREFH0</sub>	37.5	67.3	μA	-

## 3. キャリブレーション機能

キャリブレーション機能により、高精度の A/D 変換を実現できます。これは、複数の使用条件下で内部的に生成したアナログ入力から、コンデンサアレイの D/A コンバータ (C-DAC) 直線性誤差補正係数とゲイン (オフセット) 誤差補正係数を取得することで実現します

すべての補正係数は、16 ビット A/D コンバータ用の超高精度な機器を使用して導き出され、工場出荷時にマイクロコントローラ内蔵のフラッシュメモリ内に格納されます。『MCU ユーザーズマニュアル』に掲載されている ADC16 の特性は、マイクロコントローラの起動時にこれら補正係数を自動的にロードすることで達成しています。

特性をさらに改善するためには、以下の 2 つの方法があります。

1. オフセット誤差とゲイン誤差を補正します。
2. すべての補正係数を再度導き出します。

温度と電源電圧が異なる場合、3 レベルの自己診断 A/D 変換結果を使用してオフセット誤差とフルスケール誤差を補正することが可能です。ADRST.DUAGST=10 に設定してオフセット誤差を取得し、ADRST.DUAGST= 01 または 11 に設定してゲイン誤差を取得します。C-DAC の直線性誤差は、温度や電圧に依存しません。1 回限りの自己診断変換結果には変動があるので、オフセット誤差とフルスケール誤差を高精度で取得するために、数十回またはそれ以上の変換結果値を取得し、それらの平均値を求めます。

すべての補正係数を再度導き出すには、ADCALEX.CALEX ビットを 1 に設定し、キャリブレーションを開始します。キャリブレーション時間は少々長く、ADCLK = 32 MHz の場合は約 24 ms です。キャリブレーション機能を使用する場合は、アナログ・ブロック電源、基準電圧の電源電圧、ADCLK が安定した環境で使用してください。不安定な環境でキャリブレーションを実施すると、A/D 変換の精度が出荷時よりも低下する可能性があります。

### 3.1 キャリブレーションのフロー

図 9 に、キャリブレーション動作を示します。

1. ソフトウェアにより ADCALEXE.CALEXE ビットに 1 を書き込み、ADCSR.ADST ビットが 1 (A/D 変換の開始) になると、C-DAC の直線性誤差とゲイン誤差の補正値が計算されます。
2. すべての補正値の計算が完了し、ADICR.ADIC[1:0] ビットが 11b (キャリブレーション終了時、ADC160\_ADI 割り込み許可) になると、ADC160\_ADI 割り込み要求が発生します。
3. キャリブレーションを実施している間は、ADCSR.ADST ビットは 1 (A/D 変換の開始) を保持します。すべての補正値の計算が完了して A/D コンバータがスタンバイ状態に移行した時点で、このビットはクリアされて 0 になります。



図 9 キャリブレーション動作例 (C-DAC 直線性誤差の計算とゲイン誤差の計算)

図 10 に、ソフトウェアのフローと動作例を示します。

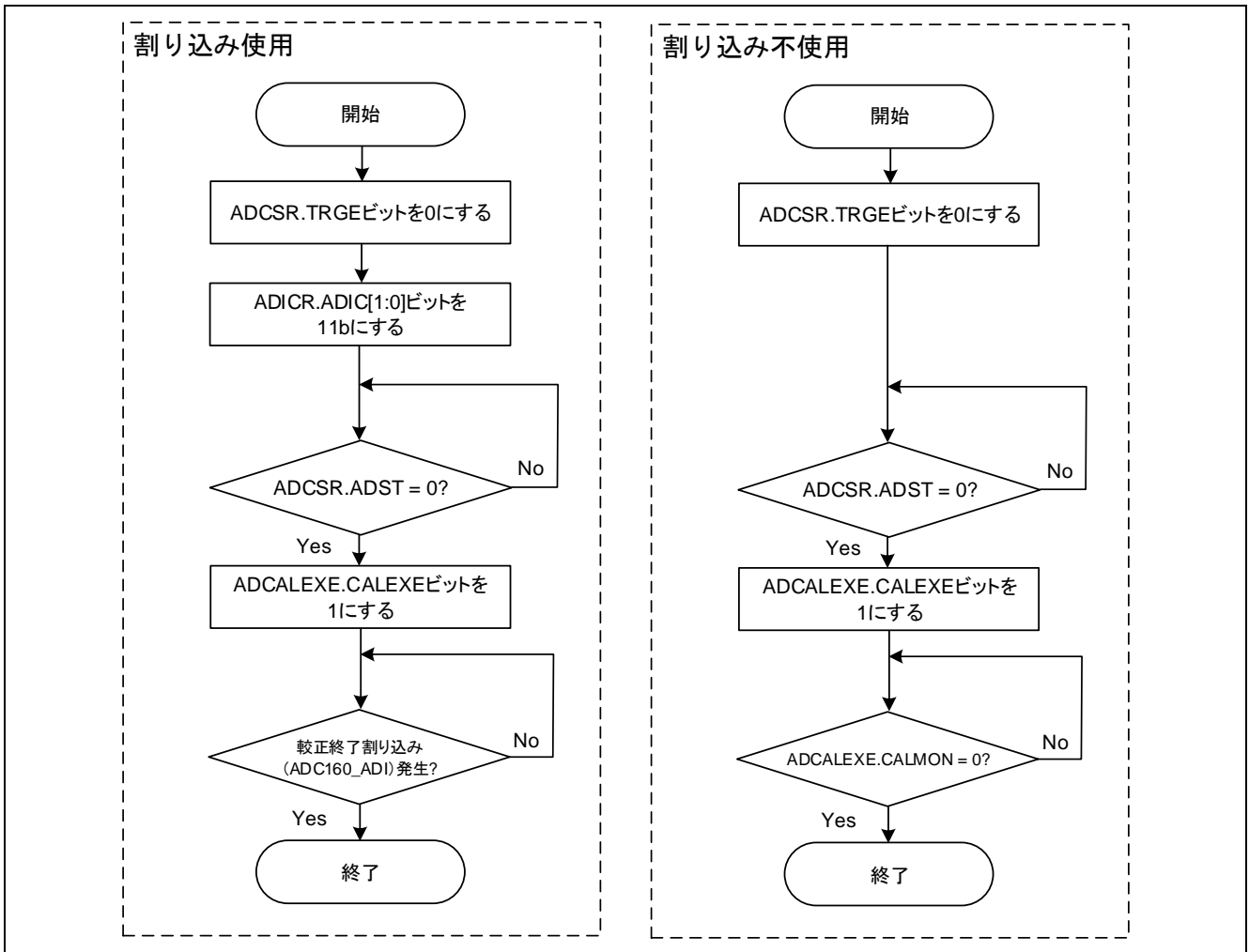


図 10 ソフトウェアのフローと動作例

## 改訂履歴

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2020.3.1	-	初版 英語版 (R01AN5285EU0100、2019.12.19 発行版) を翻訳

すべての商標および登録商標はそれぞれの所有者に帰属します。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

[www.renesas.com](http://www.renesas.com)

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。