

RL78/I1D

R01AN2584JJ0100

Rev.1.00

2015.7.1

中速オンチップ・オシレータでの UART 通信の実現 (時計用サブクロックでボーレート補正)

要旨

本アプリケーションノートでは、RL78/I1D の中速オンチップ・オシレータを利用した UART 送受信する方法について説明します。周波数精度の良い時計用サブクロックを用いて、中速オンチップ・オシレータの発振周期を定期的に測定します。その測定結果に基づいて UART 通信のボーレートを補正することで、中速オンチップ・オシレータを利用した UART 通信を行います。

動作確認デバイス

RL78/I1D

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	4
3. 関連アプリケーションノート	4
4. ハードウェア説明	5
4.1 ハードウェア構成例	5
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	8
5.2 中速オンチップ・オシレータの温度特性について	15
5.3 オプション・バイトの設定一覧	16
5.4 定数一覧	16
5.5 変数一覧	17
5.6 関数一覧	18
5.7 関数仕様	19
5.8 フローチャート	25
5.8.1 初期設定	25
5.8.2 周辺機能初期設定	26
5.8.3 ポート初期設定	27
5.8.4 CPU クロック初期設定	28
5.8.5 周波数測定回路初期設定	29
5.8.6 8ビット・インターバル・タイマ初期設定	34
5.8.7 SAU0 初期設定	39
5.8.8 UART0 初期設定	42
5.8.9 メイン処理	57
5.8.10 メイン初期設定	59
5.8.11 UART0 受信ステータス初期化	59
5.8.12 UART0 動作開始関数	60
5.8.13 8ビット・インターバル・タイマ動作開始関数	63
5.8.14 8ビット・インターバル・タイマ動作停止関数	65
5.8.15 UART0 データ送信関数	67
5.8.16 8ビット・インターバル・タイマ割り込み関数	68
5.8.17 UART0 動作停止関数	70
5.8.18 周波数測定回路動作開始関数	73
5.8.19 周波数測定回路動作停止関数	75
5.8.20 UART0 受信完了割り込み処理	77
5.8.21 UART0 受信データ数超過処理関数	77
5.8.22 UART0 受信完了処理	78
5.8.23 UART0 エラー割り込み関数	78
5.8.24 UART0 受信エラー処理	78
5.8.25 UART0 送信完了割り込み関数	79
5.8.26 UART0 送信完了処理	79
6. サンプルコード	80
7. 参考ドキュメント	80

1. 仕様

RL78/I1D の中速オンチップ・オシレータを使用し、時計用サブクロックでボーレートを補正して UART 送受信します。しかし、RL78/I1D の中速オンチップ・オシレータは UART 通信に必要な発振精度を満たしていません。周波数精度の良い時計用サブクロックを用いて、中速オンチップ・オシレータの発振周期を定期的に測定します。測定した発振周期から中速オンチップ・オシレータの誤差を検出してボーレートの補正を行います。

シリアル・アレイ・ユニット (以降 SAU と記載) は UART 通信の送受信を行います。UART 通信は、対向機器から送られてくる ASCII 文字を解釈して応答処理を行います。

8 ビット・インターバル・タイマは 1000ms 毎に割り込みを発生させ、周波数の測定周期を生成します。
 中速オンチップ・オシレータの周波数は周波数測定回路で行います。

表 1.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット (SAU)	UART 送受信(UART0)
8 ビット・インターバル・タイマ	中速オンチップ・オシレータ補正周期の生成
周波数測定回路	中速オンチップ・オシレータ発振精度の測定

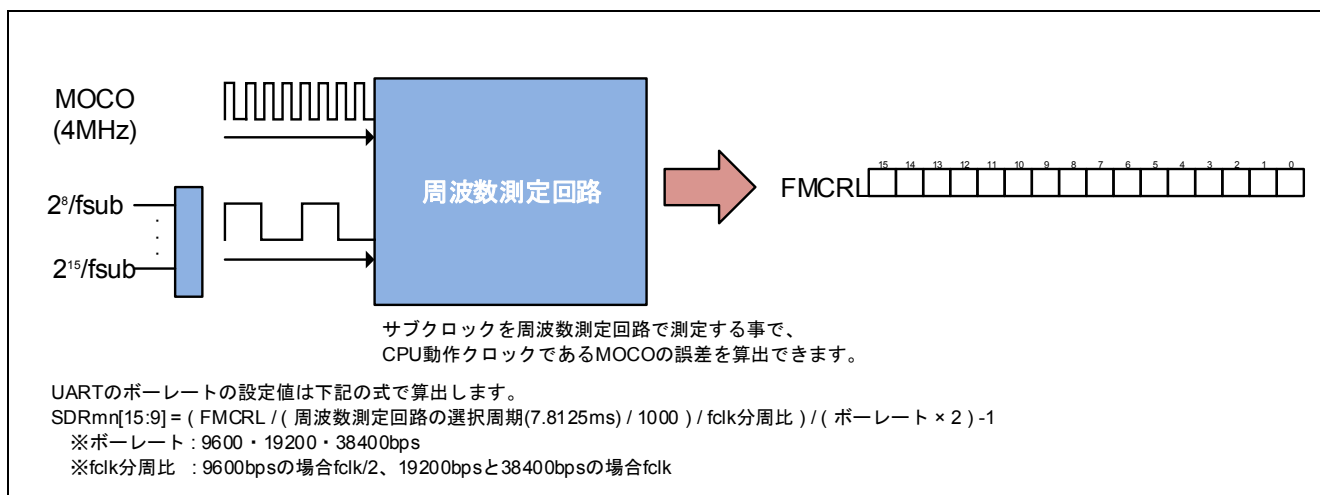


図 1.1 ボーレート補正

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/I1D (R5F117GCG)
動作周波数	中速オンチップ・オシレータ・クロック(f_{IM}): 4MHz (UART 動作時)
動作電圧	3.3V (1.6V~3.6V で動作可能) LVD 動作 (V_{LVI}): LVD オフ
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ V3.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CA78K0R V1.71
統合開発環境 (e2studio)	ルネサス エレクトロニクス製 e2studio V3.1.2.10
C コンパイラ (e2studio)	ルネサス エレクトロニクス製 KPIT GNURL78-ELF Toolchain V14.0.3
統合開発環境 (IAR)	IAR システムズ株式会社製 IAR Embedded Workbench for Renesas RL78 V1.40.5
C コンパイラ (IAR)	IAR システムズ株式会社製 IAR C/C++ Compiler for Renesas RL78 V1.40.5
使用ボード	RL78/I1D CPU ボード (RTE5117GC0TGB00000R)

備考 RL78/I1D CPU ボード (RTE5117GC0TGB00000R) は、LED が N-ch オープン・ドレインのポート (P60、P61) に接続されています。LED を消灯するために P60、P61 を Hi-Z に設定すると、貫通電流が流れる可能性があります。本アプリケーションノートにおいて、この貫通電流を含まない状態で評価を実施した際の、HALT モード時における電源電流は実測値で 73.5[uA]です。

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。

併せて参照してください。

- RL78/G13 初期設定【開発環境: CubeSuite+, IAR, e2 studio】 (R01AN0451JJ)
- RL78/G13 シリアル・アレイ・ユニット (UART 通信) (R01AN0459JJ)
- RL78/I1D 中速オンチップ・オシレータでの UART 通信の実現 (R01AN2326JJ)

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェアを示します。

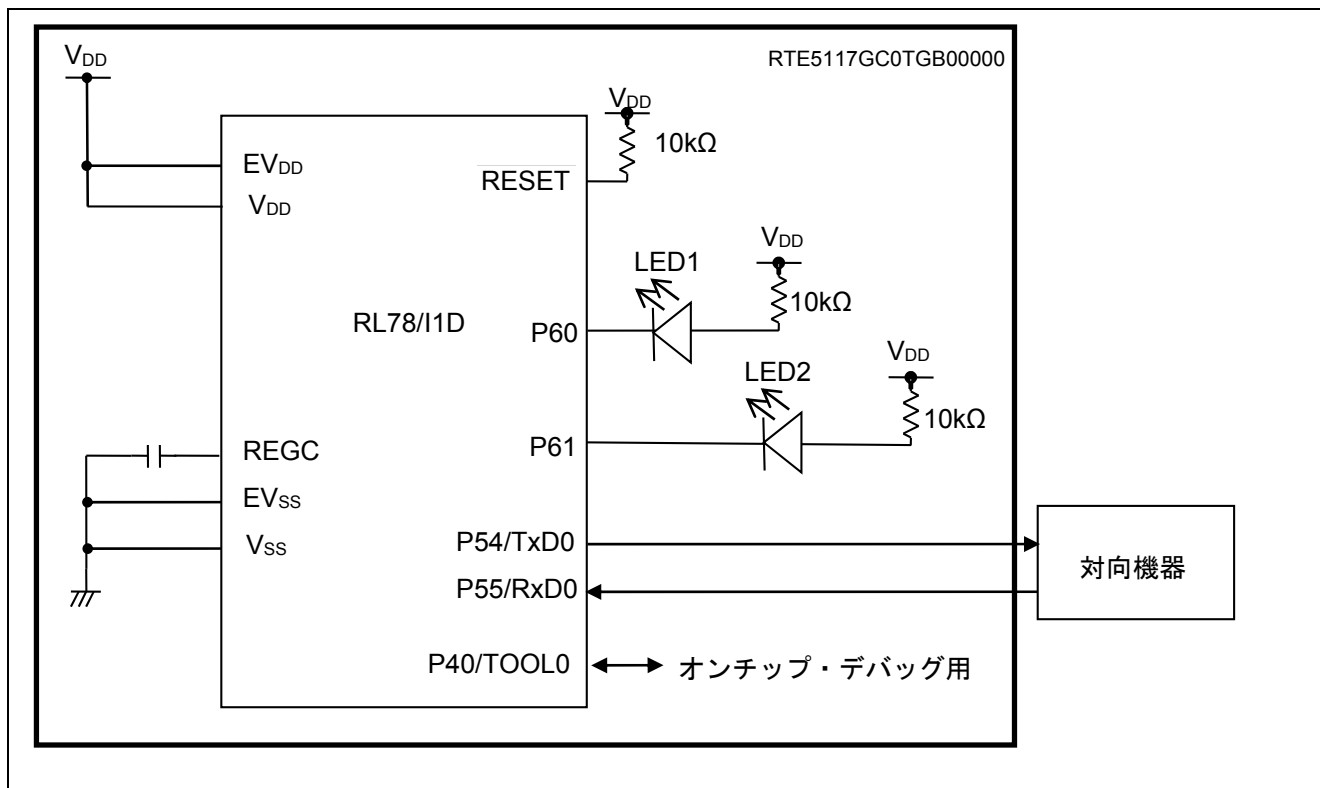


図 4.1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。

実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

(入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい)。

- 2 EV_{SS} で始まる名前の端子がある場合には V_{SS} に、 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 3 V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVI}) 以上にしてください。
- 4 P60、P61 は、N-ch オープン・ドレイン出力のため、LED を消灯する際には Hi-Z に設定する必要がありますが、この場合、P60、P61 に貫通電流が流れる可能性があります。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P60	出力	LED1 点灯制御
P61	出力	LED2 点灯制御
P54/TxD0	出力	TxD0:UART0 送信出力用端子
P55/RxD0	入力	RxD0:UART0 受信入力用端子

5. ソフトウェア説明

本サンプルコードでは、コンパイラのコード生成機能を利用しています。また、生成された関数を編集するため、CS+版または e2studio 版は、コード生成のプロパティを変更しています。以下のようにコード生成のモードを「すでにファイルがあれば何もしない」に設定していますので、コード生成を行っても既にプロジェクト内に存在するファイルは更新されません。モードを「ファイルをマージする」か「ファイルを上書きする」に設定してコード生成を行った場合は、プロジェクト内に存在するファイルが更新されますが、本サンプルコードは正常に動作しなくなりますのでご注意ください。

IAR 版は、IAR Embedded Workbench にコード生成のプラグインが入っていないため、コード生成ツール

Applilet3 (http://am.renesas.com/products/tools/coding_tools/coding_assistance/applilet/downloads.jsp#) でコードを生成して IAR のプロジェクトに取り込む形になります。IAR 版のサンプルコードをダウンロードし、Applilet3 でコード生成を行ってソースファイルを上書きした場合には、本サンプルコードは正常動作しなくなりますのでご注意ください。

図 5.1、図 5.2 にコード生成のプロパティ設定画面に示します。

● CS+

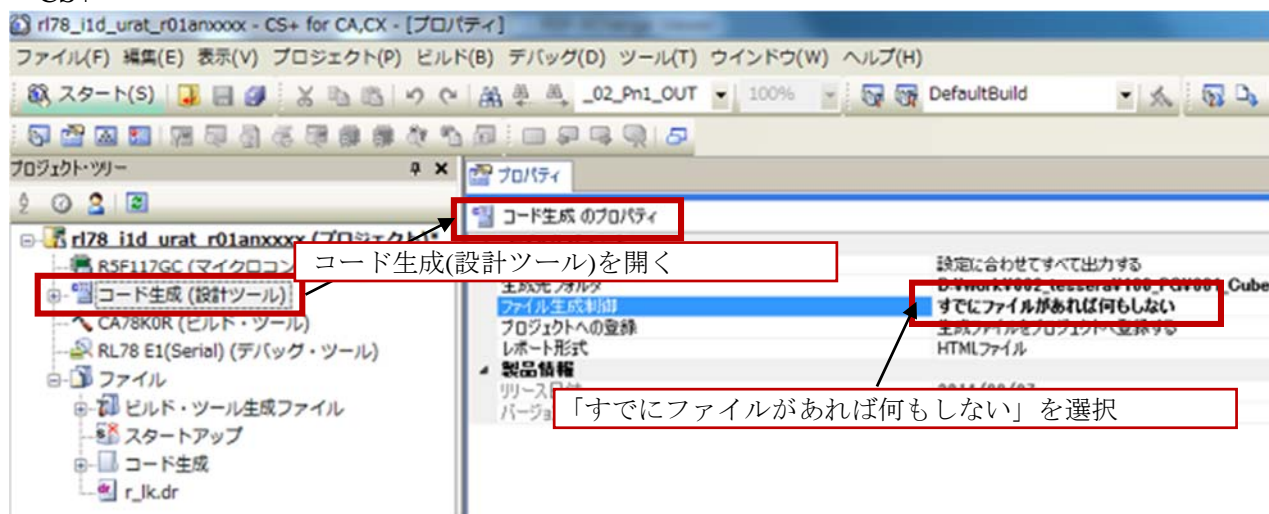


図 5.1 コード生成のプロパティ設定画面(CS+)

● e2studio

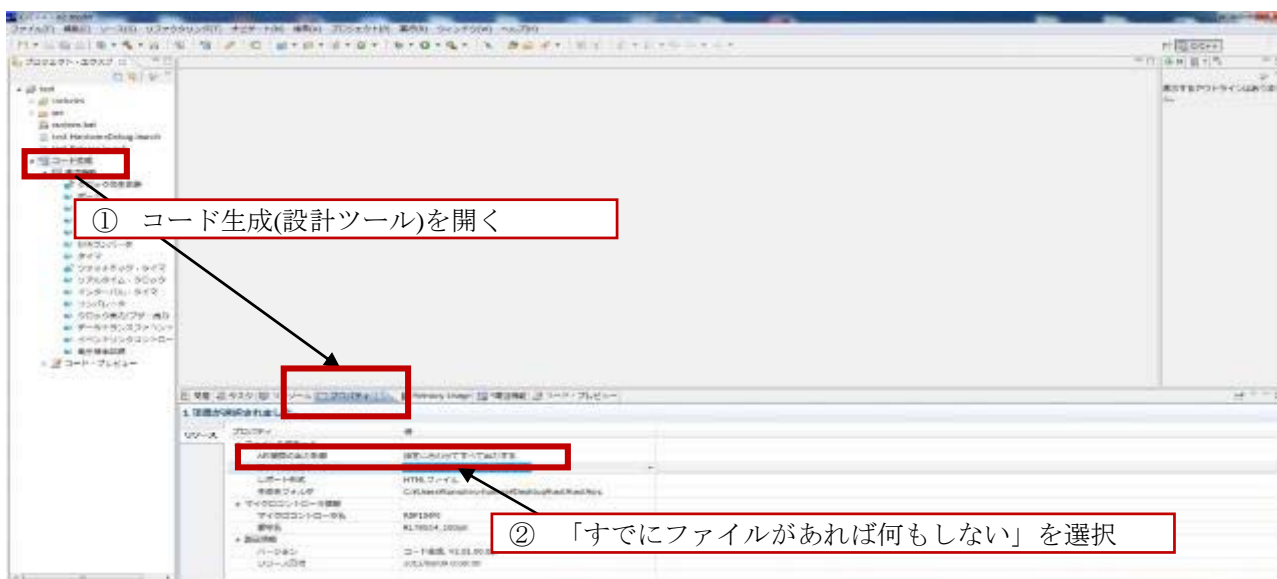


図 5.2 コード生成のプロパティ設定画面(e2studio)

5.1 動作概要

本サンプルコードでは、対向機器から受信したデータに対応したデータを対向機器に送信します。エラーが発生した場合は、そのエラーに対応したデータを対向機器に送信します。受信データと送信データの対応表を表 5.1 と表 5.2 に示します。

表 5.1 受信データと送信データの対応

受信データ	応答（送信）データ
T(54H)	O (4FH) 、 K (4BH) 、 "CR" (0DH) 、 "LF" (0AH)
t (74H)	o (6FH) 、 k (6BH) 、 "CR" (0DH) 、 "LF" (0AH)
上記以外	U (55H) 、 C (43H) 、 "CR" (0DH) 、 "LF" (0AH)

表 5.2 発生したエラーと送信データの対応

発生したエラー	応答（送信）データ
パリティ・エラー	P (50H) 、 E (45H) 、 "CR" (0DH) 、 "LF" (0AH)
フレーミング・エラー	F (46H) 、 E (45H) 、 "CR" (0DH) 、 "LF" (0AH)
オーバーラン・エラー	O (4FH) 、 E (45H) 、 "CR" (0DH) 、 "LF" (0AH)

(1) ポートの初期設定を行います。

- P60、P61 を Hi-Z 出力に設定し、LED1、LED2 を消灯します。

(2) SAU の初期設定を行います。

<設定条件>

- SAU0 チャンネル 0、1 を UART として使用します。
- データ出力は P54/TxD0 端子を使用します。
- データ入力は P55/RxD0 端子を使用します。
- データ長は 8 ビットを使用します。
- データ転送方向設定は LSB ファーストを使用します。
- パリティ設定は偶数パリティを使用します。
- 受信データ・レベル設定は標準を使用します。
- 転送レートは 9600bps を使用します。
- 受信完了割り込み(INTSR0)、エラー割り込み(INTSRE0)を使用します。
- INTSR0、INTST0、INTSRE0 の割り込み優先順位は低優先（レベル 3）を使用します。

(3) 8 ビット・インターバル・タイマの初期設定を行います。

- インターバル・タイマ動作は自動を使用します。
- インターバル時間設定は、1000ms を使用します。
- 8 ビット・インターバル・タイマのコンペアマッチ割り込み(INTIT00)を使用します。
- 割り込み優先順位は低優先（レベル 3）を使用します。

(4) 周波数測定回路の初期設定を行います。

- 周波数カウントクロックは、flm を使用します。
- 周波数測定期間は、 $2^8/f_{SXR}(7.813ms)$ を使用します。
- 周波数測定完了割り込み(INTFM)を使用します。
- 割り込み優先順位は低優先（レベル 3）を使用します。

(5) main 処理の初期設定を行います。

<設定条件>

- UART0 受信ステータス初期化を行います。
 - 変数 md_status に"0"(OK)を設定します。
 - 変数 g_uart0_rx_count に"0"(受信カウント値を 0)を設定します。
 - 変数 g_uart0_rx_length に"1"(受信データ数を 1)を設定します。
 - 変数 gp_uart0_rx_address に受信データ・ポインタを設定します。

- UART0 を起動します。
 - SO0 レジスタの SO00 ビットに”1”(シリアル・データ出力値が“1”)を設定します。
 - SOE0 レジスタの SOE00 ビットに”1”(シリアル通信動作による出力許可)を設定します。
 - SS0 レジスタの SS01 と SS00 ビットに”11B”(SEmn ビットに 1 をセットし、通信待機状態に遷移する)を設定します。
 - IF0H レジスタの STIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SRIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SREIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - MK0H レジスタの STMK0 ビットに”0”(割り込み処理許可)を設定します。
 - MK0H レジスタの SRMK0 ビットに”0”(割り込み処理許可)を設定します。
 - MK0H レジスタの SREMK0 ビットに”0”(割り込み処理許可)を設定します。
 - 8 ビット・インターバル・タイマを起動します。
 - IF2L レジスタの ITIF00 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - MK2L レジスタの ITMK00 ビットに”0”(割り込み処理許可)を設定します。
 - TRTCR0 レジスタの TSTART00 ビットに”1”(カウント開始)を設定します。
- (6) HALT モードに移行します。
- (7) 8 ビット・インターバル・タイマのコンペアマッチ割り込み(INTIT00)で、HALT モードから復帰した場合
- P60 を Low 出力に設定し、LED1 を点灯します。
 - 変数 `g_uart0afteradjustment` に”1”(ボーレート補正後)設定します。
 - PER2 レジスタ FMCEN ビットに”1”(周波数測定回路の入力クロック供給)を設定します。
 - 周波数測定回路を起動します。
 - IF1L レジスタの FMIF ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - MK1L レジスタの FMMK ビットに”0”(割り込み処理許可)を設定します。
 - FMCTL レジスタの FMS ビットに”1”(周波数測定回路動作)を設定します。
 - 周波数測定完了割り込み(INTFM)までウェイトします。
 - 周波数測定完了後、周波数測定カウント・レジスタ(FMCRL)を読み出し、変数 `g_fmcr1` に設定します。
 - 周波数測定回路を停止します。
 - MK1L レジスタの FMMK ビットに”1”(割り込み処理禁止)を設定します。
 - IF1L レジスタの FMIF ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - FMCTL レジスタの FMS ビットに”0”(周波数測定回路停止)を設定します。
 - PER2 レジスタ FMCEN ビットに”0”(周波数測定回路の入力クロック供給停止)を設定します。

- UART0 を停止します。
 - MK0H レジスタの STMK0 ビットに”1”(割り込み処理禁止)を設定します。
 - MK0H レジスタの SRMK0 ビットに”1”(割り込み処理禁止)を設定します。
 - MK0H レジスタの SREMK0 ビットに”1”(割り込み処理禁止)を設定します。
 - ST0 レジスタの ST01 と ST00 ビットに”11B”(SEmn ビットを 0 にクリアし、通信動作を停止する)を設定します。
 - SOE0 レジスタの SOE00 ビットに”1”(シリアル通信動作による出力許可)を設定します。
 - IF0H レジスタの STIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SRIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SREIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
- SDR01・SDR00 レジスタにボーレートを設定します。
 - $g_sdr = (uint16_t)((g_fmcrl / (SUB_CLK_FSXR)) / 1 / (g_baudrate * 2) - 1) \ll 8$
 - SDR01 = g_sdr
 - SDR00 = g_sdr
- UART0 を起動します。
 - SO0 レジスタの SO00 ビットに”1”(シリアル・データ出力値が”1”)を設定します。
 - SOE0 レジスタの SOE00 ビットに”1”(シリアル通信動作による出力許可)を設定します。
 - SS0 レジスタの SS01 と SS00 ビットに”11B”(SEmn ビットに 1 をセットし、通信待機状態に遷移する)を設定します。
 - IF0H レジスタの STIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SRIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SREIF0 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - MK0H レジスタの STMK0 ビットに”0”(割り込み処理許可)を設定します。
 - MK0H レジスタの SRMK0 ビットに”0”(割り込み処理許可)を設定します。
 - MK0H レジスタの SREMK0 ビットに”0”(割り込み処理許可)を設定します。
- P60 を Hi-Z 出力に設定し、LED1 を消灯します。

(8) UART 受信の転送完了割り込み(INTSR0)で HALT モードから復帰した場合

- 8 ビット・インターバル・タイマを停止します。
 - MK2L レジスタの ITMK00 ビットに”1”(割り込み処理禁止)を設定します。
 - IF2L レジスタの ITIF00 ビットに”0”(割り込み要求信号が発生していない)を設定します。
 - TRTCR0 レジスタの TSTART00 ビットに”0”(カウント停止)を設定します。
- UART 受信の割り込みを禁止にします。
 - MK0H レジスタの SRMK0 ビットに”1”(割り込み処理禁止)を設定します。
 - MK0H レジスタの SREMK0 ビットに”1”(割り込み処理禁止)を設定します。

- UART が異常受信した場合
 - フレーミング・エラーの場合
 - ◆ "FE \times r \times n" のメッセージを送信します。
 - ◆ メッセージの転送完了(g_uart0txend に"1"が設定)までウェイトします。
 - パリティ・エラーの場合
 - ◆ "PE \times r \times n" のメッセージを送信します。
 - ◆ メッセージの転送完了(g_uart0txend に"1"が設定)までウェイトします。
 - オーバーラン・エラーの場合
 - ◆ "OE \times r \times n" のメッセージを送信します。
 - ◆ メッセージの転送完了(g_uart0txend に"1"が設定)までウェイトします。
- UART が正常受信した場合
 - 受信データが"T"の場合、"OK \times r \times n" のメッセージを送信します。
 - 受信データが"t"の場合、"ok \times r \times n" のメッセージを送信します。
 - 上記以外の場合、"UC \times r \times n" のメッセージを送信します。
 - 上記いずれかのメッセージ送信後、メッセージの転送完了(g_uart0txend に"1"が設定)までウェイトします。
- UART0 受信ステータス初期化を行います。
 - 変数 md_status に"0"(OK)を設定します。
 - 変数 g_uart0_rx_count に"0"(受信カウント値を 0)を設定します。
 - 変数 g_uart0_rx_length に"1"(受信データ数を 1)を設定します。
 - 変数 gp_uart0_rx_address に受信データ・ポインタを設定します。
- UART 受信の割り込みを許可にします。
 - MK0H レジスタの SRMK0 ビットに"0"(割り込み処理許可)を設定します。
 - MK0H レジスタの SREMK0 ビットに"0"(割り込み処理許可)を設定します。
- 8 ビット・インターバル・タイマを起動します。
 - IF2L レジスタの ITIF00 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - MK2L レジスタの ITMK00 ビットに"0"(割り込み処理許可)を設定します。
 - TRTCR0 レジスタの TSTART00 ビットに"1"(カウント開始)を設定します。

(9) 以降(7)または(8)を繰り返します。

図 5.3 に HALT モードからの復帰タイミング(8 ビット・インターバル・タイマ コンペアマッチ割り込み)、図 5.4 に HALT モードからの復帰タイミング(UART 受信の転送完了)を示します。

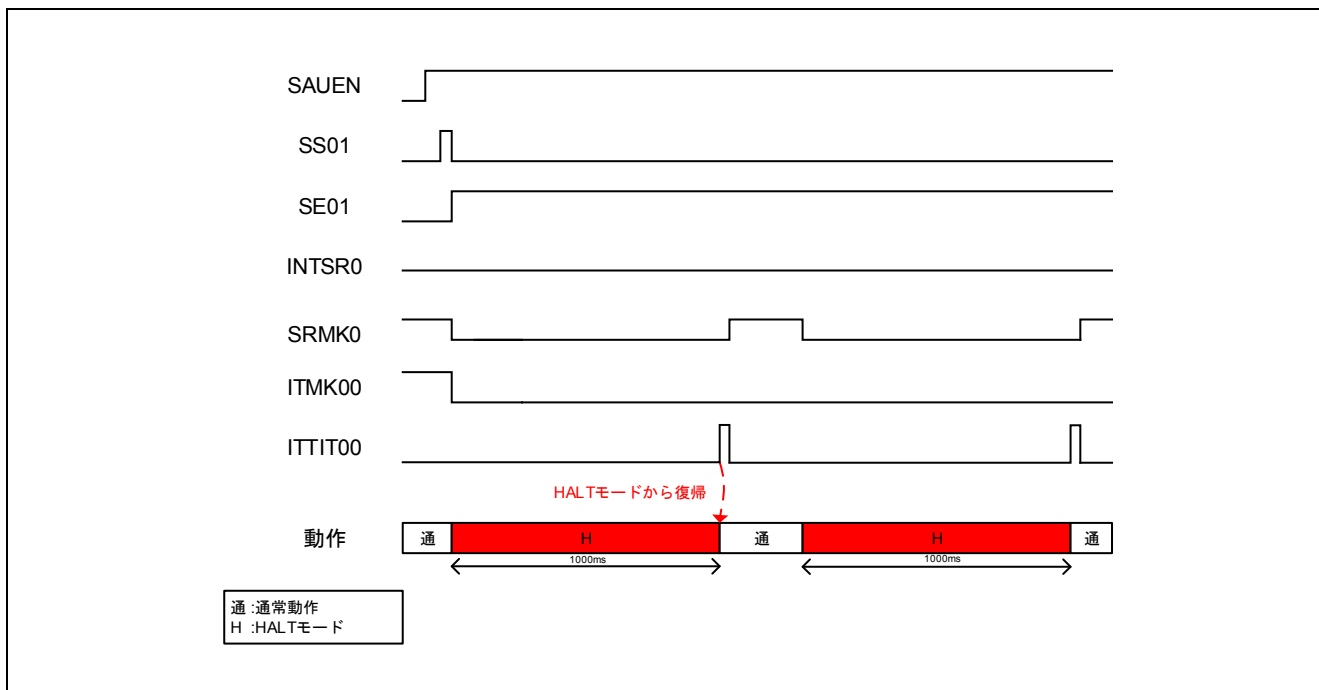


図 5.3 HALT モードからの復帰タイミング(8 ビット・インターバル・タイマ コンペアマッチ割り込み)

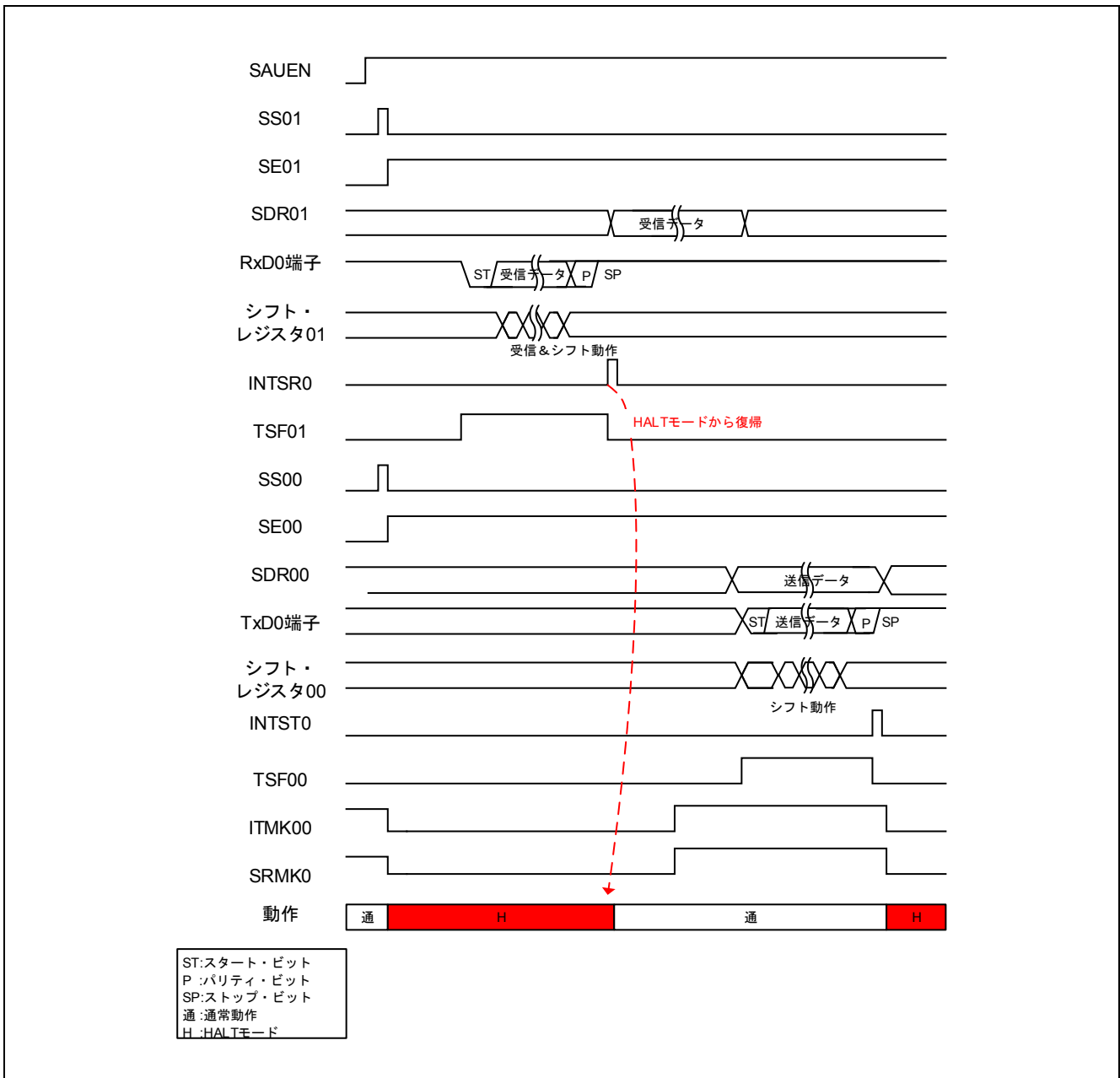


図 5.4 HALT モードからの復帰タイミング(UART 受信の転送完了)

5.2 中速オンチップ・オシレータの温度特性について

温度変化によって、中速オンチップ・オシレータの周波数が変化し、UART のボーレートが変化します。動作中の温度変化によりボーレート誤差が大きくなり、UART 通信でエラーが発生しないよう、 $0.1\%/^{\circ}\text{C} + \alpha$ を目安にボーレートの補正を行う必要があります。

図 5.5 に中速オンチップ・オシレータの温度特性を示します。

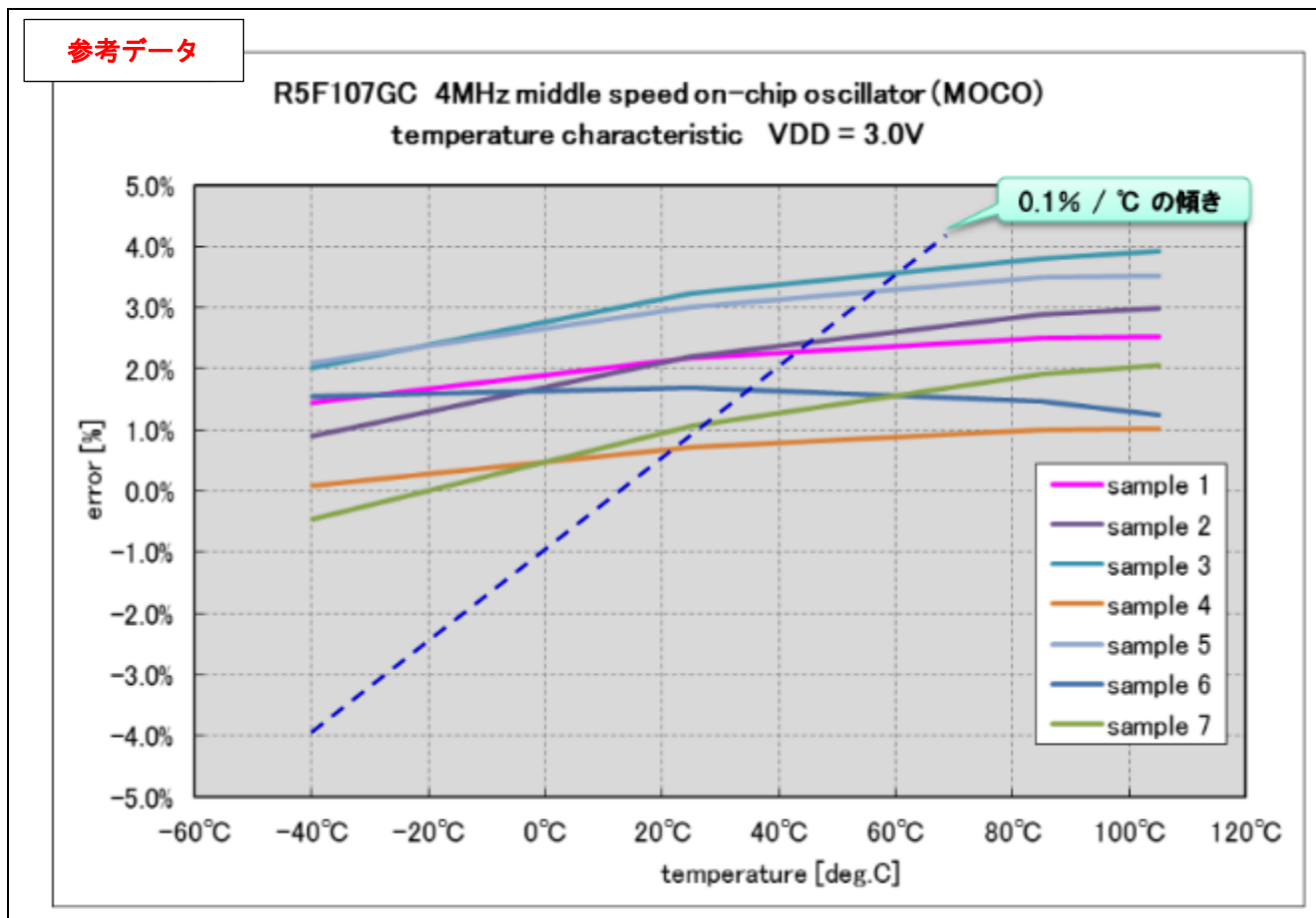


図 5.5 中速オンチップ・オシレータの温度特性

5.3 オプション・バイトの設定一覧

表 5.3 にオプション・バイト設定一覧を示します。

表 5.3 オプション・バイト設定一覧

アドレス	設定値	内容
000C0H/010C0H	1110 1111B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	1111 1111B	LVD オフ
000C2H/010C2H	1010 1011B	LS モード、HOCO : 4MHz
000C3H/010C3H	0000 0100B	オンチップ・デバッグ禁止

5.4 定数一覧

表 5.4 に定数一覧を示します。

表 5.4 定数一覧

定数名	設定値	内容
MessageOK[4]	"OK¥r¥n"	"T"を受信時の返信メッセージ
Messageok[4]	"ok¥r¥n"	"t"を受信時の返信メッセージ
MessageUC[4]	"UC¥r¥n"	"T" または "t" 以外を受信した時の返信メッセージ
MessageFE[4]	"FE¥r¥n"	フレーミング・エラー時の返信メッセージ
MessagePE[4]	"PE¥r¥n"	パリティ・エラー時の返信メッセージ
MessageOE[4]	"OE¥r¥n"	オーバーラン・エラー時の返信メッセージ
Chg_Baudrate[3]	9600, 19200, 38400	ボーレート値の格納(9600bps / 19200bps / 38400bps) r_cg_userdefine.hにある、Chg_Baudrate[n](n=0-2)を g_baudrate に設定し、ボーレートを変更します。 ※0~2の値は以下ようになります。 0 : 9600 1 : 19200 2 : 38400 38400bps を設定する場合、下記のように設定します。 #define BAUDRATE_SET Chg_Baudrate[2]
BAUDRATE_SET	Chg_Baudrate[0]~ Chg_Baudrate[2]	対象ボーレート値 ※0~2以外を設定すると正しく動作しないので注意してください。

5.5 変数一覧

表 5.5 にグローバル変数を示します。

表 5.5 グローバル変数

Type	Variable Name	Contents	Function Used
uint8_t	g_uart0rxbuf	受信データバッファ	main R_MAIN_UserInit
uint8_t	gp_uart0_tx_address	送信データ・ポインタ	R_UART0_Send、 r_uart0_interrupt_send
uint16_t	g_uart0_tx_count	送信データ数カウンタ	R_UART0_Send、 r_uart0_interrupt_send
uint8_t*	gp_uart0_rx_address	受信データ・ポインタ	R_UART0_Receive r_uart0_interrupt_receive r_uart0_interrupt_error
uint16_t	g_uart0_rx_count	受信データ数カウンタ	R_UART0_Receive r_uart0_interrupt_receive
uint16_t	g_uart0_rx_length	受信データ数	R_UART0_Receive r_uart0_interrupt_receive
MDSTATUS	g_uart0txend	UART 送信処理終了フラグ	main r_uart0_callback_sendend
uint8_t	g_uart0afteradjustment	ボーレート補正経過状態フラグ	main r_it8bit0_channel0_interrupt
uint8_t	g_uart0rxerr	UART エラー受信	main r_uart0_callback_receiveend r_uart0_callback_error
uint16_t	g_fmcr1	周波数測定回路結果	r_it8bit0_channel0_interrupt
uint16_t	g_sdr	ボーレート補正結果	r_it8bit0_channel0_interrupt

5.6 関数一覧

表 5.6 に関数一覧を示します。

表 5.6 関数一覧

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_PORT_Create	ポート初期設定
R_CGC_Create	CPU クロック 初期設定
R_FMC_Create	周波数測定回路初期設定
R_IT8Bit0_Channel0_Create	8 ビット・インターバル・タイマ初期設定
R_SAU0_Create	SAU0 初期設定
R_UART0_Create	UART0 初期設定
main	メイン処理
R_MAIN_UserInit	メイン初期設定
R_UART0_Receive	UART0 受信ステータス初期化
R_UART0_Start	UART0 動作開始関数
R_IT8Bit0_Channel0_Start	8 ビット・インターバル・タイマ動作開始関数
R_IT8Bit0_Channel0_Stop	8 ビット・インターバル・タイマ動作停止関数
R_UART0_Send	UART0 データ送信関数
r_it8bit0_channel0_interrupt	8 ビット・インターバル・タイマ割り込み関数
R_UART0_Stop	UART0 動作停止関数
R_FMC_Start	周波数測定回路動作開始関数
R_FMC_Stop	周波数測定回路動作停止関数
r_uart0_interrupt_receive	UART0 受信完了割り込み処理
r_uart0_callback_softwareoverrun	UART0 受信データ数超過処理関数
r_uart0_callback_receiveend	UART0 受信完了処理
r_uart0_interrupt_error	UART0 エラー割り込み関数
r_uart0_callback_error	UART0 受信エラー処理
r_uart0_interrupt_send	UART0 送信完了割り込み関数
r_uart0_callback_sendend	UART0 送信完了処理

5.7 関数仕様

サンプルコードの関数仕様を示します。

[関数名] hdwinit

概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_Systeminit

概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_PORT_Create

概要	ポート初期設定
ヘッダ	r_cg_port.h
宣言	void R_PORT_Create(void)
説明	ポート初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_CGC_Create

概要	CPU クロック初期設定
ヘッダ	r_cg_cgc.h
宣言	void R_CGC_Create(void)
説明	CPU クロック初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_FMC_Create

概要	周波数測定回路初期設定
ヘッダ	r_cg_fmc.h
宣言	void R_FMC_Create(void)
説明	周波数測定回路の設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT8Bit0_Channel0_Create

概要	8ビット・インターバル・タイマ初期設定
ヘッダ	r_cg_it8bit.h
宣言	void R_IT8Bit0_Channel0_Create (void)
説明	8ビット・インターバル・タイマ初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_SAU0_Create

概要	SAU0 初期設定
ヘッダ	r_cg_sau.h
宣言	void R_SAU0_Create(void)
説明	SAU0 初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_UART0_Create

概要	UART0 初期設定
ヘッダ	r_cg_sau.h
宣言	void R_UART0_Start (void)
説明	UART0 初期設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] main

概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	メイン・ユーザ初期化関数を実行後、HALT 状態で UART 受信の割り込みを待ちます。UART 受信完了割り込みが発生したら、その応答として UART 送信の処理に進みます。HALT 解除の理由が UART 受信ではなかった場合は、UART 送信処理に進まず、再び HALT 状態に戻ります。
引数	なし
リターン値	なし
備考	なし

[関数名] R_MAIN_UserInit

概要	メイン初期設定
ヘッダ	なし
宣言	void R_MAIN_UserInit(void)
説明	UART0 および 8 ビット・インターバル・タイマの動作を許可します。その後、EI 命令で割り込みを許可します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_UART0_Receive

概要	UART0 受信ステータス初期化
ヘッダ	r_cg_sau.h
宣言	MD_STATUS R_UART0_Receive(uint8_t * const rx_buf, uint16_t rx_num)
説明	UART0 受信の初期設定をします。
引数	uint8_t * const rx_buf : 受信データバッファのアドレス uint16_t * const rx_num : 受信データバッファのサイズ
リターン値	[MD_OK]の場合 : 受信設定完了 [MD_ARGERROR]の場合 : 受信設定失敗
備考	なし

[関数名] R_UART0_Start

概要	UART0 動作開始関数
ヘッダ	r_cg_sau.h
宣言	void R_UART0_Start (void)
説明	UART0 の起動許可設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT8Bit0_Channel0_Start

概要	8 ビット・インターバル・タイマ動作開始関数
ヘッダ	r_cg_it8bit.h
宣言	void R_IT8Bit0_Channel0_Start (void)
説明	8 ビット・インターバル・タイマの起動許可設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IT8Bit0_Channel0_Stop

概要	8 ビット・インターバル・タイマ動作停止関数
ヘッダ	r_cg_it8bit.h
宣言	void R_IT8Bit0_Channel0_Stop (void)
説明	8 ビット・インターバル・タイマの動作停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_UART0_Send

概要	UART0 データ送信関数
ヘッダ	r_cg_sau.h
宣言	MD_STATUS R_UART0_Send(uint8_t * const tx_buf, uint16_t tx_num);
説明	UART0 送信の初期設定を行い、データ送信を開始します。
引数	uint8_t* const tx_buf 送信データバッファのアドレス uint16_t* const tx_num 送信データバッファのサイズ
リターン値	[MD_OK]の場合：送信設定完了 [MD_ARGERROR]の場合：送信設定失敗
備考	なし

[関数名] r_it8bit0_channel0_interrupt

概要	8ビット・インターバル・タイマ割り込み関数
ヘッダ	r_cg_it8bit.h
宣言	__interrupt static void r_it8bit0_channel0_interrupt(void)
説明	定期的に（本アプリケーションでは 1 秒毎）におこなわれるボーレート補正を実施する関数です。まず UART 通信を無効にし、周波数測定回路を起動します。周波数測定回路で測定結果を元に計算し、UART のボーレートが理想値に最も近づくよう、クロックの分周値を修正します。その後 UART 通信を有効にして再び UART 通信待機状態へと戻します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_UART0_Stop

概要	UART0 動作停止関数
ヘッダ	r_cg_sau.h
宣言	void R_UART0_Stop (void)
説明	UART0 の動作停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_FMC_Start

概要	周波数測定回路動作開始関数
ヘッダ	r_cg_fmc.h
宣言	void R_FMC_Start (void)
説明	周波数測定回路の起動開始設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] R_FMC_Stop

概要	周波数測定回路動作停止関数
ヘッダ	r_cg_fmc.h
宣言	void R_FMC_Stop (void)
説明	周波数測定回路の動作停止設定を行います。
引数	なし
リターン値	なし
備考	なし

[関数名] r_uart0_interrupt_receive

概要	UART0 受信完了割り込み処理
ヘッダ	r_cg_sau.h
宣言	__interrupt static void r_uart0_interrupt_receive(void)
説明	受信したデータを RAM に格納して、アドレスと受信回数値を更新します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_uart0_callback_softwareoverrun

概要	UART0 受信データ数超過処理関数
ヘッダ	r_cg_sau.h
宣言	static void r_uart0_callback_softwareoverrun (uint16_t rx_data)
説明	受信したデータ数が指定された数を超過した際にコールされる関数です。
引数	uint16_t rx_data
リターン値	なし
備考	サンプルコードでは超過処理を行っていません。必要に応じてプログラムを追加してください。

[関数名] r_uart0_callback_receiveend

概要	UART0 受信完了処理
ヘッダ	r_cg_sau.h
宣言	static void r_uart0_callback_receiveend(void)
説明	受信エラーフラグのクリアを行います。
引数	なし
リターン値	なし
備考	なし

[関数名] r_uart0_interrupt_error

概要	UART0 エラー割り込み関数
ヘッダ	r_cg_sau.h
宣言	__interrupt static void r_uart0_interrupt_error(void)
説明	受信データを RAM に格納して、r_uart0_callback_error 関数に対し、検出したエラーに対応した応答をさせます。
引数	なし
リターン値	なし
備考	なし

5.8 フローチャート

図 5.6 にサンプルコードの全体フローを示します。

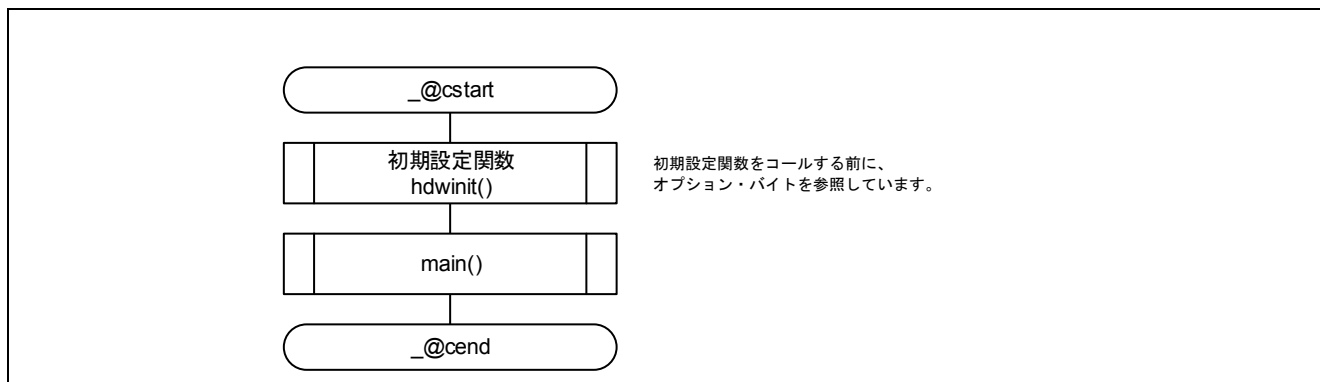


図 5.6 全体フロー

5.8.1 初期設定

図 5.7 に初期設定のフローチャートを示します。

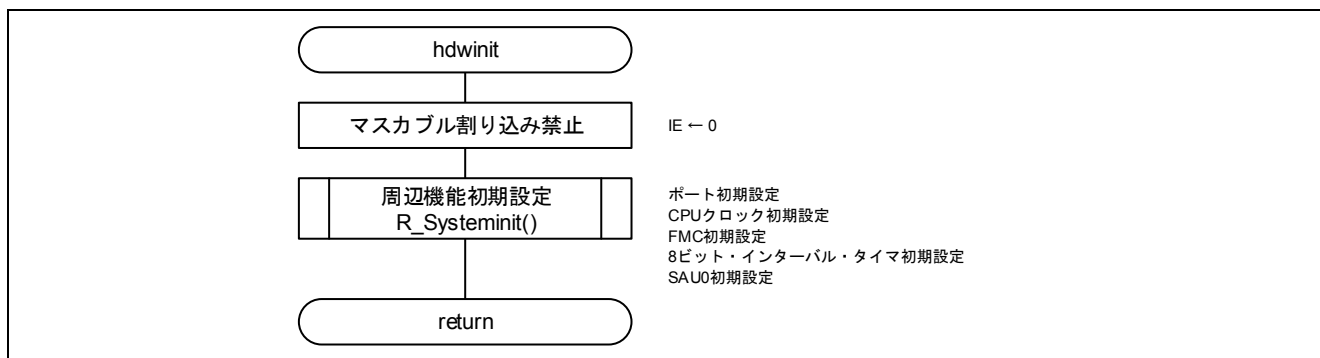


図 5.7 初期設定

注：IAR のサンプルコードでは `__low_level_init` 関数にて初期設定を行います。

5.8.2 周辺機能初期設定

図 5.8 に周辺機能初期設定のフローチャートを示します。

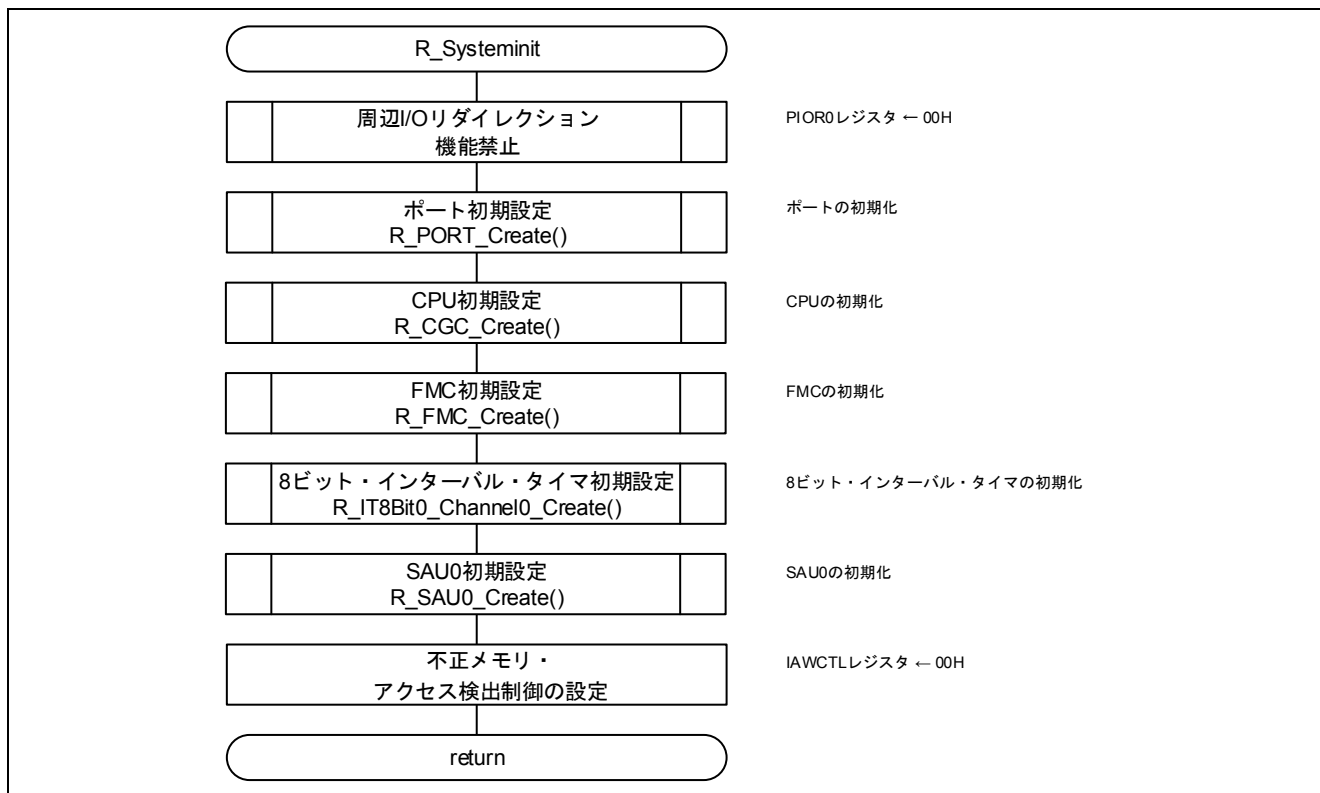


図 5.8 周辺機能初期設定

5.8.3 ポート初期設定

図 5.9 にポート初期設定のフローチャートを示します。

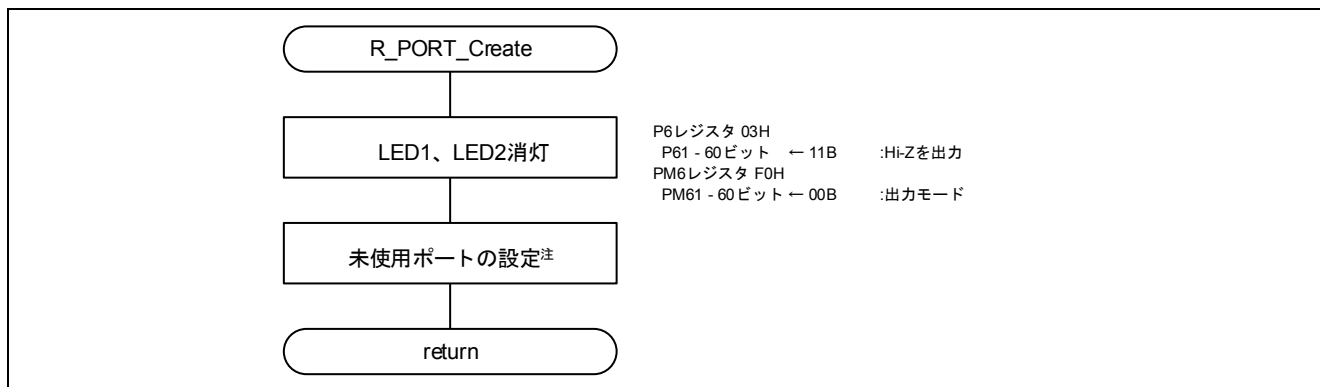


図 5.9 ポート初期設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN0451J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

5.8.4 CPU クロック初期設定

図 5.10 に CPU クロック初期設定のフローチャートを示します。

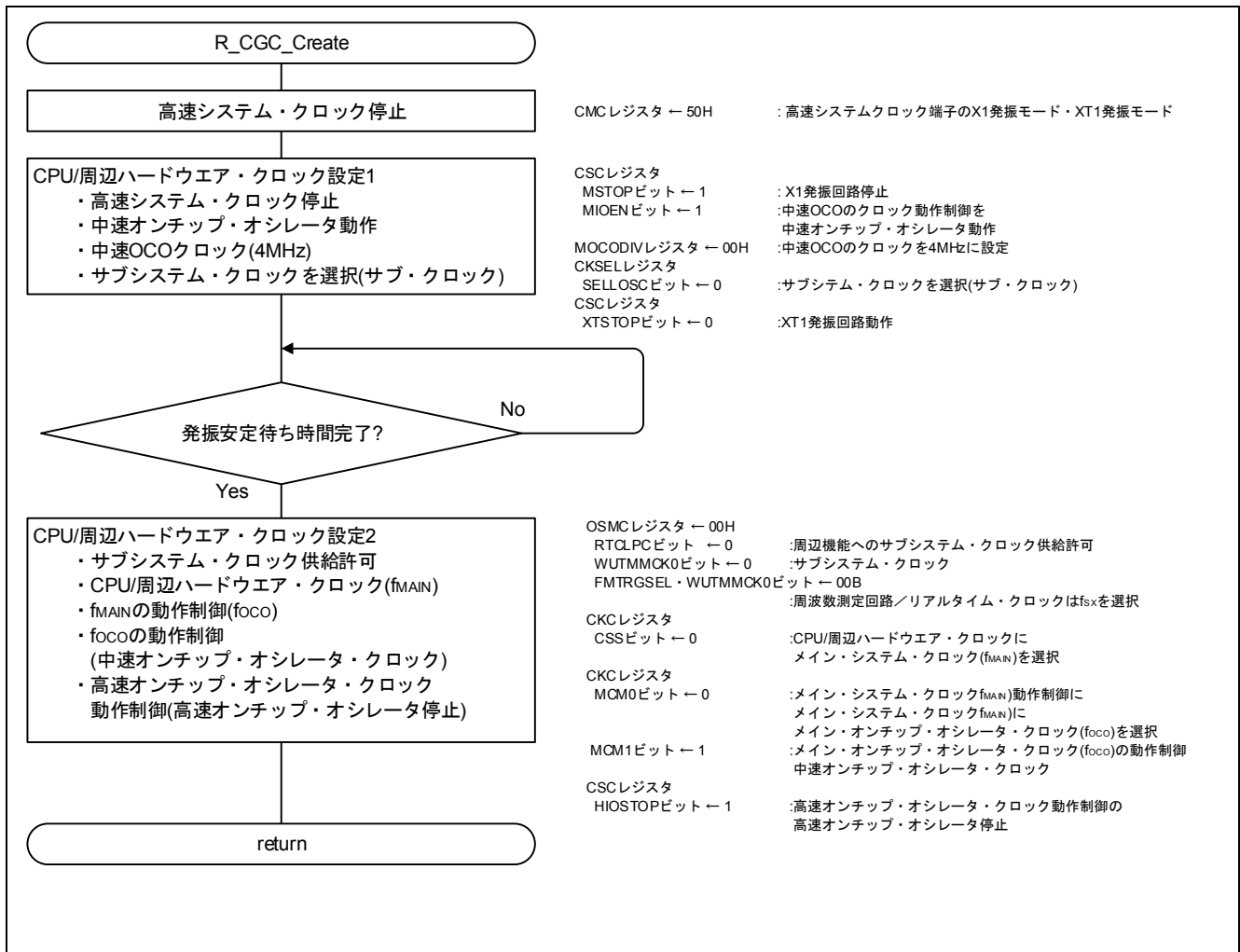


図 5.10 CPU クロック初期設定

5.8.5 周波数測定回路初期設定

図 5.11 に周波数測定回路初期設定フローチャートを示します。

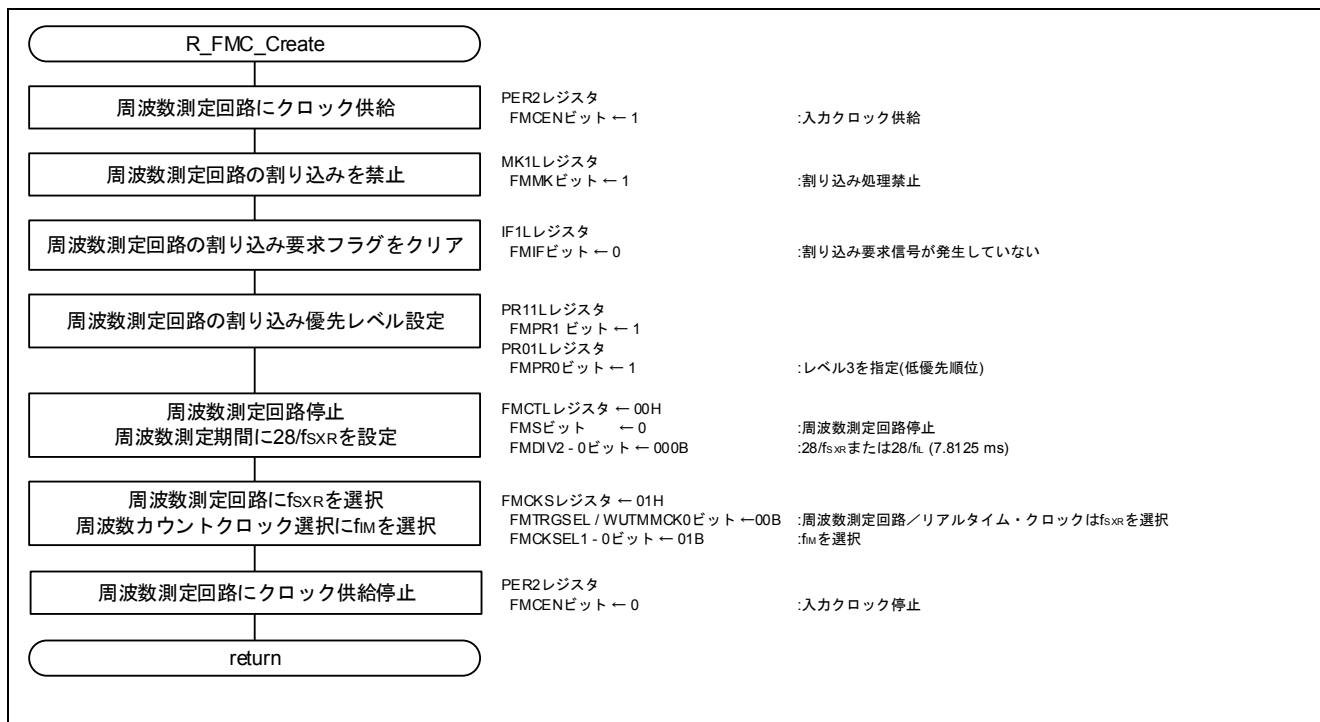


図 5.11 周波数測定回路初期設定

周波数測定回路にクロックに供給

- ・周辺イネーブル・レジスタ 2 (PER2)
周波数測定回路にクロックを供給します。

略号 : PER2

7	6	5	4	3	2	1	0
TMKAEN	FMCEN	DOCEN	0	0	0	0	0
x	1	x	x	x	x	x	x

ビット 6

FMCEN	周波数測定回路の入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給

周波数測定回路の割り込み禁止

- ・割り込み要求フラグ・レジスタ (MK1L)
周波数測定回路の割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ (IF1L)
周波数測定回路割り込み要求フラグをクリアに設定します。

略号 : MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	x	x	x	x	x	1

ビット 0

FMMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	x	x	x	x	x	0

ビット 0

FMIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

周波数測定回路割り込み優先レベルの設定

- ・優先順位フラグ・レジスタ(PR11L,PR01L)
割り込みをレベル3(低優先順位)に設定します。

略号 : PR11L

7	6	5	4	3	2	1	0
0	0	TMPR103	TMPR102	TMPR101	TMPR103H	TMPR101H	FMPR1
x	x	x	x	x	x	x	1

略号 : PR01L

7	6	5	4	3	2	1	0
0	0	TMPR003	TMPR002	TMPR001	TMPR003H	TMPR001H	FMPR0
x	x	x	x	x	x	x	1

ビット 0

FMPR1	FMPR0	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

周波数測定回路停止と周波数測定期間設定

- ・周波数測定コントロール・レジスタ (FMCTL)
 - 周波数測定回路停止に設定します。
 - 周波数測定期間に $2^8/f_{SXR}$ を設定します。

略号 : FMCTL

	7	6	5	4	3	2	1	0
FMS	0	0	0	0	0	FMDIV2	FMDIV1	FMDIV0
0	x	x	x	x	0	0	0	0

ビット 7

FMS	周波数測定回路動作許可
0	周波数測定回路停止
1	周波数測定回路動作

ビット 2 - 0

FMDIV2	FMDIV1	FMDIV0	周波数測定期間設定
0	0	0	$2^8/f_{SXR}$ または $2^8/f_{IL}$ (7.8125 ms)
0	0	1	$2^9/f_{SXR}$ または $2^9/f_{IL}$ (15.625 ms)
0	1	0	$2^{10}/f_{SXR}$ または $2^{10}/f_{IL}$ (31.25 ms)
0	1	1	$2^{11}/f_{SXR}$ または $2^{11}/f_{IL}$ (62.5 ms)
1	0	0	$2^{12}/f_{SXR}$ または $2^{12}/f_{IL}$ (0.125 s)
1	0	1	$2^{13}/f_{SXR}$ または $2^{13}/f_{IL}$ (0.25 s)
1	1	0	$2^{14}/f_{SXR}$ または $2^{14}/f_{IL}$ (0.5 s)
1	1	1	$2^{15}/f_{SXR}$ または $2^{15}/f_{IL}$ (1s)

周波数測定回路のカウント動作および周波数カウントクロックの設定

- ・周波数測定回路クロック選択レジスタ (FMCKS)
 - 周波数測定回路に f_{SXR} を設定します。
 - 周波数カウントクロック選択に f_{IM} を設定します。

略号 : FMCKS

7	6	5	4	3	2	1	0
0	0	0	FMTRGSEL	0	0	FMCKSEL1	FMCKSEL0
x	x	x	0	x	x	0	1

ビット 4

FMTRGSEL	WUTMMCK0	周波数測定回路カウント動作/停止トリガクロック/ リアルタイム・クロック動作クロック選択
0	0	周波数測定回路/リアルタイム・クロックは f_{SXR} を選択
0	1	リアルタイム・クロックは f_{IL} を選択(定周期割り込み機能)
1	0	設定禁止
1	1	周波数測定回路は f_{IL} を選択

ビット 1-0

FMCKSEL1	FMCKSEL0	周波数カウントクロック選択
0	0	f_{MX} を選択
0	1	f_{IM} を選択
1	x	f_{IH} を選択

周波数測定回路にクロックに供給停止

- ・周辺イネーブル・レジスタ 2 (PER2)
 - 周波数測定回路にクロックの供給を停止します。

略号 : PER2

7	6	5	4	3	2	1	0
TMKAEN	FMCEN	DOCEN	0	0	0	0	0
x	0	x	x	x	x	x	x

ビット 6

FMCEN	周波数測定回路の入カクロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

5.8.6 8ビット・インターバル・タイマ初期設定

図 5.12 に 8ビット・インターバル・タイマ初期設定のフローチャートを示します。

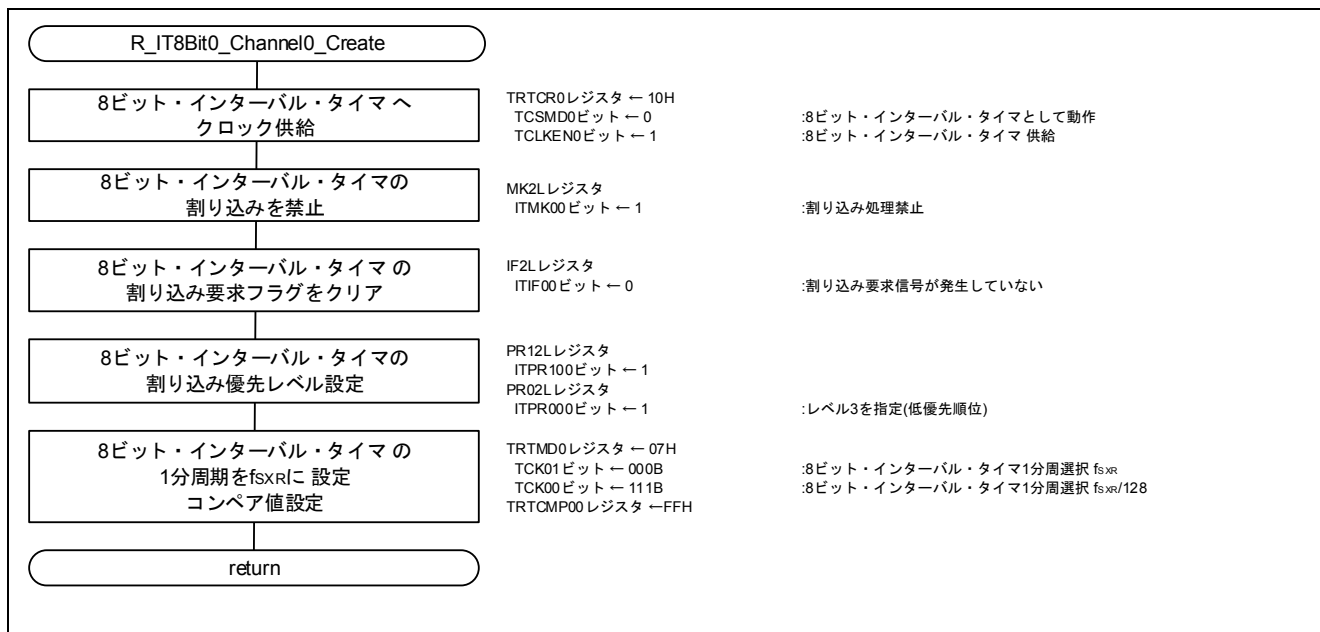


図 5.12 8ビット・インターバル・タイマ初期設定

8 ビット・インターバル・タイマへクロック供給

- ・8ビット・インターバル・タイマ制御レジスタ0 (TRTCR0)
- 8ビット・カウンタとして動作に設定します。
- 8ビット・インターバル・タイマにクロックを供給します。

略号 : TRTCR0

7	6	5	4	3	2	1	0
TCSMD0	0	0	TCLKEN0	0	TSTART01	0	TSTART00
0	x	x	1	x	0	x	0

ビット 7

TCSMD0	モード選択
0	8 ビット・カウンタとして動作
1	16 ビット・カウンタとして動作(チャンネル 0, チャンネル 1 を連結)

ビット 4

TCLKEN0	8 ビット・インターバル・タイマ・クロック許可
0	クロック停止
1	クロック供給

ビット 2

TSTART01	8 ビット・インターバル・タイマ 1 カウント開始
0	カウント停止
1	カウント開始

ビット 0

TSTART00	8 ビット・インターバル・タイマ 0 カウント開始
0	カウント停止
1	カウント開始

8 ビット・インターバル・タイマの割り込み禁止

- ・割り込み要求フラグ・レジスタ(MK2L)
8ビット・インターバル・タイマの割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF2L)
8ビット・インターバル・タイマ割り込み要求フラグをクリアに設定し

略号 : MK2L

	7	6	5	4	3	2	1	0
FLMK	0	0	0	0	ITMK11	ITMK10	ITMK01	ITMK00
	x	x	x	x	x	x	x	1

ビット 0

ITMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF2L

	7	6	5	4	3	2	1	0
FLIF	0	0	0	0	ITIF11	ITIF10	ITIF01	ITIF00
	x	x	x	x	x	x	x	0

ビット 0

ITIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

8 ビット・インターバル・タイマ割り込み優先レベル

・優先順位フラグ・レジスタ(PR12L,PR02L)

8ビット・インターバル・タイマ割り込みをレベル3(低優先順位)に設定します。

略号 : PR12L

	7	6	5	4	3	2	1	0
FLPR1	0	0	0	0	ITPR111	ITPR110	ITPR101	ITPR100
	x	x	x	x	x	x	x	1

略号 : PR02L

	7	6	5	4	3	2	1	0
FLPR0	0	0	0	0	ITPR011	ITPR010	ITPR001	ITPR000
	x	x	x	x	x	x	x	1

ビット 0

ITPR100	ITPR000	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定(低優先順位)

8 ビット・インターバル・タイマ分周比を設定

- ・8ビット・インターバル・タイマ分周レジスタ0 (TRTMD0)
周波数測定回路停止設定します。
周波数測定期間にTCK01は f_{SXR} 、TCK00は $f_{SXR}/128$ を設定します。

略号 : TRTMD0

7	6	5	4	3	2	1	0
x	TCK01			x	TCK00		
x	0	0	0	x	1	1	1

ビット 6 - 4

TCK01			8 ビット・インターバル・タイマ 1 分周選択
ビット 6	ビット 5	ビット 4	
0	0	0	f_{SXR} または $2^8/f_{IL}$
0	0	1	$f_{SXR}/2$ または $f_{IL}/2$
0	1	0	$f_{SXR}/4$ または $f_{IL}/4$
0	1	1	$f_{SXR}/8$ または $f_{IL}/8$
1	0	0	$f_{SXR}/16$ または $f_{IL}/16$
1	0	1	$f_{SXR}/32$ または $f_{IL}/32$
1	1	0	$f_{SXR}/64$ または $f_{IL}/64$
1	1	1	$f_{SXR}/128$ または $f_{IL}/128$

ビット 2 - 0

TCK00			8 ビット・インターバル・タイマ 1 分周選択
ビット 2	ビット 1	ビット 0	
0	0	0	f_{SXR} または $2^8/f_{IL}$
0	0	1	$f_{SXR}/2$ または $f_{IL}/2$
0	1	0	$f_{SXR}/4$ または $f_{IL}/4$
0	1	1	$f_{SXR}/8$ または $f_{IL}/8$
1	0	0	$f_{SXR}/16$ または $f_{IL}/16$
1	0	1	$f_{SXR}/32$ または $f_{IL}/32$
1	1	0	$f_{SXR}/64$ または $f_{IL}/64$
1	1	1	$f_{SXR}/128$ または $f_{IL}/128$

8 ビット・インターバル・タイマチャンネル 1 のコンペア値の設定

- ・8ビット・インターバル・タイマ・コンペア・レジスタ 0 (TRTCMP0)
8ビット・インターバル・タイマのコンペア値に FFH を設定します。

略号 : TRTCMP0

8	7	6	5	4	3	2	1	0
1	1	1	1	1	1	1	1	1

5.8.7 SAU0 初期設定

図 5.13 に SAU0 初期設定のフローチャートを示します。

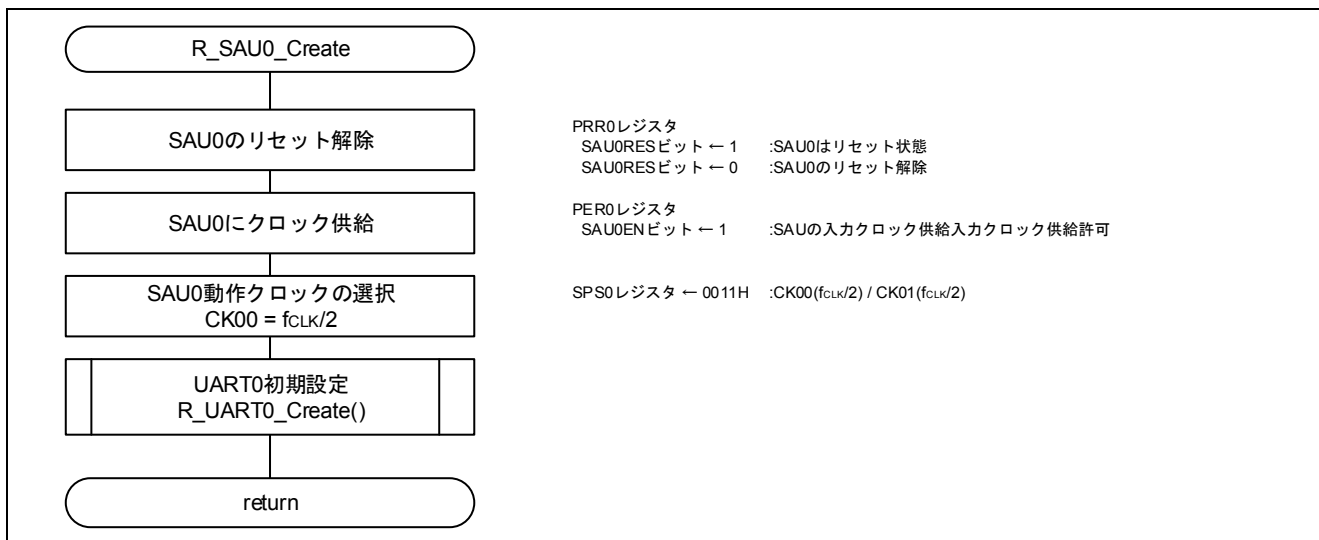


図 5.13 SAU0 初期設定

SAU0 のリセット解除

- ・周辺リセット制御レジスタ 0 (PRR0)
SAU0 をリセット状態からリセット解除に設定します。

略号 : PRR0

7	6	5	4	3	2	1	0
0	0	ADCRES	0	0	SAU0RES	0	TAU0RES
x	x	x	x	x	0	x	x

ビット 2

SAU0RES	シリアル・アレイ・ユニットのリセット制御
0	シリアル・アレイ・ユニットのリセット解除
1	シリアル・アレイ・ユニットはリセット状態

SAU0 に入カクロック供給

- ・周辺イネーブル・レジスタ 0 (PER0)
クロック供給許可に設定します。

略号 : PER0

7	6	5	4	3	2	1	0
RTCEN	0	ADCEN	0	0	SAU0EN	0	TAU0EN
x	x	x	x	x	1	x	x

ビット 2

SAU0EN	シリアル・アレイ・ユニット 0 の入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給許可

SAU0 動作クロックの選択

- ・シリアル・クロック選択レジスタ 0 (SPS0)
12MHz に設定します。

略号 : SPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
-	-	-	-	-	-	-	-	0	0	0	1	0	0	0	1

ビット 7-4 ・ 3-0 (n = 1・0)

PRS 0n3	PRS 0n2	PRS 0n1	PRS 0n0	動作クロック (CK0n) の選択					
				f_{CLK}	$f_{CLK}=$ 2MHz	$f_{CLK}=$ 5MHz	$f_{CLK}=$ 10MHz	$f_{CLK}=$ 20MHz	$f_{CLK}=$ 24MHz
0	0	0	0	f_{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	24 MHz
0	0	0	1	$f_{CLK}/2$	1 MHz	2.5 MHz	5 MHz	10 MHz	12 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1.25 MHz	2.5 MHz	5 MHz	6 MHz
0	0	1	1	$f_{CLK}/2^3$	250 kHz	625 kHz	1.25 MHz	2.5 MHz	3 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	313 kHz	625 kHz	1.25 MHz	1.5 MHz
0	1	0	1	$f_{CLK}/2^5$	62.5 kHz	156 kHz	313 kHz	625 kHz	750 kHz
0	1	1	0	$f_{CLK}/2^6$	31.3 kHz	78.1 kHz	156 kHz	313 kHz	375 kHz
0	1	1	1	$f_{CLK}/2^7$	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	187.5 kHz
1	0	0	0	$f_{CLK}/2^8$	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	93.8 kHz
1	0	0	1	$f_{CLK}/2^9$	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	46.9 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	23.4 kHz
1	0	1	1	$f_{CLK}/2^{11}$	977Hz	2.44 kHz	4.88 kHz	9.77 kHz	11.7 kHz
1	1	0	0	$f_{CLK}/2^{12}$	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	5.86 kHz
1	1	0	1	$f_{CLK}/2^{13}$	244 Hz	610 Hz	1.22 kHz	2.44 kHz	2.93 kHz
1	1	1	0	$f_{CLK}/2^{14}$	122 Hz	305 Hz	610 Hz	1.22 kHz	1.46 kHz
1	1	1	1	$f_{CLK}/2^{15}$	61 Hz	153 Hz	305 Hz	610 Hz	732 Hz

5.8.8 UART0 初期設定

図 5.14 に UART0 初期設定(1/2)のフローチャートを示します。



図 5.14 UART0 初期設定(1/2)

図 5.15 に UART0 初期設定(2/2)のフローチャートを示します。

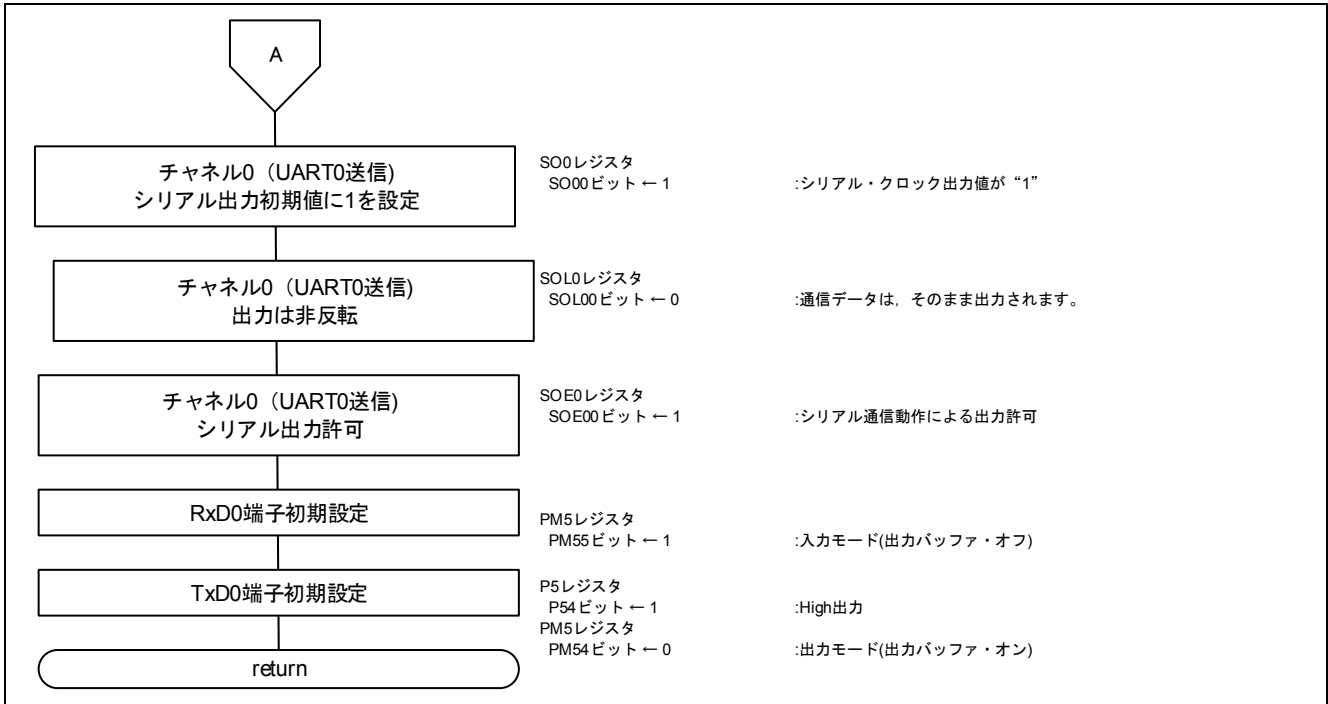


図 5.15 UART0 初期設定(2/2)

UART0 の通信動作停止

- ・シリアル・チャンネル停止レジスタ 0 (ST0) 通信動作を停止に設定します。

略号 : ST0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	ST0	ST0
														1	0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	1

ビット 1

ST0	チャンネル n の動作開始トリガ
1	
0	トリガ動作しない
1	SEmn ビットを 0 にクリアし、通信動作を停止する。

ビット 0

ST0	チャンネル n の動作開始トリガ
0	
0	トリガ動作しない
1	SEmn ビットを 0 にクリアし、通信動作を停止する。

UART0 送受信・受信エラー割り込み完了禁止

- ・割り込み要求フラグ・レジスタ(MK0H)
UART0送受信・受信エラー割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF0H)
UART0送受信・受信エラー割り込み要求フラグをクリアに設定します。

略号：MK0H

7	6	5	4	3	2	1	0
RTITMK	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
x	x	1	x	x	1	1	x

ビット 5

SREMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 2

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 1

STMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：IF0H

7	6	5	4	3	2	1	0
RTITIF	TMIF00	SREIF0	0	0	SRIF0 CSIIF01 IICIF01	STIF0 CSIIF00 IICIF00	PIF6
x	x	0	x	x	0	0	x

ビット 5

SREIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 2

SRIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 1

STIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

UART0 送受信・受信エラー割り込み優先レベルの設定

- ・優先順位フラグ・レジスタ(PR10H,PR00H)
- 送受信・受信エラー割り込みをレベル3(低優先順位)に設定します。

略号 : PR00H

7	6	5	4	3	2	1	0
RTITPR0	TMPR000	SREPR00	1	1	SRPR00 CSIPR001 IICPR001	STPR00 CSIPR000 IICPR000	PPR06
x	x	1	x	x	1	1	x

略号 : PR10H

7	6	5	4	3	2	1	0
RTITPR1	TMPR100	SREPR10	1	1	SRPR10 CSIPR101 IICPR101	STPR10 CSIPR100 IICPR100	PPR16
x	x	1	x	x	1	1	x

ビット 5

SREPR00	SREPR10	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

ビット 2

SRPR00	SRPR10	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

ビット 1

STPR00	STPR10	優先順位レベルの選択
0	0	レベル0を指定(高優先順位)
0	1	レベル1を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

UART0 チャンネル 0 の初期設定

- ・シリアル・モード・レジスタ 00(SMR00)
- UART0のチャンネル0を下記のように設定にします。
- ・動作クロックはCK00
- ・転送クロックはCK00の分周クロック(2分周)
- ・ソフトウェア・トリガのみ有効エッジ
- ・立ち下がりエッジをスタート・ビットとして検出
- ・UARTモード
- ・割り込み要因は転送完了割り込み

略号 : SMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 00	CCS 00	0	0	0	0	0	STS 00	0	SIS 000	1	0	0	MD 002	MD 001	MD 000
0	0	x	x	x	x	x	0	x	0	x	x	x	0	1	0

ビット 15

CKS00	チャンネル n の動作クロック (f _{MCK}) の選択
0	SPSm レジスタで設定した動作クロック CKm0
1	SPSm レジスタで設定した動作クロック CKm1

ビット 14

CCS00	チャンネル n の転送クロック (f _{TCLK}) の選択
0	CKSmn ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCKp 端子からの入力クロック f _{SCK} (CSI モードのスレーブ転送)

ビット 8

STS00	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効(CSI, UART 送信, 簡易 I²C 時に選択)
1	RxDq 端子の有効エッジ(UART 受信時に選択)

ビット 6

SIS00	UART モードでのチャンネル n の受信データのレベル反転の制御
0	立ち下がりエッジをスタート・ビットとして検出します。 入力される通信データは、そのまま取り込まれます。
1	立ち上がりエッジをスタート・ビットとして検出します。 入力される通信データは、反転して取り込まれます。

ビット 2-1

MD002	MD001	チャンネル n の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット 0

MD000	チャンネル n の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み (転送データが SDRmn レジスタからシフト・レジスタに転送されたタイミングで発生)

UART0 チャンネル 0 のシリアル通信動作設定

- ・シリアル通信動作設定レジスタ 00(SCR00)
 UART0のチャンネル0を下記のように設定にします。
 動作モード：送信のみを行う
 クロックの位相：タイプ1
 データ転送順序：LSBファースト
 データ長：8ビット・データ長

略号：SCR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 00	RXE 00	DAP 00	CKP 00	0	EOC 00	PTC 001	PTC 000	DIR 00	0	SLC 001	SLC 000	0	1	DLS 001	DLS 000
1	0	0	0	x	0	1	0	1	x	0	1	x	x	1	1

ビット 15 - 14

TXE00	RXE00	チャンネル n の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット 13 - 12

DAP00	CKP00	CSI モードでのデータとクロックの位相選択
0	0	タイプ 1
0	1	タイプ 2
1	0	タイプ 3
1	1	タイプ 4

ビット 10

EOC00	エラー割り込み信号(INTSREx (x = 0-3))のマスク制御
0	エラー割り込み INTSREx の発生を禁止する(INTSRx が発生する)
1	エラー割り込み INTSREx の発生を許可する(エラー発生時、INTSRx は発生しない)

ビット 9 - 8

PTC 001	PTC 000	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット 7

DIR00	CSI, UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット 5-4

SLC001	SLC000	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット(mn = 00, 02, 10, 12 のみ)
1	1	設定禁止

ビット 1-0

DLS001	DLS000	CSI, UART モードでのデータ長の設定
0	1	9 ビット・データ長(SDRmn レジスタのビット 0-8 に格納)(UART モード時のみ選択可)
1	0	7 ビット・データ長(SDRmn レジスタのビット 0-6 に格納)
1	1	8 ビット・データ長(SDRmn レジスタのビット 0-7 に格納)
その他		設定禁止

UART0 チャンネル 0 のボーレート設定

シリアル・データ・レジスタ 00(SDR00)

転送クロックを9600bpsに設定します。

(9600bps = $f_{MCK} \div 208 = 2\text{MHz} \div 208$)

略号 : SDR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	0	0	1	1	1	X	X	X	X	X	X	X	X	X

ビット 15 - 9

SDR00[15:9]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
.
.
1	1	0	0	1	1	1	$f_{MCK}/208 (= f_{MCK}/\{(103+1)\times 2\})$

UART0 チャンネル 1 ノイズ・フィルタ設定

・ノイズ・フィルタ許可レジスタ0 (NFEN0)

ノイズ・フィルタをONに設定します。

略号 : NFEN0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SNFEN00
X	X	X	X	X	X	X	1

ビット 0

SNFEN00	RxD0 端子のノイズ・フィルタ使用可否
0	ノイズ・フィルタ OFF
1	ノイズ・フィルタ ON

UART0 チャンネル 1 のエラーフラグ設定

- ・シリアル・フラグ・クリア・トリガ・レジスタ01 (SIR01)
すべてのエラーフラグをクリアに設定します。

略号 : SIR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	FECT 01	PECT 01	OVCT 01
-	-	-	-	-	-	-	-	-	-	-	-	-	1	1	1

ビット 2

FECT01	チャンネル n のフレーミング・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの FEFmn ビットを 0 にクリアする

ビット 1

PECT01	チャンネル n のパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの PEFmn ビットを 0 にクリアする

ビット 0

OVCT01	チャンネル n のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの OVFmn ビットを 0 にクリアする

UART0 チャンネル 1 の初期設定

- ・ シリアル・モード・レジスタ 01(SMR01)
UART0のチャンネル1を下記のように設定にします。
- ・ 動作クロックはCK00
- ・ 転送クロックはCK00の分周クロック(2分周)
- ・ RxD0端子の有効エッジ
- ・ 立ち下がりエッジをスタート・ビットとして検出
- ・ UARTモード
- ・ 割り込み要因は転送完了割り込み

略号 : SMR01

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS	CCS	0	0	0	0	0	0	STS	0	SIS	1	0	0	MD	MD	MD
01	01							01		01				012	011	010
0	0	x	x	x	x	x	x	1	x	0	x	x	x	0	1	0

ビット 15

CKS01	チャンネル n の動作クロック (f _{MCK}) の選択
0	SPSm レジスタで設定した動作クロック CKm0
1	SPSm レジスタで設定した動作クロック CKm1

ビット 14

CCS01	チャンネル n の転送クロック (f _{TCLK}) の選択
0	CKSmn ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCKp 端子からの入力クロック f _{SCK} (CSI モードのスレーブ転送)

ビット 8

STS01	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効(CSI, UART 送信, 簡易 I2C 時に選択)
1	RxDq 端子の有効エッジ(UART 受信時に選択)

ビット 6

SIS01	UART モードでのチャンネル n の受信データのレベル反転の制御
0	立ち下がりエッジをスタート・ビットとして検出します。 入力される通信データは、そのまま取り込まれます。
1	立ち上がりエッジをスタート・ビットとして検出します。 入力される通信データは、反転して取り込まれます。

ビット 2-1

MD012	MD011	チャンネル n の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット 0

MD010	チャンネル n の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み (転送データが SDRmn レジスタからシフト・レジスタに転送されたタイミングで発生)

UART0 チャンネル 1 のシリアル通信動作設定

- ・シリアル通信動作設定レジスタ 01(SCR01)
 UART0のチャンネル1を下記のように設定にします。
 動作モード：受信のみを行う
 クロックの位相：タイプ1
 データ転送順序：LSBファースト
 データ長：8ビット・データ長

略号：SCR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE	RXE	DAP	CKP	0	EOC	PTC	PTC	DIR	0	SLC	SLC	0	1	DLS	DLS
01	01	01	01		01	011	010	01		011	010			011	010
0	1	0	0	x	1	1	0	1	x	0	1	x	x	1	1

ビット 15 - 14

TXE01	RXE01	チャンネル n の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット 13 - 12

DAP01	CKP01	CSI モードでのデータとクロックの位相選択
0	0	タイプ 1
0	1	タイプ 2
1	0	タイプ 3
1	1	タイプ 4

ビット 10

EOC01	エラー割り込み信号(INTSREx (x = 0-3))のマスク制御
0	エラー割り込み INTSREx の発生を禁止する(INTSRx が発生する)
1	エラー割り込み INTSREx の発生を許可する(エラー発生時, INTSRx は発生しない)

ビット 9 - 8

PTC 011	PTC 010	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット 7

DIR01	CSI, UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット 5-4

SLC011	SLC010	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット(mn = 00, 02, 10, 12 のみ)
1	1	設定禁止

ビット 1-0

DLS011	DLS010	CSI, UART モードでのデータ長の設定
0	1	9 ビット・データ長(SDRmn レジスタのビット 0-8 に格納)(UART モード時のみ選択可)
1	0	7 ビット・データ長(SDRmn レジスタのビット 0-6 に格納)
1	1	8 ビット・データ長(SDRmn レジスタのビット 0-7 に格納)
その他		設定禁止

UART0 チャンネル 1 のボーレート設定

シリアル・データ・レジスタ 01(SDR01)

転送クロックを9600bpsに設定します。

(9600bps = $f_{MCK} \div 208 = 2\text{MHz} \div 208$)

略号 : SDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	0	0	1	1	1	X	X	X	X	X	X	X	X	X

ビット 15 - 9

SDR01[15:9]							動作クロック (f_{MCK}) の分周による転送クロック設定	
0	0	0	0	0	0	0	$f_{MCK}/2$	
0	0	0	0	0	0	1	$f_{MCK}/4$	
.	
.	
1	1	0	0	1	1	1	$f_{MCK}/208 (= f_{MCK}/\{(103+1)\times 2\})$	

UART0 シリアル・データ出力値設定

・シリアル出力レジスタ0 (SO0)

シリアル・データ出力値を1に設定します。

略号 : SO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	CKO 01	CKO 00	0	0	0	0	0	0	SO 01	SO 00
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1

ビット 0

SO0	チャンネル n のシリアル・データ出力
0	シリアル・データ出力値が“0”
1	シリアル・データ出力値が“1”

UART0 通信データの設定

- ・シリアル出力レベル・レジスタ0 (SOL0)
通信データは、そのまま出力に設定します。

略号 : SOL0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOL00
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

ビット 0

SOL00	UART モードでのチャンネル n の送信データのレベル反転の選択
0	通信データは、そのまま出力されます。
1	通信データは、反転して出力されます。

UART0 シリアル出力許可

- ・シリアル出力許可レジスタ0(SOE0)
シリアル通信動作を出力許可に設定します。

略号 : SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOE01	SOE00
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1

ビット 0

SOE00	チャンネル n のシリアル出力許可／停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

RxD0 端子初期設定

- ・ポート・モード・レジスタ(PM5)
PM55を入力モードに設定します。

略号 : PM5

7	6	5	4	3	2	1	0
PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50
x	x	1	x	x	x	x	x

ビット 5

PM55	Pmn 端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

TxD0 端子初期設定

- ・ポート・レジスタ(P5)
P54をHigh出力に設定します。
- ・ポート・モード・レジスタ(PM5)
PM54を出力モードに設定します。

略号 : P5

7	6	5	4	3	2	1	0
P57	P56	P55	P54	P53	P52	P51	P50
x	x	x	1	x	x	x	x

ビット 4

P54	出力データの制御(出力モード時)	入力データの読み出し(入力モード時)
0	0 を出力	ロウ・レベルを入力
1	1 を出力	ハイ・レベルを入力

略号 : PM5

7	6	5	4	3	2	1	0
PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50
x	x	x	0	x	x	x	x

ビット 4

PM54	Pmn 端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

5.8.9 メイン処理

図 5.16 に メイン処理(1/2)のフローチャートを示します。

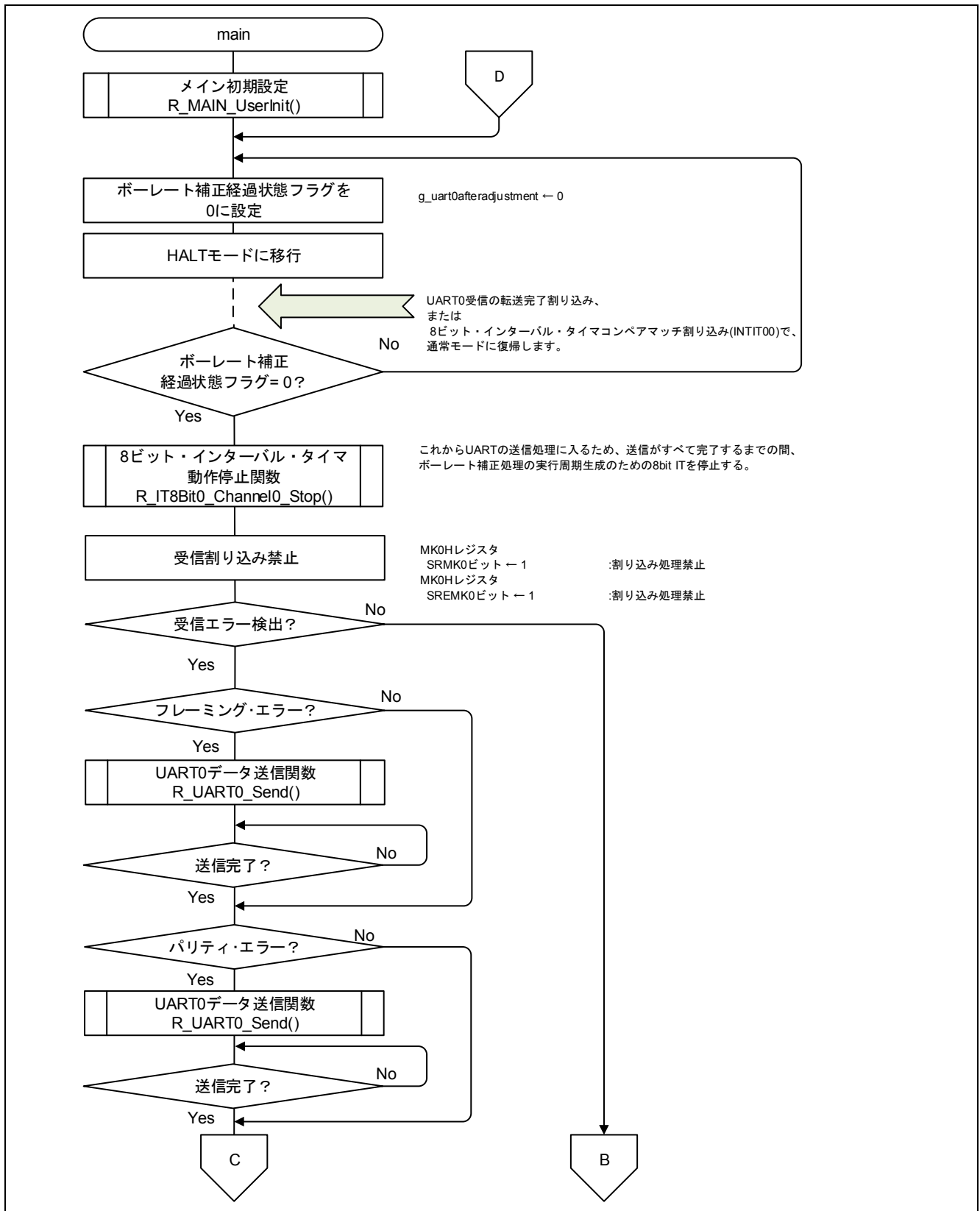


図 5.16 メイン処理(1/2)

図 5.17 に メイン処理(2/2)のフローチャートを示します。

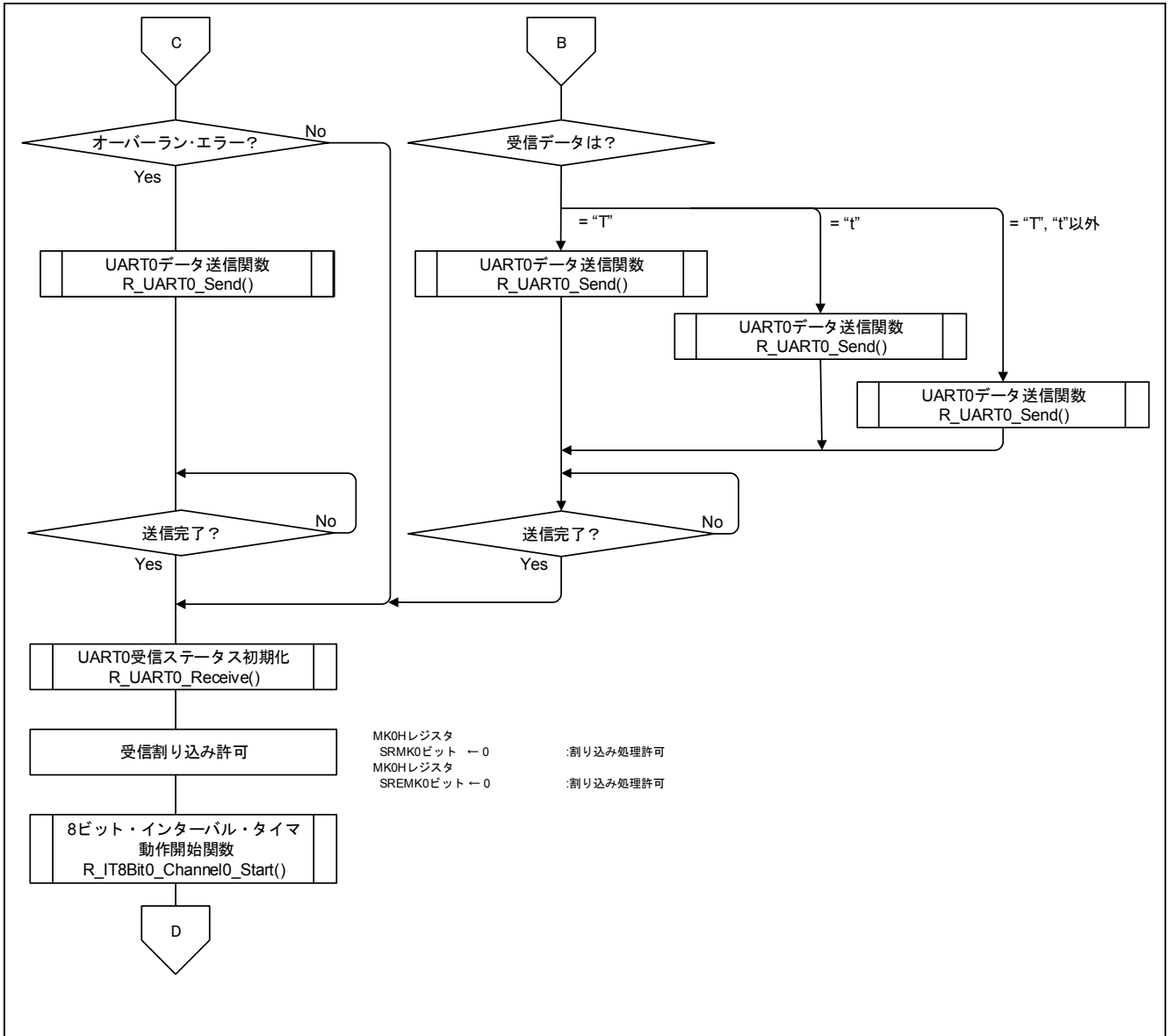


図 5.17 メイン処理(2/2)

5.8.10 メイン初期設定

図 5.18 にメイン初期設定のフローチャートを示します。

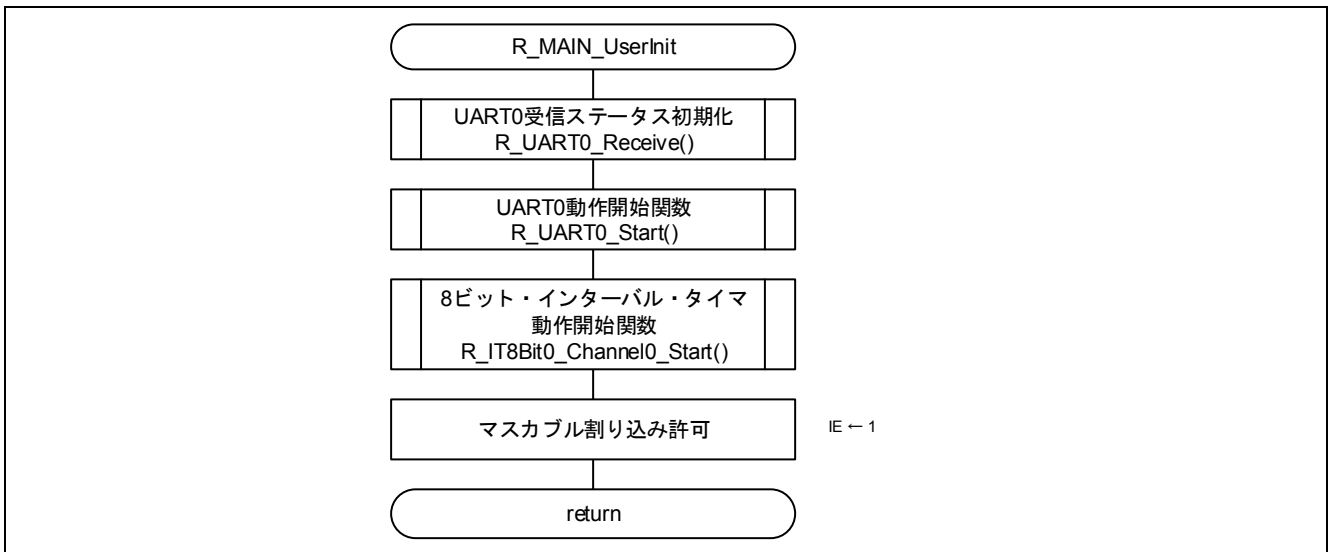


図 5.18 メイン初期設定

5.8.11 UART0 受信ステータス初期化

図 5.19 に UART0 受信ステータス初期化のフローチャートを示します。

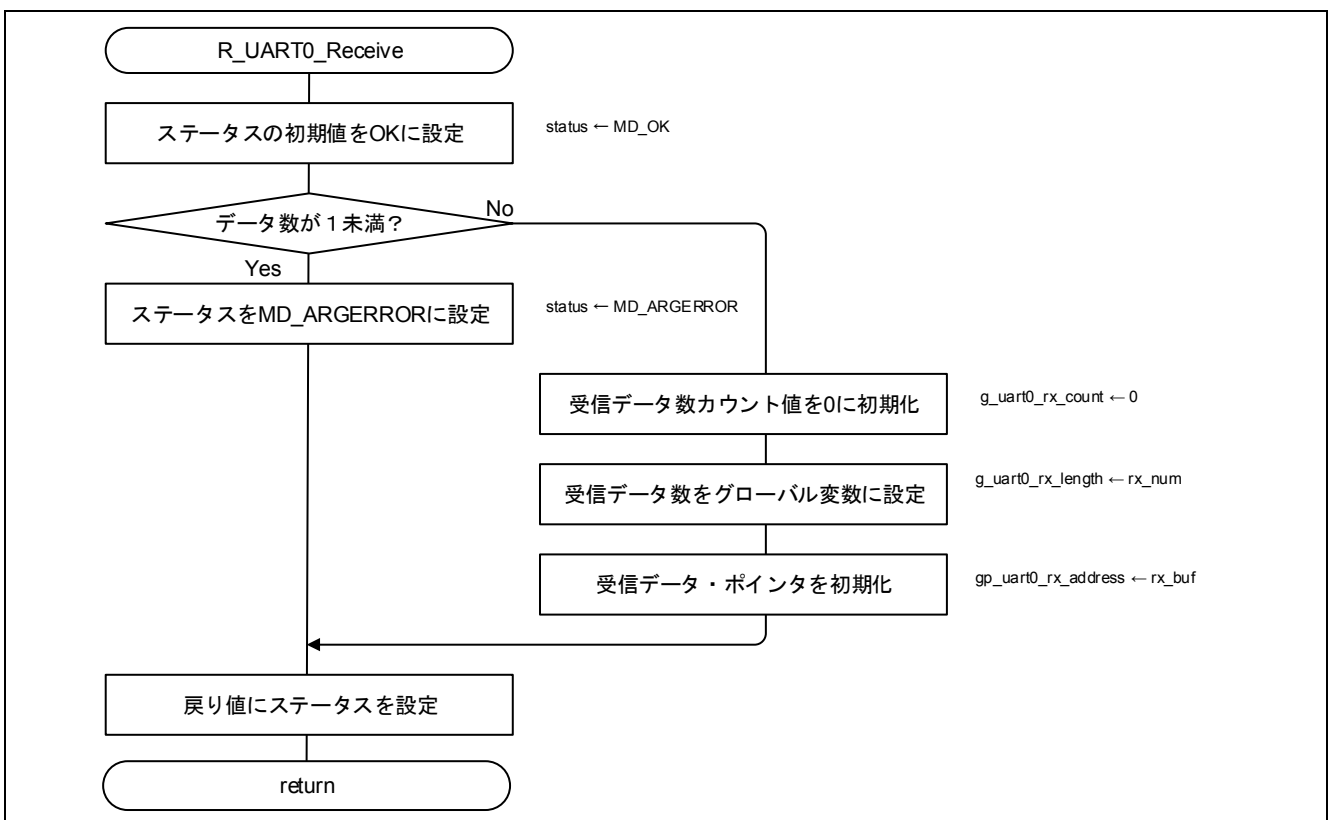


図 5.19 UART0 受信ステータス初期化

5.8.12 UART0 動作開始関数

図 5.20 に UART0 動作開始関数のフローチャートを示します。

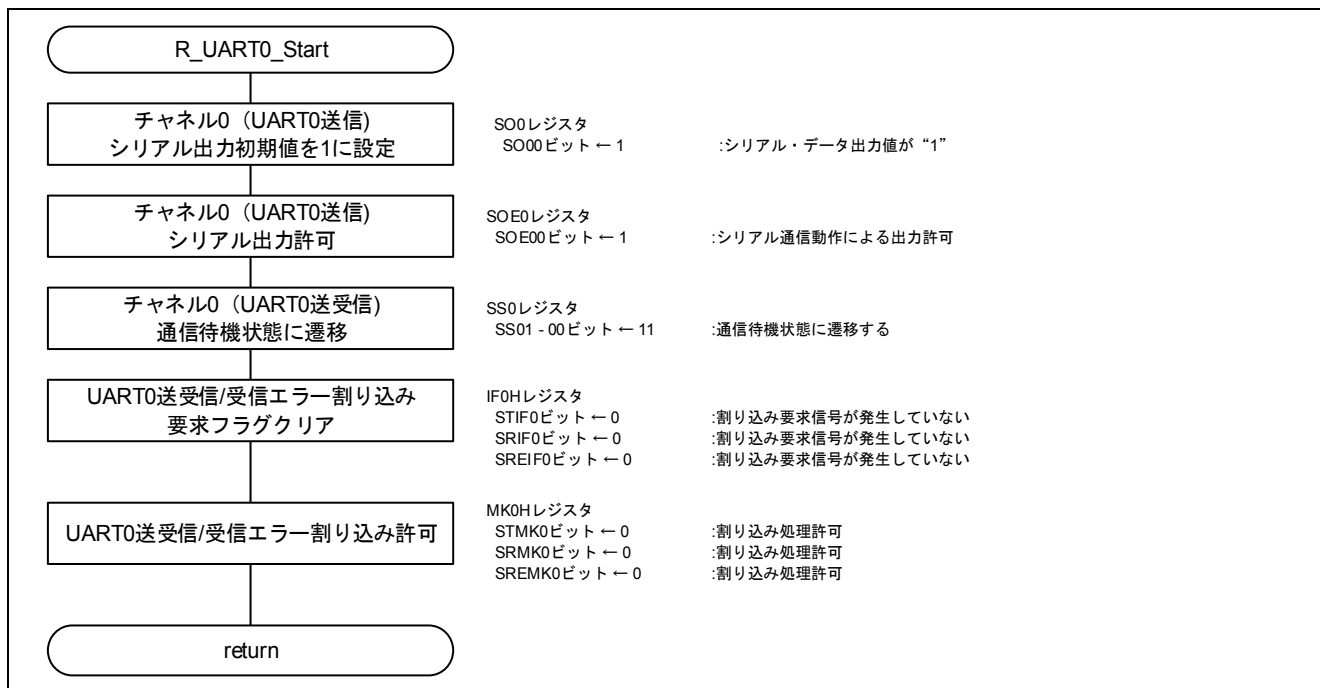


図 5.20 UART0 動作開始関数

UART0 シリアル・データ出力値設定

- ・シリアル出力レジスタ0 (SO0)
- シリアル・データ出力値を1に設定します。

略号 : SO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	CKO 01	CKO 00	0	0	0	0	0	0	SO 01	SO 00
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1

ビット0

SO0	チャンネル n のシリアル・データ出力
0	シリアル・データ出力値が“0”
1	シリアル・データ出力値が“1”

UART0 シリアル出力許可

- ・シリアル出力許可レジスタ0(SOE0)
シリアル通信動作を出力許可に設定します。

略号 : SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOE01	SOE00
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1

ビット 0

SOE00	チャンネル n のシリアル出力許可 / 停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

UART0 の通信待機状態に遷移

- ・シリアル・チャンネル開始レジスタ 0 (SS0)
通信待機状態に設定します。

略号 : SS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SS0	SS0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	1

ビット 1

SS0	チャンネル n の動作開始トリガ
1	
0	トリガ動作しない
1	SEmn ビットに 1 をセットし、通信待機状態に遷移する

ビット 0

SS0	チャンネル n の動作開始トリガ
0	
0	トリガ動作しない
1	SEmn ビットに 1 をセットし、通信待機状態に遷移する

UART0 の送受信/受信エラー割り込み許可

- ・割り込み要求フラグ・レジスタ(IF0H)
UART0割り込み要求フラグをすべてクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK0H)
UART0の割り込みをすべて許可に設定します。

略号 : IF0H

7	6	5	4	3	2	1	0
RTITIF	TMIF00	SREIF0	0	0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	PIF6
x	x	0	x	x	0	0	x

ビット 5

SREIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 2

SRIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 1

STIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK0H

7	6	5	4	3	2	1	0
RTITMK	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
x	x	0	x	x	0	0	x

ビット 5

SREMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 2

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 1

STMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

5.8.13 8ビット・インターバル・タイマ動作開始関数

図 5.21 に 8 ビット・インターバル・タイマ動作開始関数のフローチャートを示します。

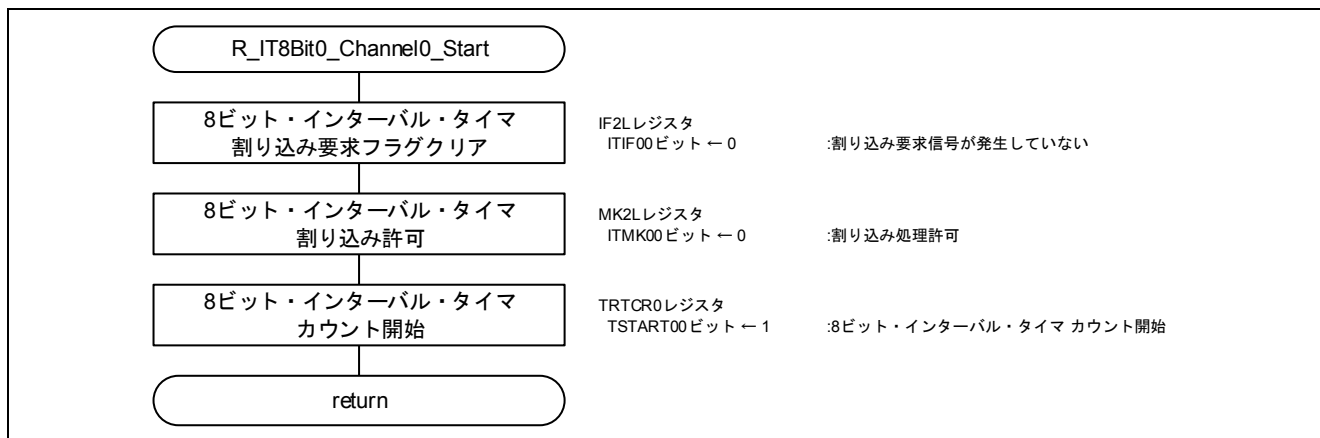


図 5.21 8ビット・インターバル・タイマ動作開始関数

8ビット・インターバル・タイマの割り込み許可

- ・割り込み要求フラグ・レジスタ(IF2L)
8ビット・インターバル・タイマ割り込み要求フラグをクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK2L)
8ビット・インターバル・タイマの割り込みを許可に設定します。

略号：IF2L

	7	6	5	4	3	2	1	0
FLIF		0	0	0	ITIF11	ITIF10	ITIF01	ITIF00
	x	x	x	x	x	x	x	0

ビット 0

ITIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK2L

	7	6	5	4	3	2	1	0
FLMK		0	0	0	ITMK11	ITMK10	ITMK01	ITMK00
	x	x	x	x	x	x	x	0

ビット 0

ITMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

8 ビット・インターバル・タイマのカウンタ開始

- ・8ビット・インターバル・タイマ制御レジスタ0 (TRTCR0)
- 8ビット・インターバル・タイマカウンタ開始に設定します。

略号 : TRTCR0

	7	6	5	4	3	2	1	0
TCSMD0	0	0	TCLKEN0	0	TSTART01	0	TSTART00	
	x	x	x	x	x	x	x	1

ビット 0

TSTART00	8 ビット・インターバル・タイマ 0 カウンタ開始
0	カウンタ停止
1	カウンタ開始

5.8.14 8ビット・インターバル・タイマ動作停止関数

図 5.22 に 8 ビット・インターバル・タイマ動作停止関数のフローチャートを示します。

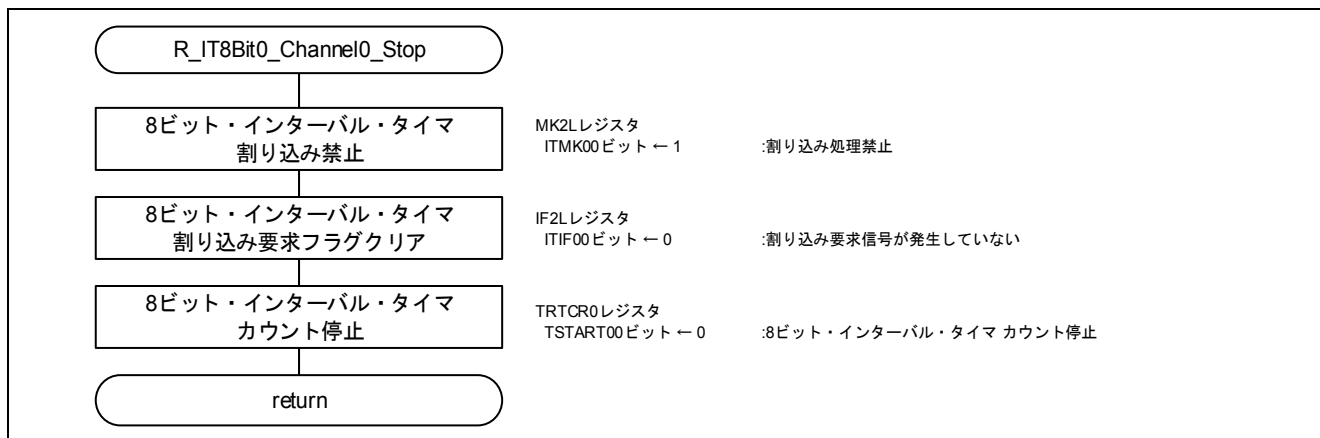


図 5.22 8 ビット・インターバル・タイマ動作停止関数

8 ビット・インターバル・タイマの割り

- ・ 割り込み要求フラグ・レジスタ(MK2L)
8ビット・インターバル・タイマの割り込みを禁止に設定します。
- ・ 割り込み要求フラグ・レジスタ(IF2L)
8ビット・インターバル・タイマ割り込み要求フラグをクリアに設

略号 : MK2L

	7	6	5	4	3	2	1	0
FLMK	0	0	0	0	ITMK11	ITMK10	ITMK01	ITMK00
	x	x	x	x	x	x	x	1

ビット 0

ITMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF2L

	7	6	5	4	3	2	1	0
FLIF	0	0	0	0	ITIF11	ITIF10	ITIF01	ITIF00
	x	x	x	x	x	x	x	0

ビット 0

ITIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

8 ビット・インターバル・タイマのカウンタ停止

- ・8ビット・インターバル・タイマ制御レジスタ0 (TRTCR0)
- 8ビット・インターバル・タイマカウンタ停止に設定します。

略号 : TRTCR0

	7	6	5	4	3	2	1	0
TCSMD0	0	0	TCLKEN0	0	TSTART01	0	TSTART00	
	x	x	x	x	x	x	x	0

ビット 0

TSTART00	8 ビット・インターバル・タイマ 0 カウンタ開始
0	カウンタ停止
1	カウンタ開始

5.8.15 UART0 データ送信関数

図 5.23 に UART0 データ送信関数のフローチャートを示します。

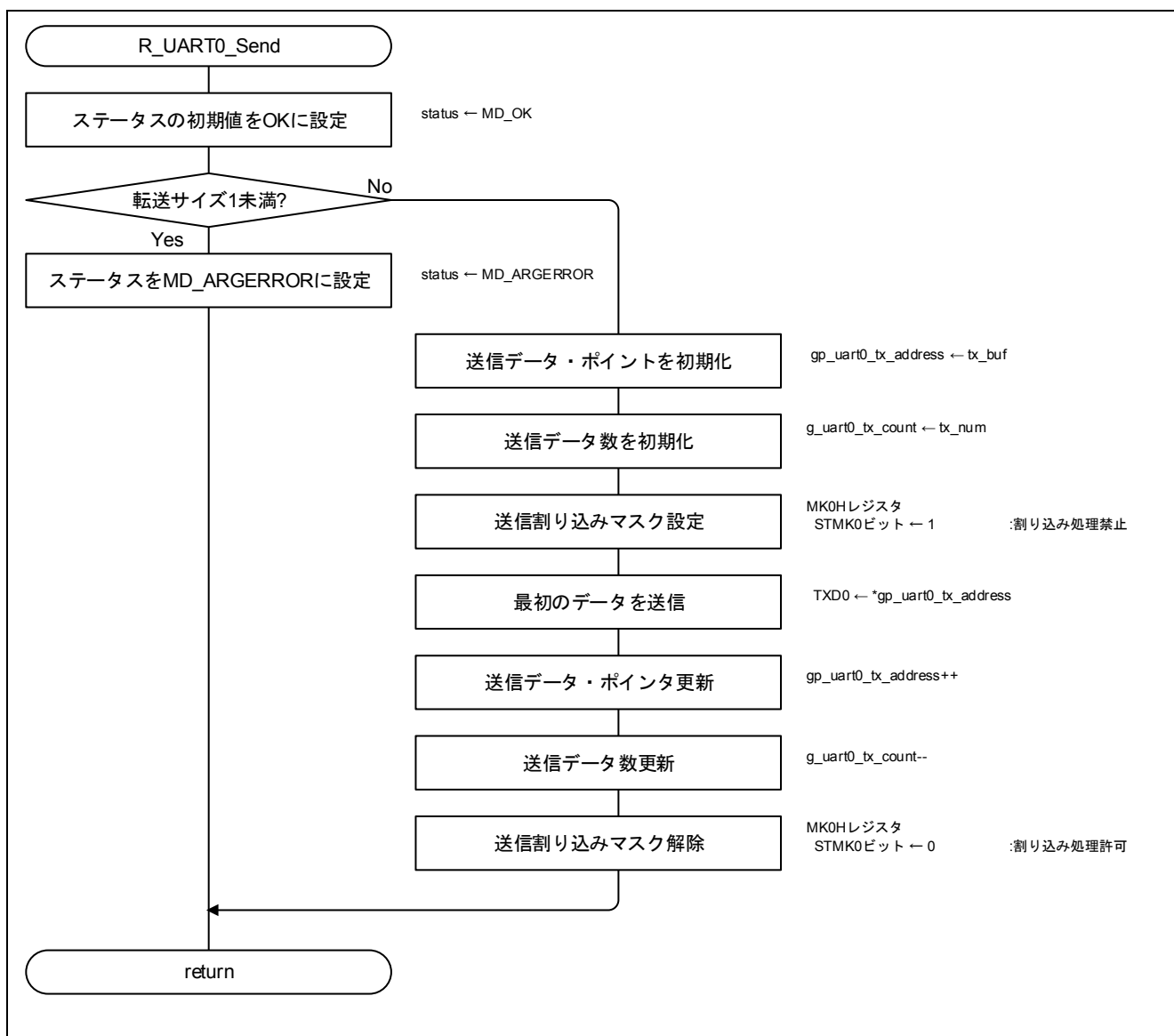


図 5.23 UART0 データ送信関数

5.8.16 8ビット・インターバル・タイマ割り込み関数

図 5.24 に 8 ビット・インターバル・タイマ割り込み関数のフローチャートを示します。

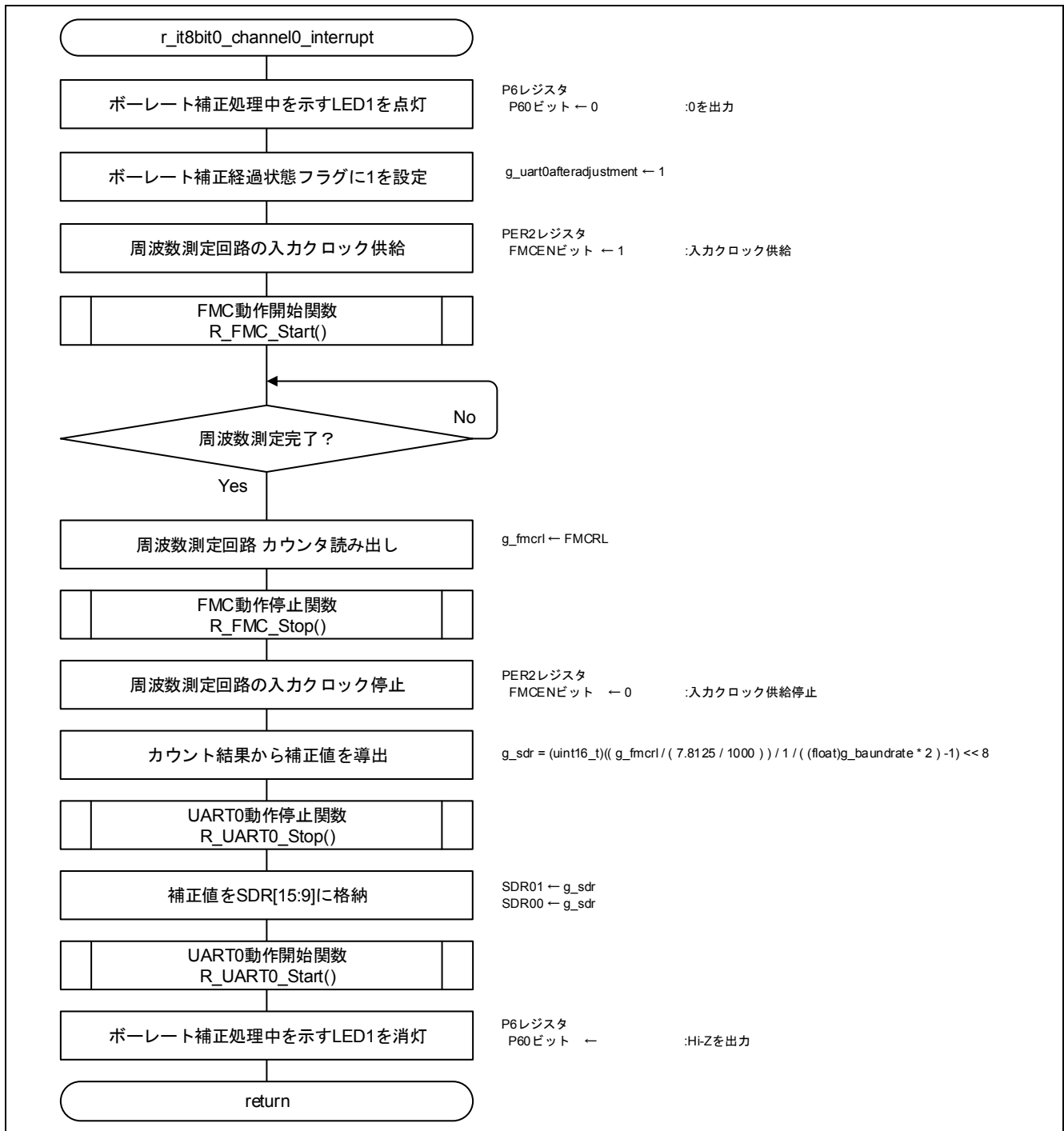


図 5.24 8ビット・インターバル・タイマ割り込み関数

周波数測定回路にクロック供給設定

- ・周辺イネーブル・レジスタ 2 (PER2)

周波数測定中は、周波数測定回路の入カクロックを供給に設定します。

周波数測定完了後は、周波数測定回路の入カクロックを供給停止に設定します。

略号 : PER2

7	6	5	4	3	2	1	0
TMKAEN	FMCEN	DOCEN	0	0	0	0	0
x	0	x	x	x	x	x	x

ビット 6

FMCEN	周波数測定回路の入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給

ポートの設定

- ・ポート・レジスタ (P6)

ボーレートの補正中は、P60をLowに設定します。

ボーレートの補正完了後は、P60をHi-Zに設定します。

略号 : P6

7	6	5	4	3	2	1	0
0	0	0	0	P63	P62	P61	P60
x	x	x	x	x	x	x	1

ビット 4

P60	出力データの制御(出力モード時)	入力データの読み出し(入力モード時)
0	0 を出力	ロウ・レベルを入力
1	1 を出力	ハイ・レベルを入力

5.8.17 UART0 動作停止関数

図 5.25 に UART0 動作停止関数のフローチャートを示します。

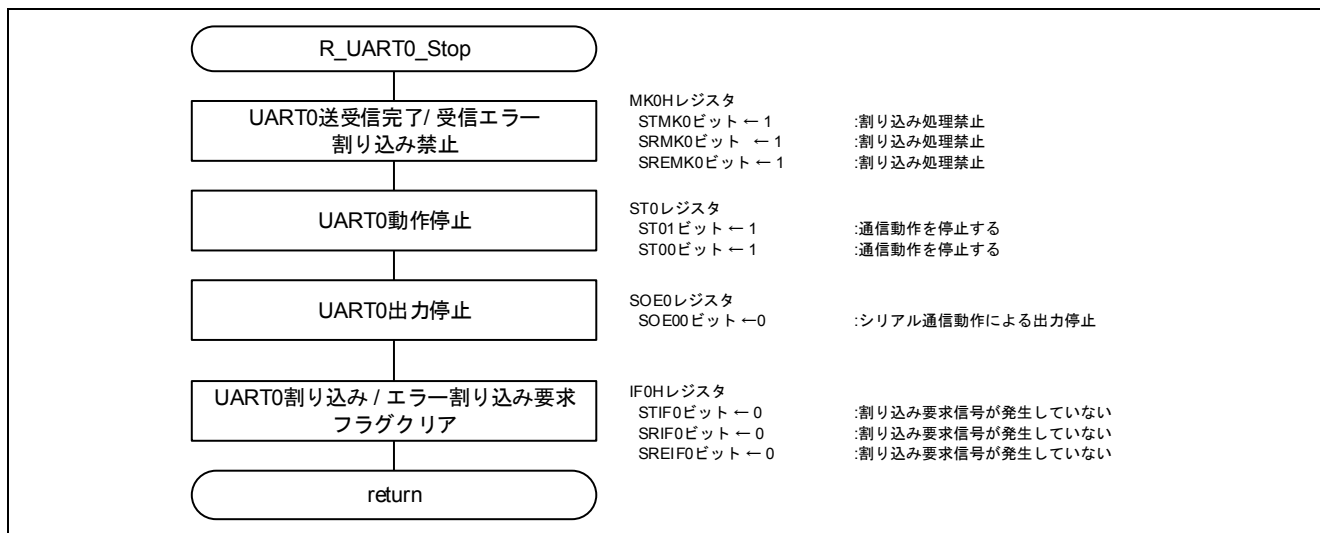


図 5.25 UART0 動作停止関数

UART0 の割り込み禁止

- ・ 割り込み要求フラグ・レジスタ(MK0H)
UART0の割り込みを禁止に設定します。

略号 : MK0H

7	6	5	4	3	2	1	0
RTITMK	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
x	x	1	x	x	1	1	x

ビット 5

SREMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 2

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット 1

STMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

UART0 のリセット解除

- ・シリアル・チャンネル停止レジスタ 0 (ST0)
通信動作を停止に設定します。

略号 : ST0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	ST0 1	ST0 0
x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	1

ビット 1

ST0 1	チャンネル n の動作開始トリガ
0	トリガ動作しない
1	SEmn ビットを 0 にクリアし、通信動作を停止する。

ビット 0

ST0 0	チャンネル n の動作開始トリガ
0	トリガ動作しない
1	SEmn ビットを 0 にクリアし、通信動作を停止する。

UART0 出力停止

- ・シリアル出力許可レジスタ0(SOE0)
シリアル通信動作を出力停止に設定します。

略号 : SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOE01	SOE00
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	0

ビット 0

SOE00	チャンネル n のシリアル出力許可／停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

UART0 の割り込み 要求フラグクリア

- ・割り込み要求フラグ・レジスタ(IF0H)
- UART0割り込み要求フラグをすべてクリア

略号 : IF0H

7	6	5	4	3	2	1	0
RTITIF	TMIF00	SREIF0	0	0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	PIF6
x	x	0	x	x	0	0	x

ビット 5

SREIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 2

SRIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット 1

STIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

5.8.18 周波数測定回路動作開始関数

図 5.26 に周波数測定回路動作開始関数のフローチャートを示します。

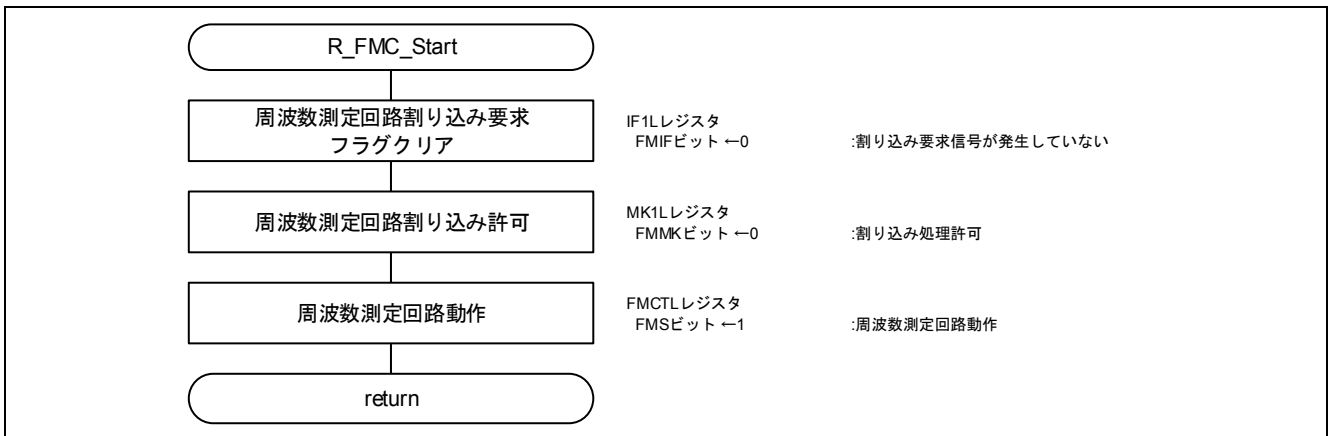


図 5.26 周波数測定回路動作開始関数

周波数測定回路の割り込み許可

- ・割り込み要求フラグ・レジスタ(IF1L)
周波数測定回路割り込み要求フラグをクリア
- ・割り込み要求フラグ・レジスタ(MK1L)
周波数測定回路の割り込みを許可

略号：IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	x	x	x	x	x	0

ビット 0

FMIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	x	x	x	x	x	0

ビット 0

FMMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

周波数測定回路動作

- ・周波数測定コントロール・レジスタ (FMCTL)
周波数測定回路動作に設定します。

略号 : FMCTL

	7	6	5	4	3	2	1	0
FMS	0	0	0	0	0	FMDIV2	FMDIV1	FMDIV0
1	x	x	x	x	x	x	x	x

ビット7

FMS	周波数測定回路動作許可
0	周波数測定回路停止
1	周波数測定回路動作

5.8.19 周波数測定回路動作停止関数

図 5.27 に周波数測定回路動作停止関数のフローチャートを示します。

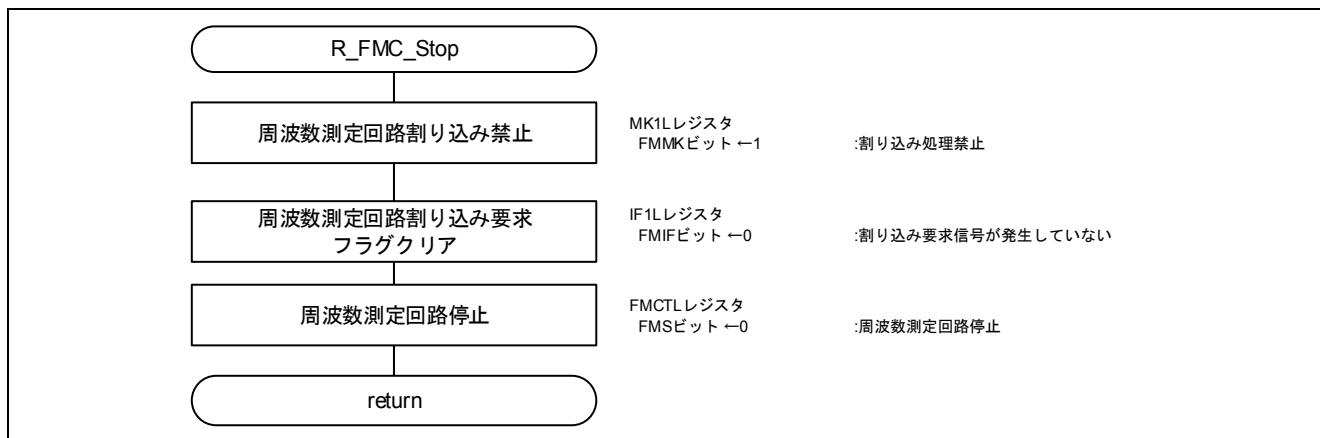


図 5.27 周波数測定回路動作停止関数

周波数測定回路の割り込み禁止

- ・割り込み要求フラグ・レジスタ(MK1L)
周波数測定回路の割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF1L)
周波数測定回路割り込み要求フラグをクリアに設定します。

略号 : MK1L

7	6	5	4	3	2	1	0
0	0	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	FMMK
x	x	x	x	x	x	x	1

ビット 0

FMMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号 : IF1L

7	6	5	4	3	2	1	0
0	0	TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	FMIF
x	x	x	x	x	x	x	0

ビット 0

FMIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

周波数測定回路の停止

- ・周波数測定コントロール・レジスタ (FMCTL)
周波数測定回路停止に設定します。

略号 : FMCTL

	7	6	5	4	3	2	1	0
FMS	0	0	0	0	0	FMDIV2	FMDIV1	FMDIV0
0	x	x	x	x	x	x	x	x

ビット7

FMS	周波数測定回路動作許可
0	周波数測定回路停止
1	周波数測定回路動作

5.8.20 UART0 受信完了割り込み処理

図 5.28 に UART0 受信完了割り込み処理のフローチャートを示します。

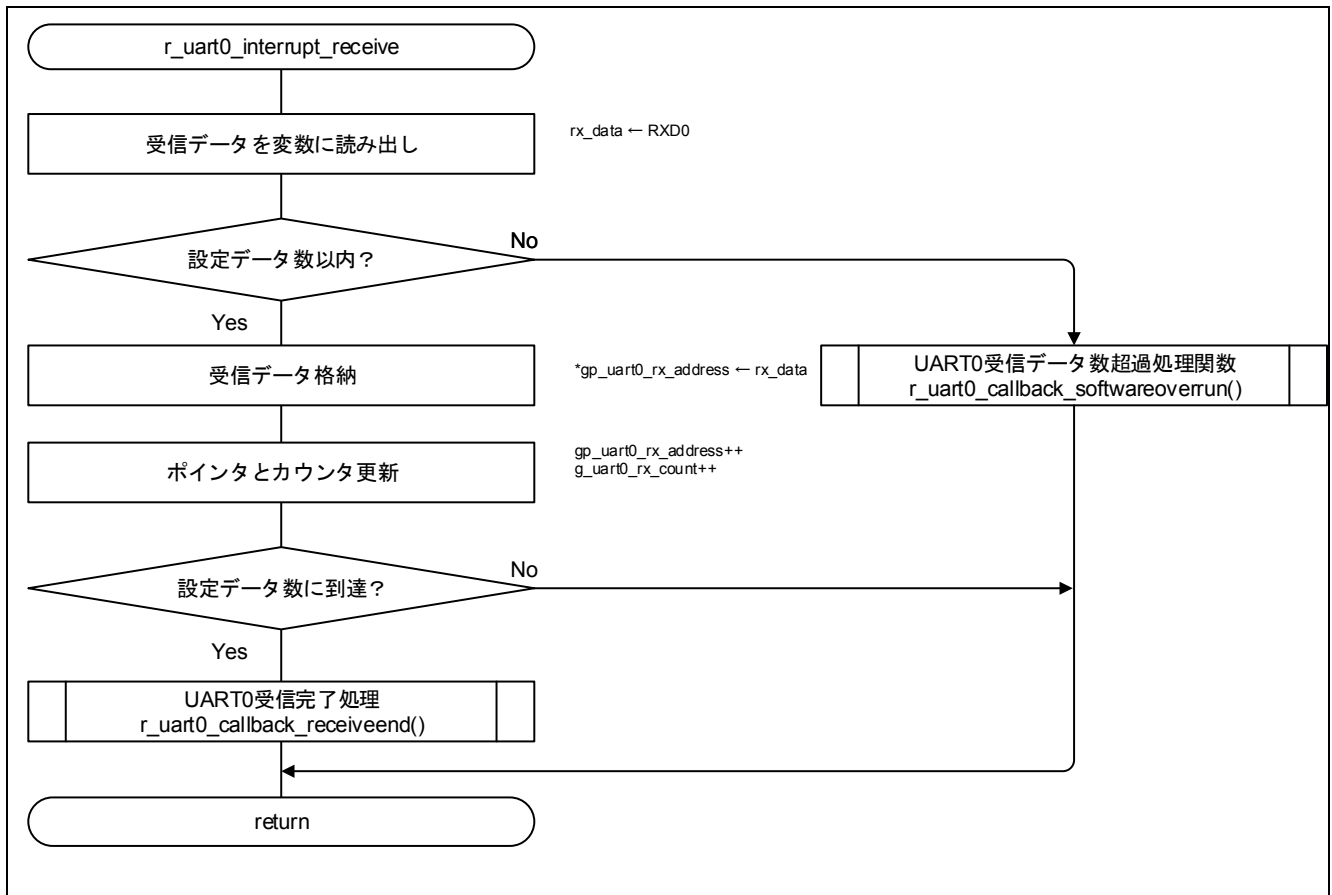


図 5.28 UART0 受信完了割り込み処理

5.8.21 UART0 受信データ数超過処理関数

図 5.29 に UART0 受信データ数超過処理関数のフローチャートを示します。

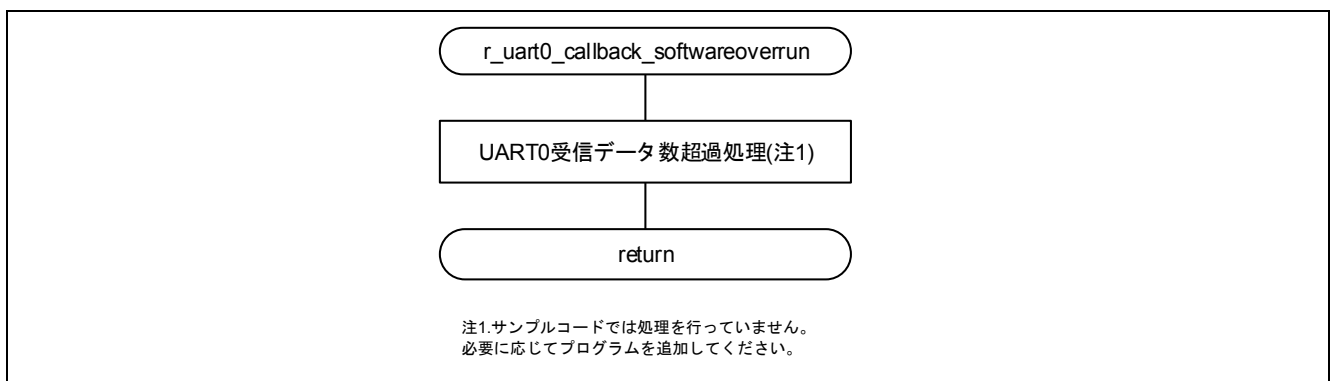


図 5.29 UART0 受信データ数超過処理関数

5.8.22 UART0 受信完了処理

図 5.30 に UART0 受信完了処理のフローチャートを示します。

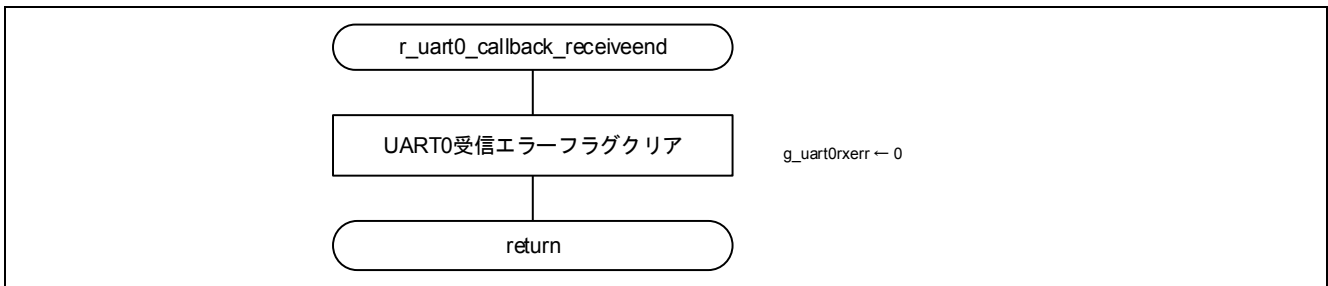


図 5.30 UART0 受信完了処理

5.8.23 UART0 エラー割り込み関数

図 5.31 に UART0 エラー割り込み関数のフローチャートを示します。

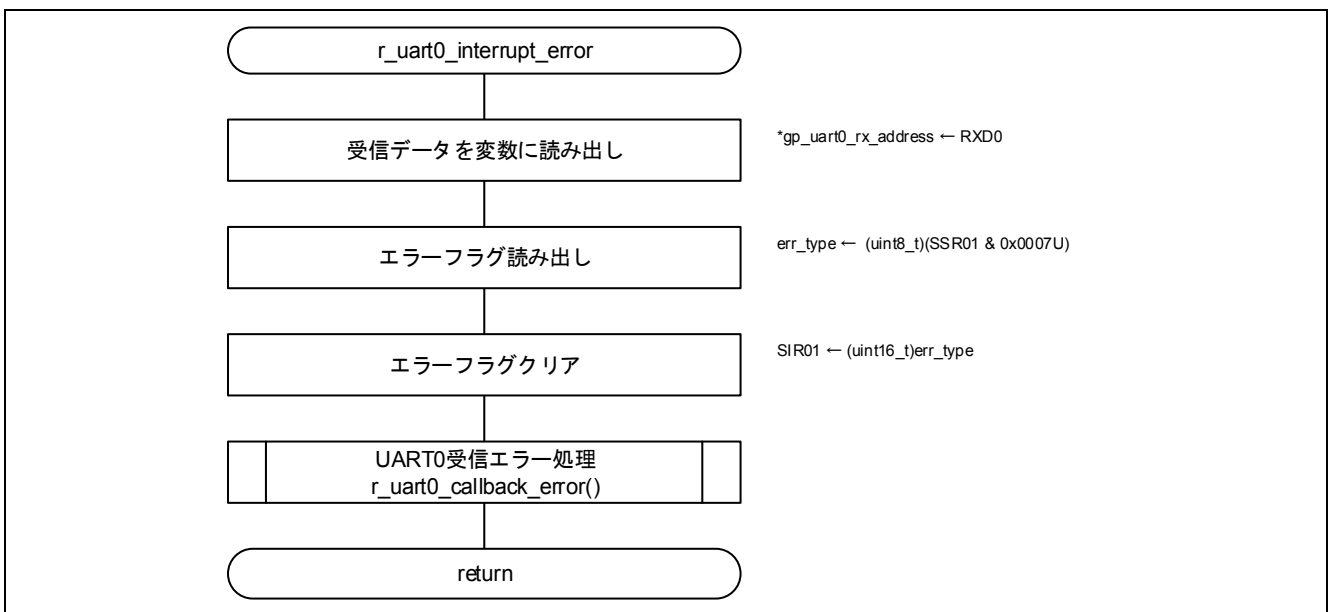


図 5.31 UART0 エラー割り込み関数

5.8.24 UART0 受信エラー処理

図 5.32 に UART0 受信エラー処理のフローチャートを示します。

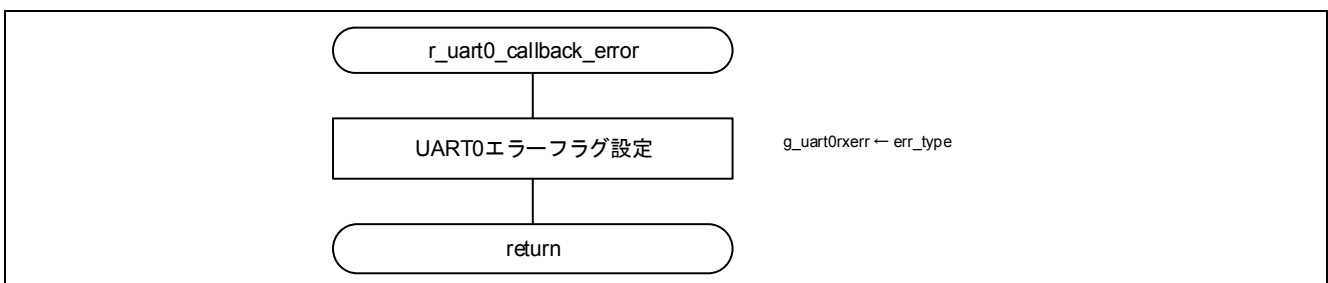


図 5.32 UART0 受信エラー処理

5.8.25 UART0 送信完了割り込み関数

図 5.33 に UART0 送信完了割り込み関数のフローチャートを示します。

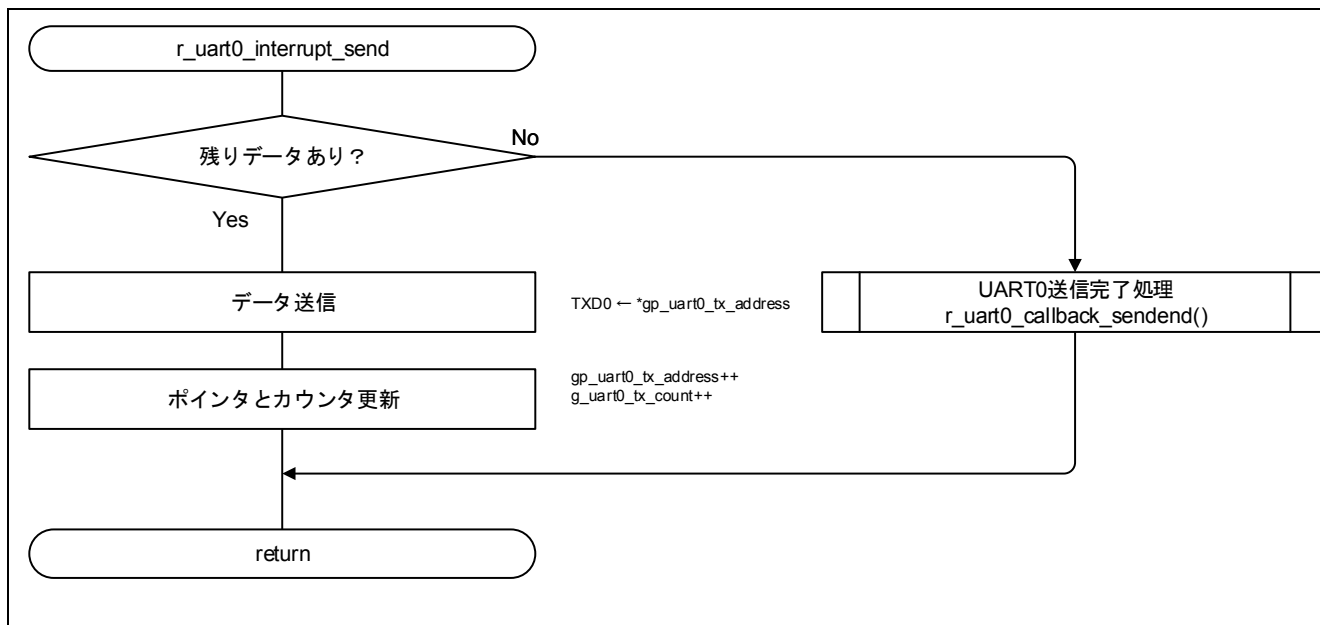


図 5.33 UART0 送信完了割り込み関数

5.8.26 UART0 送信完了処理

図 5.34 に UART0 送信完了処理のフローチャートを示します。

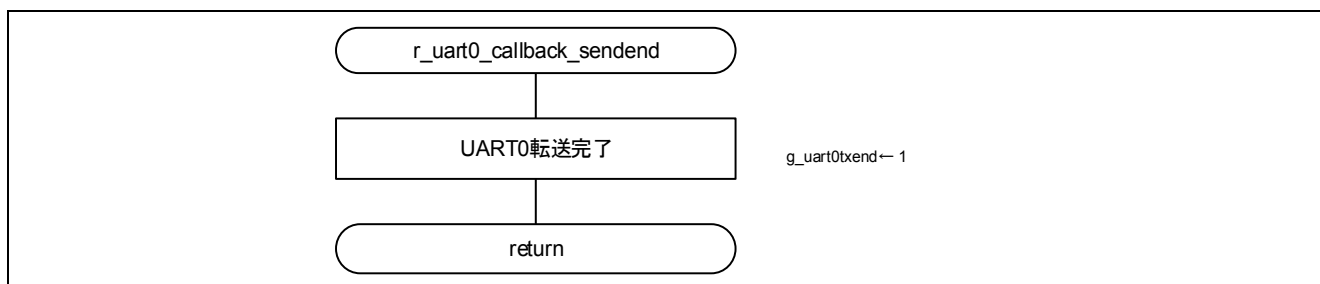


図 5.34 UART0 送信完了処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/I1D ユーザーズマニュアル ハードウェア編 (R01UH0474JJ)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015JJ)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.7.1	－	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事情報に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>