

백서

소형 위성 "뉴 스페이스"

응용분야에서의 GaN 의 활용

키란 버나드(Kiran Bernard), Applications Engineer, Industrial Analog & Power Group, Renesas Electronics Corp.

2019 년 4 월

초록

"뉴 스페이스(New Space)"는 저궤도(LEO) 임무에서 비용 측면에서 보다 효율적인 접근 방식을 취한다. 과거 위성의 유효 탑재량(Payload)은 단일 시스템의 블록을 중복적으로 만들어 신뢰성을 향상시켜 시스템이 10~20 년 동안 지속될 수 있도록 하였다. 뉴 스페이스 방식은 하나의 위성에 장애가 발생하여도 다수의 다른 위성들이 기능을 대체하여 시스템 단계에서 중복성을 확보하는 것이다. 저궤도 위성의 예상 수명은 약 3~5 년으로, 정지궤도(Geostationary Orbit, GEO)의 10~20 년보다 현저히 낮다. 기존의 우주 응용분야는 상업용 전자 산업에 비해 기술력이 수 세대 뒤쳐져 있었지만 뉴 스페이스에서는 제조업체들이 이전에 없었던 새로운 기술을 채택할 수 있게 되었다. 질화갈륨(Gallium Nitride)은 이와 같은 기술 중 하나로, 드라이버의 부재로 인해 우주 전력 전자 시장으로의 도입이 지체되었었다. 하지만 향상 모드(Enhancement Mode)의 질화갈륨(GaN) FET 와 내방사선 PWM 컨트롤러, GaN FET 드라이버가 도입됨에 따라 전력 관리 응용분야에서 GaN 을 구현할 수 있게 되었다. GaN FET 의 동급 최고의 게이트 충전 성능과 더 높은 스위칭 주파수 기능 덕분에 보드 공간을 절감하고 실질적인 전력 효율 향상이 가능해졌다. 여기서는 GaN FET 의 성능과 GaN FET 드라이버 솔루션에 대하여 자세히 살펴보고자 한다.

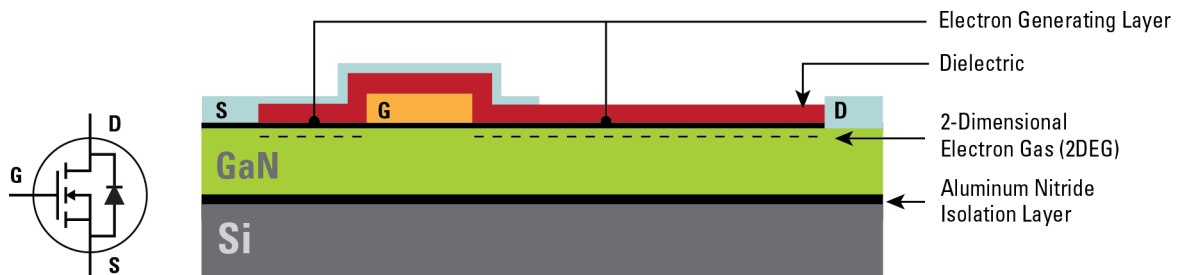


소형 위성 전력 공급에 적합한 GaN FET

GaN FET 는 위성의 전원 공급 장치로 사용할 경우 여러 장점을 가진다. 여기서는 물리적인 특성(고유의 내방사선성과 다이(die)의 작은 크기)과 전기적 특성(기생성분이 없는 p-n 다이오드, 빠른 스위칭), 전원 시스템의 장점 (효율성 증가 및 전체 크기의 축소)에 대해 살펴보기로 한다.

실리콘 MOSFET 와는 달리 GaN FET 는 게이트 산화물 층(gate oxide layer)을 가지고 있지 않아 감마선 방사가 게이트 산화물 층에서 트랩(구멍)을 형성하지 않는다. GaN FET 는 또한 단일성 효과(SEE) 테스트에서도 우수한 성능을 보여준다. [1]

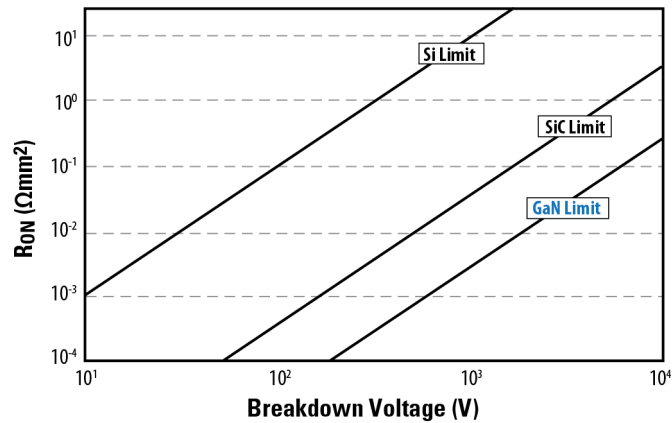
그림 1 은 GaN FET 의 구조로 출발점은 표준 실리콘 웨이퍼다. 그림 1 에서 볼 수 있는 것과 같이 GaN 과 기타 재료가 위에 추가된다. 이 GaN FET 는 부가적인 디바이스(lateral device)로 전류의 흐름은 GaN 2 차원 전자 가스를 통해 수평으로 이동한다. (도식에서 "-"로 표시됨.)



GaN	질화갈륨(GaN)
Si	규소(Si)
Electron Generating Layer	전자 생성층
Dielectric	유전체
2-Dimensional Electron Gas(2DEG)	2 차원 전자층(2DEG)
Aluminum Nitride Isolation Layer	알루미늄 질화물 격리층

그림 1 – EPC 의 GaN 파워 트랜지스터 구조

질화갈륨은 밴드 갭(bandgap)이 넓은 소재다. 이론적으로 실리콘과 비교했을 때 드레인과 소스 사이의 분리가 10 배 더 작을 수 있다. 동일한 RDSON 의 경우, 길이가 상당히 짧기 때문에 채널의 너비가 훨씬 더 좁아 질 수 있다. 실리콘 MOSFET 은 이론적인 한계치에 매우 근접한 반면 GaN FET 는 개선의 여지가 있다. 또한 위성 응용분야에서는 표준 생산 MOSFET 를 우주 등급의 MOSFET 으로 변환하면 성능이 저하되는데 비해 GaN FE 는 스페이스 어플리케이션의 요구사항을 고유한 특성으로 만족시킬 수 있다.



RoN (Ω mm²)	RoN (Ω mm²)
Breakdown Voltage(V)	항복전압(V)
Si Limit	Si 한계치
SiC Limit	SiC 한계치
GaN Limit	GaN 한계치

그림 2 - 저항 대비 항복전압

실리콘 FET 대비 Die size 가 더 작은 GaN FET 의 다이 크기가 작을수록 스위칭 전력 애플리케이션의 성능이 향상되고 출력 커패시턴스와 레이아웃 인덕턴스와 같은 기생성분이 감소된다. 이것으로 스위칭 손실을 줄이고 같은 손실의 조건에서는 더 높은 스위칭 주파수로 동작할 수 있다.

GaN FET 에는 기생 p-n 다이오드가 없기 때문에 역회복 시간(reverse recovery)가 없다는 점에서 편리하다. 역회복은 다이오드 충전을 복구하는 데 소요되는 데드 타임(dead time)을 길게 하고 다이오드가 전도되는 시간과 온도, 전류 등 여러 요인의 함수로 작용한다. 여기서 우리는 이러한 질문을 해볼 수 있다. GaN FET 에 이러한 요소가 없다면, 게이트가 "off"(Vgs = 0V) 상태일 때 역방향(소스에서 드레인으로)으로 전도되는가? 이 질문에 대한 답변은 "그렇다"이다. GaN FET 는 순방향(기생 요소가 아닌)에서와 동일한 채널을 사용하여 역방향으로 전도한다. 이때 전압 강하는 다이오드의 강하보다 더 크다. 하지만 데드 타임이 매우 짧아 전체 손실을 최소화 할 수 있다. 역회복 시간이 없기 때문에 데드 타임은 5 ~ 15 ns 가 된다. 또한 원할 경우, 병렬 쇼트키(Schottky) 다이오드를 GaN FET (일반적으로 소형 다이오드) 주변에 사용할 수 있다.

전원 공급 애플리케이션 스위칭

GaN FET 는 설계자가 전원 공급 장치의 설계를 최적화할 수 있도록 도와주며 크기, 무게, 효율, EMI 등의 측면에 있어서 장점이 있다. 또한 잠재적으로 전압이 낮고 루프 대역폭이 높다.

크기와 무게: 빠른 스위칭과 낮은 기생성분은 각 스위칭 주기에 대한 손실을 감소시켜 준다. 전원 공급 장치 설계자는 주파수나 효율성 향상, 또는 이 두 가지 요소의 균형을 유지(높은 주파수와 효율성)하는 방법으로 장점을 활용할 수 있다. GaN FET 는 동급 MOSFET 보다 크기가 작아 특히 위성 응용분야의 전체 전원 공급 장치에 있어서는 크기와 무게에 큰 장점이 있다. 효율성 향상은 방열판의 크기·무게와 전력 소모의 감소로 이어진다. 주파수가 증가하면 인덕터 및 커패시터가 더 작아지고 인덕터의 경우 인덕턴스가 감소하면 구리 손실이 줄어들 수 있다.

대역폭: 스위치 주파수를 효율적으로 높일 수 있기 때문에 원할 경우 피드백 루프의 속도를 향상시킬 수 있다. 과도 응답이 빠르면 전원 공급 장치가 부하 변화에 더 빠르게 반응하여 응답의 효율을 출력 캐패시터에 전달하는데 많은 에너지가 필요 없기 때문에 출력 캐패시터의 사이즈를 줄일 수 있다.

EMI: 주파수와 스위칭 속도가 증가하면 EMI 가 증가할 것 같지만 GaN 은 이 부분에서 장점을 가질 수 있다. 감소된 기생성분은 각 스위칭 주기에서 이러한 기생 요소에 저장되고 방출되는 에너지가 적다는 것을 의미한다. 크기가 작기 때문에 보드의 레이아웃을 개선시켜 루프 인덕턴스를 줄일 수 있다. 아래 그림은 전원 공급 장치 하프 브리지(half-bridge) 평가 보드[3]의 스위칭 파형의 예시로 이 벅 컨버터(buck converter)는 빠른 상승 및 하강 시간을 가지고 있지만 레이아웃의 최적화로 인해 전압 오버슈트(overshoot)가 낮다.

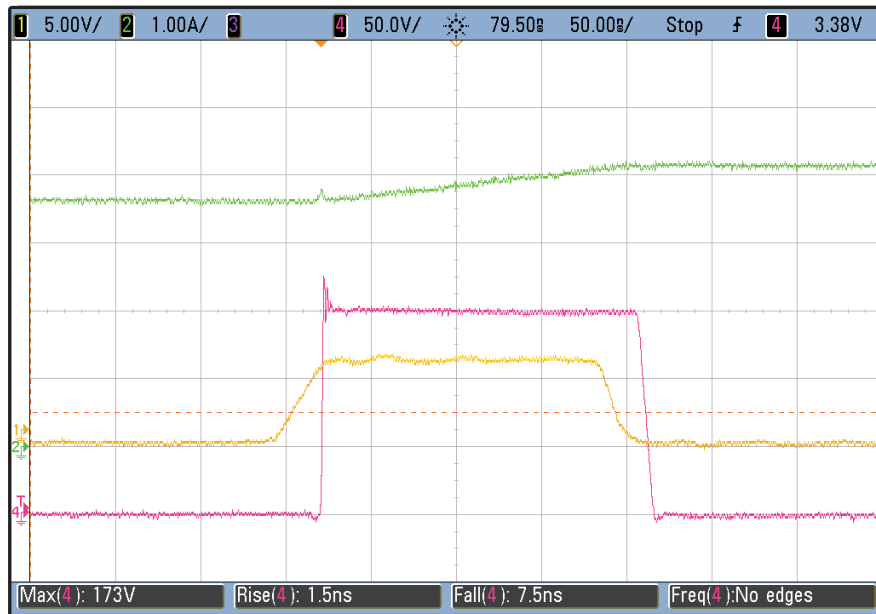


그림 3 -150VIN ~ 5VOUT @ 4A (200kHz) 벅 컨버터의 파형.

CH1: VPWM 입력 전압

CH2: 인덕터 전류

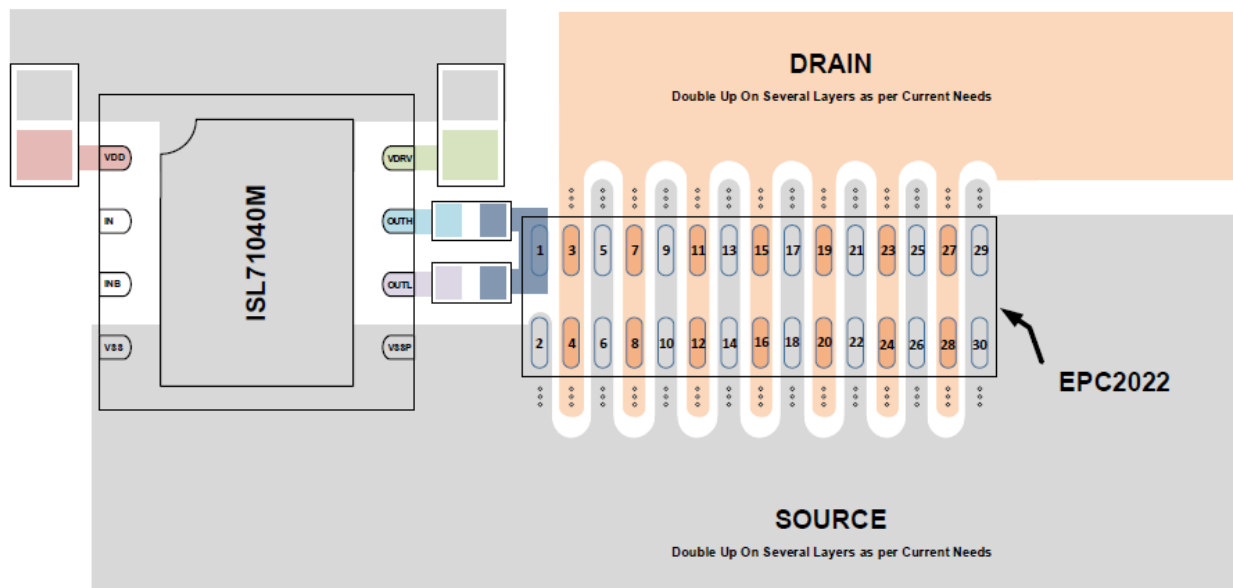
CH4: VOUT 스위치 노드 전압

게이트 드라이버

GaN FET의 장점을 극대화하려면 적정 구동 전압으로 조절되는 빠른 전용 게이트 드라이버가 필요하다. 최대 허용 게이트 전압은 6V이며 상용급의 애플리케이션을 위한 대부분의 GaN FET 드라이버의 구동 전압은 5V이다. 하지만 위성 애플리케이션의 경우 전압 마진의 증가가 종종 요구된다. 이러한 애플리케이션을 위한 적정 게이트 구동 전압은 4.5V로 5V 게이트 드라이브 대비 RDSON에 미치는 영향이 최소화된다. 4.5V 이하의 구동 전압을 사용하면 최악의 경우 RDSON이 과도하게 증가될 수 있다. GaN 데이터 시트의 곡선은 일반 장치에 대한 것으로 이를 "4V 이하의 게이트 구동 전압이 좋은 선택"이라고 해석할 수는 없다.

오늘날 시중에 출시된 대다수의 FET 컨트롤러와 드라이버는 GaN FET의 게이트를 손상시킬 수 있는 10V 이상의 구동 전압을 가지고 있다. MOSFET 전압을 4.5V 게이트 드라이브로 전환할 수 있는 드라이버를 사용하면 시중에 출시된 PWM 컨트롤러를 바로 활용할 수 있다. 드라이버를 선택할 때에는 다음과 같은 두 가지 사항을 고려해야 한다: 1) 스위칭을 할 때 잘 구동하는 게이트 드라이브가 있는가? 2) 필요 시 GaN FET를 어떻게 꺼진 상태로 유지시킬 것인가?

잘 구동되는 게이트 드라이브는 공급 라인 및 출력 부하의 변화에 상관없이 게이트 전압을 유지한다. 드라이버는 단시간 내에 반복적으로 전류의 암페어를 제공할 수 있는 특성을 가지고 있어야 하는데 이는 보통 주어진 출력 커패시턴스에 대해 내부 레귤레이터의 보상을 조절함으로써 가능하다. 이는 일반적으로 IC 제조업체에서 알아서 하기 때문에 관건은 출력 커패시턴스와 GaN FET 게이트 사이에 있는 라인의 부유 인덕턴스를 처리하는 것이다. 짧은 시간 동안 전류를 증폭시키면 게이트를 손상시킬 수 있는 과도 전압이 발생한다. 이 문제를 해결하기 위해서는 먼저 드라이버의 출력과 FET의 게이트 사이의 구리 트레이스(copper trace)를 가능한 짧게 해야 한다. 그림 4는 로우 사이드 애플리케이션(low side application)에 최적화된 레이아웃의 예시이다.



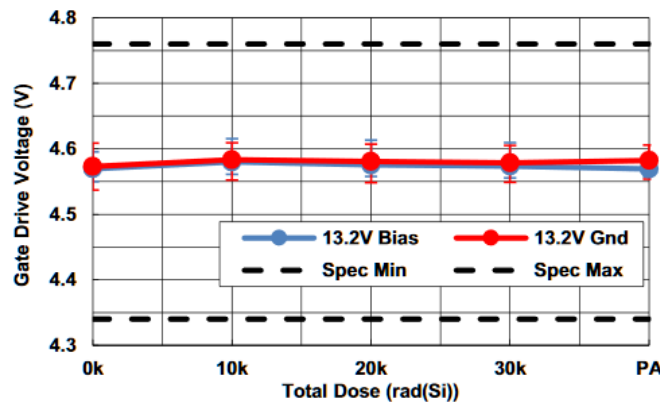
ISL 71040M	ISL 71040M
DRAIN	드레인(drain)

Double Up On Several Layers as per Current Needs	필요에 따라 여러 층의 전류를 2 배로 증가
EPC 2022	EPC 2022
SOURCE	소스(source)
Double Up On Several Layers as per Current Needs	필요에 따라 여러 층의 전류를 2 배로 증가

그림 4 – 게이트 드라이브 루프에서 인덕턴스를 최소화하기 위해 최적화된 레이아웃; 게이트 루프는 최대한 두껍고 짧아야 한다. 최소화 경로는 VDRV (녹색)에서 OUTH(파란색)를 통해 게이트 (진한 파란색)까지 갔다가 OUTL (자주색)을 통해 VSSP (회색)로 되돌아가는 것이다.

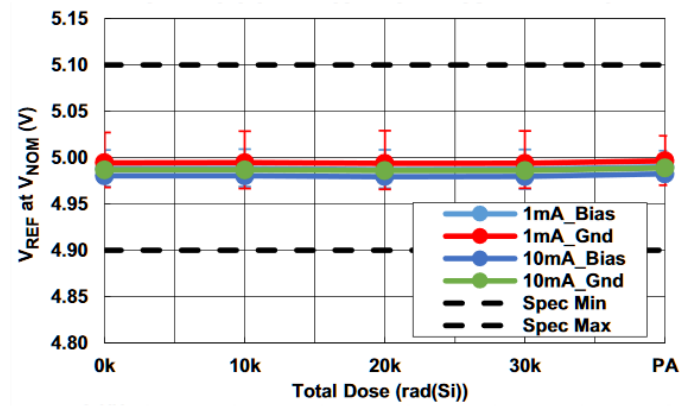
다음 작업은 게이트 리턴 루프(gate return loop)의 인덕턴스를 최소화시키는 것이다. 이를 위해 위 예시에서는 게이트 리턴(Substrate)이 소스 평면과 병합된다. 일단 레이아웃을 고려한 후에도 게이트 파형에 여전히 원하지 않는 전압 파동이 발생하면 게이트 저항을 증가시켜 보상할 수 있다. 또한 문제가 발생한 경우 드라이버에서 FET 를 끌 수 있는 고장보호 기능이 있는지 확인해야 한다. 입력이 더 이상 구동되지 않을 경우 FET 를 차단시킬 수 있는 상태가 되어야 한다. 스위치가 꺼진 상태로 유지시켜야 하는 또 다른 경우는 게이트 구동 전압이 최적의 RDSON 으로 GaN 을 구동시킬 만큼 충분히 높지 않은 경우다.

강력한 PWM 컨트롤러와 로우 사이드 게이트 드라이버(low side gate driver) 설계에 필요한 기술적인 문제 외에도 위성 시스템을 설계 시 기본적으로 해결해야 하는 문제가 몇 가지 존재한다. 위성이 궤도에서 의도 한대로 작동하려면 컴포넌트들이 LDR TID(저선량률(LDR) 총 이온화 선량(TID))에 장시간 노출된 상태에서 오바로 작동해야 하며 우주의 이온화된 입자(예: 중이온)와의 상호 작용을 감당할 수 있어야 한다. 중이온이 접합부에 전하를 생성하거나 LDR TID 로 장치의 임계값을 변경할 때 PWM 컨트롤러와 GaN FET 드라이버의 상태 변경이 불가한 경우 IC 설계 및 공정 설계 단계에서 이를 해결해야 한다. 아래 그래프는 애초에 우주용(상업용 업스크린 IC 와 비교하여)으로 설계된 경우 드라이버가 가지는 장점을 보여준다.



Gate Drive Voltage(V)	게이트 구동 전압(V)
13.2V Bias	13.2V Bias
Spec Min	최저 사양
13.2V Gnd	13.2V Gnd
SpecMax	최고 사양
Total Dose (rad(Si))	총 선량(rad(Si))

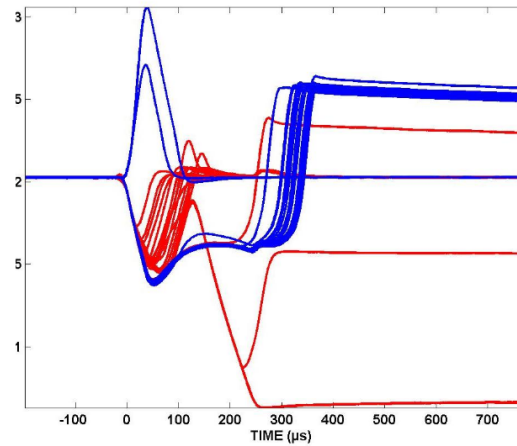
그림 5 – ISL71040M 의 저선량률 대비 게이트 구동 전압(<10 mrad(Si)/s)



V _{REF} at V _{NOM} (V)	V _{NOM} (V)에서의 V _{REF}
Total Dose (rad(Si))	총 선량 (rad(Si))
1mA_Bias	1mA_Bias
10mA_Gnd	10mA_Gnd
10mA_Bian	10mA_Bian
10mA_Gnd	10mA_Gnd
Spec Min	최저 사양
Spec Max	최대 사양

그림 6 – ISL71043M의 저선량을 대비 종합적인 정확도(<10 mrad(Si)/s)

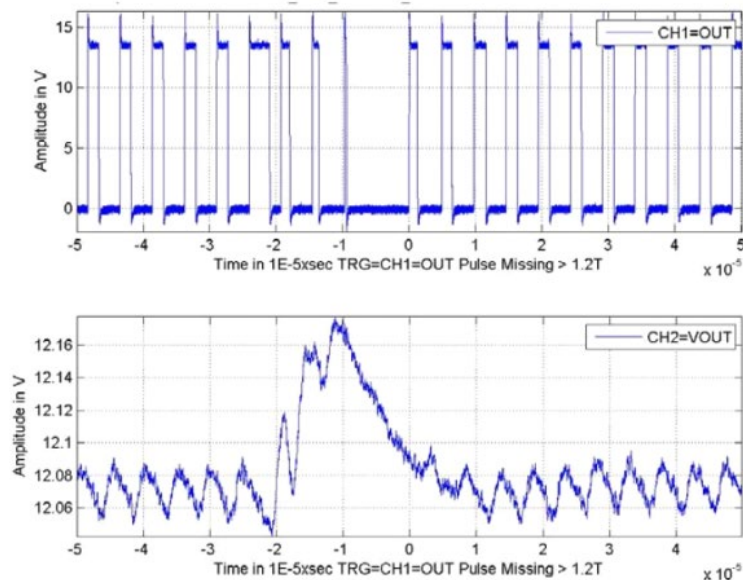
GaN FET 드라이버와 접속하는 PWM 컨트롤러는 중이온 환경에서도 올바르게 작동되어야 한다. 초기 투입 비용으로 인해 상업용 업스킨 장치에서 부품을 도입하는 경우가 있지만, 우주 애플리케이션용으로 설계되지 않은 부품은 심각한 성능 저하로 인해 제대로 기능하지 못하게 된다. 아래는 중이온에 노출된 2V 출력의 상용 스위칭 전압 조정기의 그래프다.



TIME (μs)	시간 (μs)
-----------	---------

그림 7 - 25°C 에서 LET = 43 MeV•cm2/mg 에 노출된 ISL85410 의 SET 의 반응

어떤 경우에는 이온 발생 후 2V 로 출력이 안정화되기도 했지만 대부분의 경우 완전히 종료되거나 다른 전압으로 동작하기 시작했다. 전자는 단순히 전원 주기로 해결이 가능한 반면 후자의 경우는 부하에 심각한 타격을 줄 수 있다. 다음은 중이온 환경에서도 잘 작동하는 컨트롤러의 예시다.



Amplitude in v	전압의 진폭(v)
Time in 1E-5sec TRG=GH1=OUT Pulse Missing > 1.2T	시간 1E-5sec TRG=GH1=OUT 펄스 누락 > 1.2T
CH1=OUT	CH1=OUT

그림 8 - 25°C 에서 LET=43MeV•cm2/mg 에 노출된 ISL71043M 의 양성 VOUT 의 과도현상 예시

그림 7 은 컨트롤러에 이온 스트라이크가 발생하여 약간의 LX 펄스 증가를 초래하고 피드백 루프가 이를 신속하게 교정한 경우를 보여준다.

43 MeV•cm²/mg 의 LET 에서 ISL71040M 는 고정 입력에서 단일성 과도현상(Single Event Transient)이 기록되지 않았고 SET 의 펄스 폭이 ± 20ns 로 정의된 500kHz 의 동적 입력의 경우 ≤1.7×10⁻⁶cm² 의 매우 작은 단면적을 가지고 있었다.

결론

GaN FET 는 위성 응용분야에 적합하지만 그 잠재력을 이끌어 내려면 게이트 드라이버가 필요하다. 게이트 드라이버와 조합되면 기존의 실리콘 부품 보다 효율적인 스위칭과 높은 주파수 동작, 낮은 게이트 구동 전압, 작은 솔루션 크기 등의 장점을 가진다.

각주:

[1] 알렉스 리도우 외(Alex Lidow et al), 효율적인 전력 변환을 위한 GaN 트랜지스터(GaN Transistors for Efficient Power Conversion), Wiley, 2015, p. 172-178.

[2] 우주용 HEMT - 화합물 반도체, 방사선 경도에 대한 새로운 시각(A New Take On Rad Hardness, Compound Semiconductor)

<https://compoundsemiconductor.net/article/99757-HEMTs-in-space-a-new-take-on-rad-hardness.html>

[3] EPC9014 빠른 시작을 위한 가이드(Quick Start Guide, EPC, page 2 Figure 4.)

© 2019 Renesas Electronics America Inc. (REA). All rights reserved. 모든 상표와 상호는 해당 소유권자의 상표입니다. REA 에서는 본 자료에 포함된 정보의 정확성을 신뢰하나 그 품질이나 사용에 대해서는 어떠한 책임도 지지 않습니다. 모든 정보는 있는 그대로 제공되며 상품성, 특정 용도 또는 권리 침해 여부에 대한 적합성 등에 대해 어떠한 명시적 또는 묵시적, 법적 보증이나 거래 또는 사용에 대한 보증도 하지 않습니다. REA 는 본 자료에 포함된 정보의 사용 또는 이로 인해 발생하는 직간접적, 특수적, 결과적, 부수적 또는 기타 손해에 대하여 어떠한 책임도 지지 않습니다. REA 는 사전 공지 없이 본 자료에 포함된 제품의 생산을 중단하거나 본 자료에 명시된 제품 설계나 사양, 기타 정보를 수정할 수 있습니다. 본 자료의 모든 내용은 미국과 국제 저작권법의 보호를 받습니다. 본문에서 달리 명시한 경우를 제외하고는 본 자료의 어떠한 부분도 Renesas Electronics America Inc. 의 사전 서면 동의 없이 어떠한 형식이나 수단으로든 복제할 수 없습니다. 방문자 또는 사용자는 본 자료를 어떠한 공공 또는 상업적 목적으로도 수정, 배포, 출판, 전송하거나 이를 기반으로 작업물을 생성할 수 없습니다.