

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲三丁目2番24号
豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A035B/J	Rev.	第2版
題名	RL78/L1C USBレジスタアクセス時の制限事項		情報分類	技術情報	
適用製品	RL78/L1C R5F110xx(USB搭載製品)	対象ロット等 全ロット	関連資料	RL78/L1C ユーザーズマニュアル ハードウェア編 Rev.2.00 R01UH0409JJ0200 (Jan. 2014)	

上記適用製品において、USBレジスタアクセス時に制限事項がございます。

今回通知する制限事項一覧

項目	本通知で追加となる制限事項	対象製品	本通知での該当ページ
1.1	USBレジスタアクセス時の制限事項	RL78/L1C (USB搭載製品)	p.2 - p.5

通知済みの制限事項一覧

項目	制限事項	本通知での該当ページ
2.1	除算命令(DIVHU、DIVWU)の制限事項	p.6-p.10

発行文書履歴

RL78/L1C 制限事項 発行文書履歴

文書番号	発行日	記事
TN-RL*-A035A/J	2014年10月14日	初版発行 通知済みの制限事項一覧の項目 2.1
TN-RL*-A035B/J	2016年6月30日	第2版発行 今回通知する制限事項一覧の項目 1.1

1. 本通知で追加となる制限事項

1.1 USB レジスタアクセス時の制限事項

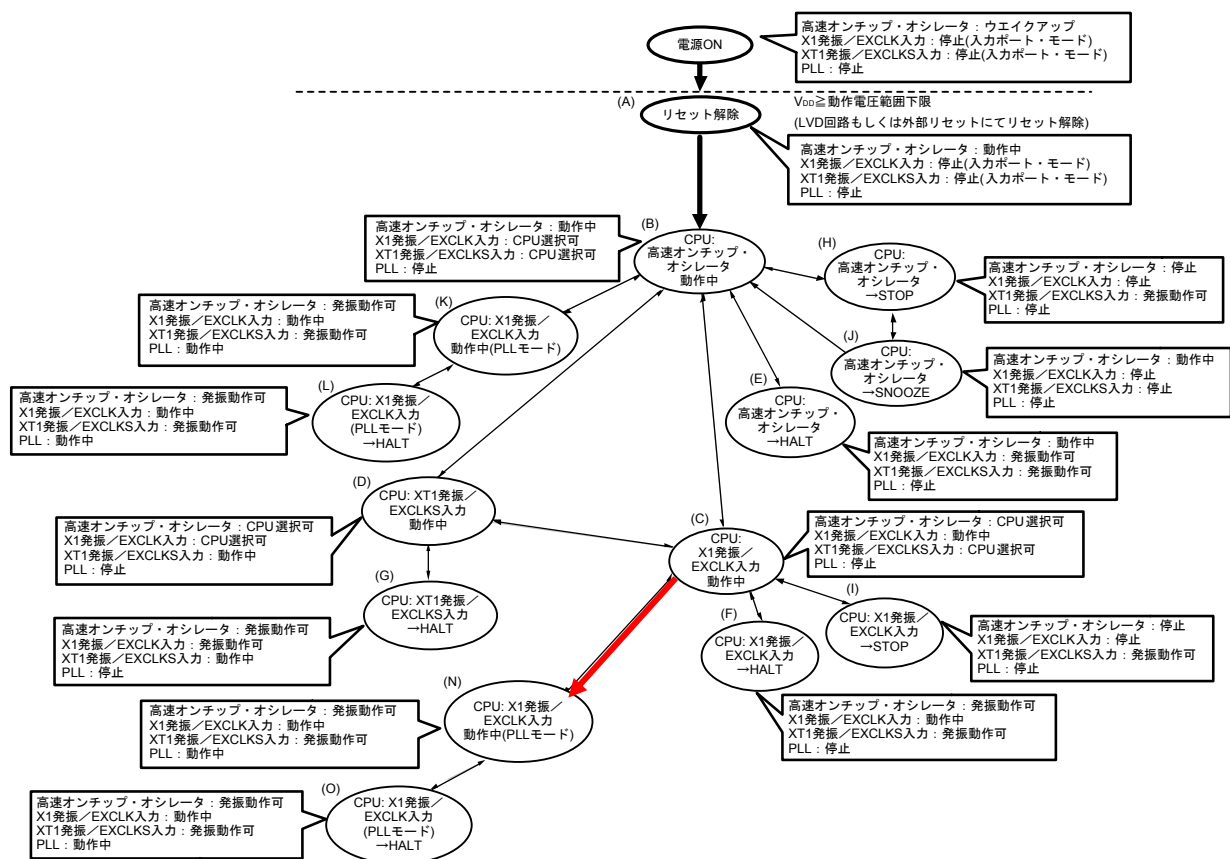
1.1.1 制限事項について

【対象の使用方法】

ご使用方法が以下の①②どちらも当てはまる場合、本制限事項の対象となります。

- ①USB2.0 ホスト/ファンクション・モジュール（以下 USB）機能を PLL クロックで使用している。
- ②Suspended ステートからレジュームの際に、CPU クロックを X1 発振/EXCLK 入力に設定し、STOP モード/HALT モードから復帰している。（図 1 の状態(C)から(N)/(O)への移行）

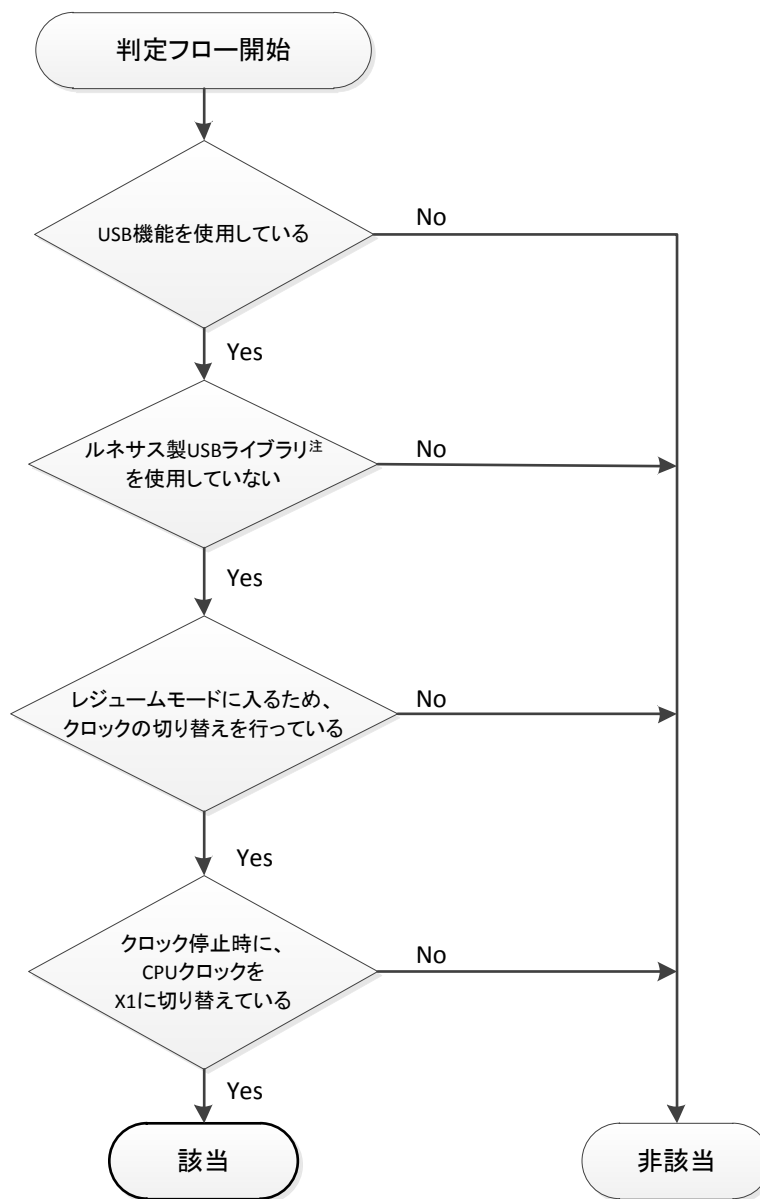
図 1 CPU クロック状態移行図



【USB 機能のご使用方法による判定フロー】

USB 機能のご使用方法による判定フローを図 2 に示します。

図 2 ご使用方法による判定フロー



注. USB ライブラリ「USB Host and Peripheral Basic Mini Firmware」を変更せずに、使用している場合は非該当となります。

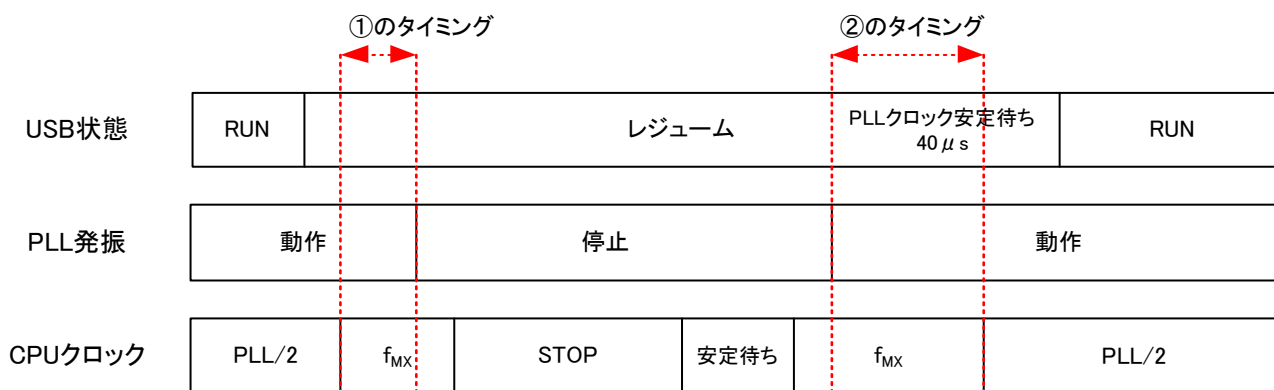
1.1.2. 制限事項の内容

対象の使用方法で、X1 発振動作から PLL 動作に移行する際、以下の条件が成立した場合に、USB レジスタがアクセスできなくなることがあります。

- 条件 1 CPU クロックに f_{MX} を選択し PLL クロックは動作
- 条件 2 USB レジスタをアクセス

具体的には、STOP モード/HALT モードから復帰した際、クロック切り替えを行っている途中の、①及び②のタイミングで USB のレジスタ（ユーザーズマニュアル 表 17-3）をアクセスしても、読み出し及び書き込みが正しく実行できないことがあります。

図 3 制限事項発生時のタイミングチャート



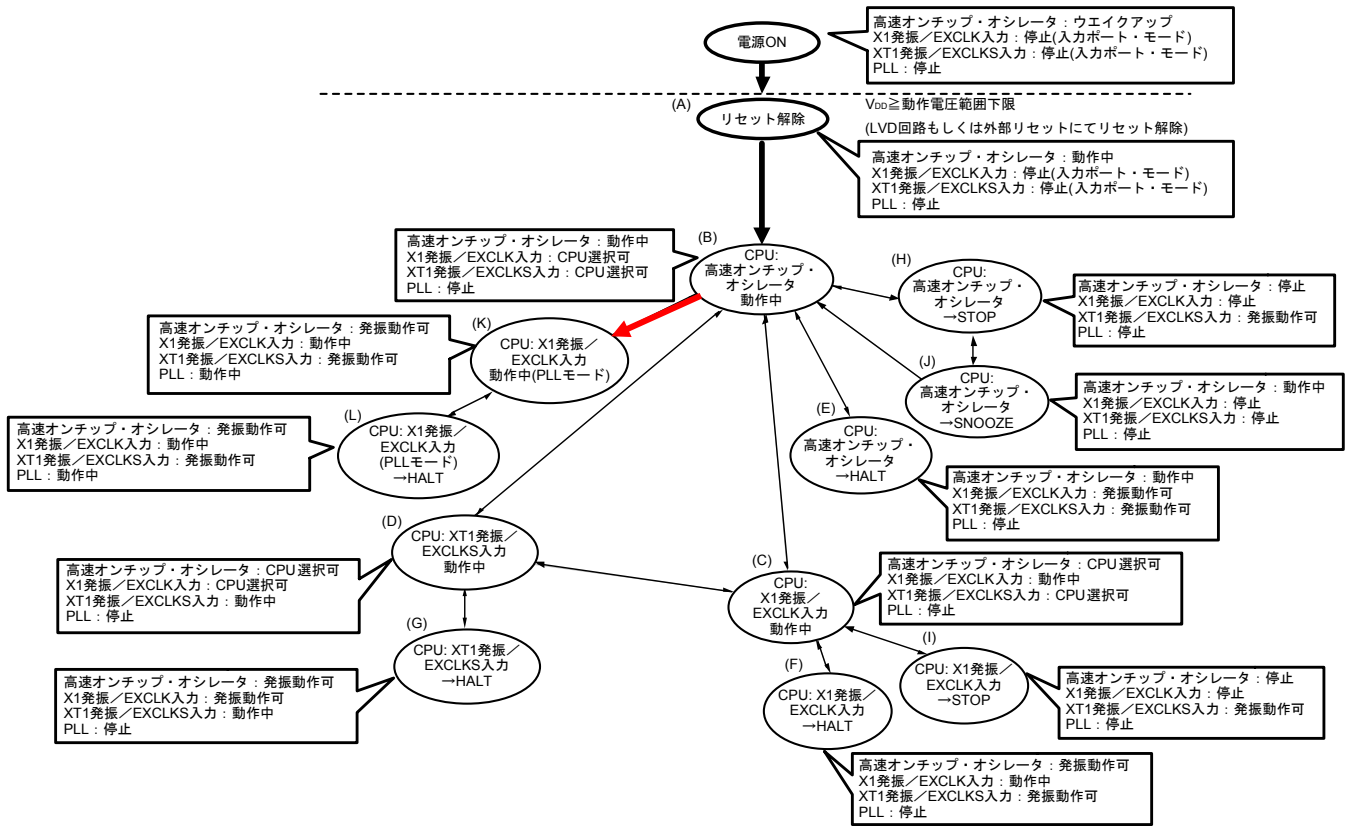
1.1.3. 対策

CPU クロック状態 (N)、(O)への移行を不可と致します。

回避方法につきましては、図 4 CPU クロックの状態移行図(新)の通り、(B)⇔(K)の移行でクロックの切り替えを行ってください。

USB 機能を PLL クロックで使用し、Suspended ステートにサスペンド/レジュームを行う場合、CPU クロックには高速オンチップ・オシレータを設定してください。

図4 CPUクロックの状態移行図(新)



1.1.4. 改善計画

本件は使用上の制限事項とさせていただきます。

次回ユーザーズマニュアル改版時に、第5章 クロック発生回路“CPUクロック状態移行図”に前記対策を記載いたします。

2. 通知済みの制限事項について

2.1 除算命令(DIVHU, DIVWU)の制限事項

2.1.1 制限事項について

【対象の使用方法】

使用方法が下記の①～④の全てにあてはまる場合、本制限の対象となります。

- ①割り込み処理内で“対象命令 1”となる除算命令(DIVHU, DIVWU)を実行している。
- ②除算(DIVHU, DIVWU)を実行する割り込み処理で、多重割り込みを許可にしている。
- ③除算命令(DIVHU, DIVWU)を実行する割り込み処理中に、優先順位の異なる2つ以上の割り込みが発生する。
対象となる割り込みの優先順位に関しては、2. 制限事項の内容 の 表 1 をご確認ください。
- ④除算(DIVHU, DIVWU)の次の命令に“対象命令 2”を使用している。
“対象命令 2”に関しては、5. 対象命令 2 一覧 をご確認ください。
ただし、除算命令(DIVHU, DIVWU)を RAM で実行している場合は、全ての命令が“対象命令 2”になります。

【制限事項の内容】

下記の①～③が全て実行されると、割り込みAから割り込み C へ分岐時、もしくは、割り込み C から割り込み A へ分岐時に不正な動作をする場合があります。

- ①多重割り込みを許可している割り込み A 処理内で対象命令 1(DIVHU, DIVWU)と対象命令 2 が連続している。
- ②割り込み A の実行中に割り込み B が発生し、割り込み B が保留状態となる。
- ③除算命令が実行完了される直前 2 クロックの期間(DIVHU 命令: 8, 9 クロック, DIVWU 命令: 16, 17 クロック)に割り込み C が発生する。

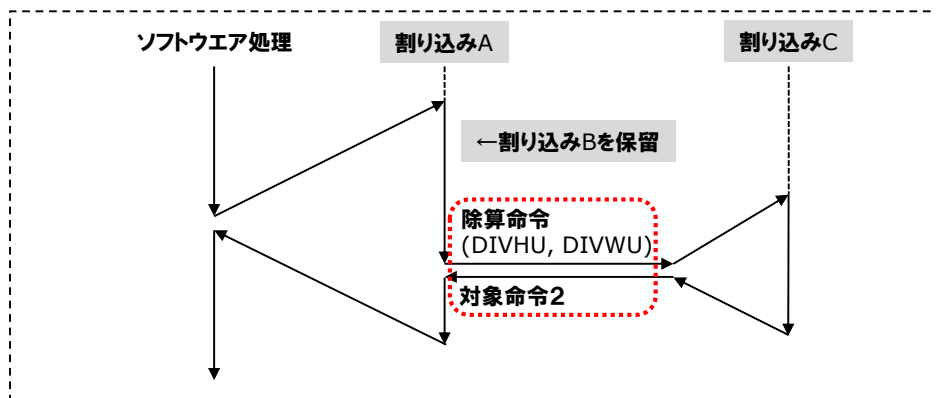


図 1. 制限事項の動作

- 注意 1 “対象命令 2”に関しては 5. 対象命令 2 一覧をご確認ください。
- 注意 2 割り込み発生/保留の関係は割り込み優先順位レベル(0~3)の組み合わせに依存します。
対象になる割り込み優先順位レベルの組み合わせは表 1 の通りです。

表 1. 制限事項が発生する割り込み優先順位の組み合わせ

割り込み A の割り込み優先順位	割り込み B の割り込み優先順位	割り込み C の割り込み優先順位	対象/対象外
レベル 0	レベル 1/ レベル 2/ レベル 3	レベル 0	対象
レベル 1	レベル 1/ レベル 2/ レベル 3	レベル 0	
レベル 2	レベル 2/ レベル 3	レベル 0/ レベル 1	
レベル 3	レベル 3	レベル 0/ レベル 1/ レベル 2	
上記以外			対象外

2.1.2 ソフトウェアによる対策

多重割り込みを許可する割り込み処理内で除算 / 剰余算命令を実行する場合は、下記の対策のいずれかを行ってください。

- (A) 除算 / 剰余算演算中の割り込みを禁止にしてください。

対策適用例:

```
__asm("push PSW");
DI();
C 言語での除算 / 剰余算演算
__asm("pop PSW");
```

- (B) 除算命令(DIVHU, DIVWU)の直後に NOP 命令を挿入してください。

除算命令(DIVHU, DIVWU)を RAM で実行している場合は、実行場所をコード・フラッシュへ変更し、下記の対策を行ってください。

対策適用例 :

```
DIVWU ; 除算命令
NOP ; NOP 命令を挿入
RET ; 対象命令 2
```

但し、C 言語などの高級言語を使用している場合、1コードに対してコンパイラが制限事項の対象となる 2 命令を生成する場合があります。この場合、NOP 命令を挿入する対策を実施することは非常に困難なため、対策 (A)を実施してください。

注意 ルネサス製コンパイラ CA78K0 の場合、DI(); の使用には #pragma di の記述が必要です。

2.1.3 改善計画

恒久対策として、ルネサス製コンパイラ CA78K0R に今回の問題の対策を行います。

対策内容:

ビルド時に DIVWU 命令、および DIVHU 命令が出力される場合、これらの命令の直後に必ず NOP 命令を挿入します。この対策により「3. ソフトウェアによる対策」を行う必要がなくなります。^注

対策後、CA78K0R のバージョンは V1.71 となります。

対策版コンパイラのリリース予定時期: 11 月 18 日

注: 除算命令(DIVHU、DIVWU)を RAM で実行している場合は対策が必要です。

2.1.4.対象命令2一覧

対象命令1(DIVHU、DIVWU)の次に“対象命令2”を使用している場合、制限事項の対象となります。
 条件1~3のうち、1条件でも当てはまる場合は対象命令2となります。

条件 1. 命令の実行に2クロック以上必要な命令。

命令	オペランド	命令	オペランド	命令	オペランド
XCH	A, saddr	INC	saddr	CALL	全て
	A, sfr	INC	!addr16	CALLT	全て
	A, !addr16	INC	[HL+byte]	BRK	-
	A, [DE]	DEC	saddr	RET	-
	A, [DE+byte]	DEC	!addr16	RETI	-
	A, [HL]	DEC	[HL+byte]	RETB	-
	A, [HL+byte]	INCW	saddrp	BR	全て
	A, [HL+B]	INCW	!addr16	BC	全て
	A, [HL+C]	INCW	[HL+byte]	BNC	全て
ADD	saddr, #byte	DECW	saddrp	BZ	全て
ADD C	saddr, #byte	DECW	!addr16	BNZ	全て
SUB	saddr, #byte	DECW	[HL+byte]	BH	全て
SUB C	saddr, #byte	MOV1	saddr.bit, CY	BNH	全て
AND	saddr, #byte	MOV1	sfr.bit, CY	BT	全て
OR	saddr, #byte	MOV1	[HL].bit, CY	BF	全て
XOR	saddr, #byte	SET1	saddr.bit	BTCLR	全て
		SET1	sfr.bit	HALT	-
		SET1	!addr16.bit	STOP	-
		SET1	[HL].bit		
		CLR1	saddr.bit		
		CLR1	sfr.bit		
		CLR1	!addr16.bit		
		CLR1	[HL].bit		

条件 2. コード・フラッシュ・メモリの読出しを行う命令。

下記の命令を使用し、Mirror 領域、コード・フラッシュ・メモリ領域を読み出す場合は対象になります。

命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド
MOV	A, !addr16	MOVW	AX, !addr16	ADD ADDC SUB SUBC AND OR XOR	A, !addr16	ADDW	AX, !addr16
	A, [DE]		AX, [DE]		A, [HL]		AX, [HL+byte]
	A, [DE+byte]		AX, [DE+byte]		A, [HL+byte]		AX, ES:!addr16
	A, [HL]		AX, [HL]		A, [HL+B]		AX, ES:[HL+byte]
	A, [HL+byte]		AX, [HL+byte]		A, [HL+C]		AX, ES:[HL+byte]
	A, [HL+B]		AX, word[B]		A, ES:!addr16		AX, !addr16
	A, [HL+C]		AX, word[C]		A, ES:[HL]		AX, [HL+byte]
	A, word[B]		AX, word[BC]		A, ES:[HL+byte]		AX, ES:!addr16
	A, word[C]		BC, !addr16		A, ES:[HL+B]		AX, ES:[HL+byte]
	A, word[BC]		DE, !addr16		A, ES:[HL+C]		AX, !addr16
	B, !addr16		HL, !addr16	A, !addr16	AX, [HL+byte]		
	C, !addr16		AX, ES:!addr16	A, [HL]	AX, ES:!addr16		
	X, !addr16		AX, ES:[DE]	A, [HL+byte]	AX, ES:[HL+byte]		
	A, ES:!addr16		AX, ES:[DE+byte]	A, [HL+B]	AX, ES:[HL+byte]		
	A, ES:[DE]		AX, ES:[HL]	A, [HL+C]	CY, [HL].bit		
	A, ES:[DE+byte]		AX, ES:[HL]	!addr16, #byte	CY, ES:[HL].bit		
	A, ES:[HL]		AX, ES:[HL+byte]	A, ES:!addr16	CY, [HL].bit		
	A, ES:[HL+byte]		AX, ES:word[B]	A, ES:[HL]	CY, ES:[HL].bit		
	A, ES:[HL+B]		AX, ES:word[C]	A, ES:[HL+byte]	CY, [HL].bit		
	A, ES:[HL+C]		AX, ES:word[BC]	A, ES:[HL+B]	CY, ES:[HL].bit		
	A, ES:word[B]		BC, ES:!addr16	A, ES:[HL+C]	CY, [HL].bit		
	A, ES:word[C]		DE, ES:!addr16	ES:!addr16, #byte	CY, ES:[HL].bit		
	B, ES:!addr16		HL, ES:!addr16	!addr16	BT		
	C, ES:!addr16			ES:!addr16	ES:[HL].bit, \$addr20		
	X, ES:!addr16			X, [HL+byte]	BF		
				X, ES:[HL+byte]	ES:[HL].bit, \$addr20		

条件3. 割り込み要求の保留命令。

下記の命令は割り込み要求を保留するため対象となります。

命令	オペランド
MOV	PSW, #byte
MOV	PSW, A
MOV1	PSW.bit, CY
SET1	PSW.bit
CLR1	PSW.bit
RETB	-
RETI	-
POP	PSW
BTCLR	PSW.bit, \$addr20
EI	-
DI	-
SKC	-
SKNC	-
SKZ	-
SKNZ	-
SKH	-
SKNH	-

また、下記レジスタに対する書き込み命令も割り込み要求を保留するため対象となります。

下記のレジスタが配置されているアドレスを指定しての書き込みも対象です。

- ・ 割り込み要求フラグ・レジスタ
IF0L, IF0H, IF1L, IF1H, IF2L, IF2H, IF3L
- ・ 割り込みマスク・フラグ・レジスタ
MK0L, MK0H, MK1L, MK1H, MK2L, MK2H, MK3L
- ・ 優先順位指定フラグ・レジスタ
PR00L, PR00H, PR01L, PR01H, PR02L, PR02H, PR03L
PR10L, PR10H, PR11L, PR11H, PR12L, PR12H, PR13L

上記のレジスタに対する書き込みが可能な命令は下記通りです。

命令	オペランド	命令	オペランド	命令	オペランド
MOV	sfr, #byte	XCH	A, sfr	INC	!addr16
MOV	!addr16, #byte	XCH	A, !addr16	INC	[HL+byte]
MOV	sfr, A	XCH	A, [DE]	DEC	!addr16
MOV	!addr16, A	XCH	A, [DE+byte]	DEC	[HL+byte]
MOV	[DE], A	XCH	A, [HL]	INCW	!addr16
MOV	[DE+byte], #byte	XCH	A, [HL+byte]	INCW	[HL+byte]
MOV	[DE+byte], A	XCH	A, [HL+B]	DECW	!addr16
MOV	[HL], A	XCH	A, [HL+C]	DECW	[HL+byte]
MOV	[HL+byte], #byte	ONEB	!addr16	MOV1	sfr.bit, CY
MOV	[HL+byte], A	CLRB	!addr16	MOV1	[HL].bit, CY
MOV	[HL+B], A	MOVS	[HL+byte], X	SET1	sfr.bit
MOV	[HL+C], A	MOVW	sfrp, #word	SET1	!addr16.bit
MOV	word[B], #byte	MOVW	sfrp, AX	SET1	[HL].bit
MOV	word[B], A	MOVW	!addr16, AX	CLR1	sfr.bit
MOV	word[C], #byte	MOVW	[DE], AX	CLR1	!addr16.bit
MOV	word[C], A	MOVW	[DE+byte], AX	CLR1	[HL].bit
MOV	word[BC], #byte	MOVW	[HL], AX	BTCLR	sfr.bit, \$addr20
MOV	word[BC], A	MOVW	[HL+byte], AX	BTCLR	[HL].bit, \$addr20
		MOVW	word[B], AX		
		MOVW	word[C], AX		
		MOVW	word[BC], AX		

以上