

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社問合せ窓口 <http://japan.renesas.com/contact/>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

|      |                                       |        |                 |   |     |
|------|---------------------------------------|--------|-----------------|---|-----|
| 製品分類 | MPU & MCU                             | 発行番号   | TN-RA*-A0064A/J | Rev.                                    | 第1版 |
| 題名   | RA6T2 グループ<br>低消費電力モードにおける ADC の仕様の変更 |        | 情報分類            | 技術情報                                    |     |
| 適用製品 | RA6T2 グループ                            | 対象ロット等 | 関連資料            | RA6T2 グループ ユーザーズ マニュアル: ハードウェア Rev.1.20 |     |
|      |                                       | 全ロット   |                 |   |     |

低消費電力モードにおいて ADC に関する以下の項目の仕様を変更します。

- 1) 表 10.2  
各低消費電力モードの動作状態 (2/2)
- 2) 表 10.3  
スヌーズモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモードを解除するための割り込み要因
- 3) 10.2.11  
SNZEDCR0：スヌーズ終了コントロールレジスタ 0
- 4) 10.8.3  
スヌーズモードからソフトウェアスタンバイモードへの復帰  
表 10.8  
利用可能なスヌーズ終了要求 (ソフトウェアスタンバイモードへの復帰トリガ)  
表 10.9  
スヌーズ終了条件
- 5) 10.10.12  
スヌーズモードにおける A/D 変換開始条件  
10.10.13  
スヌーズモードにおける ELC イベント
- 6) 表 12.4  
イベントテーブル (6/8)
- 7) Table 17.3  
Association between event signal names set in ELSRn.ELS[8:0] bits and signal numbers (5 of 6)

【修正後】

表 10.2 各低消費電力モードの動作状態 (2/2)

| 項目                                       | スリープモード               | ソフトウェアスタンバイモード        | スヌーズモード   | ディープソフトウェアスタンバイモード    |
|--|-----------------------|-----------------------|---|-----------------------|
| データトランスファコントローラ (DTC)                    | 選択可能                  | 停止 (保持)               | 選択可能  | 停止 (不定)               |
| ウォッチドッグタイマ (WDT)                         | 選択可能 <sup>(注1)</sup>  | 停止 (保持)               | 停止 (保持)   | 停止 (不定)               |
| 独立ウォッチドッグタイマ (IWDT)                      | 選択可能 <sup>(注1)</sup>  | 選択可能 <sup>(注1)</sup>  | 選択可能 <sup>(注1)</sup>  | 停止 (不定)               |
| 非同期汎用タイマ (AGTn (n = 0, 1))               | 選択可能                  | 選択可能 <sup>(注12)</sup> | 選択可能 <sup>(注12)</sup>   | 停止 (不定)               |
| 12 ビット A/D コンバータ (ADC)                   | 選択可能                  | 停止 (保持)               | 動作禁止  | 停止 (不定)               |
| プログラマブルゲインアンプ(PGA)                       | 選択可能 <sup>(注13)</sup> | 停止 (保持)               | 選択可能 <sup>(注13)</sup>   | 停止 (不定)               |
| 12 ビット D/A コンバータ (DAC12)                 | 選択可能                  | 停止 (保持)               | 選択可能  | 停止 (不定)               |
| データ演算回路 (DOC)                            | 選択可能                  | 停止 (保持)               | 選択可能  | 停止 (不定)               |
| シリアルコミュニケーションインタフェース (SCI0)              | 選択可能                  | 停止 (保持)               | 選択可能<br>(スヌーズモードに遷移するのに RXD0 立ち下がりエッジが利用可能) (調歩同期式モード時のみ) <sup>(注5)</sup> | 停止 (不定)               |
| シリアルコミュニケーションインタフェース (SCIn (n = 1~4, 9)) | 選択可能                  | 停止 (保持)               | 動作禁止  | 停止 (不定)               |
| I2C バスインタフェース (IIC0)                     | 選択可能                  | 選択可能 <sup>(注3)</sup>  | 選択可能 <sup>(注3)</sup><br>ウェイクアップ割り込みのみが利用可能                                | 停止 (不定)               |
| I2C バスインタフェース (IIC1)                     | 選択可能                  | 停止 (保持)               | 動作禁止  | 停止 (不定)               |
| イベントリンクコントローラ (ELC)                      | 選択可能                  | 停止 (保持)               | 選択可能 <sup>(注6)</sup>  | 停止 (不定)               |
| 高速アナログコンパレータ (ACMPHSn, n = 0~3)          | 選択可能                  | 停止 (保持)               | 選択可能<br>VCOOUT 機能のみ <sup>(注9)</sup>                                       | 停止 (不定)               |
| IRQn (n = 0~15) 端子割り込み                   | 選択可能                  | 選択可能                  | 選択可能  | 停止 (不定)               |
| NMI, IRQn-DS (n = 0~15) 端子割り込み           | 選択可能                  | 選択可能                  | 選択可能  | 選択可能                  |
| キー割り込み機能 (KINT)                          | 選択可能                  | 選択可能                  | 選択可能  | 停止 (不定)               |
| 低電圧検出(LVD)                               | 選択可能                  | 選択可能                  | 選択可能  | 選択可能 <sup>(注10)</sup> |
| パワーオンリセット回路                              | 動作                    | 動作                    | 動作  | 動作 <sup>(注11)</sup>   |
| その他の周辺モジュール                              | 選択可能                  | 停止 (保持)               | 動作禁止  | 停止 (不定)               |
| I/O ポート                                  | 動作                    | 保持                    | 動作  | 保持                    |

注. 「選択可能」とは、動作/停止がコントロールレジスタによって選択できることを意味します。

「停止 (保持)」とは、内部レジスタの内容は保持されるが、動作は中断されることを意味します。

「動作禁止」とは、ソフトウェアスタンバイモードへ遷移する前に、その機能を停止させる必要があることを意味します。

「停止 (不定)」とは、内部レジスタの内容が不定で、内部回路への通電が遮断されることを意味します。

モジュールストップビットが 0 に設定されているモジュールはすべて、スヌーズモード遷移後に PCLK が供給されると、ただちに起動します。スヌーズモード時に消費電力の増大を防ぐには、ソフトウェアスタンバイモードへ遷移する前に、スヌーズモードで不要なモジュールのストップビットを 1 にしてください。

注 1. IWDT 専用オンチップオシレータおよび IWDT の場合、IWDT 自動起動モード時、オプション機能選択レジスタ 0 の IWDT 停止制御ビット (OFS0.IWDTSTPCTL) の設定により、動作/停止を選択できます。WDT の場合、WDT 自動起動モード時、オプション機能選択レジスタ 0 の WDT 停止制御ビット (OFS0.WDTSTPCTL) の設定により、動作/停止を選択できます。動作周波数に応じて適切な動作電力制御モードを選択することにより、通常動作時およびスリープモード時の消費電力を削減できます。

注 2. クロック出力ソース選択ビット (CKOCR.CKOSEL[2:0]) が 010b (LOCO) 以外の値に設定されている場合は停止します。

注 3. IIC0 ウェイクアップ割り込みが利用可能です。

注 4. スヌーズモードで SCI0 を使用する場合、MOSCCR.MOSTP ビット、PLL2CR.PLL2STP ビットは 1 でなければいけません。

注 5. SCI0 のシリアル通信モードは、調歩同期式モードに限定されます。

注 6. イベントは、「10.10.13. スヌーズモードにおける ELC イベント」に記載のものに限定されます。

注 7. DPSBYCR.DEEPDCUT[1:0]ビットが 00b の場合、発振器の状態はディープソフトウェアスタンバイモード遷移前と同じです。DPSBYCR.DEEPDCUT[1:0]ビットが 00b ではない場合、MCU がディープソフトウェアスタンバイモードへ遷移すると発振器は停止します。

- 注 8. DPSBYCR.DEEPCUT[1:0]ビットが 00b の場合、ディープソフトウェアスタンバイモードではスタンバイ SRAM のデータが保持されます。DPSBYCR.DEEPCUT[1:0]ビットが 00b でない場合、ディープソフトウェアスタンバイモードではスタンバイ SRAM のデータは不定です。
- 注 9. VCOUT 機能のみが許可されます。ACMPHS がデジタルフィルタを使用していない場合に、VCOUT 端子は動作します。デジタルフィルタの詳細については、「39. 高速アナログコンパレータ (ACMPHS)」を参照してください。
- 注 10. ディープソフトウェアスタンバイモードでLVD を使用する場合、ディープソフトウェアスタンバイモードへ遷移する前に DPSBYCR.DEEPCUT[1:0]ビットを00b または01b にする必要があります。
- 注 11. DPSBYCR.DEEPCUT[1:0]ビットが11b の状態でMCU がディープソフトウェアスタンバイモードへ遷移した場合、LVD 回路は停止し、パワーオンリセット回路の低消費電力機能が有効になります。
- 注 12. AGT0.AGTMR1.TCK[2:0]ビットで100b (AGTLCLK) が選択されている場合、AGT0 は動作可能です。AGT1.AGTMR1.TCK[2:0]ビットで100b (AGTLCLK) または101 (AGT0 からのアンダーフローイベント信号) が選択されている場合、AGT1 は動作可能です。
- 注 13. プログラマブルゲインアンプを使用する場合、MSTPD16 ビットを0 にしてください。詳細については、「36.3.13. プログラマブルゲインアンプ」を参照してください。

注 13 を削除し、注 14 を修正し注 13 に繰り上げ

表 10.3 スヌーズモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモードを解除するための割り込み要因

| 割り込み要因 | 名称                      | ソフトウェアスタンバイモード | スヌーズモード                                     | ディープソフトウェアスタンバイモード |
|--------|-------------------------|----------------|---|--------------------|
| NMI    |                         |                | 可能  | 可能可能               |
| ポート    | PORT_IRQn<br>(n = 0~15) | 可能             | 可能  | 可能(注 3)            |
| LVD    | LVD_LVD1                | 可能             | 可能  | 可能                 |
|        | LVD_LVD2                | 可能             | 可能  | 可能                 |
| IWDT   | IWDT_NMIUNDF            | 可能             | 可能  | 不可能                |
| KINT   | KEY_INTKR               | 可能             | 可能  | 不可能                |
| AGT1   | AGT1_AGTI               | 可能             | 可能 <sup>(注 2)</sup>                         | 不可能                |
|        | AGT1_AGTCMAI            | 可能             | 可能  | 不可能                |
|        | AGT1_AGTCMBI            | 可能             | 可能  | 不可能                |
| IIC0   | IIC0_WU                 | 可能             | 可能  | 不可能                |
| ADC    | ADC_CCMPM0              | 不可能            | <del>SELSR0 で可能</del> <sup>(注 1)(注 2)</sup> | 不可能                |
|        | ADC_CCMPM1              | 不可能            | <del>SELSR0 で可能</del> <sup>(注 1)(注 2)</sup> | 不可能                |
| SCIO   | SCIO_AM                 | 不可能            | SELSR0 で可能 <sup>(注 1)</sup>                 | 不可能                |
| DTC    | DTC_COMPLETE            | 不可能            | SELSR0 で可能 <sup>(注 1)(注 2)</sup>            | 不可能                |
| DOC    | DOC_DOPCI               | 不可能            | SELSR0 で可能 <sup>(注 1)</sup>                 | 不可能                |

注 1. 割り込み要求をスヌーズモードからの復帰トリガとして使用するには、この割り込み要求を SELSR0 で選択する必要があります。  
SELSR0 の設定については、「12. 割り込みコントローラユニット (ICU)」を参照してください。SELSR0 で選択したトリガが、WFI 命令の実行後、通常モードからソフトウェアスタンバイモードへの遷移途中に発生した場合は、その要求が受け付けられる可能性はトリガ発生のタイミングに依存します。

注 2. SNZEDCR0 レジスタで許可されたイベントを使用してはいけません。

注 3. IRQn-DS 端子割り込みは、使用可能です。IRQn 端子割り込みは、使用できません。

10.2.11 SNZEDCR0：スヌーズ終了コントロールレジスタ 0

Base address: SYSC = 0x4001\_E000

Offset address: 0x094

|                   |               |   |   |   |   |              |             |              |
|-------------------|---------------|---|---|---|---|--------------|-------------|--------------|
| Bit position      | 7             | 6 | 5 | 4 | 3 | 2            | 1           | 0            |
|                   | SCIOU<br>MTED | - | - | - | - | DTCN<br>ZRED | DTCZ<br>RED | AGTU<br>NFED |
| Value after reset | 0             | 0 | 0 | 0 | 0 | 0            | 0           | 0            |

| ビット | シンボル      | 機能  | R/W |
|-----|-----------|---|-----|
| 0   | AGTUNFED  | AGT1 アンダーフロー時スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可   | R/W |
| 1   | DTCZRED   | 最後の DTC 送信完了時スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可   | R/W |
| 2   | DTCNZRED  | 最後以外の DTC 送信完了時スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可 | R/W |
| 3   | -         | 読むと 0 が読めます。書く場合、0 としてください。                                 | R/W |
| 4   | -         | 読むと 0 が読めます。書く場合、0 としてください。                                 | R/W |
| 5   | -         | 読むと 0 が読めます。書く場合、0 としてください。                                 | R/W |
| 6   | -         | 読むと 0 が読めます。書く場合、0 としてください。                                 | R/W |
| 7   | SCIOUMTED | SCIO アドレス不一致スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可    | R/W |

- 注. セキュリティ属性がセキュアに設定されている場合、
- セキュアアクセスと非セキュアリードアクセスが許可されています。
  - 非セキュアライトアクセスは無視されます。TrustZone アクセスエラーは発生しません。
- セキュリティ属性が非セキュアに設定されている場合、
- セキュアアクセスと非セキュアアクセスが許可されています。
- 注. PRCR.PRC1 ビットを 1（書き込み許可）にしてから、このレジスタを書き換えてください。

SNZEDCR0 レジスタは、スヌーズモードからソフトウェアスタンバイモードに切り替える条件を制御します。表 10.8 に示すトリガの 1 つをスヌーズモードからソフトウェアスタンバイモードへの切り替え条件として使用するには、SNZEDCR0 レジスタの対応するビットを 1 にしてください。

表 10.3 に示すように、スヌーズモードから通常モードへ復帰させるためのイベントは SNZEDCR0 レジスタで許可しないでください。

**AGTUNFED ビット (AGT1 アンダーフロー時スヌーズ終了許可)**

AGTUNFED ビットは、AGT1 アンダーフローを契機とするスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「23. 非同期汎用タイマ (AGTW)」を参照してください。

**DTCZRED ビット (最後の DTC 送信完了時スヌーズ終了許可)**

DTCZRED ビットは、最後の DTC 送信完了（すなわち、DTC の CRA または CRB レジスタが 0）を契機とする、スヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「16. データトランスファコントローラ (DTC)」を参照してください。

**DTCNZRED ビット (最後以外の DTC 送信完了時スヌーズ終了許可)**

DTCNZRED ビットは、各 DTC 送信完了（すなわち、DTC の CRA または CRB レジスタが 0 以外）を契機とする、スヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「16. データトランスファコントローラ (DTC)」を参照してください。

**~~AD0MATED ビット (ADC コンペアマッチ 0 スヌーズ終了許可)~~**

~~AD0MATED ビットは変換結果が期待値と一致した場合に、ADC イベントによるスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「36. 12 ビット A/D コンバータ (ADC)」を参照してください。~~

**~~AD1MATED ビット (ADC コンペアマッチ 1 スヌーズ終了許可)~~**

~~AD1MATED ビットは変換結果が期待値と一致した場合に、ADC イベントによるスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「36. 12 ビット A/D コンバータ (ADC)」を参照してください。~~

**SCIOUMTED ビット (SCIO アドレス不一致スヌーズ終了許可)**

SCIOUMTED ビットは、ソフトウェアスタンバイモード時に受信したアドレスが期待値と一致しない場合に、SCIO イベントを契機とするスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「26. シリアルコミュニケーションインタフェース (SCI)」を参照してください。このビットは SCIO が調歩同期式モードを作動しているときにのみ 1 にしてください。

10.8.3 スヌーズモードからソフトウェアスタンバイモードへの復帰

表 10.8 に、ソフトウェアスタンバイモードへの復帰トリガとして使用可能なスヌーズ終了要求を示します。スヌーズ終了要求は、スヌーズモードでのみ利用可能です。MCU がスヌーズモードでないときに要求が発生しても、それらは無視されます。複数の要求を選択した場合、それぞれの要求がスヌーズモードからソフトウェアスタンバイモードへの遷移を行います。

表 10.9 に、スヌーズ終了条件を構成するスヌーズ終了要求と周辺モジュールの条件を示します。SCIO, **ADC**, DTC の各モジュールは、それらの動作が完了するまで本MCU をスヌーズモードに保ちます。ただし、ソフトウェアスタンバイモードへの復帰トリガとしてのAGTn (n = 1) アンダーフローは、SCIO 動作の終了を待たずにスヌーズモードを解除します。

図 10.7 にスヌーズモードからソフトウェアスタンバイモードへの遷移に対するタイミング図を示します。このモード遷移は、SNZEDCR0 レジスタにスヌーズ終了要求が設定されると発生します。ソフトウェアスタンバイモードへ復帰後にスヌーズ要求は自動的にクリアされます。

表 10.8 利用可能なスヌーズ終了要求 (ソフトウェアスタンバイモードへの復帰トリガ)

| 周辺モジュール    | スヌーズ終了要求                        | 許可/禁止制御         |                 |
|------------|---------------------------------|-----------------|-----------------|
|            |                                 | レジスタ            | ビット             |
| AGT1       | AGT1 アンダーフロー (AGT1_AGTI)        | SNZEDCR0        | AGTUNFED        |
| DTC        | 最後の DTC 送信完了 (DTC_COMPLETE)     | SNZEDCR0        | DTCZRED         |
| DTC        | 最後以外の DTC 送信完了 (DTC_TRANSFER)   | SNZEDCR0        | DTCNZRED        |
| <b>ADC</b> | <b>複合コンペアマッチ 0 (ADC_CCMPM0)</b> | <b>SNZEDCR0</b> | <b>AD0MATED</b> |
| <b>ADC</b> | <b>複合コンペアマッチ 1 (ADC_CCMPM1)</b> | <b>SNZEDCR0</b> | <b>AD1MATED</b> |
| SCIO       | SCIO アドレス不一致 (SCIO_DCUF)        | SNZEDCR0        | SCIOUMTED       |

表 10.9 スヌーズ終了条件

| スヌーズ終了要求発生時の動作モジュール | スヌーズ終了要求  |  |
|---------------------|---|--|
|                     | AGT1 アンダーフロー                                      | AGT1 アンダーフロー以外   |
| DTC<br><b>ADC</b>   | DTC <b>ADC</b> が動作を完了した後、MCU はソフトウェアスタンバイモードへ遷移する | DTC <b>ADC</b> および SCIO が動作を完了した後、MCU はソフトウェアスタンバイモードへ遷移する |
| SCIO                | スヌーズ終了要求の発生後、MCU はただちにソフトウェアスタンバイモードへ遷移する         |  |
| 上記以外                | スヌーズ終了要求の発生後、MCU はただちにソフトウェアスタンバイモードへ遷移する         |  |

注. DTC を用いて **ADC** または SCIO を起動した場合は、スヌーズ終了要求の発生後、MCU はただちにソフトウェアスタンバイモードへ遷移します。

**10.10.12 スヌーズモードにおける A/D 変換開始条件**

スヌーズモードでは、ELC のみが ADC の開始トリガとなります。ソフトウェアトリガや ADTRGn (n = 0, 1) 端子を使用しないでください。

**10.10.13 スヌーズモードにおける ELC イベント**

本節ではスヌーズモードで使用できる ELC イベントを示します。これ以外のイベントは使用しないでください。

スヌーズモードへ遷移後、初めて周辺モジュールを起動する場合は、イベントリンク設定レジスタ (ELSRn) において、スヌーズモードイベント (SYSTEM\_SNZREQ) をトリガとして設定する必要があります。

- スヌーズモードエントリ (SYSTEM\_SNZREQ)
- DTC 転送終了 (DTC\_DTCEND)

- ~~ADC 複合コンペアマッチ 0 (ADC\_CCMPM0)~~
- ~~ADC 複合コンペアマッチ 1 (ADC\_CCMPM1)~~

- データ演算回路割り込み (DOC\_DOPCI)

表 12.4 イベントテーブル (6/8)

| イベント番号 | 割り込み要求の発生元 | 名称              | IELSRn    |         | DELSRn   | スヌーズモードの解除 | ソフトウェアアスタンバイモードの解除 | ディープソフトウェアアスタンバイの解除 |
|--------|------------|-----------------|-----------|---------|----------|------------|--------------------|---------------------|
|        |            |                 | NVIC への接続 | DTC の起動 | DMAC の起動 |            |                    |                     |
| 0x138  | GPT        | GPT_UVWEDGE     | ○         | —       | —        | —          | —                  | —                   |
| 0x140  | IIC0       | IIC0_RX         | ○         | ○       | ○        | —          | —                  | —                   |
| 0x141  |            | IIC0_TX         | ○         | ○       | ○        | —          | —                  | —                   |
| 0x142  |            | IIC0_TEND       | ○         | —       | —        | —          | —                  | —                   |
| 0x143  |            | IIC0_EEI        | ○         | —       | —        | —          | —                  | —                   |
| 0x144  |            | IIC0_WU         | ○         | —       | —        | ○          | ○                  | —                   |
| 0x146  |            | IIC1            | IIC1_RX   | ○       | ○        | ○          | —                  | —                   |
| 0x147  | IIC1_TX    |                 | ○         | ○       | ○        | —          | —                  | —                   |
| 0x148  | IIC1_TEND  |                 | ○         | —       | —        | —          | —                  | —                   |
| 0x149  | IIC1_EEI   |                 | ○         | —       | —        | —          | —                  | —                   |
| 0x157  | ADC        | ADC_LIMCLPI     | ✓         | —       | —        | —          | —                  | —                   |
| 0x158  |            | ADC_FIFOOVF     | ✓         | —       | —        | —          | —                  | —                   |
| 0x159  |            | ADC_ADIO        | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x15A  |            | ADC_ADII        | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x15B  |            | ADC_ADII2       | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x15C  |            | ADC_CMPI0       | ✓         | —       | —        | —          | —                  | —                   |
| 0x15D  |            | ADC_CMPI1       | ✓         | —       | —        | —          | —                  | —                   |
| 0x15E  |            | ADC_CCMPM0      | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x160  |            | ADC_ERR0        | ✓         | —       | —        | —          | —                  | —                   |
| 0x161  |            | ADC_RESOVF0     | ✓         | —       | —        | —          | —                  | —                   |
| 0x163  |            | ADC_CALEND0     | ✓         | —       | —        | —          | —                  | —                   |
| 0x164  |            | ADC_FIFOREQ0    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x165  |            | ADC_FIFOREQ1    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x166  |            | ADC_FIFOREQ2    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x167  |            | ADC_ADII3       | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x168  |            | ADC_ADII4       | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x169  |            | ADC_ADII5678    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x16A  |            | ADC_CMPI2       | ✓         | —       | —        | —          | —                  | —                   |
| 0x16B  |            | ADC_CMPI3       | ✓         | —       | —        | —          | —                  | —                   |
| 0x16C  |            | ADC_CCMPM1      | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x16E  |            | ADC_ERR1        | ✓         | —       | —        | —          | —                  | —                   |
| 0x16F  |            | ADC_RESOVF1     | ✓         | —       | —        | —          | —                  | —                   |
| 0x171  |            | ADC_CALEND1     | ✓         | —       | —        | —          | —                  | —                   |
| 0x172  |            | ADC_FIFOREQ3    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x173  |            | ADC_FIFOREQ4    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x174  |            | ADC_FIFOREQ5678 | ✓         | ✓       | ✓        | —          | —                  | —                   |

表 17.3 ELSRn.ELS[8:0]ビットに設定するイベント信号名と信号番号の対応 (5/6)

| イベント番号 | 割り込み要求の発生元 | 名称          | 説明                        |
|--------|------------|-------------|---------------------------|
| 0x140  | IIC0       | IIC0_RX     | Rx データバッファフル              |
| 0x141  |            | IIC0_TX     | Tx データバッファエンpty           |
| 0x142  |            | IIC0_TEND   | 送信終了                      |
| 0x145  |            | IIC0_COM    | 通信イベント                    |
| 0x146  | IIC1       | IIC1_RX     | Rx データバッファフル              |
| 0x147  |            | IIC1_TX     | Tx データバッファエンpty           |
| 0x148  |            | IIC1_TEND   | 送信終了                      |
| 0x14A  |            | IIC1_COM    | 通信イベント                    |
| 0x159  | ADC        | ADC_ADI0    | スキャングループ 0 の A/D スキャン終了   |
| 0x15A  |            | ADC_ADI1    | スキャングループ 1 の A/D スキャン終了   |
| 0x15B  |            | ADC_ADI2    | スキャングループ 2 の A/D スキャン終了   |
| 0x15E  |            | ADC_CCMPM0  | 複合コンペアマッチ 0               |
| 0x167  |            | ADC_ADI3    | スキャングループ 3 の A/D スキャン終了   |
| 0x168  |            | ADC_ADI4    | スキャングループ 4 の A/D スキャン終了   |
| 0x169  |            | ADC_ADI5678 | スキャングループ 5~8 の A/D スキャン終了 |
| 0x16C  |            | ADC_CCMPM1  | 複合コンペアマッチ 1               |
| 0x18D  | SCI0       | SCI0_RXI 注4 | 受信データフル                   |
| 0x18E  |            | SCI0_TXI 注4 | 送信データエンpty                |
| 0x18F  |            | SCI0_TEI 注4 | 送信終了                      |
| 0x190  |            | SCI0_ERI    | 受信エラー                     |
| 0x191  |            | SCI0_AED    | 有効なエッジ検出                  |
| 0x193  |            | SCI0_AM     | アドレス一致イベント                |
| 0x195  | SCI1       | SCI1_RXI 注4 | 受信データフル                   |
| 0x196  |            | SCI1_TXI 注4 | 送信データエンpty                |
| 0x197  |            | SCI1_TEI 注4 | 送信終了                      |
| 0x198  |            | SCI1_ERI    | 受信エラー                     |
| 0x199  |            | SCI1_AED    | 有効なエッジ検出                  |
| 0x19B  |            | SCI1_AM     | アドレス一致イベント                |
| 0x19C  | SCI2       | SCI2_RXI 注4 | 受信データフル                   |
| 0x19D  |            | SCI2_TXI 注4 | 送信データエンpty                |
| 0x19E  |            | SCI2_TEI 注4 | 送信終了                      |
| 0x19F  |            | SCI2_ERI    | 受信エラー                     |
| 0x1A0  |            | SCI2_AED    | 有効なエッジ検出                  |
| 0x1A2  |            | SCI2_AM     | アドレス一致イベント                |
| 0x1A3  | SCI3       | SCI3_RXI 注4 | 受信データフル                   |
| 0x1A4  |            | SCI3_TXI 注4 | 送信データエンpty                |
| 0x1A5  |            | SCI3_TEI 注4 | 送信終了                      |
| 0x1A6  |            | SCI3_ERI    | 受信エラー                     |
| 0x1A7  |            | SCI3_AED    | 有効なエッジ検出                  |
| 0x1A9  |            | SCI3_AM     | アドレス一致イベント                |

【修正前】

表 10.2 各低消費電力モードの動作状態 (2/2)

| 項目                                       | スリープモード               | ソフトウェアスタンバイモード        | スヌーズモード   | ディープソフトウェアスタンバイモード    |
|--|-----------------------|-----------------------|---|-----------------------|
| データトランスファコントローラ (DTC)                    | 選択可能                  | 停止 (保持)               | 選択可能  | 停止 (不定)               |
| ウォッチドッグタイマ (WDT)                         | 選択可能 <sup>(注1)</sup>  | 停止 (保持)               | 停止 (保持)   | 停止 (不定)               |
| 独立ウォッチドッグタイマ (IWDT)                      | 選択可能 <sup>(注1)</sup>  | 選択可能 <sup>(注1)</sup>  | 選択可能 <sup>(注1)</sup>  | 停止 (不定)               |
| 非同期汎用タイマ (AGTn (n = 0, 1))               | 選択可能                  | 選択可能 <sup>(注12)</sup> | 選択可能 <sup>(注12)</sup>   | 停止 (不定)               |
| 12 ビット A/D コンバータ (ADC)                   | 選択可能                  | 停止 (保持)               | 選択可能 <sup>(注13)</sup>   | 停止 (不定)               |
| プログラマブルゲインアンプ(PGA)                       | 選択可能 <sup>(注14)</sup> | 停止 (保持)               | 選択可能 <sup>(注14)</sup>   | 停止 (不定)               |
| 12 ビット D/A コンバータ (DAC12)                 | 選択可能                  | 停止 (保持)               | 選択可能  | 停止 (不定)               |
| データ演算回路 (DOC)                            | 選択可能                  | 停止 (保持)               | 選択可能  | 停止 (不定)               |
| シリアルコミュニケーションインタフェース (SCI0)              | 選択可能                  | 停止 (保持)               | 選択可能<br>(スヌーズモードに遷移するのに RXD0 立ち下がりエッジが利用可能) (調歩同期式モード時のみ) <sup>(注5)</sup> | 停止 (不定)               |
| シリアルコミュニケーションインタフェース (SCIn (n = 1~4, 9)) | 選択可能                  | 停止 (保持)               | 動作禁止  | 停止 (不定)               |
| I2C バスインタフェース (IIC0)                     | 選択可能                  | 選択可能 <sup>(注3)</sup>  | 選択可能 <sup>(注3)</sup><br>ウェイクアップ割り込みのみが利用可能                                | 停止 (不定)               |
| I2C バスインタフェース (IIC1)                     | 選択可能                  | 停止 (保持)               | 動作禁止  | 停止 (不定)               |
| イベントリンクコントローラ (ELC)                      | 選択可能                  | 停止 (保持)               | 選択可能 <sup>(注6)</sup>  | 停止 (不定)               |
| 高速アナログコンパレータ (ACMPHSn, n = 0~3)          | 選択可能                  | 停止 (保持)               | 選択可能<br>VCOOUT 機能のみ <sup>(注9)</sup>                                       | 停止 (不定)               |
| IRQn (n = 0~15) 端子割り込み                   | 選択可能                  | 選択可能                  | 選択可能  | 停止 (不定)               |
| NMI, IRQn-DS (n = 0~15) 端子割り込み           | 選択可能                  | 選択可能                  | 選択可能  | 選択可能                  |
| キー割り込み機能 (KINT)                          | 選択可能                  | 選択可能                  | 選択可能  | 停止 (不定)               |
| 低電圧検出(LVD)                               | 選択可能                  | 選択可能                  | 選択可能  | 選択可能 <sup>(注10)</sup> |
| パワーオンリセット回路                              | 動作                    | 動作                    | 動作  | 動作 <sup>(注11)</sup>   |
| その他の周辺モジュール                              | 選択可能                  | 停止 (保持)               | 動作禁止  | 停止 (不定)               |
| I/O ポート                                  | 動作                    | 保持                    | 動作  | 保持                    |

注. 「選択可能」とは、動作/停止がコントロールレジスタによって選択できることを意味します。

「停止 (保持)」とは、内部レジスタの内容は保持されるが、動作は中断されることを意味します。

「動作禁止」とは、ソフトウェアスタンバイモードへ遷移する前に、その機能を停止させる必要があることを意味します。

「停止 (不定)」とは、内部レジスタの内容が不定で、内部回路への通電が遮断されることを意味します。

モジュールストップビットが 0 に設定されているモジュールはすべて、スヌーズモード遷移後に PCLK が供給されると、ただちに起動します。スヌーズモード時に消費電力の増大を防ぐには、ソフトウェアスタンバイモードへ遷移する前に、スヌーズモードで不要なモジュールのストップビットを 1 にしてください。

注 1. IWDT 専用オンチップオシレータおよび IWDT の場合、IWDT 自動起動モード時、オプション機能選択レジスタ 0 の IWDT 停止制御ビット (OFS0.IWDTSTPCTL) の設定により、動作/停止を選択できます。WDT の場合、WDT 自動起動モード時、オプション機能選択レジスタ 0 の WDT 停止制御ビット (OFS0.WDTSTPCTL) の設定により、動作/停止を選択できます。動作周波数に応じて適切な動作電力制御モードを選択することにより、通常動作時およびスリープモード時の消費電力を削減できます。

注 2. クロック出力ソース選択ビット (CKOCR.CKOSEL[2:0]) が 010b (LOCO) 以外の値に設定されている場合は停止します。

注 3. IIC0 ウェイクアップ割り込みが利用可能です。

注 4. スヌーズモードで SCI0 を使用する場合、MOSCCR.MOSTP ビット、PLL2CR.PLL2STP ビット、PLL2CR.PLL2STP ビットは 1 でなければいけません。

注 5. SCI0 のシリアル通信モードは、調歩同期式モードに限定されます。

注 6. イベントは、「10.10.13. スヌーズモードにおける ELC イベント」に記載のものに限定されます。

注 7. DPSBYCR.DEEPDCUT[1:0]ビットが 00b の場合、発振器の状態はディープソフトウェアスタンバイモード遷移前と同じです。DPSBYCR.DEEPDCUT[1:0]ビットが 00b ではない場合、MCU がディープソフトウェアスタンバイモードへ遷移すると発振器は停止します。

- 注 8. DPSBYCR.DEEPCUT[1:0]ビットが 00b の場合、ディープソフトウェアスタンバイモードではスタンバイ SRAM のデータが保持されます。DPSBYCR.DEEPCUT[1:0]ビットが 00b でない場合、ディープソフトウェアスタンバイモードではスタンバイ SRAM のデータは不定です。
- 注 9. VCOUT 機能のみが許可されます。ACMPHS がデジタルフィルタを使用していない場合に、VCOUT 端子は動作します。デジタルフィルタの詳細については、「39. 高速アナログコンパレータ (ACMPHS)」を参照してください。
- 注 10. ディープソフトウェアスタンバイモードでLVD を使用する場合、ディープソフトウェアスタンバイモードへ遷移する前に DPSBYCR.DEEPCUT[1:0]ビットを00b または01b にする必要があります。
- 注 11. DPSBYCR.DEEPCUT[1:0]ビットが11b の状態でMCU がディープソフトウェアスタンバイモードへ遷移した場合、LVD 回路は停止し、パワーオンリセット回路の低消費電力機能が有効になります。
- 注 12. AGT0.AGTMR1.TCK[2:0]ビットで100b (AGTLCLK) が選択されている場合、AGT0 は動作可能です。AGT1.AGTMR1.TCK[2:0]ビットで100b (AGTLCLK) または101 (AGT0 からのアンダーフローイベント信号) が選択されている場合、AGT1 は動作可能です。
- 注 13. スヌーズモードで12 ビットA/D コンバータを使用する場合、ADCPENR.CMPENn ビットを1 にしてください (スヌーズモードで12 ビットA/D コンバータを使用する際の注意事項は、評価後に決定されます)。
- 注 14. プログラマブルゲインアンプを使用する場合、MSTPD16 ビットを0 にしてください。詳細については、「36.3.13. プログラマブルゲインアンプ」を参照してください (PGA を使用する場合の注意事項は評価後に決定されます)。

表 10.3 スヌーズモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモードを解除するための割り込み要因

| 割り込み要因 | 名称                      | ソフトウェアスタンバイモード | スヌーズモード                                      | ディープソフトウェアスタンバイモード |
|--------|-------------------------|----------------|--|--------------------|
| NMI    |                         |                | 可能   | 可能可能               |
| ポート    | PORT_IRQn<br>(n = 0~15) | 可能             | 可能   | 可能(注 3)            |
| LVD    | LVD_LVD1                | 可能             | 可能   | 可能                 |
|        | LVD_LVD2                | 可能             | 可能   | 可能                 |
| IWDT   | IWDT_NMIUNDF            | 可能             | 可能   | 不可能                |
| KINT   | KEY_INTKR               | 可能             | 可能   | 不可能                |
| AGT1   | AGT1_AGTI               | 可能             | 可能 <sup>(注 2)</sup>                          | 不可能                |
|        | AGT1_AGTCMAI            | 可能             | 可能   | 不可能                |
|        | AGT1_AGTCMBI            | 可能             | 可能   | 不可能                |
| IIC0   | IIC0_WU                 | 可能             | 可能   | 不可能                |
| ADC    | ADC_CCMPM0              | 不可能            | SELSR0 で可能 <sup>(注 1)</sup> <sup>(注 2)</sup> | 不可能                |
|        | ADC_CCMPM1              | 不可能            | SELSR0 で可能 <sup>(注 1)</sup> <sup>(注 2)</sup> | 不可能                |
| SCI0   | SCI0_AM                 | 不可能            | SELSR0 で可能 <sup>(注 1)</sup>                  | 不可能                |
| DTC    | DTC_COMPLETE            | 不可能            | SELSR0 で可能 <sup>(注 1)</sup> <sup>(注 2)</sup> | 不可能                |
| DOC    | DOC_DOPCI               | 不可能            | SELSR0 で可能 <sup>(注 1)</sup>                  | 不可能                |

注 1. 割り込み要求をスヌーズモードからの復帰トリガとして使用するには、この割り込み要求を SELSR0 で選択する必要があります。  
SELSR0 の設定については、「12. 割り込みコントローラユニット (ICU)」を参照してください。SELSR0 で選択したトリガが、WFI 命令の実行後、通常モードからソフトウェアスタンバイモードへの遷移途中に発生した場合は、その要求が受け付けられる可能性はトリガ発生のタイミングに依存します。

注 2. SNZEDCR0 レジスタで許可されたイベントを使用してはいけません。

注 3. IRQn-DS 端子割り込みは、使用可能です。IRQn 端子割り込みは、使用できません。

10.2.11 SNZEDCR0：スヌーズ終了コントロールレジスタ 0

Base address: SYSC = 0x4001\_E000

Offset address: 0x094

|                   |               |   |              |   |              |              |             |              |
|-------------------|---------------|---|--------------|---|--------------|--------------|-------------|--------------|
| Bit position      | 7             | 6 | 5            | 4 | 3            | 2            | 1           | 0            |
|                   | SCIOU<br>MTED | - | AD1M<br>ATED | - | AD0M<br>ATED | DTCN<br>ZRED | DTCZ<br>RED | AGTU<br>NFED |
| Value after reset | 0             | 0 | 0            | 0 | 0            | 0            | 0           | 0            |

| ビット | シンボル      | 機能  | R/W |
|-----|-----------|---|-----|
| 0   | AGTUNFED  | AGT1 アンダーフロー時スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可   | R/W |
| 1   | DTCZRED   | 最後の DTC 送信完了時スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可   | R/W |
| 2   | DTCNZRED  | 最後以外の DTC 送信完了時スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可 | R/W |
| 3   | AD0MATED  | ADC コンペアマッチ 0 スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可  | R/W |
| 4   | -         | 読むと 0 が読めます。書く場合、0 としてください。                                 | R/W |
| 5   | AD1MATED  | ADC コンペアマッチ 1 スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可  | R/W |
| 6   | -         | 読むと 0 が読めます。書く場合、0 としてください。                                 | R/W |
| 7   | SCIOUMTED | SCIO アドレス不一致スヌーズ終了許可<br>0: スヌーズ終了要求を禁止<br>1: スヌーズ終了要求を許可    | R/W |

- 注. セキュリティ属性がセキュアに設定されている場合、
- セキュアアクセスと非セキュアリードアクセスが許可されています。
  - 非セキュアライトアクセスは無視されます。TrustZone アクセスエラーは発生しません。
- セキュリティ属性が非セキュアに設定されている場合、
- セキュアアクセスと非セキュアアクセスが許可されています。
- 注. PRCR.PRC1 ビットを 1（書き込み許可）にしてから、このレジスタを書き換えてください。

SNZEDCR0 レジスタは、スヌーズモードからソフトウェアスタンバイモードに切り替える条件を制御します。表 10.8 に示すトリガの 1 つをスヌーズモードからソフトウェアスタンバイモードへの切り替え条件として使用するには、SNZEDCR0 レジスタの対応するビットを 1 にしてください。

表 10.3 に示すように、スヌーズモードから通常モードへ復帰させるためのイベントは SNZEDCR0 レジスタで許可しないでください。

**AGTUNFED ビット (AGT1 アンダーフロー時スヌーズ終了許可)**

AGTUNFED ビットは、AGT1 アンダーフローを契機とするスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「23. 非同期汎用タイマ (AGTW)」を参照してください。

**DTCZRED ビット (最後の DTC 送信完了時スヌーズ終了許可)**

DTCZRED ビットは、最後の DTC 送信完了（すなわち、DTC の CRA または CRB レジスタが 0）を契機とする、スヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「16. データトランスファコントローラ (DTC)」を参照してください。

**DTCNZRED ビット (最後以外の DTC 送信完了時スヌーズ終了許可)**

DTCNZRED ビットは、各 DTC 送信完了（すなわち、DTC の CRA または CRB レジスタが 0 以外）を契機とする、スヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「16. データトランスファコントローラ (DTC)」を参照してください。

**AD0MATED ビット (ADC コンペアマッチ 0 スヌーズ終了許可)**

AD0MATED ビットは変換結果が期待値と一致した場合に、ADC イベントによるスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「36. 12 ビット A/D コンバータ (ADC)」を参照してください。

**AD1MATED ビット (ADC コンペアマッチ 1 スヌーズ終了許可)**

AD1MATED ビットは変換結果が期待値と一致した場合に、ADC イベントによるスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「36. 12 ビット A/D コンバータ (ADC)」を参照してください。

**SCIOUMTED ビット (SCIO アドレス不一致スヌーズ終了許可)**

SCIOUMTED ビットは、ソフトウェアスタンバイモード時に受信したアドレスが期待値と一致しない場合に、SCIO イベントを契機とするスヌーズモードからソフトウェアスタンバイモードへの遷移を許可するか否かを指定します。トリガ条件については、「26. シリアルコミュニケーションインタフェース (SCI)」を参照してください。このビットは SCIO が調歩同期式モードを作動しているときにのみ 1 にしてください。

10.8.3 スヌーズモードからソフトウェアスタンバイモードへの復帰

表 10.8 に、ソフトウェアスタンバイモードへの復帰トリガとして使用可能なスヌーズ終了要求を示します。スヌーズ終了要求は、スヌーズモードでのみ利用可能です。MCU がスヌーズモードでないときに要求が発生しても、それらは無視されます。複数の要求を選択した場合、それぞれの要求がスヌーズモードからソフトウェアスタンバイモードへの遷移を行います。

表 10.9 に、スヌーズ終了条件を構成するスヌーズ終了要求と周辺モジュールの条件を示します。SCI0, ADC, DTC の各モジュールは、それらの動作が完了するまで本MCU をスヌーズモードに保ちます。ただし、ソフトウェアスタンバイモードへの復帰トリガとしてのAGTn (n = 1) アンダーフローは、SCI0 動作の終了を待たずにスヌーズモードを解除します。

図 10.7 にスヌーズモードからソフトウェアスタンバイモードへの遷移に対するタイミング図を示します。このモード遷移は、SNZEDCR0 レジスタにスヌーズ終了要求が設定されると発生します。ソフトウェアスタンバイモードへ復帰後にスヌーズ要求は自動的にクリアされます。

表 10.8 利用可能なスヌーズ終了要求 (ソフトウェアスタンバイモードへの復帰トリガ)

| 周辺モジュール | スヌーズ終了要求                      | 許可/禁止制御  |           |
|---------|-------------------------------|----------|-----------|
|         |                               | レジスタ     | ビット       |
| AGT1    | AGT1 アンダーフロー (AGT1_AGTI)      | SNZEDCR0 | AGTUNFED  |
| DTC     | 最後の DTC 送信完了 (DTC_COMPLETE)   | SNZEDCR0 | DTCZRED   |
| DTC     | 最後以外の DTC 送信完了 (DTC_TRANSFER) | SNZEDCR0 | DTCNZRED  |
| ADC     | 複合コンペアマッチ 0 (ADC_CCMPM0)      | SNZEDCR0 | AD0MATED  |
| ADC     | 複合コンペアマッチ 1 (ADC_CCMPM1)      | SNZEDCR0 | AD1MATED  |
| SCI0    | SCI0 アドレス不一致 (SCI0_DCUF)      | SNZEDCR0 | SCI0UMTED |

表 10.9 スヌーズ終了条件

| スヌーズ終了要求発生時の動作モジュール | スヌーズ終了要求                                    |   |
|---------------------|---|---|
|                     | AGT1 アンダーフロー                                | AGT1 アンダーフロー以外  |
| DTC                 | DTC, ADC が動作を完了した後、MCU はソフトウェアスタンバイモードへ遷移する | DTC, ADC, および SCI0 が動作を完了した後、MCU はソフトウェアスタンバイモードへ遷移する |
| ADC                 | スヌーズ終了要求の発生後、MCU はただちにソフトウェアスタンバイモードへ遷移する   |   |
| SCI0                | スヌーズ終了要求の発生後、MCU はただちにソフトウェアスタンバイモードへ遷移する   |   |
| 上記以外                | スヌーズ終了要求の発生後、MCU はただちにソフトウェアスタンバイモードへ遷移する   |   |

注. DTC を用いて ADC または SCI を起動した場合は、スヌーズ終了要求の発生後、MCU はただちにソフトウェアスタンバイモードへ遷移します。

**10.10.12 スヌーズモードにおける A/D 変換開始条件**

スヌーズモードでは、ELC のみが ADC の開始トリガとなれます。ソフトウェアトリガや ADTRGn (n = 0, 1) 端子を使用しないでください。

**10.10.13 スヌーズモードにおける ELC イベント**

本節ではスヌーズモードで利用できる ELC イベントを示します。これ以外のイベントは使用しないでください。

スヌーズモードへ遷移後、初めて周辺モジュールを起動する場合は、イベントリンク設定レジスタ (ELSRn) において、スヌーズモードイベント (SYSTEM\_SNZREQ) をトリガとして設定する必要があります。

- スヌーズモードエントリ (SYSTEM\_SNZREQ)
- DTC 転送終了 (DTC\_DTCEND)

- ADC 複合コンペアマッチ 0 (ADC\_CCMPM0)
- ADC 複合コンペアマッチ 1 (ADC\_CCMPM1)

- データ演算回路割り込み (DOC\_DOPCI)

表 12.4 イベントテーブル (6/8)

| イベント番号 | 割り込み要求の発生元 | 名称              | IELSRn    |         | DELSRn   | スヌーズモードの解除 | ソフトウェアアスタンバイモードの解除 | ディープソフトウェアアスタンバイの解除 |
|--------|------------|-----------------|-----------|---------|----------|------------|--------------------|---------------------|
|        |            |                 | NVIC への接続 | DTC の起動 | DMAC の起動 |            |                    |                     |
| 0x138  | GPT        | GPT_UVWEDGE     | ○         | —       | —        | —          | —                  | —                   |
| 0x140  | IIC0       | IIC0_RX         | ○         | ○       | ○        | —          | —                  | —                   |
| 0x141  |            | IIC0_TX         | ○         | ○       | ○        | —          | —                  | —                   |
| 0x142  |            | IIC0_TEND       | ○         | —       | —        | —          | —                  | —                   |
| 0x143  |            | IIC0_EEI        | ○         | —       | —        | —          | —                  | —                   |
| 0x144  |            | IIC0_WU         | ○         | —       | —        | ○          | ○                  | —                   |
| 0x146  |            | IIC1            | IIC1_RX   | ○       | ○        | ○          | —                  | —                   |
| 0x147  | IIC1_TX    |                 | ○         | ○       | ○        | —          | —                  | —                   |
| 0x148  | IIC1_TEND  |                 | ○         | —       | —        | —          | —                  | —                   |
| 0x149  | IIC1_EEI   |                 | ○         | —       | —        | —          | —                  | —                   |
| 0x157  | ADC        | ADC_LIMCLPI     | ✓         | —       | —        | —          | —                  | —                   |
| 0x158  |            | ADC_FIFOOVF     | ✓         | —       | —        | —          | —                  | —                   |
| 0x159  |            | ADC_ADIO        | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x15A  |            | ADC_ADI1        | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x15B  |            | ADC_ADI2        | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x15C  |            | ADC_CMPI0       | ✓         | —       | —        | —          | —                  | —                   |
| 0x15D  |            | ADC_CMPI1       | ✓         | —       | —        | —          | —                  | —                   |
| 0x15E  |            | ADC_CCMPM0      | ✓         | ✓       | ✓        | ✓注1        | —                  | —                   |
| 0x160  |            | ADC_ERR0        | ✓         | —       | —        | —          | —                  | —                   |
| 0x161  |            | ADC_RESOVF0     | ✓         | —       | —        | —          | —                  | —                   |
| 0x163  |            | ADC_CALEND0     | ✓         | —       | —        | —          | —                  | —                   |
| 0x164  |            | ADC_FIFOREQ0    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x165  |            | ADC_FIFOREQ1    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x166  |            | ADC_FIFOREQ2    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x167  |            | ADC_ADI3        | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x168  |            | ADC_ADI4        | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x169  |            | ADC_ADI5678     | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x16A  |            | ADC_CMPI2       | ✓         | —       | —        | —          | —                  | —                   |
| 0x16B  |            | ADC_CMPI3       | ✓         | —       | —        | —          | —                  | —                   |
| 0x16C  |            | ADC_CCMPM1      | ✓         | ✓       | ✓        | ✓注1        | —                  | —                   |
| 0x16E  |            | ADC_ERR1        | ✓         | —       | —        | —          | —                  | —                   |
| 0x16F  |            | ADC_RESOVF1     | ✓         | —       | —        | —          | —                  | —                   |
| 0x171  |            | ADC_CALEND1     | ✓         | —       | —        | —          | —                  | —                   |
| 0x172  |            | ADC_FIFOREQ3    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x173  |            | ADC_FIFOREQ4    | ✓         | ✓       | ✓        | —          | —                  | —                   |
| 0x174  |            | ADC_FIFOREQ5678 | ✓         | ✓       | ✓        | —          | —                  | —                   |

表 17.3 ELSRn.ELS[8:0]ビットに設定するイベント信号名と信号番号の対応 (5/6)

| イベント番号 | 割り込み要求の発生元 | 名称                       | 説明                        |
|--------|------------|--------------------------|---------------------------|
| 0x140  | IIC0       | IIC0_RX                  | Rx データバッファフル              |
| 0x141  |            | IIC0_TX                  | Tx データバッファエンpty           |
| 0x142  |            | IIC0_TEND                | 送信終了                      |
| 0x145  |            | IIC0_COM                 | 通信イベント                    |
| 0x146  | IIC1       | IIC1_RX                  | Rx データバッファフル              |
| 0x147  |            | IIC1_TX                  | Tx データバッファエンpty           |
| 0x148  |            | IIC1_TEND                | 送信終了                      |
| 0x14A  |            | IIC1_COM                 | 通信イベント                    |
| 0x159  | ADC        | ADC_ADI0                 | スキャングループ 0 の A/D スキャン終了   |
| 0x15A  |            | ADC_ADI1                 | スキャングループ 1 の A/D スキャン終了   |
| 0x15B  |            | ADC_ADI2                 | スキャングループ 2 の A/D スキャン終了   |
| 0x15E  |            | ADC_CCMPM0 <sup>注2</sup> | 複合コンペアマッチ 0               |
| 0x167  |            | ADC_ADI3                 | スキャングループ 3 の A/D スキャン終了   |
| 0x168  |            | ADC_ADI4                 | スキャングループ 4 の A/D スキャン終了   |
| 0x169  |            | ADC_ADI5678              | スキャングループ 5~8 の A/D スキャン終了 |
| 0x16C  |            | ADC_CCMPM1 <sup>注2</sup> | 複合コンペアマッチ 1               |
| 0x18D  | SCI0       | SCI0_RXI <sup>注4</sup>   | 受信データフル                   |
| 0x18E  |            | SCI0_TXI <sup>注4</sup>   | 送信データエンpty                |
| 0x18F  |            | SCI0_TEI <sup>注4</sup>   | 送信終了                      |
| 0x190  |            | SCI0_ERI                 | 受信エラー                     |
| 0x191  |            | SCI0_AED                 | 有効なエッジ検出                  |
| 0x193  |            | SCI0_AM                  | アドレス一致イベント                |
| 0x195  | SCI1       | SCI1_RXI <sup>注4</sup>   | 受信データフル                   |
| 0x196  |            | SCI1_TXI <sup>注4</sup>   | 送信データエンpty                |
| 0x197  |            | SCI1_TEI <sup>注4</sup>   | 送信終了                      |
| 0x198  |            | SCI1_ERI                 | 受信エラー                     |
| 0x199  |            | SCI1_AED                 | 有効なエッジ検出                  |
| 0x19B  | SCI2       | SCI1_AM                  | アドレス一致イベント                |
| 0x19C  |            | SCI2_RXI <sup>注4</sup>   | 受信データフル                   |
| 0x19D  |            | SCI2_TXI <sup>注4</sup>   | 送信データエンpty                |
| 0x19E  |            | SCI2_TEI <sup>注4</sup>   | 送信終了                      |
| 0x19F  |            | SCI2_ERI                 | 受信エラー                     |
| 0x1A0  |            | SCI2_AED                 | 有効なエッジ検出                  |
| 0x1A2  | SCI3       | SCI2_AM                  | アドレス一致イベント                |
| 0x1A3  |            | SCI3_RXI <sup>注4</sup>   | 受信データフル                   |
| 0x1A4  |            | SCI3_TXI <sup>注4</sup>   | 送信データエンpty                |
| 0x1A5  |            | SCI3_TEI <sup>注4</sup>   | 送信終了                      |
| 0x1A6  |            | SCI3_ERI                 | 受信エラー                     |
| 0x1A7  |            | SCI3_AED                 | 有効なエッジ検出                  |
| 0x1A9  |            | SCI3_AM                  | アドレス一致イベント                |

以上